

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200810182797.6

[51] Int. Cl.

G02B 23/24 (2006.01)

H04N 7/18 (2006.01)

A61B 1/04 (2006.01)

[43] 公开日 2009 年 6 月 10 日

[11] 公开号 CN 101452113A

[22] 申请日 2008.12.4

[21] 申请号 200810182797.6

[30] 优先权

[32] 2007.12.5 [33] JP [31] 2007-314996

[71] 申请人 HOYA 株式会社

地址 日本东京都新宿区中落合二丁目 7 番 5
号

[72] 发明人 谷信博 入山典子

[74] 专利代理机构 北京戈程知识产权代理有限公司

代理人 程伟 王锦阳

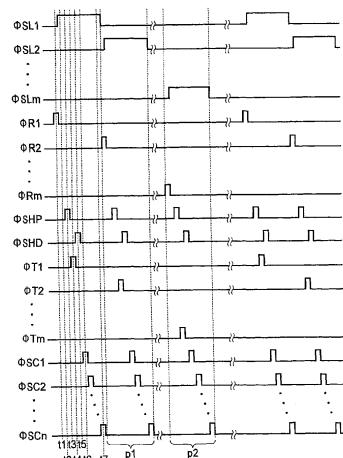
权利要求书 4 页 说明书 12 页 附图 8 页

[54] 发明名称

光源控制系统,快门控制系统,内窥镜处理器
和内窥镜系统

[57] 摘要

本发明提供了光源控制系统、快门控制系统、内窥镜处理器和内窥镜系统。提出了一种具有探测器和控制器的光源控制系统。该探测器探测输出周期。XY 坐标类型成像器件生成包含多个像素信号的图像信号。像素信号根据信号电荷变化。像素根据存储周期中接收到的光的量生成信号电荷。存储周期包括共同周期和可变周期。共同周期对所有像素行同步。可变周期对于排列在第一方向的每个像素行不同。与排列在相同像素行的像素相应的像素信号,在输出周期按照像素行的顺序输出。控制器控制光源在输出周期中止照明光的发射。



1、一种光源控制系统，包括：

探测器，如果 XY 坐标类型成像器件被驱动以生成图像信号，该探测器探测输出周期，所述 XY 坐标类型成像器件包括排列在第一和第二方向上的多个像素，所述图像信号包括与所述像素对应的多个像素信号，所述像素信号根据信号电荷而变化，所述像素根据在存储周期接收到的光的量生成所述信号电荷，所述存储周期包括共同周期和可变周期，所述共同周期对所有的像素行同步，所述可变周期根据每个像素行变化，所述像素行包括排列在所述第一方向上的所述像素，与排列在所述相同像素行的所述像素对应的所述像素信号序列，在所述共同周期之后的所述输出周期内按照所述像素行的顺序输出；以及

控制器，用于控制光源在所述输出周期中止照明光的发射，所述照明光照射在目标上，其中该目标的图像被所述 XY 类型成像器件获得。

2、根据权利要求 1 所述的光源控制系统，其中所述控制器命令所述光源发射所述照明光的脉冲。

3、根据权利要求 1 所述的光源控制系统，其中所述 XY 坐标类型成像器件安装在电子内窥镜中。

4、一种快门控制系统，包括：

探测器，如果 XY 坐标类型成像器件被驱动以生成图像信号，则该探测器探测输出周期，所述 XY 类型成像器件包括排列在第一和第二方向上的多个像素，所述图像信号包括与所述像素对应的多个像素信号，所述像素信号根据信号电荷变化，所述像素根据在存储周期接收到的光的量生成所述信号电荷，所述存储周期包括共同周期和可变周期，所述共同周期对所有像素行同步，所述可变周期根据每个所述像素行变化，所述像素行包括排列在所述第一方向上的所述像素，与排列在所述相同像素行的所述像素对应的所述像素信号的序列，在所

述共同周期之后的所述输出周期按所述像素行的顺序输出；以及

控制器，该控制器控制快门在所述输出周期阻挡射向所述 XY 坐标类型成像器件的光，所述快门安装在所述 XY 坐标类型成像器件的光接收表面上。

5、根据权利要求 4 所述的快门控制系统，其中所述 XY 类型成像器件安装在电子内窥镜中。

6、一种内窥镜处理器，包括：

第一控制器，该第一控制器控制 XY 坐标类型成像器件生成图像信号，所述 XY 类型成像器件包括排列在第一和第二方向上的多个像素，所述图像信号包括与所述像素对应的多个像素信号，所述像素信号根据信号电荷变化，所述像素根据存储周期接收到的光的量生成所述信号电荷，所述存储周期包括共同周期和可变周期，所述共同周期对所有像素行同步，所述可变周期根据每个所述像素行变化，所述像素行包括排列在所述第一方向上的所述像素，与排列在所述相同像素行的所述像素对应的所述像素信号的序列，在所述共同周期之后的所述输出周期按所述像素行的顺序输出；以及

第二控制器，该第二控制器控制光源在所述输出周期中止照明光的发射，所述照明光照在目标上，其中目标的图像被所述 XY 类型成像器件获得。

7、一种内窥镜处理器，包括：

第一控制器，该第一控制器控制 XY 坐标类型成像器件生成图像信号，所述 XY 类型成像器件包括排列在第一和第二方向上的多个像素，所述图像信号包括与所述像素对应的多个像素信号，所述像素信号根据信号电荷变化，所述像素根据存储周期接收到的光的量生成所述信号电荷，所述存储周期包括共同周期和可变周期，所述共同周期对所有像素行同步，所述可变周期根据每个所述像素行变化，所述像素行包括排列在所述第一方向上的所述像素，与排列在所述相同像素行的所述像素对应的所述像素信号的序列，在所述共同周期之后的所

述输出周期按所述像素行的顺序输出；以及

第二控制器，该第二控制器控制快门在所述输出周期阻挡射向所述 XY 坐标类型成像器件的光，所述快门安装在所述 XY 坐标类型成像器件的光接收表面上。

8、一种内窥镜系统，包括：

电子内窥镜，其中包括 XY 坐标类型成像器件，所述 XY 坐标类型成像器件包括多个排列在第一和第二方向上的像素；

第一控制器，该第一控制器控制所述 XY 坐标类型成像器件生成图像信号，所述图像信号包括与所述像素对应的多个像素信号，所述像素信号根据信号电荷变化，所述像素根据存储周期接收到的光的量生成所述信号电荷，所述存储周期包括共同周期和可变周期，所述共同周期对所有像素行同步，所述可变周期根据每个所述像素行变化，所述像素行包括排列在所述第一方向上的所述像素，与排列在所述相同像素行的所述像素对应的所述像素信号的序列，在所述共同周期之后的所述输出周期按所述像素行的顺序输出；

光源，该光源发射照明光照射在目标上，该目标的图像被所述 XY 坐标类型成像器件获得，所述光源能够在开启和关闭之间切换；以及

第二控制器，该控制器控制光源在所述输出周期中止照明光的发射。

9、一种内窥镜系统，包括：

电子内窥镜，其中包括 XY 坐标类型成像器件，所述 XY 坐标类型成像器件包括多个排列在第一和第二方向上的像素；

第一控制器，该第一控制器控制所述 XY 坐标类型成像器件生成图像信号，所述图像信号包括与所述像素对应的多个像素信号，所述像素信号根据信号电荷变化，所述像素根据存储周期接收到的光的量生成所述信号电荷，所述存储周期包括共同周期和可变周期，所述共同周期对所有像素行同步，所述可变周期根据每个所述像素行变化，所述像素行包括排列在所述第一方向上的所述像素，与排列在所述相同像素行的所述像素对应的所述像素信号的序列，在所述共同周期之

后的所述输出周期按所述像素行的顺序输出；

快门，该快门安装在所述 XY 成像器件的光接收表面上，所述快门能够在阻挡与不阻挡射向所述 XY 坐标类型成像器件的光之间切换；以及

第二控制器，该第二控制器控制所述快门在所述输出周期阻挡射向所述 XY 坐标类型成像器件的光。

光源控制系统，快门控制系统，内窥镜处理器和内窥镜系统

技术领域

本发明涉及对光源或快门的控制，其目的为降低由通过线性曝光获取光学图像的 XY 坐标类型成像器件（例如，CMOS 成像器件）获取的运动目标的运动图像中的失真。

背景技术

具有位于插入管首端的成像器件的电子内窥镜是用于对运动目标进行拍照和/或录像的装置。过去的电子内窥镜中通常使用 CCD 成像器件。另一方面，日本未审查专利公开号 2002-58642 提出了一种用于电子内窥镜的 CMOS 成像器件，用以降低功耗及制造成本。

然而，由于 CMOS 成像器件一般通过线性曝光获取光学图像，因此 CMOS 成像器件所获取的快速运动目标的图像存在失真的问题。

发明内容

因此，本发明的一个目的是提供一种光源控制系统和快门控制系统，用于降低由通过线性曝光获取光学图像的 XY 坐标类型成像器件（例如，CMOS 成像器件）获取的运动目标图像中的失真。

根据本发明，提出了一种具有探测器和控制器的光源控制系统。如果 XY 坐标类型成像器件被驱动生成图像信号，则探测器探测输出周期。XY 坐标类型成像器件包括在第一和第二方向排列的多个像素。图像信号包括多个与所述像素相对应的像素信号。像素信号根据信号电荷而变化。像素根据在存储周期接收到的光的量生成信号电荷。存储周期包括共同周期和可变周期。共同周期对于所有的像素行是同步的。可变周期根据每个像素行变化。像素行包括排列在所述第一方向上的像素。与排列在相同像素行中的像素相对应的像素信号序列在共同周期之后的输出周期按像素行的顺序输出。控制器控制光源在所述输出周期中止照明光的发射。照明光照射在目标上，其中该目标的图

像被 XY 型成像器件获取。

根据本发明所述，提出了一种具有探测器和控制器的快门控制系统。如果 XY 坐标类型成像器件被驱动生成图像信号，则探测器探测输出周期。XY 坐标类型成像器件包括排列在第一和第二方向上的多个像素。图像信号包括相应于像素的多个像素信号。该像素信号根据信号电荷而变化。像素根据存储周期接收到的光的量生成信号电荷。存储周期包括共同周期和可变周期。共同周期对所有的像素行是同步的。可变周期根据每个像素行而变化。像素行包括排列在所述第一方向上的像素。相应于排列在相同像素行的像素的像素信号序列在共同周期之后的输出周期按像素行的顺序输出。控制器控制快门，从而在输出周期阻挡照向 XY 坐标类型成像器件的光。快门安装在 XY 坐标类型成像器件的光接收表面上。

附图说明

根据以下说明并参考附图，可以更好的理解本发明的目的和优点，其中：

图 1 是具有本发明的第一实施例的光源控制系统的内窥镜系统的内部结构框图；

图 2 是光源单元的内部结构框图；

图 3 是成像器件的结构框图；

图 4 是像素的内部结构的电路图；

图 5 是描述用于驱动成像器件的时序的时序图，具体为构成一场图像信号的像素信号的输出操作的时序图；

图 6 是描述用于驱动成像器件和光源的时序的时序图，具体为第一实施例中的连续场图像信号的输出操作的时序图；

图 7 是在本发明的第二实施例中的具有快门控制系统的内窥镜系统的内部结构的框图；以及

图 8 是描述用于驱动成像器件及开关快门的时序的时序图，具体为第二实施例中的连续场图像信号的输出操作的时序图。

具体实施方式

下面将结合图中所示的实施例对本发明进行描述。

在图 1 中，内窥镜系统 10 包括内窥镜处理器 20、电子内窥镜 30 和监控器 11。该内窥镜处理器 20 与连接到电子内窥镜 30 和监控器 11。

内窥镜处理器 20 发射照明光照射到所需目标。被照射的目标被电子内窥镜 30 拍照和/或录像，然后电子内窥镜 30 生成图像信号。该图像信号被发送到内窥镜处理器 20。

内窥镜处理器 20 对接收到的图像信号作预定的信号处理。经过预定信号处理的图像信号被发送到监控器 11，在监视器 11 中显示与接收到的图像信号对应的图像。

内窥镜处理器 20 包括光源单元 40、图像信号处理电路 21、时钟发生器 22 和系统控制器 23（探测器），以及其他部件。如下所述，光源单元 40 发射照明光，用于向光导 31 的入射端发射照明光，照射特定目标。此外，如下所述，图像信号处理电路 21 对图像信号进行预定的信号处理。此外，时钟发生器 22 对内窥镜系统 10 中的部件的某些操作安排时序。此外，系统控制器 23 控制内窥镜系统 10 中所有部件的操作。

通过将内窥镜处理器 20 连接到电子内窥镜 30，使得光源单元 40 和安装在内窥镜 30 中的光导 31 可被光学连接。此外，通过将内窥镜处理器 20 连接到电子内窥镜 30，使得在图像信号处理电路 21 与安装在电子内窥镜 30 中的成像器件 32 之间，以及时钟发生器 22 与成像器件 32 之间建立了电连接。

如图 2 所示，光源单元 40 包括灯 41、转动快门 42、聚光透镜 43、电源电路 44、马达 45、快门驱动器 46（控制器），和其他部件。

灯 41 是例如氙气灯或卤素灯，并发射白光。转动快门 42 和聚光透镜 43 安装在从灯 41 照向光导 31 的入射端的白光的光路上。

转动快门 42 为圆盘形，并具有孔径区和阻挡区。当白光应从光源单元 40 射出时，将孔径区插入白光的光路。另一方面，当白光的发射应被中止时，将阻挡区插入白光的光路，从而阻挡白光。转动快门 42 由马达 45 驱动。白光的发射与发射中止之间的切换周期通过控制马达 45 的转速来调节。

快门驱动器 46 控制马达 45，从而使马达 45 驱动转动快门 42。快门驱动器 46 根据分别发送自时钟发生器 22 和系统控制器 23 的时钟信号和输出周期探测信号来控制马达，见下文中的具体描述。

灯 41 发射的白光被聚光透镜 43 聚集，并被引导到光导 31 的入射端。电源电路 44 为灯 41 提供电源。系统控制器 23 控制由电源电路 44 提供给灯 41 的用来为灯 41 供电的电源的通断。

接下来，详细描述电子内窥镜 30 的结构。如图 1 所示，电子内窥镜 30 包括光导 31、成像器件 32、扩散透镜 33、物镜 34 和其他部件。

光导 31 的入射端安装在用于将电子内窥镜 30 连接到内窥镜处理器 20 的连接器（未画出）中。而另一端，以下称为输出端，被安装在电子内窥镜 30 的插入管 35 的首端。如上文所述，光源单元 40 射出的白光到达光导 31 的入射端。然后光被传送到输出端。传送到输出端的光通过发散透镜 33 照射插入管 35 的首端附近的外围区域。

被白光照射的目标的反射光的光学图像通过物镜 34 到达成像器件 32 的光接收表面。时钟信号和场信号从时钟发生器 22 发射到成像器件 32。基于时钟信号和场信号，成像器件 32 生成与到达光接收表面的光学图像对应的图像信号。

成像器件 32 是 CMOS 成像器件，即 XY 坐标类型成像器件的一种。如图 3 所示，多个像素 50 排列在成像器件 32 的光接收表面的网格上。每个像素 50 根据该像素 50 接收到的光的量生成像素信号。像素信号按顺序一个接一个地通过输出模块 32o 输出。图像信号由在单个场周期输出的像素信号组成，单个场周期为场信号的一个周期的一半。通过行选择电路 32r 和列选择电路 32c 选择应该顺序输出像素信号的像素 50。

以下通过图 4 描述每个像素 50 的内部结构。像素 50 包括光电二极管 (PD) 51、浮置扩散单元 (FD) 52、传输晶体管 53、复位晶体管 54、放大晶体管 55 和行选择晶体管 56。

根据 PD 51 的光电转换接收和存储的光的量，生成信号电荷。当传输晶体管 53 被开启时，所存储的信号电荷被发送到 FD 52。FD 52 是电容器，其上的电位根据所存储的信号电荷变化。

当复位晶体管 54 被开启时，FD 52 被复位。此后，存储在 FD 52

中的信号电荷流向电源, 以下称为 V_{dd} 。然后, FD 52 的电位被复位到 V_{dd} 的电位。

放大晶体管 55 根据 FD 52 的电位, 通过调节输出阻抗, 将电压信号输出到行选择晶体管 56。

垂直输出线 32v 沿每列像素 50 安装。垂直输出线 32v 连接到所有排列在相同列的像素上。当行选择晶体管 56 被开启时, 将电压信号输出到垂直输出线 32v 上。通过分别开启每个行选择晶体管 56, 可分别从连接到相同垂直输出线 32v 的像素 50 输出电压信号。

垂直输出线 32v 分别连接到 CDS/SH 电路 32cds。在复位 FD 52 之后, FD 52 的电位包含复位噪声。与复位后接收到的信号电荷对应的电压信号包含复位噪声。CDS/SH 电路 32cds 通过相关双采样, 消除电压信号中所包含的复位噪声, 然后根据 PD 51 存储的信号电荷输出电压信号作为像素信号。

CDS/SH 电路 32cds 通过列选择晶体管 32cs 连接到水平输出线 32h。通过按顺序一个接一个地开启列选择晶体管 32cs, 所有列中的 CDS/SH 电路 32cds 生成的像素信号可通过水平输出线 32h 和输出模块 32o 分别输出到图像信号处理电路 21。

传输信号线 (未画出) 沿每行像素 50 安装。传输信号线被连接到给定行中所排列的所有像素中的传输晶体管 53 上。传输信号, 以下称为 φT , 被传送到所有传输信号线上。 φT 具有高状态和低状态。发送到传输信号线的每一行的 φT , 对于每一行在不同时间被设置为高状态。当 φT 被设置为高状态时, 传输晶体管 53 被开启, 因此传输晶体管 53 导通。

复位信号线 (未画出) 沿每行像素 50 安装。复位信号线连接到给定行中所排列的所有像素中的复位晶体管 54 上。复位信号, 以下称为 φR , 被发送到所有复位信号线。 φR 具有高状态和低状态。被发送到复位信号线的每一行的 φR , 对于每一行在不同时间被设置为高状态。当 φR 被设置为高状态时, 复位晶体管 54 被开启, 使得复位晶体管 54 导通。

行选择信号线 (未画出) 沿像素 50 的每行安装。行传输信号线被连接到给定行中所排列的所有像素中的行选择晶体管 56 上。行选择信

号, 以下称为 φ_{SL} , 被发送到所有行选择信号线。 φ_{SL} 具有高状态和低状态。被发送到行选择信号线的每一行的 φ_{SL} , 对于每一行在不同时间被设置为高状态。当 φ_{SL} 被设置为高状态时, 行选择晶体管 56 被开启, 使得行选择晶体管 56 导通。

列选择信号, 以下称为 φ_{SC} , 被分别发送到列选择晶体管 32cs。当 φ_{SC} 被设置为高状态时, 列选择晶体管 32cs 被开启, 使得列选择晶体管 32cs 导通。

行选择电路 32r 将 φ_T 、 φ_R 和 φ_{SL} 输出到传输信号线、复位信号线和行选择信号线, 用来控制复位晶体管 54 和行选择晶体管 56 的操作。此外, 行选择电路 32r 控制 CDS/SH 电路 32cds 的相关双采样操作。列选择电路 32c 将 φ_{SC} 输出到列选择晶体管 32cs, 用来控制列选择晶体管 32cs 的开关操作。

行选择电路 32r 和列选择电路 32c 根据时钟发生器 22 发出的时钟信号和场信号控制开关操作和相关双采样操作。

在场周期输出的像素信号序列作为像素信号发送到图像信号处理电路 21。图像信号处理电路 21 对接收到的图像信号作预定的信号处理。

此外, 针对第一行和第 m 行中的像素 50 的 φ_{SL} , 以下称为 φ_{SL1} 和 φ_{SLm} , 被通过图像信号处理单元 21 传送到系统控制器 23, 其中在每个场周期, 第一行和第 m 行像素信号分别被第一个和最后一个输出。从 φ_{SL1} 被置为高状态开始直到 φ_{SLm} 被从高状态置为低状态, 系统控制器 23 将输出周期探测信号发送到快门驱动器 46。

下面参考图 5, 描述成像器件 32 输出一场图像信号的操作。

在时刻 t_1 , 给第一行中的像素 50 的 φ_R , 以下称为 φ_{R1} , 被设为高状态, 然后, 排列在第一行的像素 50 中的复位晶体管 54 被开启。通过开启复位晶体管 54, FD 52 复位。

在紧随 FD 52 复位之后的时刻 t_2 , φ_{SL1} 被设为高状态, 然后, 第一行中的像素 50 可输出像素信号。 φ_{SL1} 保持在高状态, 直到完成第一行中的像素 50 的所有像素信号的输出, 此时给第 n 列的像素 50 的 φ_{SC} , 以下称为 φ_{SCn} , 被设为高状态。

在时刻 t_3 , 预保持信号, 以下称为 φ_{SHP} 被设为高状态, 然后,

第一行中的所有像素 50 中的复位 FD 52 的电位被对应每列的 CDS/SH 电路 32cds 采样并保持。

在时刻 t_4 , 第一行中的像素 50 的 φT , 以下称为 φT_1 , 被设为高状态, 然后, 由第一行中的像素 50 中的 PD 51 存贮的信号电荷被发送到 FD 52。

在时刻 t_5 , 数据保持信号, 以下称为 φSHD 被设为高状态, 然后, 接收第一行中所有像素 50 的信号电荷的 FD 52 的电位被 CDS/SH 电路 32cds 采样并保持。CDS/SH 电路 32cds 具有减法电路, 该减法电路通过从接收信号电荷的 FD 52 的电位中减去复位 FD 52 的电位, 生成像素信号。然后能够从 CDS/SH 电路 32cds 输出所生成的像素信号。

在时刻 t_6 , 第一列的 φSC , 以下称为 φSC_1 , 被设为高状态。然后, 第一列的列选择晶体管 32cs 导通, 第一列中的 CDS/SH 电路 32cds 所保持的像素信号被通过水平输出线 32h 和输出模块 32o 输出到图像信号处理电路 21。

在输出第一列中的像素信号之后, 第二列的 φSC , 以下称为 φSC_2 , 被设为高状态。然后, 第二列中的 CDS/SH 电路 32cds 所保持的像素信号被通过水平输出线 32h 和输出模块 32o 输出到图像信号处理电路 21。接下来, 所有列中的每列的 φSC 一个接一个地被设为高状态, 第一行中的每一列的像素信号被一个接一个地输出。

在时刻 t_7 , φSC_n 被设为高状态。然后从第 n 列, 也就是最后一列的 CDS/SH 电路 32cds 输出像素信号, 完成了第一行中所有像素 50 的像素信号的输出。此外, 同时, φSL_1 被设为低状态。

在输出第一行像素信号之后, 第二行中的像素 50 的 φR , 以下称为 φR_2 , 被设为高状态, 然后, 开始输出第二行的像素信号。从第二行中的像素 50 输出像素信号的操作, 与时刻 t_1 到 t_7 所执行的操作相同 (见周期 P1)。

据此, 按照与时刻 t_1 到 t_6 所执行的一样的操作, 通过将每一行的 φT 、 φR 和 φSL 设置为高状态, 将所有行中的像素信号输出。

第 m 行, 即最后一行的像素信号在周期 P2 被输出, 此时 φSL_m 保持在高状态。当第一行到最后一行中所有的像素信号都被输出时, 就完成了图像信号的一场的输出。

下面参考图 6 描述成像器件 32 和光源单元 40 输出连续场图像信号的操作。

时钟发生器 22 以 1/30 秒为周期生成场信号，并将其发送到成像器件 32 和光源单元 40。如上所述，将场信号一个周期的一半，即场信号高状态或低状态期间的周期，定义为场周期。

场周期分为共同周期和输出周期（见图 6 底部）。场信号在高状态和低状态之间切换的点被定义为共同周期的开始时刻。从共同周期结束到场信号下一次在高状态和低状态之间切换的时刻之间的周期被定义为输出周期。

在输出周期，所有行的像素信号按顺序一个接一个地输出。第一行的像素信号在 φ_{SL1} 保持在高状态的周期内输出，如图 6 所示，与图 5 所示相同。在图 5 和图 6 中 φ_{SL1} 保持在高状态的周期是相等的。此外，从第二行到第 m 行的像素信号也分别在 $\varphi_{SL2}-\varphi_{SLm}$ 保持在高状态的周期输出，如图 6 所示。

如上文所述，通过使传输晶体管 53 导通，将 PD 51 存储的信号电荷传输到 FD 52。当传输晶体管 53 的导通状态中止时，PD 51 开始生成并存储信号电荷。因此，每一行的传输晶体管 53 的导通状态保持中止的周期，就是相应行的信号电荷保持生成并存储的存储周期（见存储周期）。所有行中信号电荷传输到 FD 52 的时刻不同。因此，所有行的存储周期不同。在图 6 中， φ_{SL} 保持在高状态的时刻被视为 φ_T 保持在高状态的时刻。

在第一场周期中，在完成第一行像素信号的输出之后的输出周期的一部分周期，被定义为第一行的可变周期（见“P3”）。第一行的可变周期和第一行的可变周期之后的共同周期的组合，是第一行中像素 50 的存储周期。根据第一行中的像素 50 在存储周期收到的光的量，在第一行所有像素 50 中生成并存储信号电荷。该信号电荷将作为第二场周期的第一行的像素信号输出。

在第一场周期中，在完成第二行的像素信号的输出之后的输出周期的一部分周期，被定义为第二行的第一可变周期（见“P4”）。在第二场周期中，在开始输出第二行的像素信号之前的输出周期的一部分周期，被定义为第二行的第二可变周期（见“P4”）。第二行的第一可变周

期，第二行的第一可变周期之后的共同周期以及第二行的第二可变周期的组合，是第二行中像素 50 的存储周期。根据第二行中像素 50 在存储周期接收到的光的量，在第二行中的所有像素 50 中生成并存储信号电荷。信号电荷将作为第二场周期的第二行的像素信号被输出。

与第一行和第二行一样，共同周期与输出周期在该共同周期之前和/或之后的部分的组合，被定义为每一行的存储周期。某行的输出周期的部分与其他行的输出周期的部分不同，并且在与其他行不同的时刻开始和结束该行的输出。

转动快门 42 被驱动从而使光源单元 40 只在共同周期发射白光脉冲（见“光源单元”一栏）。此外，根据系统控制器 23 发送的输出周期探测信号来驱动转动快门 42，从而在输出周期内中止光源单元 40 的发射。

因此，由来自目标的反射光所生成的光图像仅在共同周期被所有成像器件 32 中的像素 50 获得，其中尽管每行的存储周期不同，但所有行的共同周期在给定的场周期中相同。因此，实际上所有行中的像素在相同的共同周期中生成并存储信号电荷。

在上述第一实施例中，在除了照明光外没有其它光投射到目标上的情况下，例如在典型的利用电子内窥镜观察的情况下，可使基于照明光的光实际被所有像素 50 接收的周期和时刻一致。因此，如果应由 CMOS 成像器件获得运动物体的光学图像，则运动物体的图像中的失真将被减少。

如果对白光脉冲照射的目标进行拍照和/或录像，而不控制该照明光照射在目标上的周期，与上述第一实施例相比，白光发射脉冲的行数可能不同。如果照射到每行的脉冲的数量不同，那么照射到行上的光的累积量也会不同。为了解决这个问题，在上述第一实施例中，使用来照射行的脉冲的数量一致，这样，也使得对于所有行的照明光的总量一致。因此，可以避免由于显示图像中各行的照明光总量不同造成的各行照射不均匀。

接下来，描述第二实施例中的快门控制系统。第二实施例与第一实施例之间的主要区别是，在非共同周期内阻止光入射到成像器件的光接收表面的方法。主要根据不同于第一实施例的结构对第二实施例

进行描述。这里，采用相同的附图标记代表与第一实施例中的结构对应的结构。

如图 7 所述，内窥镜处理器 200 包括光源单元 40、图像信号处理电路 21、时钟发生器 22、系统控制器 23（控制器）和其他部件，如第一实施例中所述。

光源单元 40 向光导 31 的入射端发射白光照射在目标上，如第一实施例所述。此外，图像信号处理电路 21 对接收到的图像信号进行预定的信号处理，如第一实施例所述。此外，时钟发生器 22 为内窥镜系统 100 的部件的某些操作安排时序，如第一实施例所述。此外，系统控制器 23 控制内窥镜 100 中所有部件的操作。

光源单元 40 的结构和功能与第一实施例中的相同。然而，与第一实施例不同的是，快门驱动器 46 不接收来自系统控制器 23 的输出周期探测信号。

电子内窥镜 300 包括光导 31、成像器件 32、扩散透镜 33、物镜 34、如第一实施例所述。此外，与第一实施例不同的是，电子内窥镜 300 具有快门 36。

快门 36 是液晶器件，安装在成像器件 32 的光接收表面上。快门 36 可将到达光接收表面的光在传送与阻挡之间进行切换。系统控制器 23 控制快门 36 的切换操作。

成像器件 32 如第一实施例中一样被驱动，然后，图像信号被生成并传送到图像信号处理电路 21。 φ_{SL1} 和 φ_{SLm} 通过图像信号处理电路 21 被传送到系统控制器 23，如第一实施例所述。系统控制器 23 命令快门 36 阻挡光，从 φ_{SL1} 被切换至高状态开始直至 φ_{SLm} 被从高状态切换至低状态。

下面将参考图 8，描述成像器件 32 和快门 36 在输出连续场图像信号时的操作。成像器件 32 输出一场图像信号的操作与第一实施例中的操作相同（见图 5）。

场周期被分为共同周期和输出周期，如第一实施例所述。场信号在高状态与低状态之间切换的时刻被定义为共同周期的开始时刻，如第一实施例所述。从共同周期的结束时刻到场信号下一次在高状态与低状态之间切换的时刻之间的周期，被定义为输出周期，如第一实施

例所述。

共同周期与输出周期在该共同周期之前和/或之后的部分的组合，被定义为每一行的存储周期，如第一实施例所述。根据相应行的像素 50 在存储周期中接收到光的量，在该相应行的所有像素 50 中生成并存储信号电荷。在输出周期，当相应行的 φ_{SL} 被设为高状态时，由 PD 51 存储的信号电荷被传输并最终作为像素信号输出。

与第一实施例不同的是，转动快门 42 被驱动，从而使光源单元 40 不仅在共同周期而且也在输出周期发射白光脉冲（见“光源单元”行）。

在共同周期，快门 36 被命令使光学图像通过。另一方面，如上文所述，在输出周期，快门 36 被命令阻挡光学图像。因此，目标的反射光的光学图像仅在共同周期到达成像器件 32 的所有像素 50，其中尽管各行的存储周期不同，但在给定的场周期中所有行的共同周期相同。因此，信号电荷实际上在相同的共同周期中被所有行的像素生成并存储。

在第二实施例中，当 XY 坐标类型成像器件，例如 CMOS 成像器件被命令获取运动物体的光学图像时，可使光通过线曝光实际被所有像素 50 接收的周期和时刻一致。

此外，即使对被白光脉冲照射的目标进行拍照和/或录像，而不对照明光照射到物体上的周期进行控制，仍可避免由于显示图像中的各行的照明光的总量不同造成的各行照射不均匀，如第一实施例所述。

在上述第一和第二实施例中采用了能够发射光脉冲的光源单元。然而，也可以采用任何其他光源。在第一实施例中，采用能被开启和关闭的光源单元，通过在输出周期中止光的发射，也能够获得相同的效果。例如，可采用发光二极管作为光源。在第二实施例中，由于快门 36 可对去往光接收表面的光学图像在传送与阻挡之间切换，因此可采用不止一个可被开启和关闭的光源。

光源单元 40 分别被安装在上述第一和第二实施例中的内窥镜处理器 20 和 200 中。然而，光源单元 40 可以是与内窥镜处理器 20 和 200 分开的另一个装置。

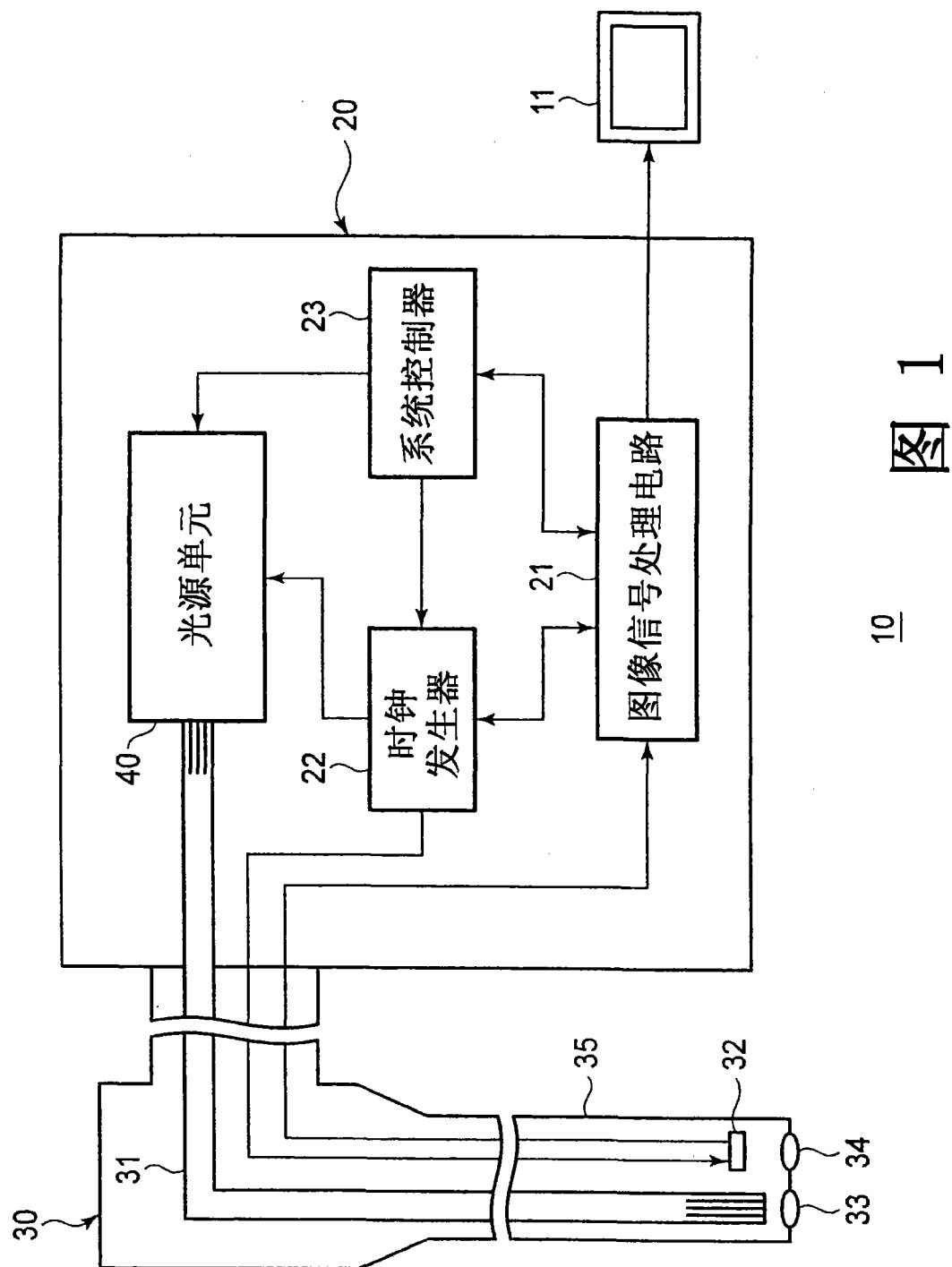
内窥镜系统中采用了第一实施例中的光源控制系统和第二实施例中的快门控制系统。光源控制系统和快门控制系统也可用于其他图像

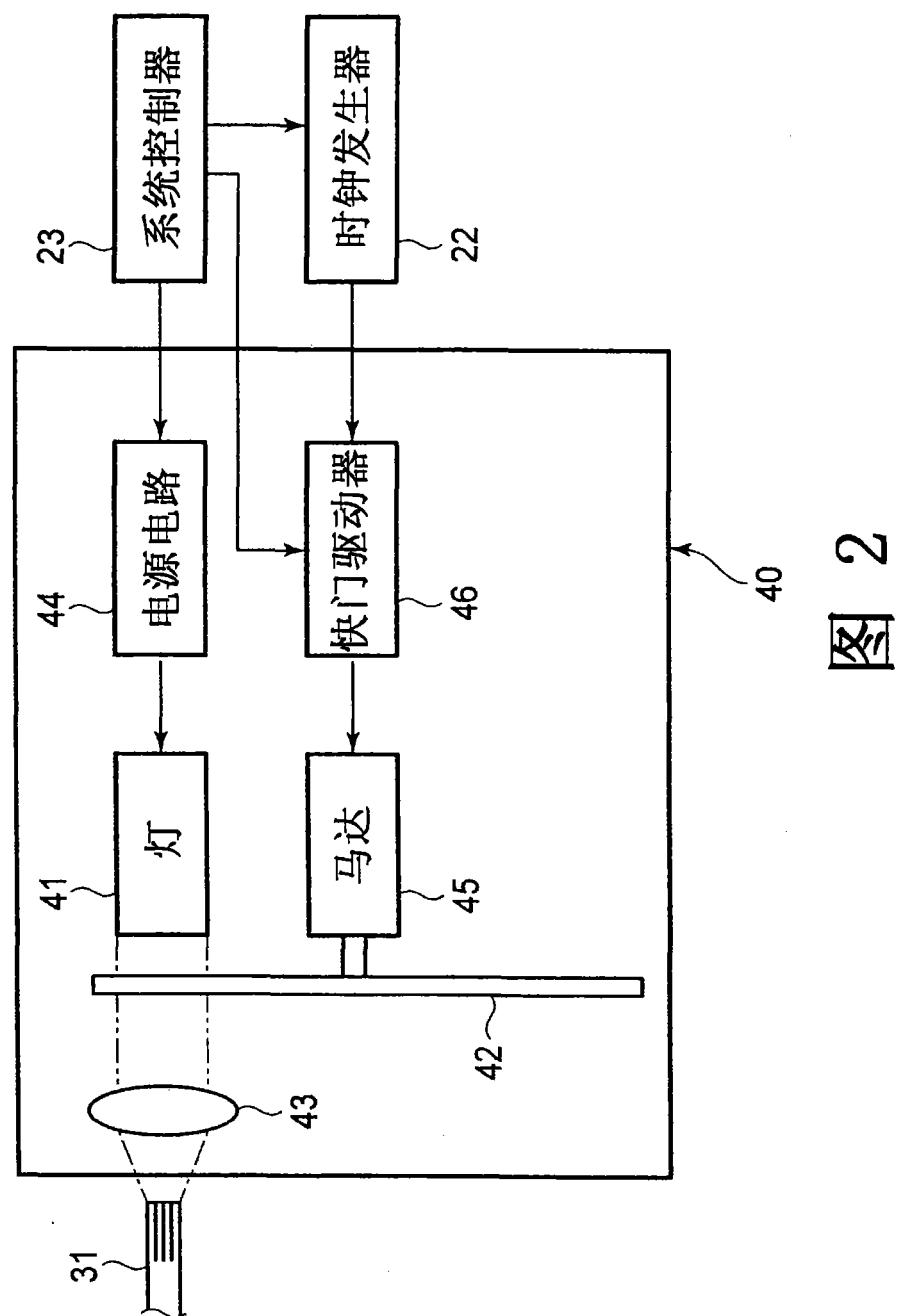
获取装置。例如，在利用光源单元对黑暗场景拍照和/录像的照相机中采用光源控制系统可以获得相同的效果。此外，即便在常规照相机中采用该快门控制单元也能获得相同的效果。

在上述第一和第二实施例中，像素 50 被排列在网格中。然而，像素 50 也可以排列在彼此不同的第一和第二方向上，只要与排列在第一方向上的给定行中的像素 50 对应的像素信号序列按照第一方向上的行的顺序输出即可。此外，在上述第一和第二实施例中，与给定行中的像素对应的像素信号序列按行的顺序输出。然而，与给定列中的像素对应的像素信号序列也可按列的顺序输出。

上述第一和第二实施例中采用了 CMOS 成像器件。然而，通过任何其他 XY 坐标类型成像器件也可获得相同的效果。

尽管本文结合附图描述了本发明的实施例，但显而易见的是，本领域技术人员在不脱离本发明范围的基础上可作很多修正和变化。





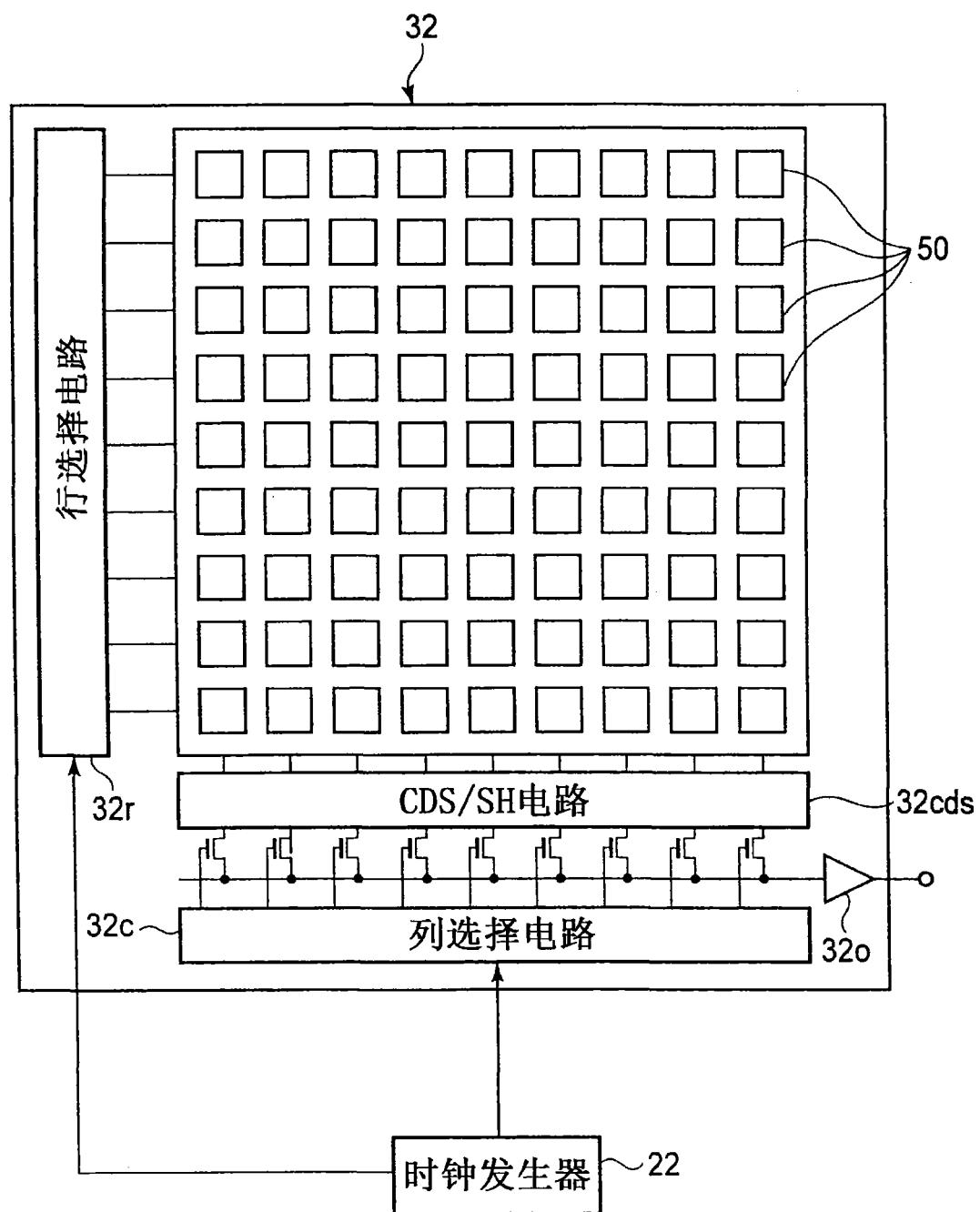
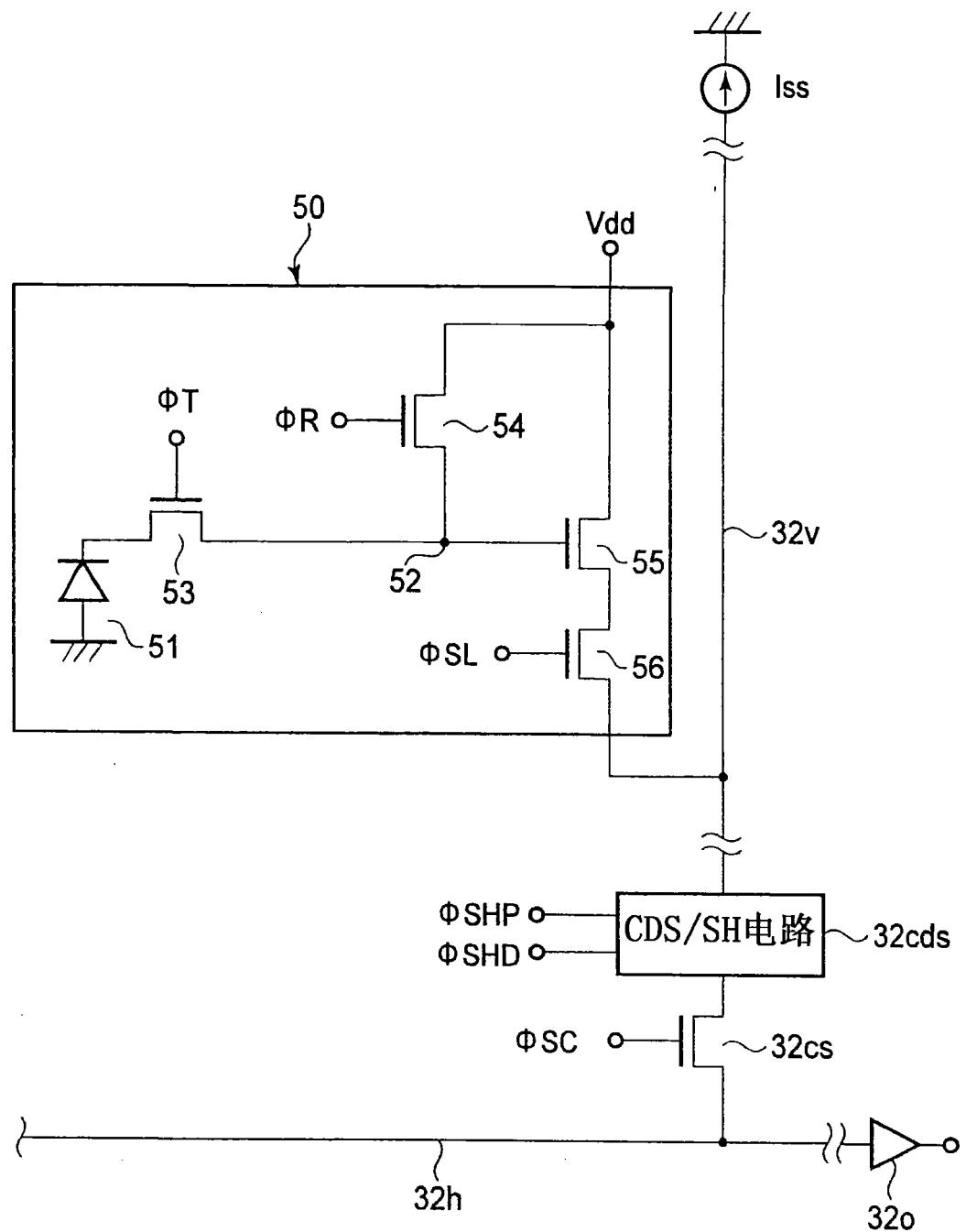


图 3



冬

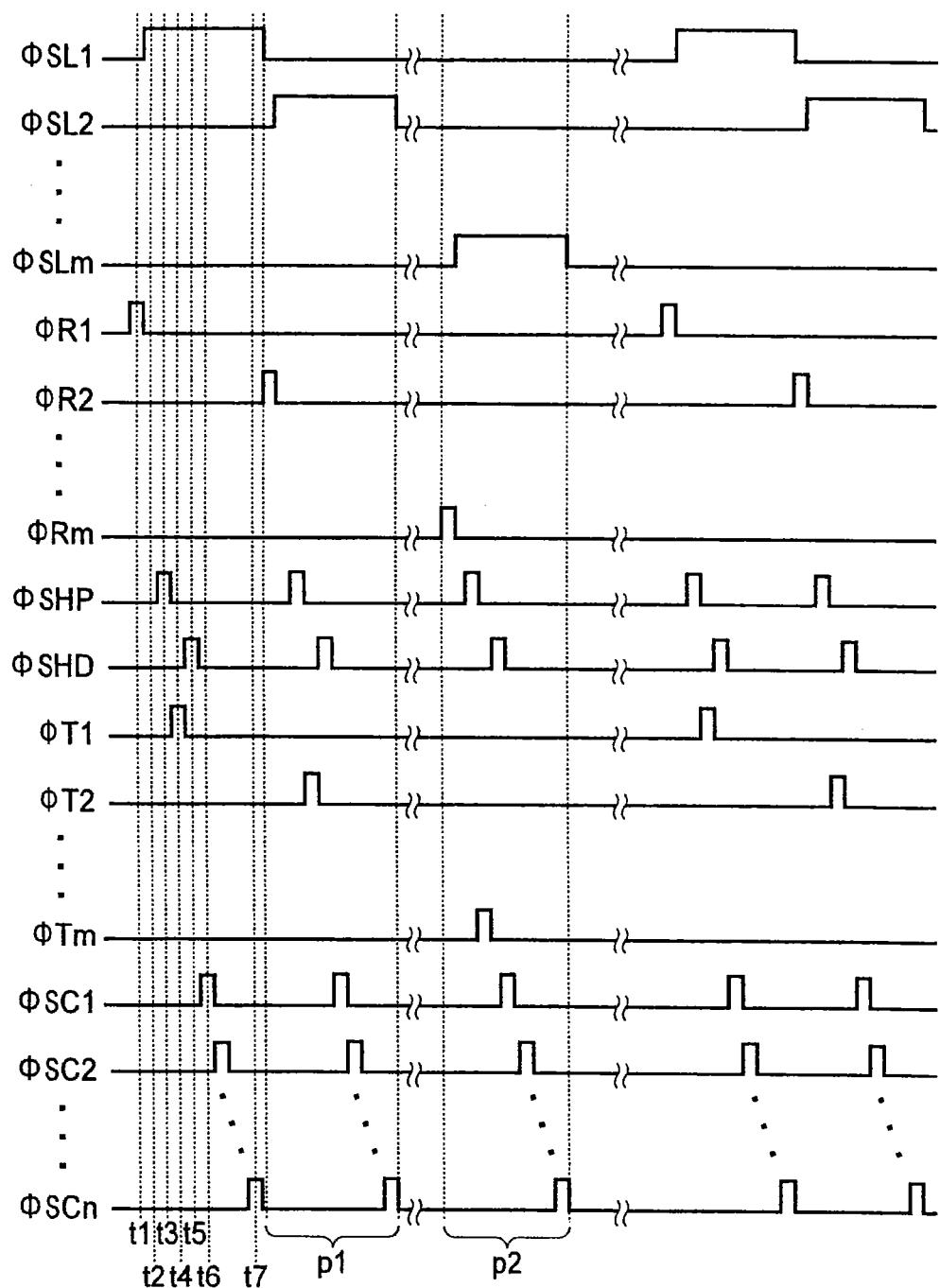


图 5

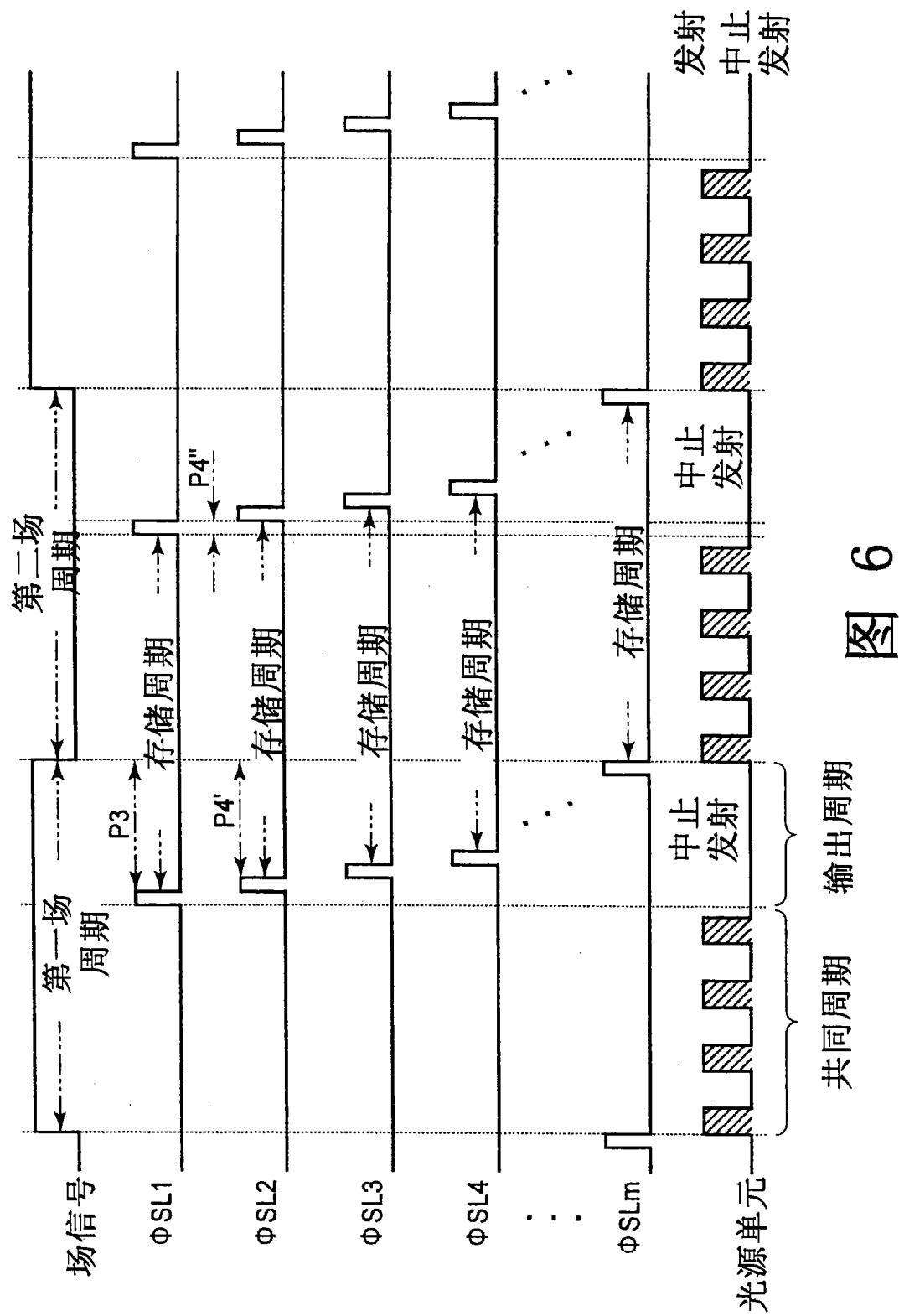
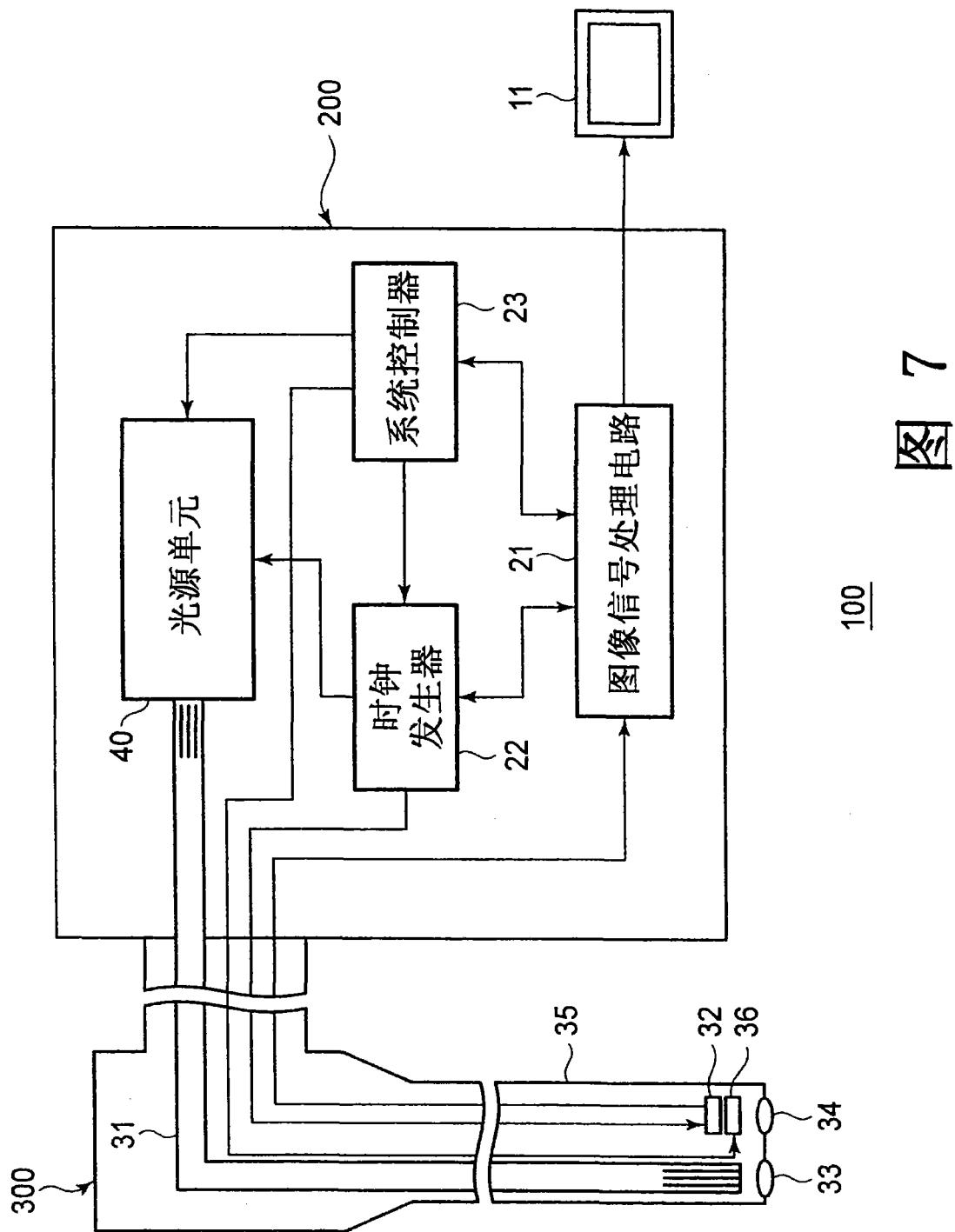


图 6



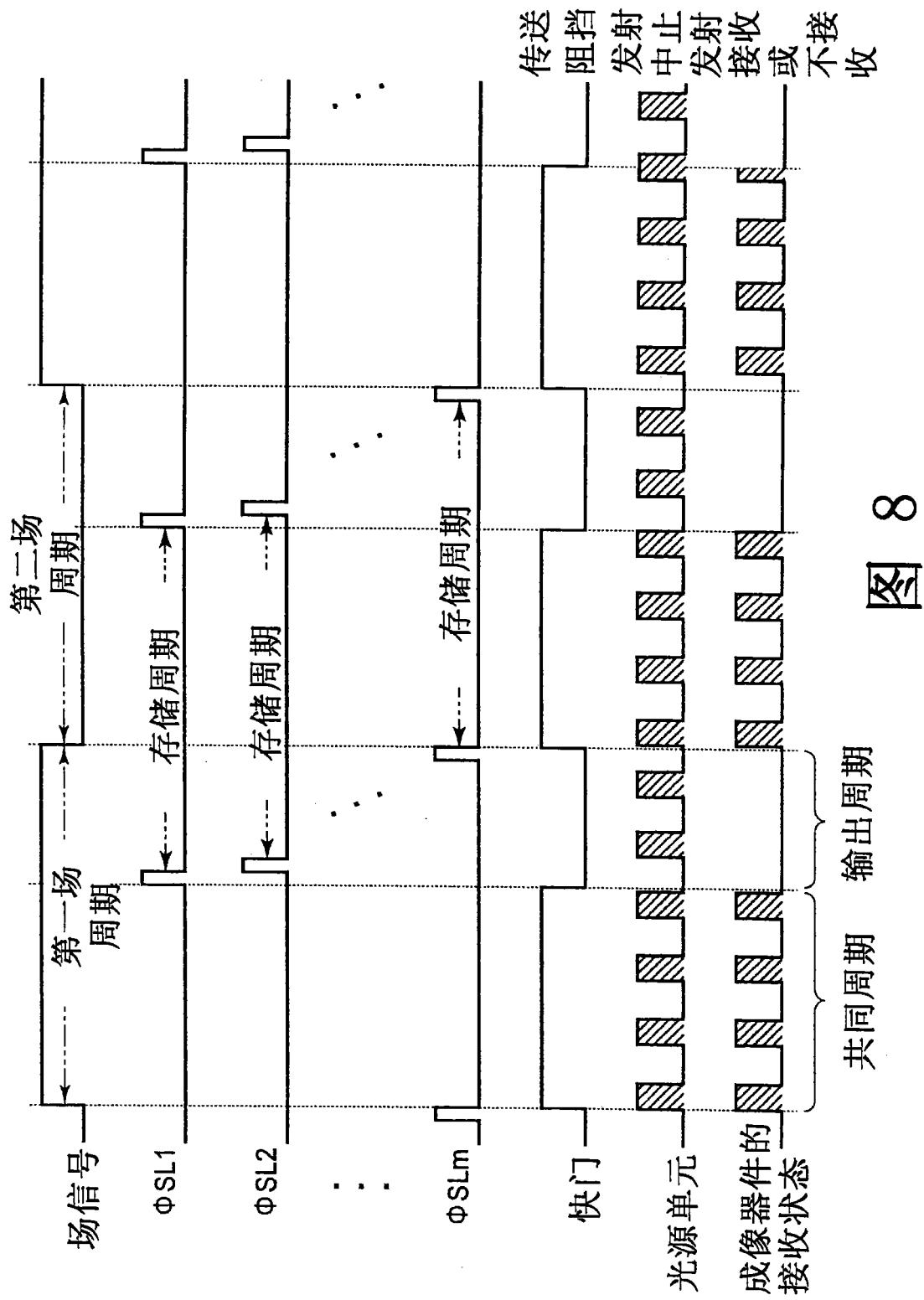


图 8

专利名称(译)	光源控制系统,快门控制系统,内窥镜处理器和内窥镜系统		
公开(公告)号	CN101452113A	公开(公告)日	2009-06-10
申请号	CN200810182797.6	申请日	2008-12-04
[标]申请(专利权)人(译)	保谷股份有限公司		
申请(专利权)人(译)	HOYA株式会社		
当前申请(专利权)人(译)	HOYA株式会社		
[标]发明人	谷信博 入山典子		
发明人	谷信博 入山典子		
IPC分类号	G02B23/24 H04N7/18 A61B1/04 A61B1/06 G02B23/26 H04N5/225 H04N5/238		
CPC分类号	A61B1/042 H04N7/183 H04N5/2256 H04N5/3532 H04N2005/2255 H04N5/2354 H04N5/374		
代理人(译)	程伟 王锦阳		
优先权	2007314996 2007-12-05 JP		
外部链接	Espacenet Sipo		

摘要(译)

本发明提供了光源控制系统、快门控制系统、内窥镜处理器和内窥镜系统。提出了一种具有探测器和控制器的光源控制系统。该探测器探测输出周期。XY坐标类型成像器件生成包含多个像素信号的图像信号。像素信号根据信号电荷变化。像素根据存储周期中接收到的光的量生成信号电荷。存储周期包括共同周期和可变周期。共同周期对所有像素行同步。可变周期对于排列在第一方向的每个像素行不同。与排列在相同像素行的像素相应的像素信号，在输出周期按照像素行的顺序输出。控制器控制光源在输出周期中止照明光的发射。

