



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0009163
(43) 공개일자 2019년01월28일

(51) 국제특허분류(Int. Cl.)
A61B 8/00 (2006.01)

(52) CPC특허분류
A61B 8/4494 (2013.01)
A61B 8/4477 (2013.01)

(21) 출원번호 10-2017-0091052
(22) 출원일자 2017년07월18일
심사청구일자 없음

(71) 출원인
삼성전자주식회사
경기도 수원시 영통구 삼성로 129 (매탄동)

신동원
인천광역시 미추홀구 문화로 23, 201동 702호 (관교동, 삼환아파트)

(72) 발명자
최경무
경기도 수원시 영통구 영통로331번길 31, 604호 (매탄동)

신동원
인천광역시 미추홀구 문화로 23, 201동 702호 (관교동, 삼환아파트)

(74) 대리인
리엔특허법인

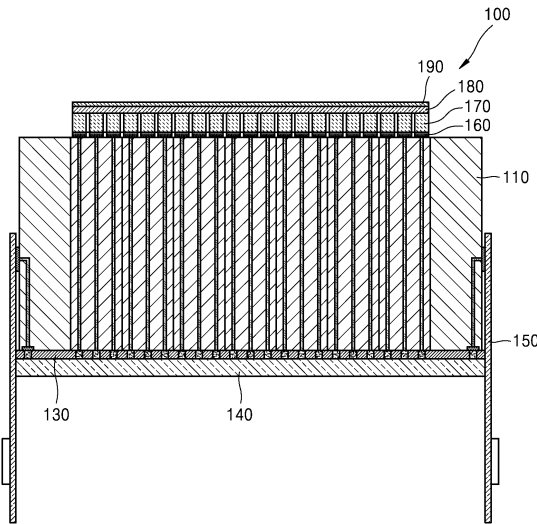
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 인터포저와 집적회로칩의 접합 방법, 및 이를 이용한 초음파 프로브

(57) 요약

인터포저와 집적회로칩의 접합 방법, 및 이를 이용한 초음파 프로브가 개시된다. 개시된 인터포저와 집적회로칩의 접합 방법은, 절연체와, 일단이 절연체의 제1면에 노출되며 타단이 절연체의 제1면에 반대 방향의 제2면에 노출되는 복수의 전도성 라인을 포함하는 인터포저를 마련하는 단계; 인터포저에 본딩 마스크를 배치하는 단계; 인터포저에 본딩 마스크를 배치하기 전 혹은 후 단계에 본딩 마스크에 복수의 관통홀을 형성하는 단계; 복수의 관통홀에 전도성 물질을 채우는 단계; 및 본딩 마스크에 집적회로칩을 접합하는 단계;를 포함한다.

대표도 - 도1



명세서

청구범위

청구항 1

절연체와, 일단이 상기 절연체의 제1 면에 노출되며 타단이 상기 절연체의 제1 면에 반대 방향의 제2 면에 노출되는 복수의 전도성 라인을 포함하는 인터포저를 마련하는 단계;

상기 인터포저에 본딩 마스크를 배치하는 단계;

상기 인터포저에 상기 본딩 마스크를 배치하기 전 혹은 후 단계에 상기 본딩 마스크에 복수의 관통홀을 형성하는 단계;

상기 복수의 관통홀에 전도성 물질을 채우는 단계; 및

상기 본딩 마스크에 집적회로칩을 접합하는 단계;를 포함하는 인터포저와 집적회로칩의 접합 방법.

청구항 2

제1 항에 있어서,

상기 본딩 마스크에 집적회로칩을 접합하는 단계는 플립칩 본딩 방식으로 이루어지는 인터포저와 집적회로칩의 접합 방법.

청구항 3

제2 항에 있어서,

상기 집적회로칩의 전극 단자들에 범프볼을 배치하고, 상기 본딩 마스크에 집적회로칩을 정렬할 때 상기 범프볼이 상기 복수의 관통홀에 삽입되도록 하는 인터포저와 집적회로칩의 접합 방법.

청구항 4

제1 항에 있어서,

상기 전도성 물질은 전도성 에폭시인 인터포저와 집적회로칩의 접합 방법.

청구항 5

제1 항에 있어서,

상기 인터포저에 상기 본딩 마스크를 배치한 후 단계에 상기 본딩 마스크에 복수의 관통홀을 형성하는 것은 레이저를 조사하여 형성하는 인터포저와 집적회로칩의 접합 방법.

청구항 6

제5 항에 있어서,

상기 본딩 마스크는 투명 필름인 인터포저와 집적회로칩의 접합 방법.

청구항 7

2차원 배열된 압전소자들을 포함하는 2D 음향 모듈;

상기 2D 음향 모듈의 배면에 배치되는 것으로, 절연체와, 일단이 상기 절연체의 제1 면에 노출되며 타단이 상기 절연체의 제1 면에 반대 방향의 제2 면에 노출되는 복수의 전도성 라인을 포함하는 인터포저;

집적회로칩; 및

복수의 관통홀과, 상기 복수의 관통홀을 채우는 전도성 물질을 포함하며, 상기 집적회로칩과 상기 인터포저 사이에 배치되는 한 본딩 마스크;를 포함하는 초음파 프로브.

청구항 8

제7 항에 있어서,

상기 집적회로칩은 상기 본딩 마스크에 플립칩 본딩 방식으로 접합되는 초음파 프로브.

청구항 9

제1 항에 있어서,

상기 전도성 물질은 전도성 에폭시인 초음파 프로브.

청구항 10

제7 항에 있어서,

상기 본딩 마스크는 투명 필름인 인터포저와 집적회로칩의 접합 방법.

발명의 설명

기술 분야

[0001] 본 개시는 초음파 프로브 및 그 제조방법에 관한 것으로, 보다 상세하게는 인터포저와 집적회로칩의 접합 방법, 및 이를 이용한 초음파 프로브에 관한 것이다.

배경 기술

[0002] 초음파 진단 장치는 초음파 프로브(probe)의 트랜스듀서(transducer)로부터 생성되는 초음파 신호를 대상체로 조사하고, 대상체로부터 반사된 신호의 정보를 수신하여 대상체 내부의 부위(예를 들면, 연조직 또는 혈류)에 대한 적어도 하나의 영상을 얻는다.

[0003] 초음파 진단 장치의 부품 중 하나인 초음파 프로브는 선영역을 촬영할 수 있는 1차원(1D) 프로브와 면영역을 촬영할 수 있는 2차원(2D) 프로브로 구분할 수 있다. 1D 프로브는 내부에 초음파 신호를 쏘고 받게 되는 트랜스듀서 소자들이 하나의 라인으로 정렬되어 있으며, 2D 프로브는 트랜스듀서 소자들이 매트릭스 구조로 배열되어 있다.

발명의 내용

해결하려는 과제

[0004] 2D 프로브의 경우, 트랜스듀서 소자들이 매트릭스 구조로 배열되어 있어 기존 제조 방식으로는, 외각의 트랜스듀서 소자들 외에 중심부분의 트랜스듀서 소자들의 신호를 전달하는 것은 어려운 바, 이를 해결하고자 한다.

과제의 해결 수단

[0005] 본 발명의 한 측면에 따르는 인터포저와 집적회로칩의 접합 방법은,

[0006] 절연체와, 일단이 상기 절연체의 제1 면에 노출되며 타단이 상기 절연체의 제1 면에 반대 방향의 제2 면에 노출되는 복수의 전도성 라인을 포함하는 인터포저를 마련하는 단계;

[0007] 상기 인터포저에 본딩 마스크를 배치하는 단계;

[0008] 상기 인터포저에 상기 본딩 마스크를 배치하기 전 혹은 후 단계에 상기 본딩 마스크에 복수의 관통홀을 형성하는 단계;

[0009] 상기 복수의 관통홀에 전도성 물질을 채우는 단계; 및

[0010] 상기 본딩 마스크에 집적회로칩을 접합하는 단계;를 포함한다.

[0011] 상기 본딩 마스크에 집적회로칩을 접합하는 단계 플립칩 본딩 방식으로 이루어질 수 있다.

[0012] 상기 집적회로칩의 전극 단자들에 범프볼을 배치하고, 상기 본딩 마스크에 집적회로칩을 정렬할 때 상기 범프볼

이 상기 복수의 관통홀에 삽입되도록 할 수 있다.

- [0013] 상기 전도성 물질은 전도성 에폭시일 수 있다.
- [0014] 상기 인터포저에 상기 본딩 마스크를 배치한 후 단계에 상기 본딩 마스크에 복수의 관통홀을 형성하는 것은 레이저를 조사하여 형성할 수 있다.
- [0015] 상기 본딩 마스크는 투명 필름일 수 있다.
- [0016] 본 발명의 한 측면에 따르는 초음파 프로브는,
- [0017] 2차원 배열된 압전소자들을 포함하는 2D 음향 모듈;
- [0018] 상기 2D 음향 모듈의 배면에 배치되는 것으로, 절연체와, 일단이 상기 절연체의 제1 면에 노출되며 타단이 상기 절연체의 제1 면에 반대 방향의 제2 면에 노출되는 복수의 전도성 라인을 포함하는 인터포저;
- [0019] 집적회로칩; 및
- [0020] 복수의 관통홀과, 상기 복수의 관통홀을 채우는 전도성 물질을 포함하며, 상기 집적회로칩과 상기 인터포저 사이에 배치되는 한 본딩 마스크;를 포함한다.

발명의 효과

- [0021] 개시된 실시 예에 의한 인터포저를 사용하여 외각의 트랜스듀서 소자들뿐만 아니라 중심부분의 트랜스듀서 소자들도 용이하게 연결할 수 있다.
- [0022] 개시된 실시 예에 의한 초음파 프로브는 인터포저를 사용하여 외각의 트랜스듀서 소자들뿐만 아니라 중심부분의 트랜스듀서 소자들도 용이하게 연결할 수 있다.
- [0023] 개시된 실시 예에 의한 인터포저를 제조하는 방법은 인쇄회로기판(Printed Circuit Board; PCB)를 적층하여 인터포저를 제작함과 동시에 집적회로칩, 커넥터, 케이블 등과 같이 주변과 연결을 용이하도록 함으로써 초음파 프로브를 제조함에 있어서 비용, 공정단일화 및 간소화, 구조적 단순화를 이룰 수 있다.

도면의 간단한 설명

- [0024] 본 발명은, 다음의 자세한 설명과 그에 수반되는 도면들의 결합으로 쉽게 이해될 수 있으며, 참조 번호들은 구조적 구성요소를 의미한다.
 - 도 1은 일 실시 예에 따른 초음파 프로브의 개략적인 단면이다.
 - 도 2a 내지 도 2h는 일 실시 예에 따른 인터포저의 제조 방법을 도시한다.
 - 도 3a 내지 도 3g는 일 실시 예에 따른 전기적 접속 어셈블리의 제조 방법을 도시한다.
 - 도 4a 내지 도 4c는 일 실시 예에 따른 전기적 접속 어셈블리에 2D 음향 모듈을 마련하는 방법을 도시한다.
 - 도 5는 다른 실시 예에 따른 전기적 접속 어셈블리에 2D 음향 모듈을 마련하는 방법을 도시한다.
 - 도 6a 내지 도 6c는 다른 실시 예에 따른 본딩 마스크의 제조 방법을 도시한다.
 - 도 7a 내지 도 7e는 다른 실시 예에 따른 인터포저의 제조 방법을 도시한다.
 - 도 8a 내지 도 8d는 일 실시 예에 따른 전기적 접속 어셈블리의 제조 방법을 도시한다.
 - 도 9는 또 다른 실시 예에 따른 전기적 접속 어셈블리의 개략적인 단면이다.
 - 도 10은 또 다른 실시 예에 따른 전기적 접속 어셈블리의 개략적인 단면이다.
 - 도 11은 일 실시 예에 따른 초음파 진단 장치의 구성을 도시한 블록도이다.

발명을 실시하기 위한 구체적인 내용

- [0025] 본 명세서에서는 본 발명의 권리범위를 명확히 하고, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명을 실시할 수 있도록, 본 발명의 원리를 설명하고, 실시 예들을 개시한다. 개시된 실시 예들은 다양한 형태로 구현될 수 있다.

- [0026] 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성요소를 지칭한다. 본 명세서가 실시 예들의 모든 요소들을 설명하는 것은 아니며, 본 발명이 속하는 기술분야에서 일반적인 내용 또는 실시 예들 간에 중복되는 내용은 생략한다. 명세서에서 사용되는 '모듈' 또는 '부'(unit)라는 용어는 소프트웨어, 하드웨어 또는 펌웨어 중 하나 또는 둘 이상의 조합으로 구현될 수 있으며, 실시 예들에 따라 복수의 '모듈' 또는 '부'가 하나의 요소(element)로 구현되거나, 하나의 '모듈' 또는 '부'가 복수의 요소들을 포함하는 것도 가능하다.
- [0027] 이하 첨부된 도면들을 참고하여 본 발명의 작용 원리 및 실시 예들에 대해 설명한다.
- [0028] 본 명세서에서 '대상체(object)'는 촬영의 대상이 되는 것으로서, 사람, 동물, 또는 그 일부를 포함할 수 있다. 예를 들어, 대상체는 신체의 일부(장기 또는 기관 등; organ) 또는 팬텀(phantom) 등을 포함할 수 있다.
- [0029] 명세서 전체에서 "초음파 영상"이란 대상체로 송신되고, 대상체로부터 반사된 초음파 신호에 근거하여 처리된 대상체(object)에 대한 영상을 의미한다.
- [0030] 이하에서는 도면을 참조하여 실시 예들을 상세히 설명한다.
- [0031] 도 1은 일 실시 예에 따른 초음파 프로브(100)의 개략적인 단면이다.
- [0032] 도 1을 참조하면, 초음파 프로브(100)는 복수의 압전소자(도 4b의 171)들로 이루어진 압전층(170)을 포함한다. 압전층(170)은 대상체(도 11의 610)에 음향 에너지를 전달하고, 대상체(610)로부터 되돌아오는 초음파 반향을 수신하고, 처리와 표시를 위해 전기 신호로 변환시키는 초음파 트랜스듀서로 사용된다. 압전층(170)의 압전소자(171)들은 2차원 배열될 수 있다. 여기서 2차원 배열이라 함은, 예를 들어 2열 이상의 열과 2행 이상의 행으로 배열된 것을 의미할 수 있으나, 이에 한정되는 것은 아니다. 압전소자 배열은 모든 압전소자(171)들이 한면에 있을 수도 있고, 또는 블록하거나 오목한 배열로 사용되기 위해 곡선형으로 될 수도 있다. 압전층(170)의 압전소자(171)들은 각각 세라믹 또는 폴리머의 압전재료를 사용하여 막대 또는 블록의 형상으로 만들어질 수 있다. 압전층(170)은 압전소자(171)들의 배열을 이루기 위해 하나 이상의 개개 압전소자(171)의 행과 열로 절단되거나 다이스(dice) 가공될 수 있다. 압전소자(171)들은 수백 내지 수만 개로 분할되어 수십 내지 수백개의 행과 수십 내지 수백개의 열로 배열될 수 있다. 압전소자(171)들사이의 간격은 등간격일 수 있으나, 이에 제한되는 것은 아니다. 압전소자(171)들 사이의 공간을 커프(kerfs)라고 알려져 있다. 커프는, 인접한 압전소자(171)들 사이의 진동의 전달을 막거나 흡수하기 위하여, 어떤 충전재료, 즉 저음향 임피던스의 감쇠재료 또는 공기로 채워질 수도 있다.
- [0033] 압전층(170)의 하부에는 하부 전극층(160)이 마련된다. 하부 전극층(160)은 도전성이 좋으면서 높은 음향임피던스를 갖는 재료로 형성될 수 있다. 예를 들어, 하부 전극층(160)은 텅스텐, 탄화텅스텐(Tungsten Carbide)과 같은 물질로 형성될 수 있다. 하부 전극층(160)은 압전층(170)의 압전소자(171)들 각각에 개별적으로 대응되도록 서로 전기적으로 접속되지 않도록 분리되어 복수의 하부전극을 형성한다.
- [0034] 압전층(170)의 상부에는 음향 정합층(180)이 마련된다.
- [0035] 압전층(170)과 음향 정합층(180) 사이에는 공통전극층(미도시)이 마련될 수 있다. 음향 정합층(180)은 도전성을 갖는 재료로 형성되는 경우, 음향 정합층(180) 자체가 공통전극층으로 기능할 수 있다.
- [0036] 음향 정합층(180)의 상부에는 음향 렌즈층(190)이 마련될 수 있다. 경우에 따라서 음향 렌즈층(190)은 생략될 수도 있다.
- [0037] 상술한 압전층(170), 음향 정합층(180), 음향 렌즈층(190)은 2D 음향 모듈을 이룬다.
- [0038] 2D 음향 모듈의 하부에는 압전층(170)의 압전소자(171)들 각각의 전기적 배선을 위한 전기적 접속 어셈블리(electrical interconnection assembly)가 마련된다.
- [0039] 전기적 접속 어셈블리는 2D 음향 모듈과 전기적으로 연결되는 집적회로칩(140)을 포함한다. 전술한 바와 같이, 압전층(170)의 압전소자(171)들은 수천개를 가질 수 있으며, 독립적으로 신호가 송신 혹은 수신된다. 초음파 프로브와 초음파 진단 장치의 본체와 전기적으로 연결하는 케이블 내에는 배선 수에 한계가 있으므로, 압전소자(171)들 각각에 일대일 대응되는 배선을 모두 케이블 내에 포함시키기는 것은 용이하지 않다. 집적회로칩(140)은, 초음파 프로브 장치 내부에서 외부와의 통신시 필요한 배선수를 줄이기 위한 회로를 포함하는 주문형 집적회로칩(Application Specific Integrated Circuit, ASIC)일 수 있다. 집적회로칩(140)은 BGA(ball grid array)와 같이 전극 단자들이 평판면에 배열된 표면실장형 패키지를 가질 수 있다. 집적회로칩(140)은 그 평판면에 압전층(170)의 압전소자(171)들과 일대일 대응되어 Tx/Rx 신호가 전달되는 제1 단자들(미도시)이

마련된다. 또한, 집적회로칩(140)은 집적회로칩(140)에 전원 인가 및 제어를 위해 외부와 전기적 신호를 송수신하는 제2 단자들을 포함한다. 제2 단자들은 제1 단자들이 형성된 평판면에 함께 제1 단자들의 외곽쪽에 형성될 수 있다.

- [0040] 2D 음향 모듈과 집적회로칩(140) 사이에는 인터포저(110)가 마련된다. 인터포저(110)는 후술하는 제조방법에서 상세히 설명하기로 한다.
- [0041] 인터포저(110)의 측면에는 집적회로칩(140)의 제2 단자들의 전기적 접속을 위한 전극 패드(도 2g의 1155)를 더 포함할 수 있다.
- [0042] 인터포저(110)의 측면에는 외부와의 배선을 위한 플렉서블 인쇄회로기판(150)이 부착될 수 있으며, 플렉서블 인쇄회로기판(150)의 전극 패드(도 3f의 155)는 예를 들어 외부로 연장되는 케이블의 도선들과 접촉될 수 있다. 경우에 따라서는, 플렉서블 인쇄회로기판(150) 없이, 곧바로 케이블의 도선들이 인터포저(110)의 측면에 위치한 전극 패드(1155)에 접속될 수도 있다.
- [0043] 다음으로, 본 실시 예의 초음파 프로브(100)를 제조하는 방법에 대해, 각 단계별로 설명하기로 한다.
- [0044] 도 2a 내지 도 2h는 일 실시 예에 따른 인터포저의 제조 방법을 도시한다.
- [0045] 도 2a를 참조하면, 복수의 회로기판(1110)을 준비한다. 회로기판(1110)은 평판 형상을 지니는 절연체(1111)를 포함한다. 도 2b의 부분 절개도에서 볼 수 있듯이, 절연체(1111)의 내부에 적어도 하나의 열로 배열된 제1 전도성 라인(1115)이 마련된다. 제1 전도성 라인(1115)의 배열은, 압전층(170)의 압전소자(171)들의 배열에 대응된다. 즉, 제1 전도성 라인(1115)의 배열 중 하나의 열 상에서 제1 전도성 라인(1115)의 개수는, 압전소자(171)들의 배열 중 하나의 열 상에서 압전소자(171)들의 개수와 같다. 제1 전도성 라인(1115)의 피치 간격은 압전층(170)의 압전소자(171)들의 피치 간격에 대응된다. 절연체(1111)의 제1 측부(1111a)는 곡면 형상을 가질 수 있으며, 상기 제1 측부(1111a)의 반대쪽인 제2 측부(1111b)는 평판 형상을 가질 수 있다. 제1 전도성 라인(1115)의 양단은 절연체(1111)의 제1 측부(1111a) 및 제2 측부(1111b)에서 노출된다. 도 4b를 참조하여 설명하는 바와 같이, 제1 측부(1111a)에 노출된 제1 전도성 라인(1115)들의 일단은 하부 전극층(160)의 하부전극들에 각각 일대일로 전기적 접속을 하게 된다. 또한, 도 3e를 참조하여 설명하듯이, 제1 측부(1111b)에 노출된 제1 전도성 라인(1115)들의 타단은 본딩 마스크(130)를 사이에 두고 집적회로칩(140)의 제1 단자들과 일대일로 전기적 접속을 하게 된다.
- [0046] 도 2a 및 도 2b는 하나의 회로기판(1110) 내에 3열의 제1 전도성 라인(1115)이 배열된 것으로 도시되어 있는데, 이에 한정되는 것이 아님은 당업자에게 자명하게 이해될 것이다.
- [0047] 후술하는 바와 같이, 압전층(도 4b의 170)이 절연체(1111)의 제1 측부(1111a) 쪽에 위치하므로, 제1 측부(1111a)의 곡면 형상은 압전층(170)이 곡면 형상으로 배치되도록 규정하게 될 것이며, 나아가 초음파 프로브(100)의 대상체(도 12의 610)와 맞닿는 면이 곡면이 되도록 규정하게 될 것이다.
- [0048] 회로기판(1110)에는 후술하는 바와 같이 복수개가 적층될 때 가이드 역할을 하는 가이드 홀(1112, 1113)이 마련될 수 있다. 가이드 홀(1112, 1113)은 제1 전도성 라인(1115)에 장애가 되지 않도록 그 개수나 위치가 설정될 수 있으며, 가이드 홀(1112, 1113)의 개수나 위치는 본 실시예를 제한하지 않는다. 이러한 가이드 홀(1112, 1113)은 회로기판(1110)들의 적층시 가이드하는 수단의 일 예시이며, 다양한 형상으로 변형될 수 있다. 예를 들어, 홀(hole) 대신에, 회로기판(1110)의 일 측부에 홈(groove)(미도시)가 파여져, 이러한 홈이 회로기판(1110)들의 적층시 가이드 역할을 수행토록 할 수도 있을 것이다.
- [0049] 도 2c를 참조하면, 회로기판(1110)들은, 제1 측부(1111a) 및 제2 측부(111b)가 각기 동일면에 위치하도록 적층된다. 적층시 회로기판(1110)들의 정렬은 가이드 홀(1112, 1113)을 이용함으로써, 용이하게 수행될 수 있다.
- [0050] 도 2d 및 도 2e를 참조하면, 회로기판(1110)들의 적층시, 제1 전도성 라인(1115)의 적층 방향(도 2c의 x방향)피치 간격은 회로기판(1110)들 사이에 필름(film)(1120)을 개재시킬 수 있다. 회로기판(1110)들의 적층구조에 필름(1120)을 삽입시킴으로써, 회로기판(1110)들 및 이들 내에 있는 제1 전도성 라인(1115)의 요구되는 피치 간격을 용이하게 맞출 수 있다.
- [0051] 도 2f 및 도 2g 를 참조하면, 외측기판(1150)을 준비한다. 도 2f는 외측기판(1150)의 사시도이며, 도 2g의 측면도이다. 도 2f 및 도 2g에 도시되듯이, 외측기판(1150)은, 회로기판(1110)과 동형의 외형을 가진다. 즉, 외측기판(1150)의 제1 측부(1151a)는 회로기판(1110)의 제1 측부(1111a)와 같은 곡면을 가지며, 외측기판(1150)의 제2 측부(1151b)는 회로기판(1110)의 제2 측부(1111b)와 같은 평면을 갖는다. 또한, 외측기판(1150) 역시 가이드

홀(1152, 1153)이 마련될 수 있다.

- [0052] 외측기판(1150)은 내부에 제2 전도성 라인(1156)이 위치하며, 제2 전도성 라인(1156)의 일단은 외측기판(1150)의 외측 평판면에 노출되며, 제2 전도성 라인(1156)의 타단은 제2 측부(1151b)에 노출된다. 도 2f 및 도 2g는 제2 전도성 라인(1156)이 일 열로 배열된 경우를 도시하고 있으나, 이에 한정되지 않으면 복수 열로 배열될 수도 있다. 외측기판(1150)의 외측 평판면에 노출되는 제2 전도성 라인(1156)의 일단에는 전기적 접속을 용이하도록 전극 패드(1155)가 형성되어 있을 수 있다. 또한, 제2 측부(1151b)에 노출되는 제2 전도성 라인(1156)의 타단에는 전기적 접속을 용이하도록 패드(1157)가 형성되어 있을 수 있다. 도 2f 및 도 2g는 전극 패드(1155)가 일 열로 배열된 경우를 도시하고 있으나, 이에 한정되지 않으면 복수 열로 배열될 수도 있다.
- [0053] 외측기판(1150)의 제2 측부(1151b)는, 도 3d를 참조하여 설명하듯이, 집적회로칩(140)와 본딩 마스크(130)를 사이에 두고 접촉하게 되는바, 제2 전도성 라인(1156)의 타단은 집적회로칩(140)의 제2 단자들과 전기적 접속하는 것이 예상된다.
- [0054] 도 2h는 회로기판(1110)들의 적층체의 양측 외곽에 외측기판(1150A, 1150B)가 각각 배치되어, 인터포저(110)을 완성한 구성을 도시한다. 외측기판(1150A, 1150B)은 좌우 대칭적인 구조를 가질 수 있으나, 이에 한정되는 것은 아니다. 또한, 경우에 따라서는, 외측기판(1150A, 1150B) 중 어느 한 쪽은 생략될 수도 있다.
- [0055] 본 실시예의 인터포저(110)는, 그 상부면(110a)에 제1 전도성 라인(1115)의 일단이 노출되고, 하부면(110b)에는 제1 및 제2 전도성 라인(1115, 1156)의 타단이 노출된다. 이때 제1 전도성 라인(1115)의 일단은 압전소자(171)들에 전기적 접속하는 것이 예정되며, 제1 전도성 라인(1115)의 타단은 집적회로칩(140)의 제1 단자(1157)들에 전기적 접속하는 것이 예상된다. 외곽쪽에 위치한 제2 전도성 라인(1156)의 타단은 집적회로칩(140)의 제2 단자들에 전기적 접속하는 것이 예상된다. 한편, 인터포저(110)의 측면에는 제2 전도성 라인(1156)의 일단이 노출되어 전극 패드(1155)를 형성하며, 외부와의 전기적 접속을 할 수 있도록 한다.
- [0056] 도 3a 내지 도 3g는 일 실시 예에 따른 전기적 접속 어셈블리의 제조 방법을 도시한다.
- [0057] 도 3a를 참조하면, 본딩 마스크(130)를 준비한다. 본딩 마스크(130)는 절연체로 형성된 절연체 평판(131)과, 상기 절연체 평판(131)이 형성된 복수의 제1 관통홀(132), 복수의 제2 관통홀(133), 및 복수의 제3 관통홀(134)을 포함한다. 복수의 제1 관통홀(132)은 인터포저(110)의 제1 전도성 라인(1115)의 타단들에 대응되는 위치에 형성된다. 복수의 제2 관통홀(133), 및 복수의 제3 관통홀(134)은 인터포저(110)의 제2 전도성 라인(1156)의 타단들에 대응되는 위치에 형성된다.
- [0058] 다음으로, 도 3b 및 도 3c에 도시되듯이, 본딩 마스크(130)를 인터포저(110)의 하부면(110b)에 배치하고, 본딩 마스크(130)의 복수의 제1 내지 제3 관통홀(132, 133, 134)에 전도성 에폭시(139)를 채운다.
- [0059] 다음으로, 도 3d 및 도 3e에 도시되듯이, 집적회로칩(140)을 부착한다. 전술한 바와 같이, 집적회로칩(140)은 전극 단자들이 평판면에 배열된 표면실장형 패키지를 갖는 바, 복수의 제1 내지 제3 관통홀(132, 133, 134)에 채워진 전도성 에폭시(139)를 통하여 전기적으로 접속함과 동시에 본딩 마스크(130)에 접합된다. 이때, 본딩 마스크(130)과 집적회로칩(140)은 예를 들어 플립칩 본딩 방식으로 접합될 수 있다. 예를 들어, 집적회로칩(140)에는 본딩 마스크(130)의 관통홀(132, 133, 134)보다 작은 크기의 범프볼(bump ball)을 올리고, 집적회로칩(140)을 본딩 마스크(130)에 정렬하게 되면, 이 범프볼들이 본딩 마스크(130)의 관통홀(132, 133, 134)에 삽입되게 되며, 전도성 에폭시(139)가 굳게 되면 인터포저(110)와 집적회로칩(140)이 접합하게 된다.
- [0060] 압전소자(171)들의 개수가 수천개 이상 될 수 있는바, 가령 압전소자(171)들을 4분할 하여, 4개의 집적회로칩(141, 142, 143, 144)으로 각각 입출력을 담당토록 할 수 있다. 물론, 분할하는 개수는 본 실시예를 한정하지 않으며, 경우에 따라서는 하나의 집적회로칩(140)으로 모든 압전소자(171)들의 입출력을 담당하도록 할 수도 있을 것이다.
- [0061] 다음으로, 도 3f에 도시되듯이, 인터포저(110)의 외곽에 플렉서블 인쇄회로기판(150)을 부착한다. 플렉서블 인쇄회로기판(150)은 전극 패드(155)를 포함하고 있으며, 예를 들어 외부로 연장되는 케이블의 도선들과 접촉될 수 있다.
- [0062] 도 3g를 참조하면, 플렉서블 인쇄회로기판(150)을 인터포저(110)의 양측면에 부착하여, 전기적 접속 어셈블리를 완성한다. 이러한 전기적 접속 어셈블리는, 2D 음향 모듈의 하부에 부착되어, 압전소자(171)들의 전기적 입출력을 하도록 한다.
- [0063] 전술한 실시예에서, 인터포저(110)는 양 측면에 전극 패드(1155)가 형성된 경우를 예로 들어 설명하고 있으나,

외측기판(1150)이 한쪽에만 마련되어, 일 측면에만 전극 패드(1155)가 형성될 수 있음은 물론이다.

- [0064] 도 4a 내지 도 4c는 일 실시 예에 따른 전기적 접속 어셈블리에 2D 음향 모듈을 마련하는 방법을 도시한다.
- [0065] 도 4a를 참조하면, 전기적 접속 어셈블리의 인터포저(110)의 상부면에 도전성 물질로 상부전극층(160')을 형성한다.
- [0066] 다음으로, 도 4b에 도시되듯이, 상부전극층(160)에 압전물질층(170)을 형성한다. 상부전극층(160) 및 압전물질층(170)은 다이싱(dicing) 가공하여 압전소자(171)들을 분할시킨다. 다른 실시예로서, 상부전극층(160)을 먼저 다이싱 가공하여 분할한 뒤, 그 위에 압전소자(171)들을 부착할 수도 있다.
- [0067] 다음으로, 도 4c를 참조하면, 압전소자층(170)의 상부에 음향 매칭층(170)을 형성하고, 그 위에 음향렌즈층(도 1의 190)을 형성함으로써, 초음파 프로브를 제조할 수 있다.
- [0068] 도 5는 다른 실시 예에 따른 전기적 접속 어셈블리에 2D 음향 모듈을 마련하는 방법을 도시한다. 도 5를 참조하면, 압전소자(171)들이 분할된 압전소자층(170)을 포함하는 2D 음향 모듈을 먼저 제작하고, 이를 전기적 접속 어셈블리에 부착할 수도 있다.
- [0069] 도 6a 내지 도 6c는 다른 실시 예에 따른 본딩 마스크의 제조 방법을 도시한다. 도 6a를 참조하면, 먼저 관통홀이 형성되어 있지 않은 필름(230')을 인터포저(110)의 하부면(110b)에 부착한다. 필름(230')으로 투명재질을 사용하면, 인터포저(110)의 하부면(110b)에 노출된 제1 및 제2 전도성 라인(1115, 1156)의 타단들의 위치를 확인할 수 있다.
- [0070] 다음으로, 도 6b를 참조하면, 레이저 광원(290)을 이용하여 투명 필름(230)의 제1 및 제2 전도성 라인(1115, 1156)의 타단들에 대응되는 위치에 관통홀(231)을 형성한다.
- [0071] 다음으로, 도 6c를 참조하면, 본딩 마스크(230)의 관통홀(231)에 전도성 에폭시(139)를 채운다. 이후, 도 3d 및 도 3e를 참조하여 설명하였듯이, 본딩 마스크(230)에 집적회로칩(140)을 부착한다.
- [0072] 도 7a 내지 도 7e는 다른 실시 예에 따른 인터포저의 제조 방법을 도시한다.
- [0073] 도 7a를 참조하면, 복수의 회로기판(3110)을 준비한다. 회로기판(3110)은 평판 형상을 지니는 절연체(3111)와, 가이드 홀(3112, 3113)을 포함한다. 도 7a의 부분 절개도에서 볼 수 있듯이, 절연체(3111)의 내부에 적어도 하나의 열로 배열된 제1 전도성 라인(3115)이 마련된다. 절연체(3111)의 제1 측부(3111a) 및 제2 측부(3111b)는 모두 평판 형상을 가질 수 있다. 도 2a 및 도 2b를 참조하여 설명한 회로기판(1110)과 비교하면, 본 실시예의 회로기판(3110)은 제1 측부(3111a)가 평판이라는 점을 제외하고는 전술한 회로기판(1110)과 실질적으로 동일하다.
- [0074] 이와 같이, 제1 측부(3111a)가 평판 형상을 가지면, 압전층(도 1의 170)이 절연체(3111)의 제1 측부(3111a) 쪽에 위치하므로, 압전층(170)도 평판 형상을 지니게 될 것이다.
- [0075] 도 7b를 참조하면, 회로기판(3110)들은, 제1 측부(3111a) 및 제2 측부(3111b)가 각기 동일면에 위치하도록 적층된다. 적층시 회로기판(3110)들의 정렬은 가이드 홀(3112, 3113)을 이용함으로써, 용이하게 수행될 수 있다. 도 2d 및 도 2e에서 설명한 예처럼, 회로기판(3110)들의 적층시, 필름(1120)을 개재하여 두께를 용이하게 조절할 수 있다.
- [0076] 도 7c 및 도 7d를 참조하면, 외측기판(3150)을 준비한다. 외측기판(3150)은, 회로기판(3110)과 동형의 외형을 가진다. 외측기판(3150)은 내부에 제2 전도성 라인(3156)이 위치하며, 제2 전도성 라인(3156)의 일단은 외측기판(3150)의 외측 평판면에 노출되며, 제2 전도성 라인(3156)의 타단은 제2 측부(3151b)에 노출된다. 외측기판(3150)의 외측 평판면에 노출되는 제2 전도성 라인(3156)의 일단에는 전기적 접속을 용이하도록 전극 패드(3155)가 형성되어 있을 수 있다. 또한, 제2 측부(3151b)에 노출되는 제2 전도성 라인(3156)의 타단에는 전기적 접속을 용이하도록 단자(3157)가 형성되어 있을 수 있다.
- [0077] 도 7e는 회로기판(3110)들의 적층체의 양측 외곽에 외측기판(3150A, 3150B)가 각각 배치되어, 인터포저(310)을 완성한 구성을 도시한다. 외측기판(1150A, 1150B)은 좌우 대칭적인 구조를 가질 수 있으나, 이에 한정되는 것은 아니다.
- [0078] 도 8a 내지 도 8d는 일 실시 예에 따른 전기적 접속 어셈블리의 제조 방법을 도시한다.
- [0079] 도 8a를 참조하면, 본딩 마스크(130)를 인터포저(310)의 하부면(310b)에 배치한다. 본딩 마스크(130)는 절연체로 형성된 절연체 평판(131)과, 복수의 제1 내지 제3 관통홀(132, 133, 134)을 포함한다. 다음으로, 본딩 마스크

크(130)의 복수의 제1 내지 제3 관통홀(132, 133, 134)에 전도성 에폭시(도 3c의 139)를 채운다.

- [0080] 다음으로, 도 8b에 도시되듯이, 집적회로칩(140)을 부착한다. 전술한 바와 같이, 집적회로칩(140)은 전극 단자들이 평판면에 배열된 표면실장형 패키지를 갖는 바, 복수의 제1 내지 제3 관통홀(132, 133, 134)에 채워진 전도성 에폭시(139)를 통하여 전기적으로 접속함과 동시에 본딩 마스크(130)에 접합된다.
- [0081] 다음으로, 도 8c에 도시되듯이, 인터포저(310)의 외곽에 플렉서블 인쇄회로기판(150)을 부착한다. 플렉서블 인쇄회로기판(150)은 전극 패드(155)를 포함하고 있으며, 예를 들어 외부로 연장되는 케이블의 도선들과 접촉될 수 있다.
- [0082] 도 8d를 참조하면, 플렉서블 인쇄회로기판(150)을 인터포저(310)의 양측면에 부착하여, 전기적 접속 어셈블리를 완성한다. 이러한 전기적 접속 어셈블리는, 2D 음향 모듈의 하부에 부착되어, 압전소자(171)들의 전기적 입출력을 하도록 한다.
- [0083] 도 9는 또 다른 실시 예에 따른 전기적 접속 어셈블리의 개략적인 단면이다. 도 9를 참조하면, 인터포저(410)의 외곽기판(4150A, 4150B)의 전극패드(4155)를 외측면이 아닌, 하단 측부에 집적회로칩(140)과의 배선을 위한 패드(4157)와 함께 외부 배선을 위한 전극 패드(4155)를 마련할 수 있다. 이 경우, 플렉서블 인쇄회로기판(4504)는 외곽기판(4150A, 4150B)의 하단 측부에 접하여 전기적 배선이 이루어지게 된다.
- [0084] 도 10은 또 다른 실시 예에 따른 전기적 접속 어셈블리의 개략적인 단면이다. 도 10을 참조하며, 인터포저(510)의 외곽에 단순한 지지체(5150A, 5150B)만을 배치하고, 본딩 마스크 내부(530)에 패턴 배선 라인(536, 537)을 삽입하여, 집적회로칩(140)의 전원 인가 및 제어를 위해 외부와 전기적 신호를 송수신하는 제2 단자(535)가 외부로 전기적 접속될 수 있도록 할 수도 있다.
- [0085] 또 다른 실시 예로서, 집적회로칩(140)의 전원 인가 및 제어를 위해 외부와 전기적 신호를 송수신하는 제2 단자는 외부로 노출되어, 와이어 본딩을 통해 플렉서블 인쇄회로기판(미도시)과 연결되도록 하는 것을 배제하지 않는다.
- [0086] 도 11은 일 실시 예에 따른 초음파 진단 장치(600)의 구성을 도시한 블록도이다. 도 11을 참조하면, 초음파 진단 장치(600)는, 초음파 프로브(620), 초음파 송수신부(630), 제어부(640), 영상 처리부(650), 디스플레이부(660), 입력부(690), 저장부(670) 및 통신부(680)를 포함할 수 있다.
- [0087] 초음파 프로브(620)는 전술한 실시예들에 의해서 제조되는 2D 프로브일 수 있다. 또한, 초음파 송수신부(630)는 아날로그 빔포머(633) 및 디지털 빔포머(635)를 포함할 수 있다. 도 11에서는 초음파 송수신부(630)와 초음파 프로브(620)가 별개의 구성인 것으로 도시하였으나, 일 실시 예에 따른 초음파 프로브(620)는 구현 형태에 따라, 초음파 송수신부(630)의 구성을 일부 또는 전부 포함할 수 있다. 예를 들어, 초음파 프로브(620)는 아날로그 빔포머(633) 및 디지털 빔포머(635) 중 하나를 포함하거나 또는 둘 다 포함할 수 있다.
- [0088] 제어부(640)는 2차원 트랜스듀서 어레이에 포함되는 복수의 서브 어레이들 각각에 대하여, 서브 어레이 별로 디지털 빔포밍을 위한 시간 지연 값을 산출할 수 있다. 또한, 제어부(640)는 복수의 서브 어레이들 중 어느 하나의 서브 어레이에 포함된 트랜스듀서들 각각에 대한 아날로그 빔포밍을 위한 시간 지연 값을 산출할 수 있다. 제어부(640)는 아날로그 빔포밍을 위한 시간 지연 값 및 디지털 빔포밍을 위한 시간 지연 값들에 따라, 복수의 트랜스듀서들 각각에 인가될 송신 신호를 형성하도록 아날로그 빔포머(633) 및 디지털 빔포머(635)를 제어할 수 있다. 또한, 제어부(640)는 복수의 트랜스듀서들로부터 수신한 신호들을 아날로그 빔포밍을 위한 시간 지연 값에 따라, 서브 어레이 별로 합산하도록 아날로그 빔포머(633)를 제어할 수 있다. 또한, 제어부(640)는 서브 어레이 별로 합산된 신호를 아날로그 디지털 변환하도록 초음파 송수신부(630)를 제어할 수 있다. 또한, 제어부(640)는 디지털 변환된 신호들을 디지털 빔포밍을 위한 시간 지연값에 따라 합산하여, 초음파 데이터를 생성하도록 디지털 빔포머(635)를 제어할 수 있다. 일 실시 예에 따른 초음파 프로브(620)는 구현 형태에 따라, 제어부(640)의 구성을 일부 또는 전부 포함할 수 있다.
- [0089] 영상 처리부(650)는 생성된 초음파 데이터를 이용하여, 초음파 영상을 생성한다.
- [0090] 디스플레이부(660)는 생성된 초음파 영상 및 초음파 진단 장치(600)에서 처리되는 다양한 정보를 표시할 수 있다. 초음파 진단 장치(600)는 구현 형태에 따라 하나 또는 복수의 디스플레이부(660)를 포함할 수 있다. 또한, 디스플레이부(660)는 터치패널과 결합하여 터치 스크린으로 구현될 수 있다.
- [0091] 제어부(640)는 초음파 진단 장치(600)의 전반적인 동작 및 초음파 진단 장치(600)의 내부 구성 요소들 사이의 신호 흐름을 제어할 수 있다. 제어부(640)는 초음파 진단 장치(600)의 기능을 수행하기 위한 프로그램 또는 데

이터를 처리하는 프로세서를 포함할 수 있다. 또한, 제어부(640)는 입력부(690) 또는 외부 장치로부터 제어신호를 수신하여, 초음파 진단 장치(600)의 동작을 제어할 수 있다.

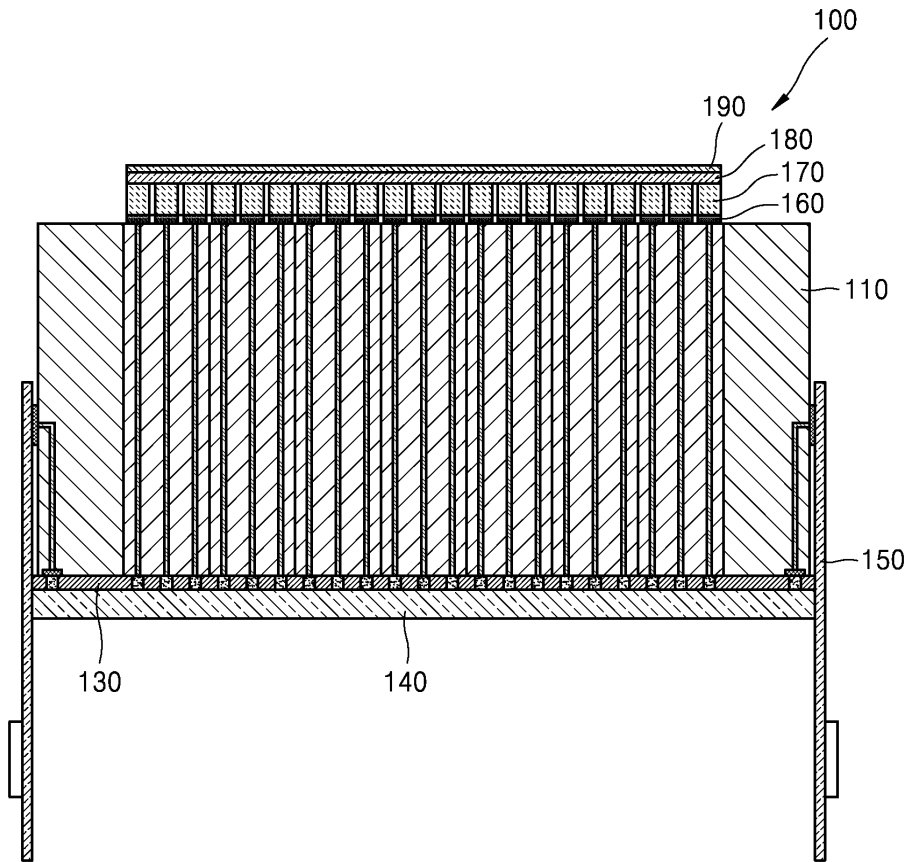
- [0092] 초음파 진단 장치(600)는 통신부(680)를 포함하며, 통신부(680)를 통해 외부 장치(예를 들면, 서버, 의료 장치, 휴대 장치(스마트폰, 태블릿 PC, 웨어러블 기기 등))와 연결할 수 있다.
- [0093] 통신부(680)는 외부 장치와 통신을 가능하게 하는 하나 이상의 구성 요소를 포함할 수 있으며, 예를 들어 근거리 통신 모듈, 유선 통신 모듈 및 무선 통신 모듈 중 적어도 하나를 포함할 수 있다.
- [0094] 통신부(680)는 외부 장치와 제어 신호 및 데이터를 송, 수신할 수 있다.
- [0095] 저장부(670)는 초음파 진단 장치(600)를 구동하고 제어하기 위한 다양한 데이터 또는 프로그램, 입/출력되는 초음파 데이터, 초음파 영상 등을 저장할 수 있다.
- [0096] 입력부(690)는, 초음파 진단 장치(600)를 제어하기 위한 사용자의 입력을 수신할 수 있다. 예를 들어, 사용자의 입력은 버튼, 키 패드, 마우스, 트랙볼, 조그 스위치, 돔(knop) 등을 조작하는 입력, 터치 패드나 터치 스크린을 터치하는 입력, 음성 입력, 모션 입력, 생체 정보 입력(예를 들어, 홍채 인식, 지문 인식 등) 등을 포함할 수 있으나 이에 한정되지 않는다.
- [0097] 전술한 본 발명인 인터포저와 집적회로칩의 접합 방법, 및 이를 이용한 초음파 프로브는 이해를 돕기 위하여 도면에 도시된 실시 예를 참고로 설명되었으나, 이는 예시적인 것에 불과하며, 당해 분야에서 통상적 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시 예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위에 의해 정해져야 할 것이다.

부호의 설명

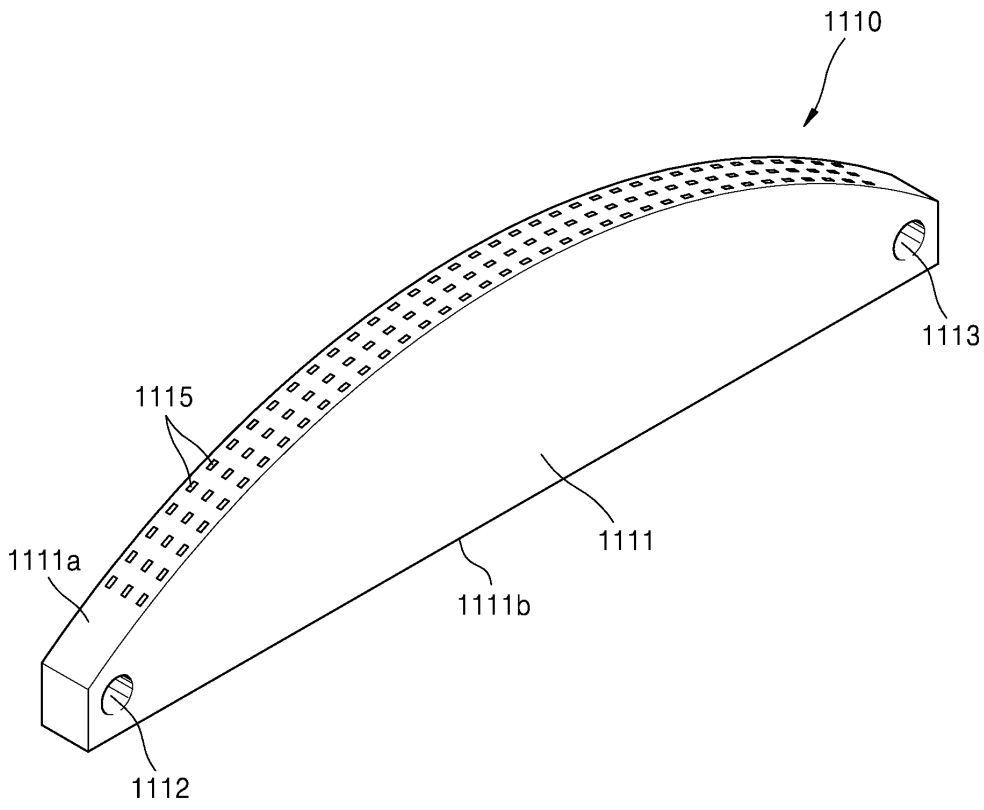
- [0098] 100, 620: 초음파 프로브 110: 인터포저
- 140: 집적회로칩 150: 플렉서블 인쇄회로기판
- 160: 하부전극층 170: 압전층
- 171: 압전소자 180: 음향 정합층
- 190: 음향 렌즈층

도면

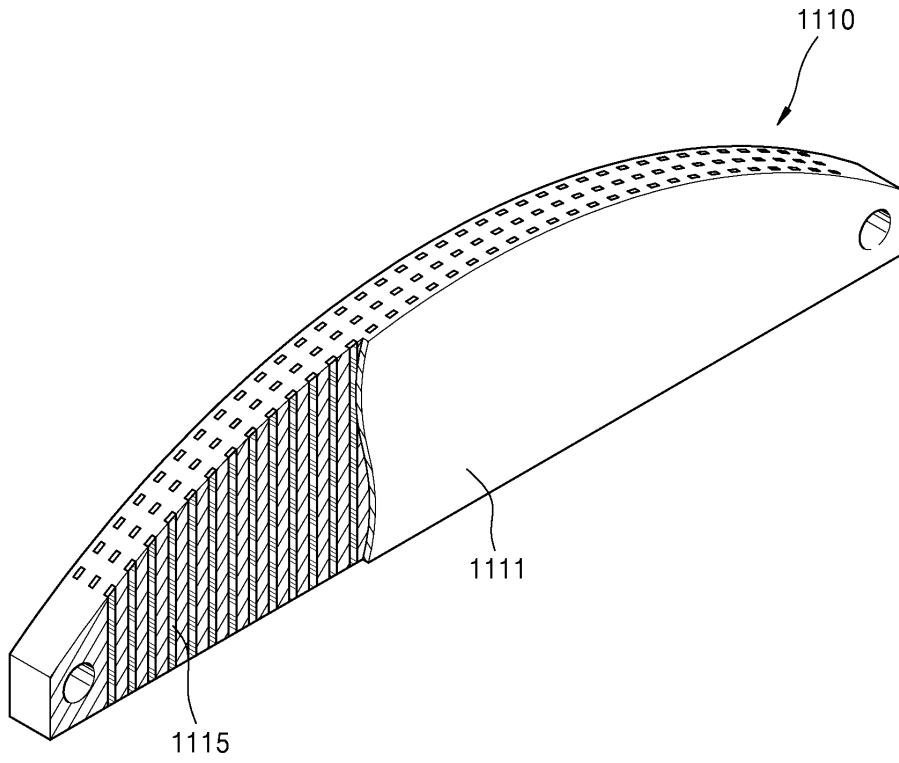
도면1



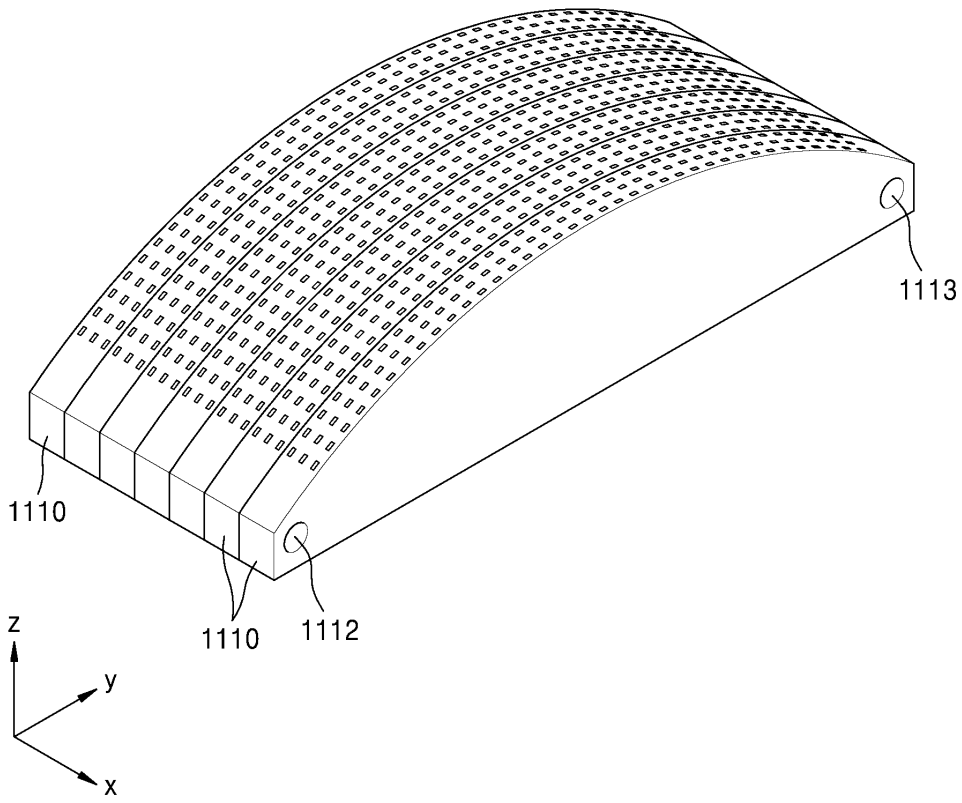
도면2a



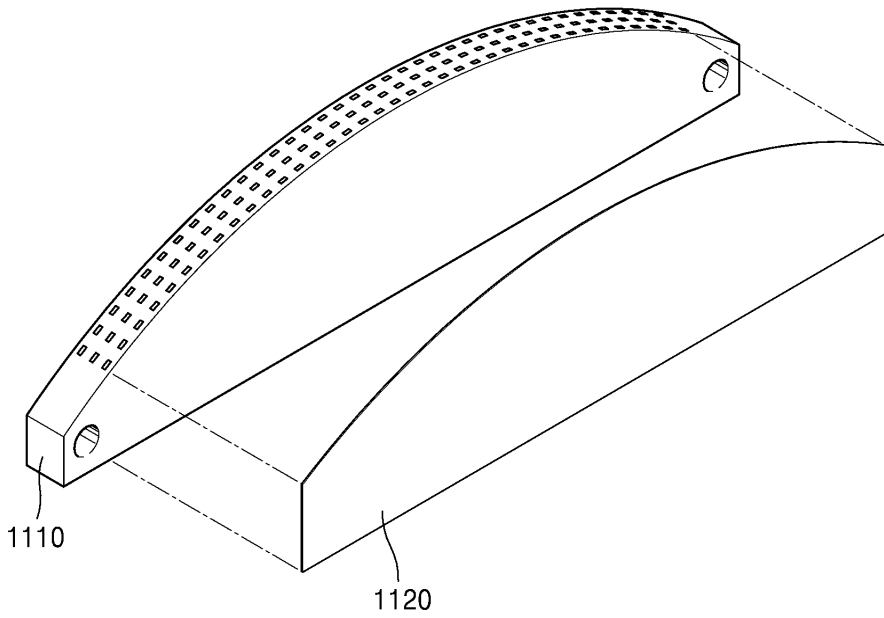
도면2b



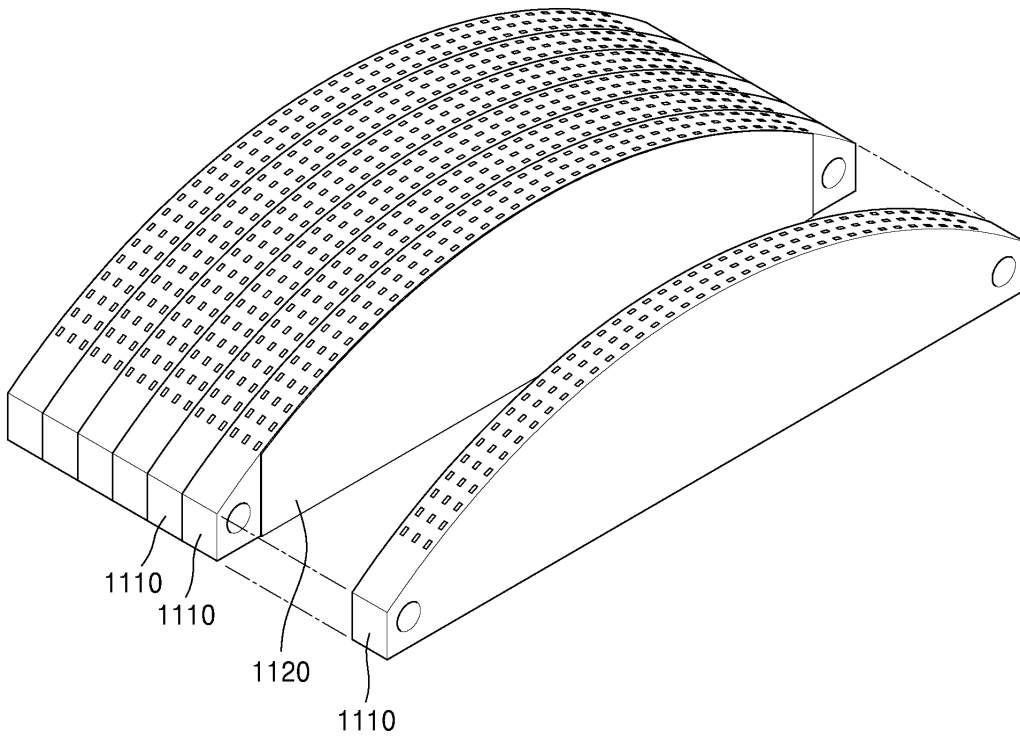
도면2c



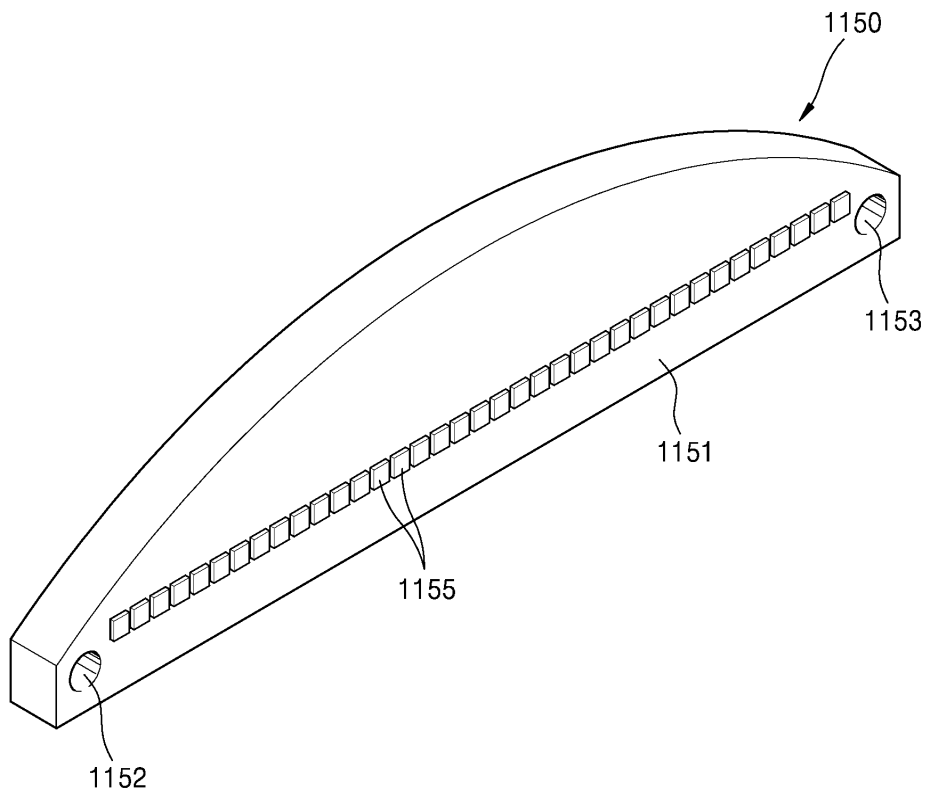
도면2d



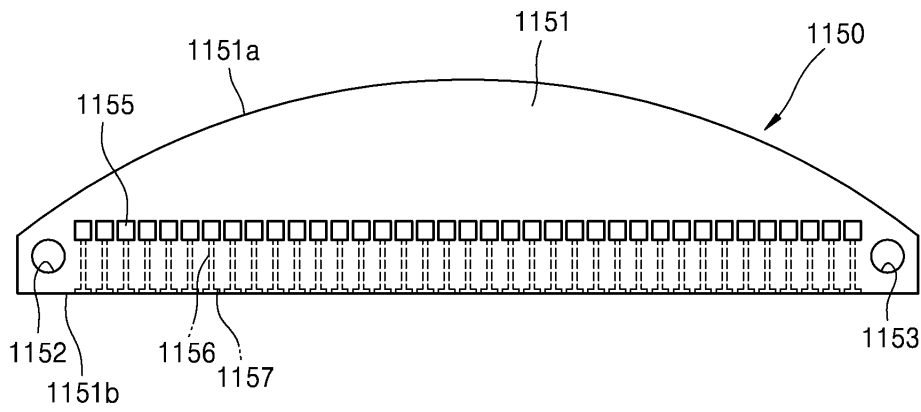
도면2e



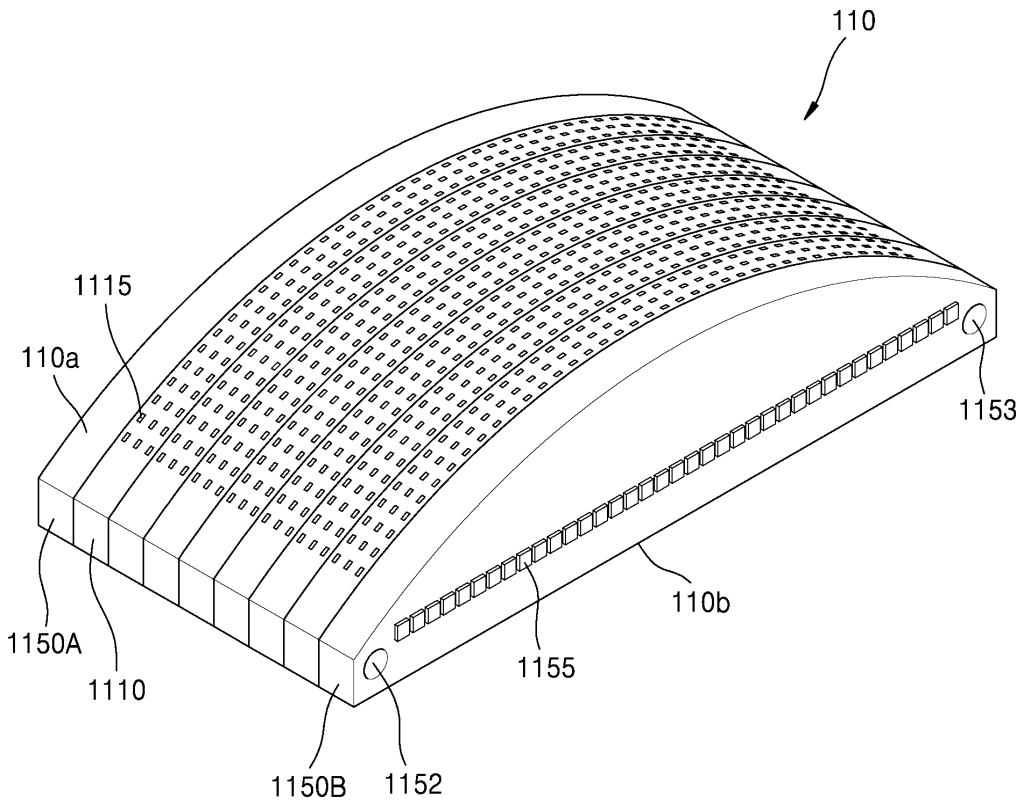
도면2f



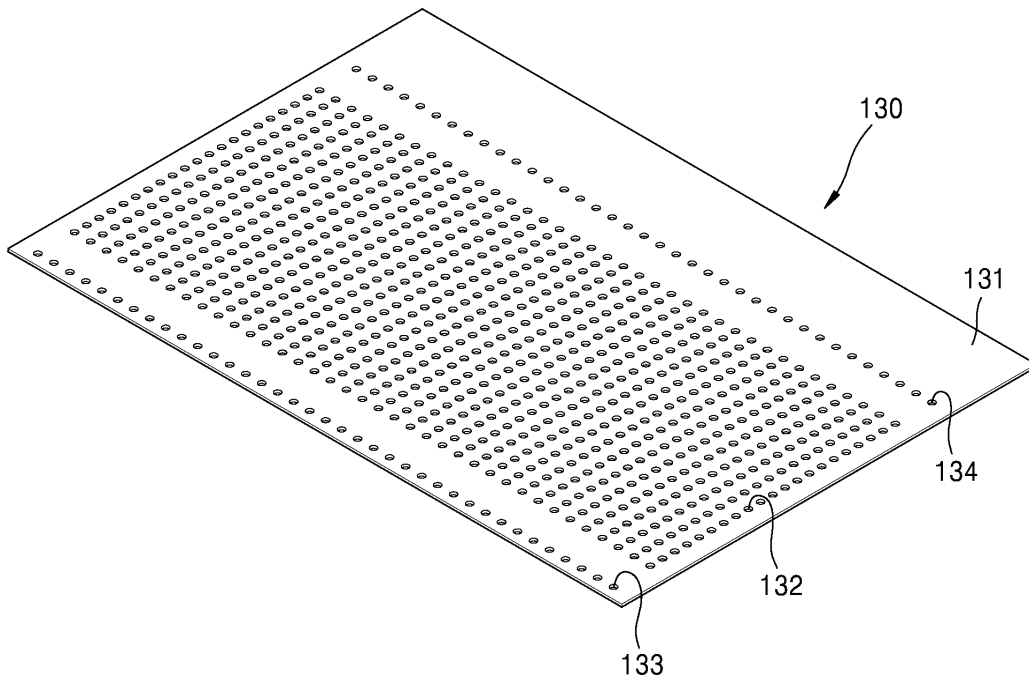
도면2g



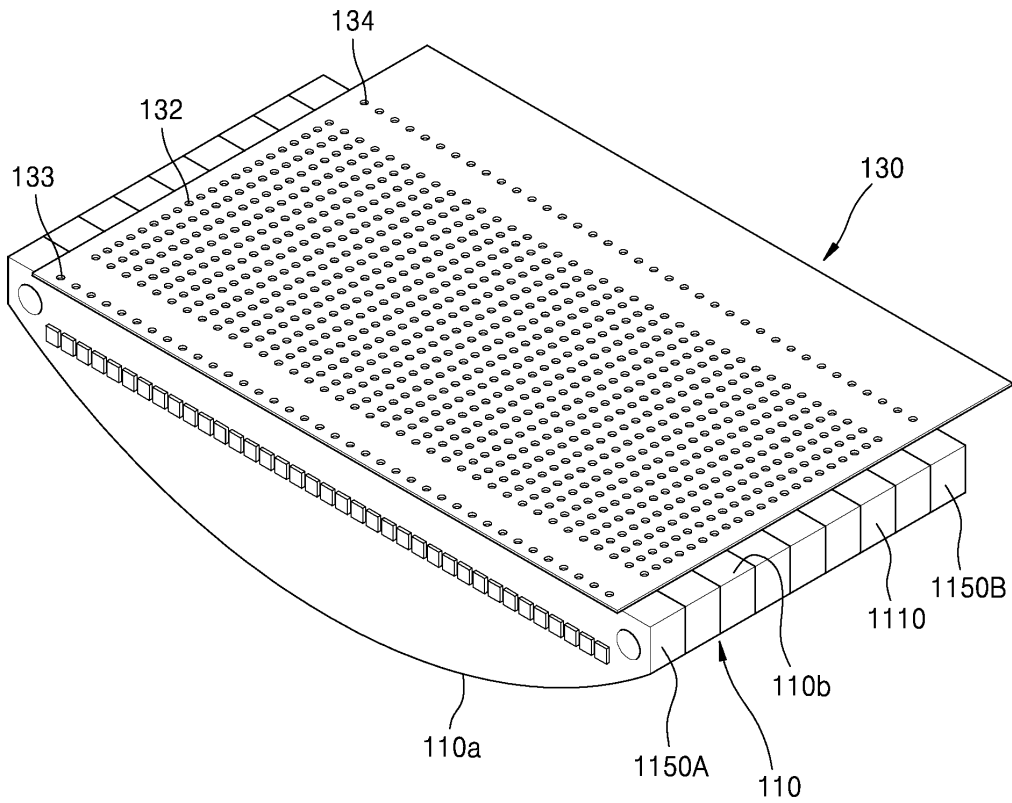
도면2h



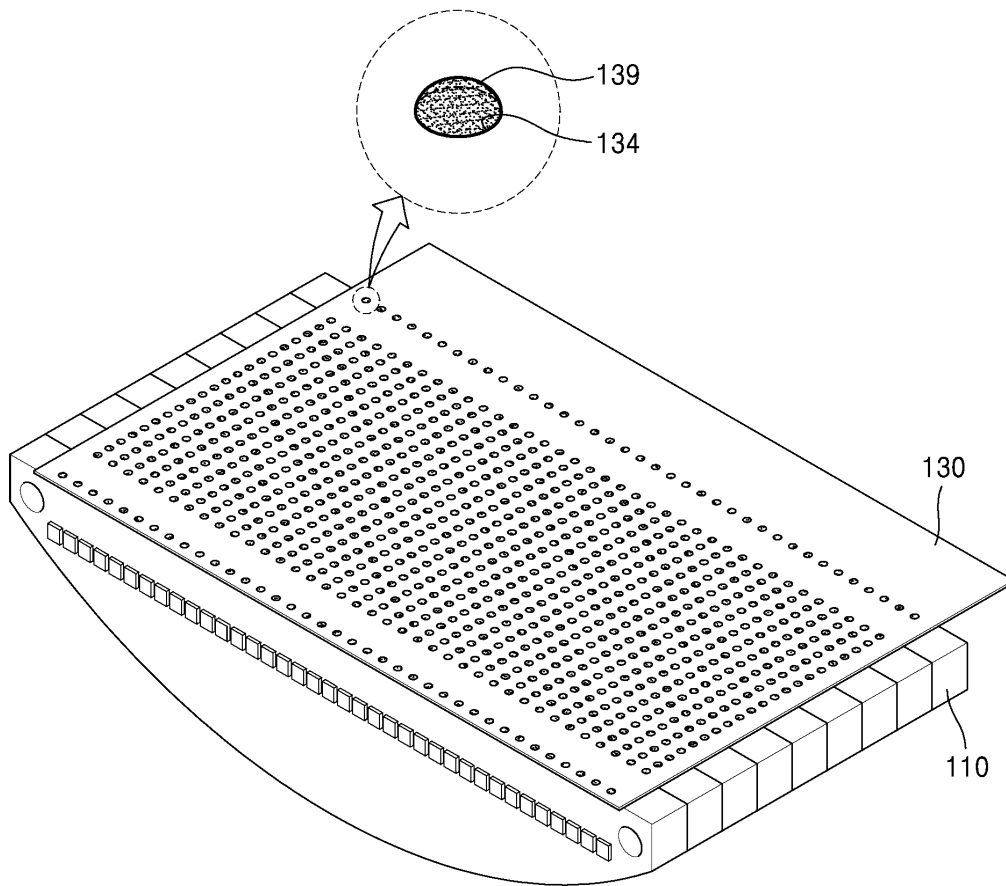
도면3a



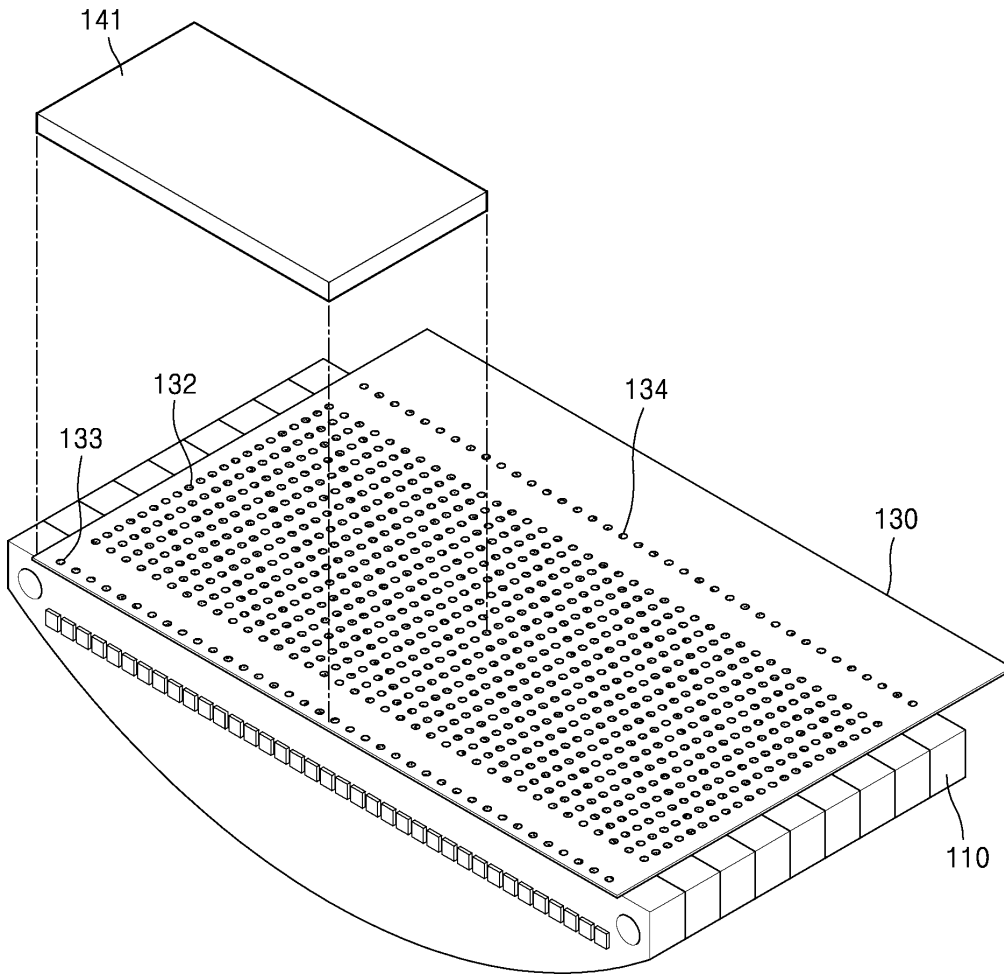
도면3b



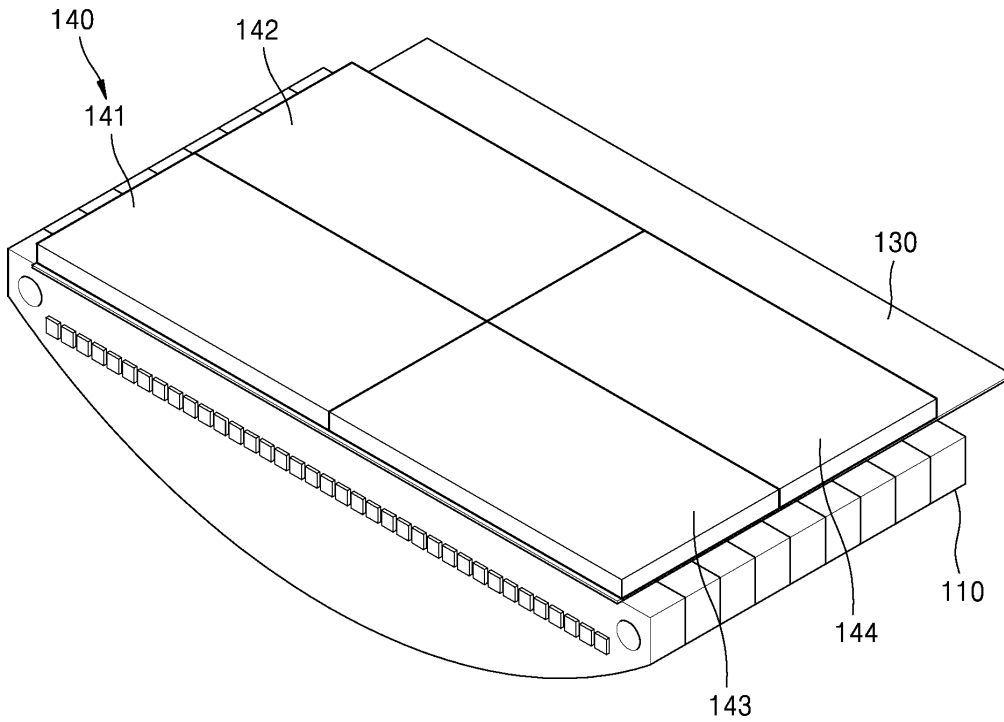
도면3c



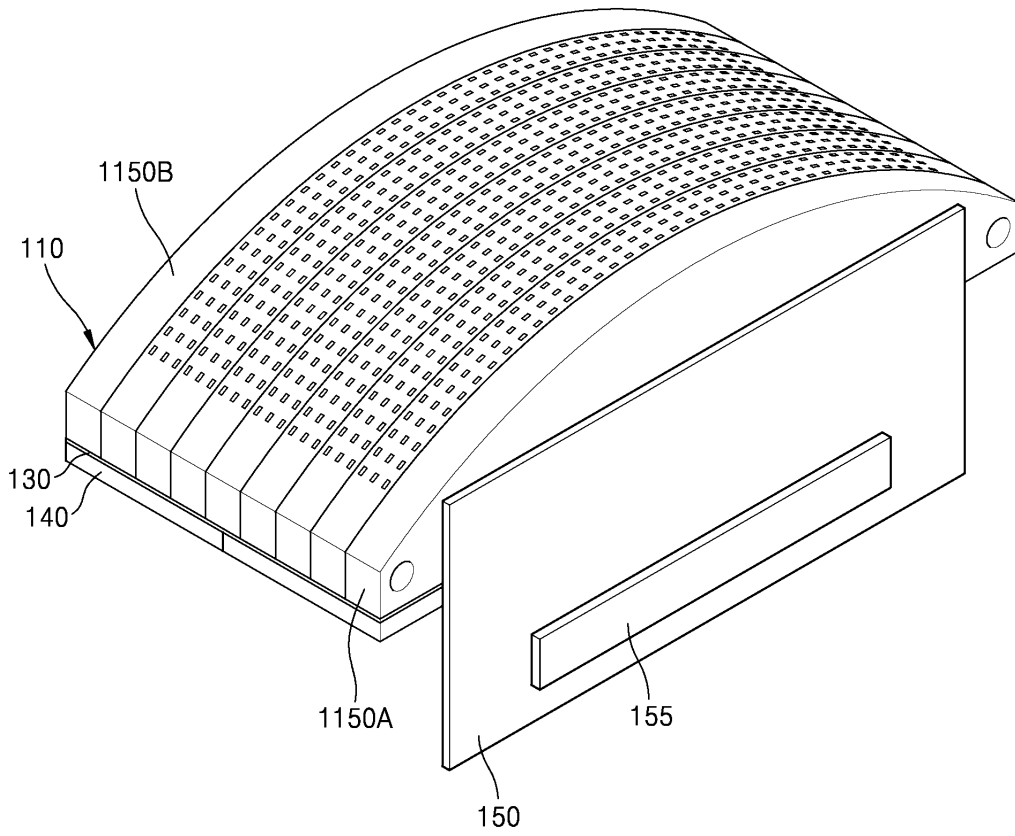
도면3d



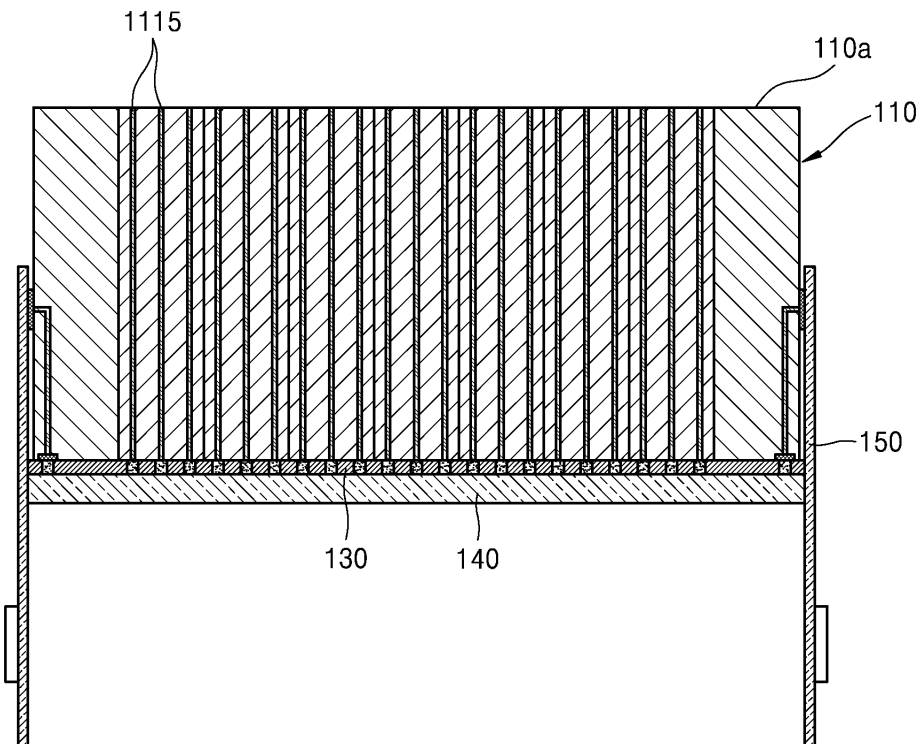
도면3e



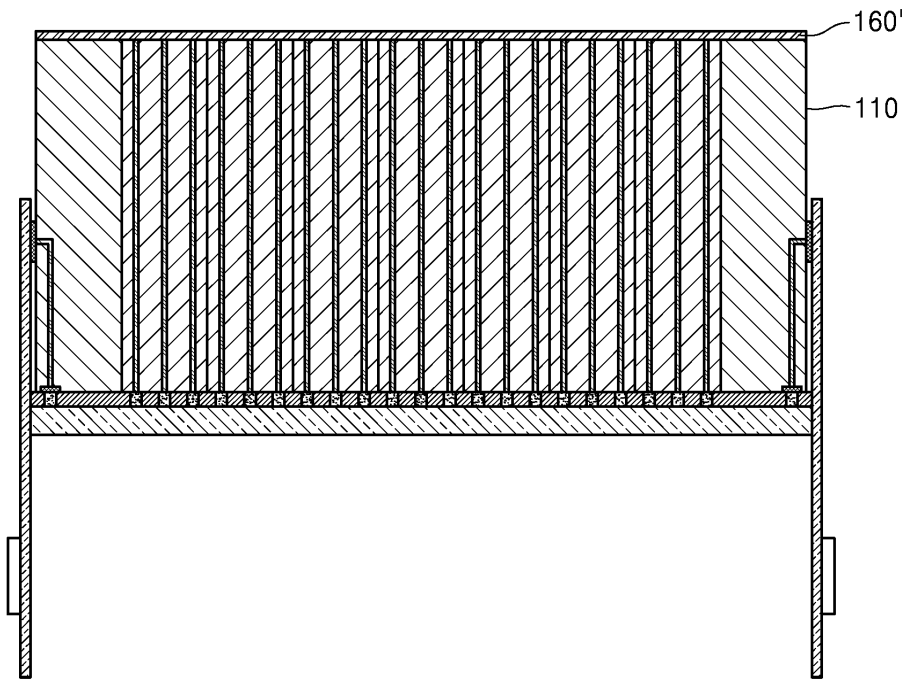
도면3f



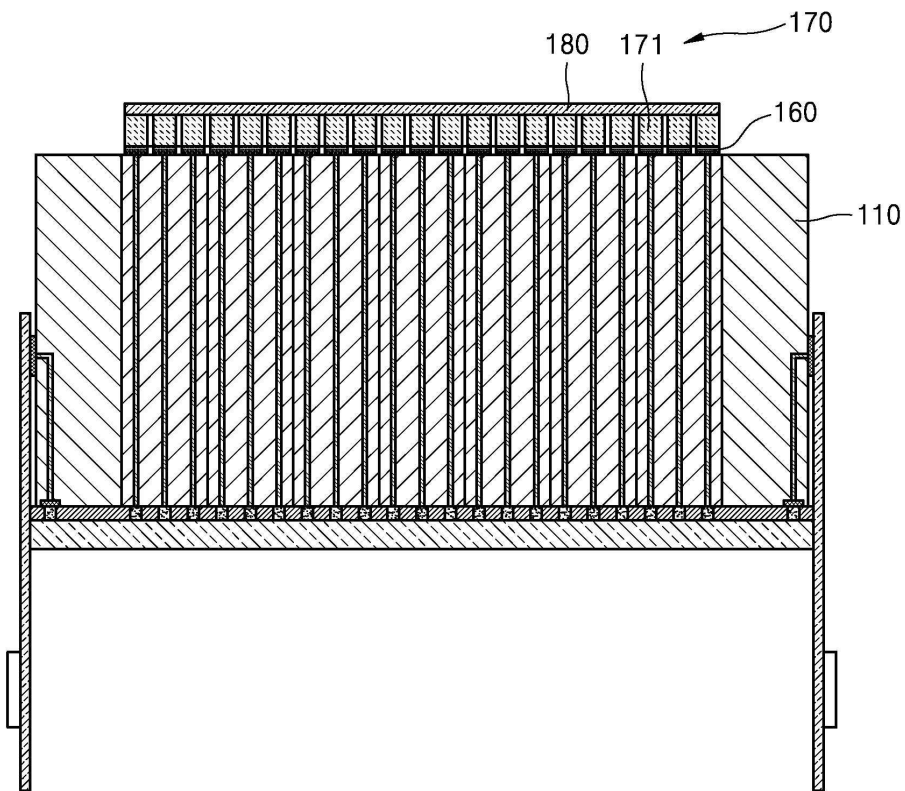
도면3g



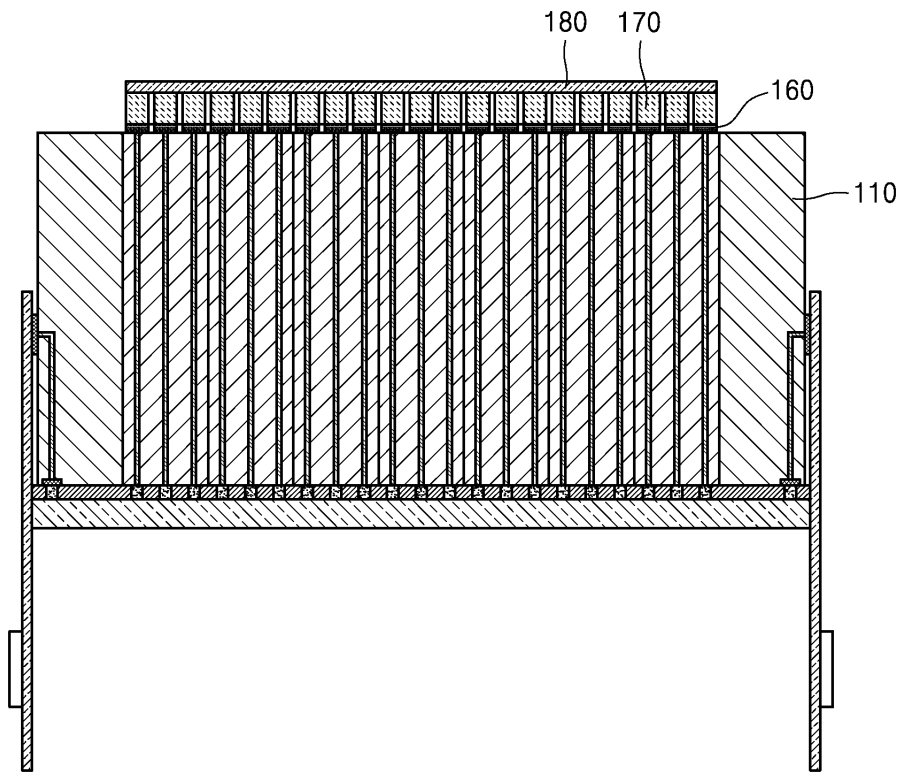
도면4a



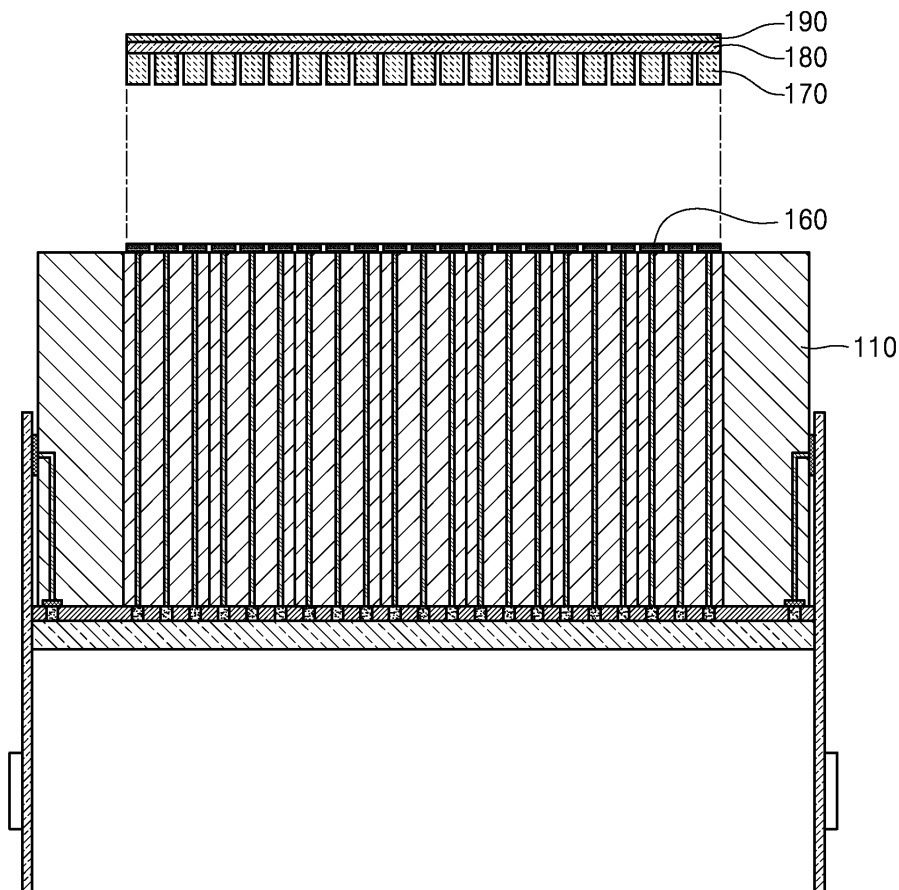
도면4b



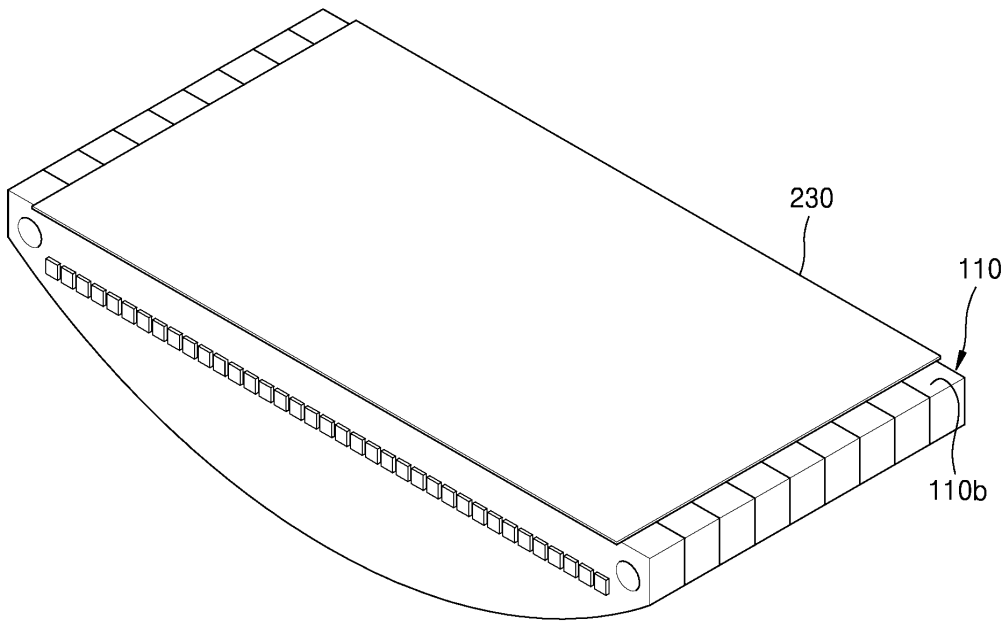
도면4c



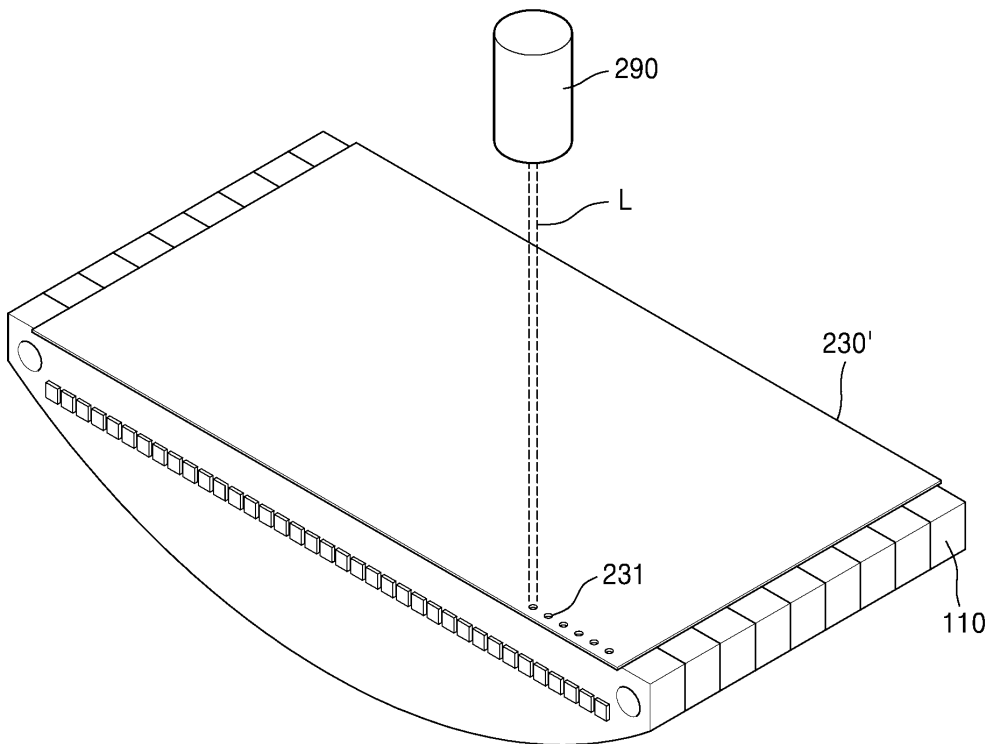
도면5



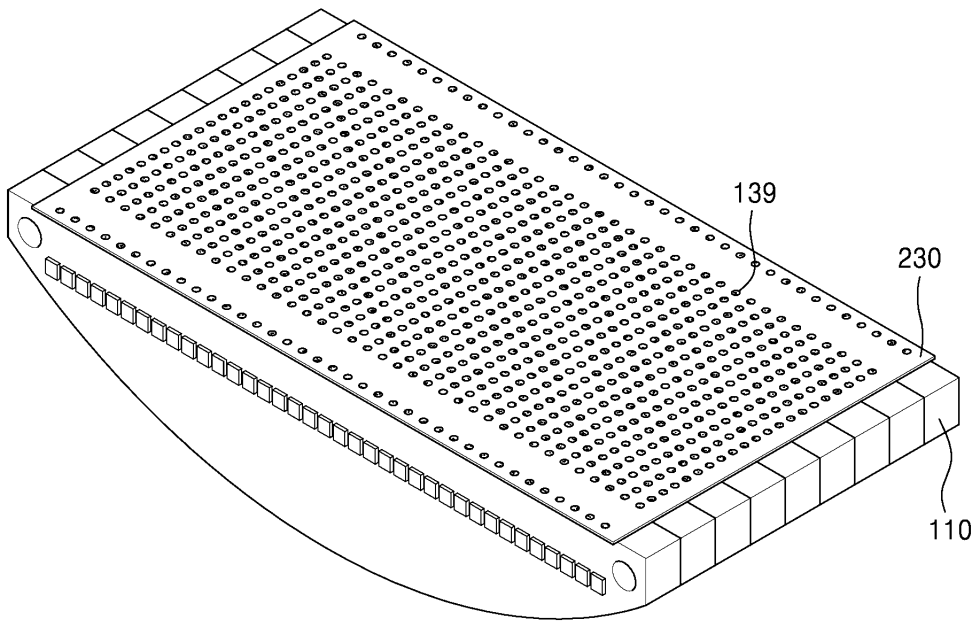
도면6a



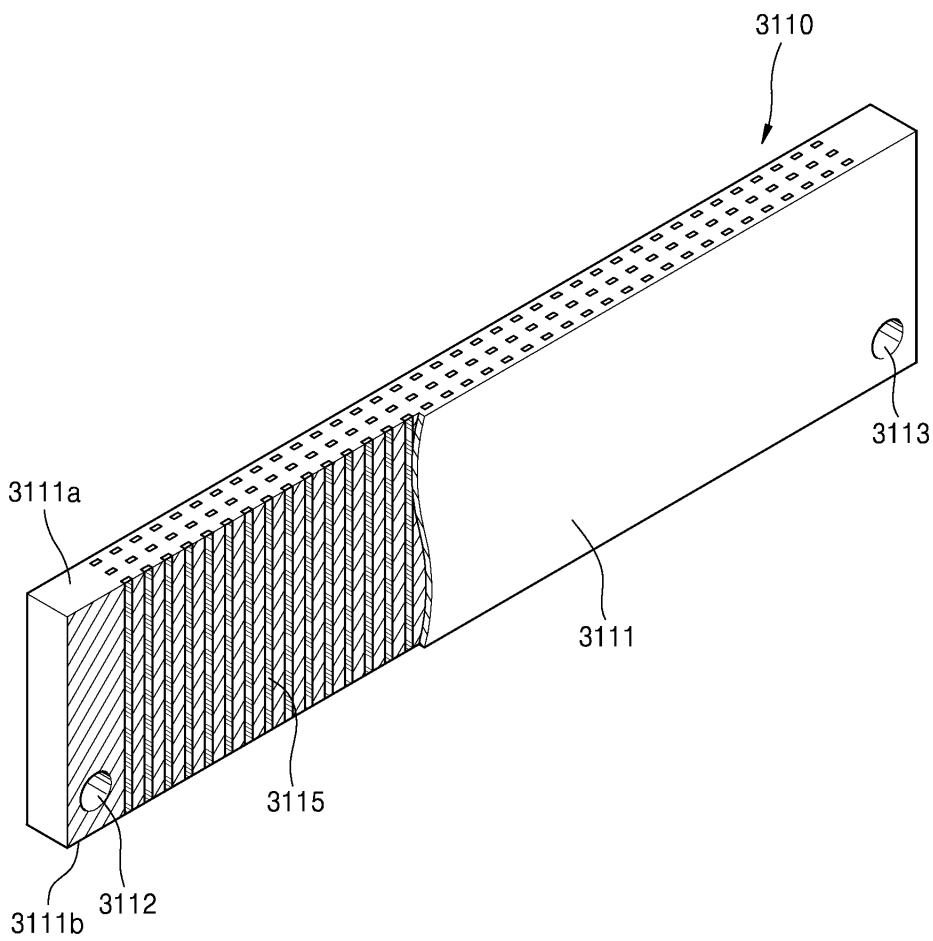
도면6b



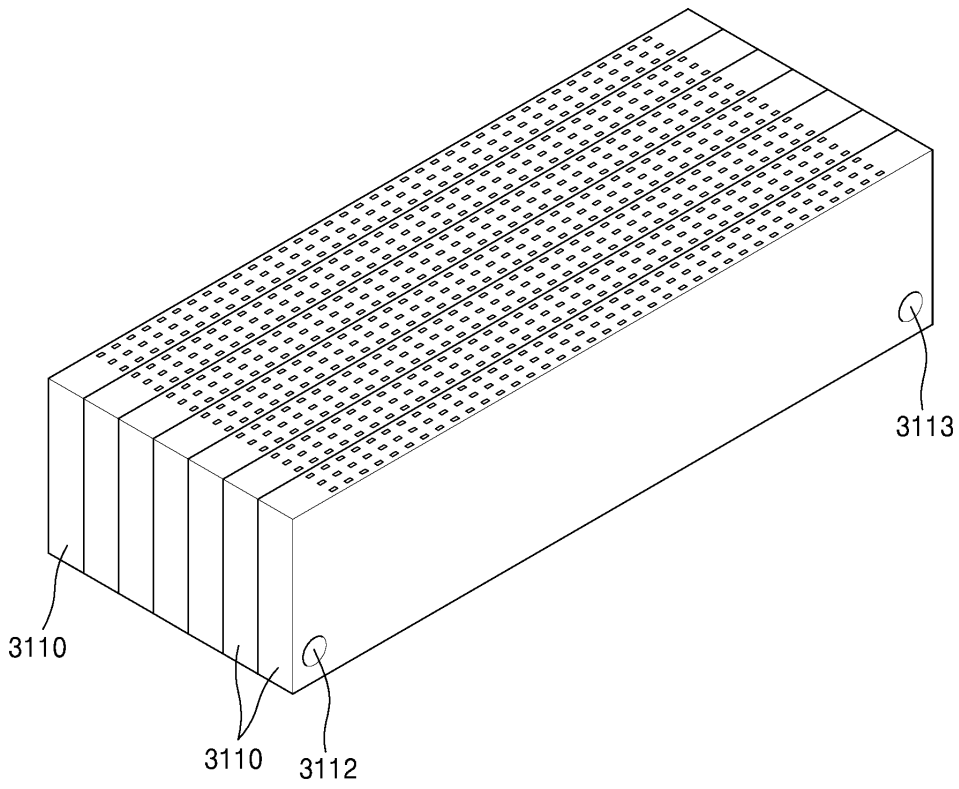
도면6c



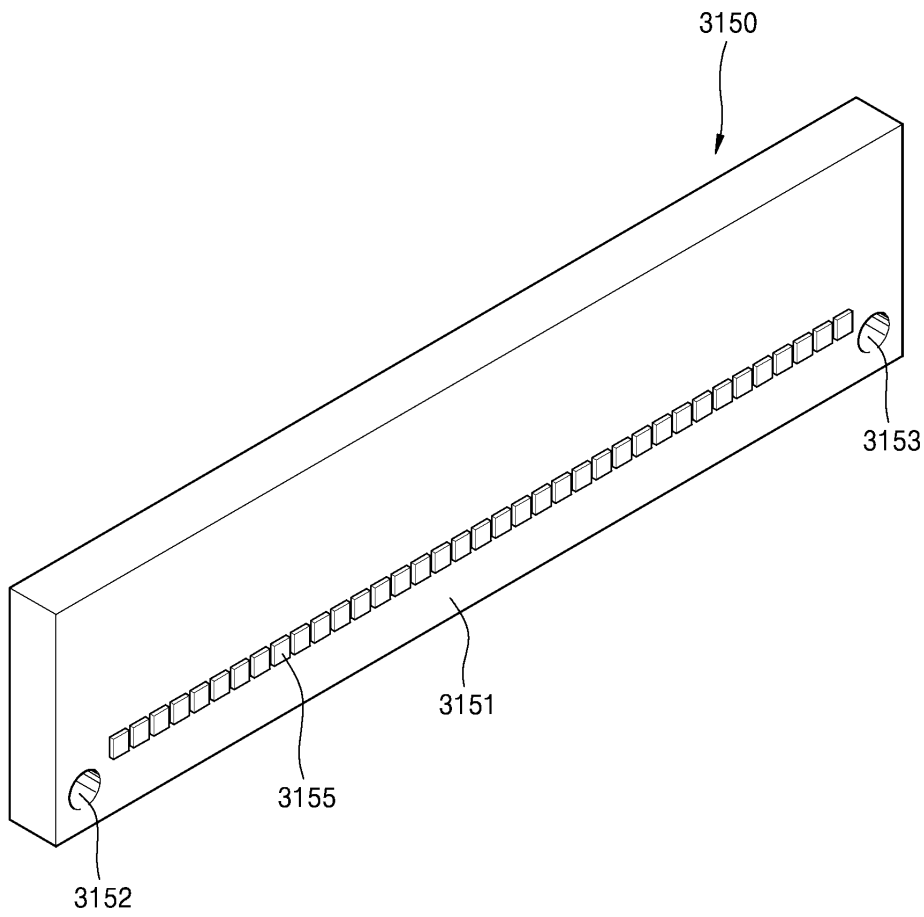
도면7a



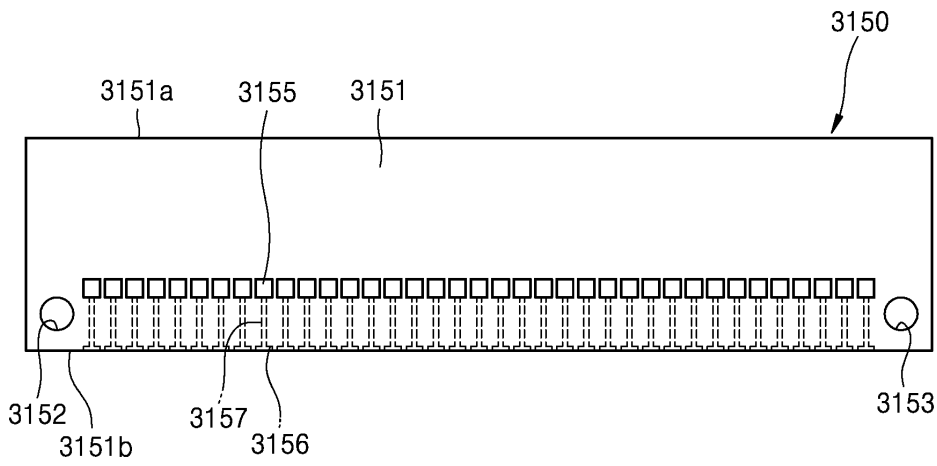
도면7b



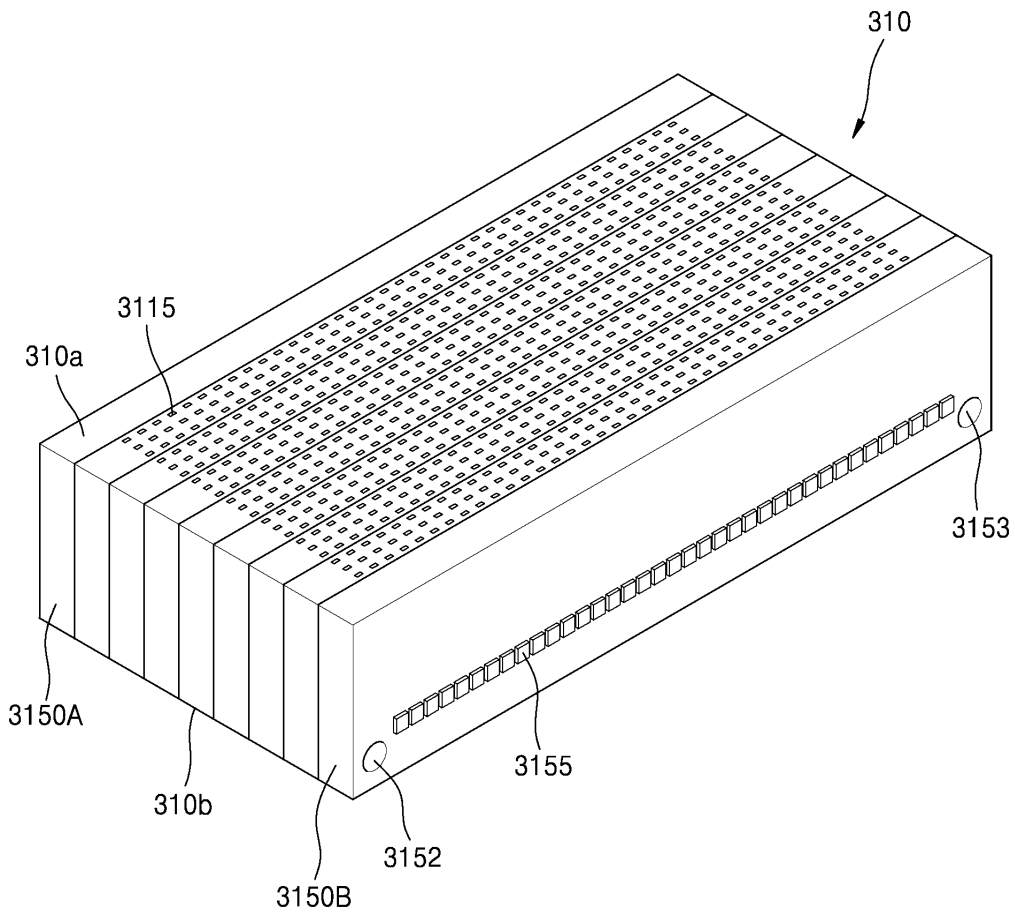
도면7c



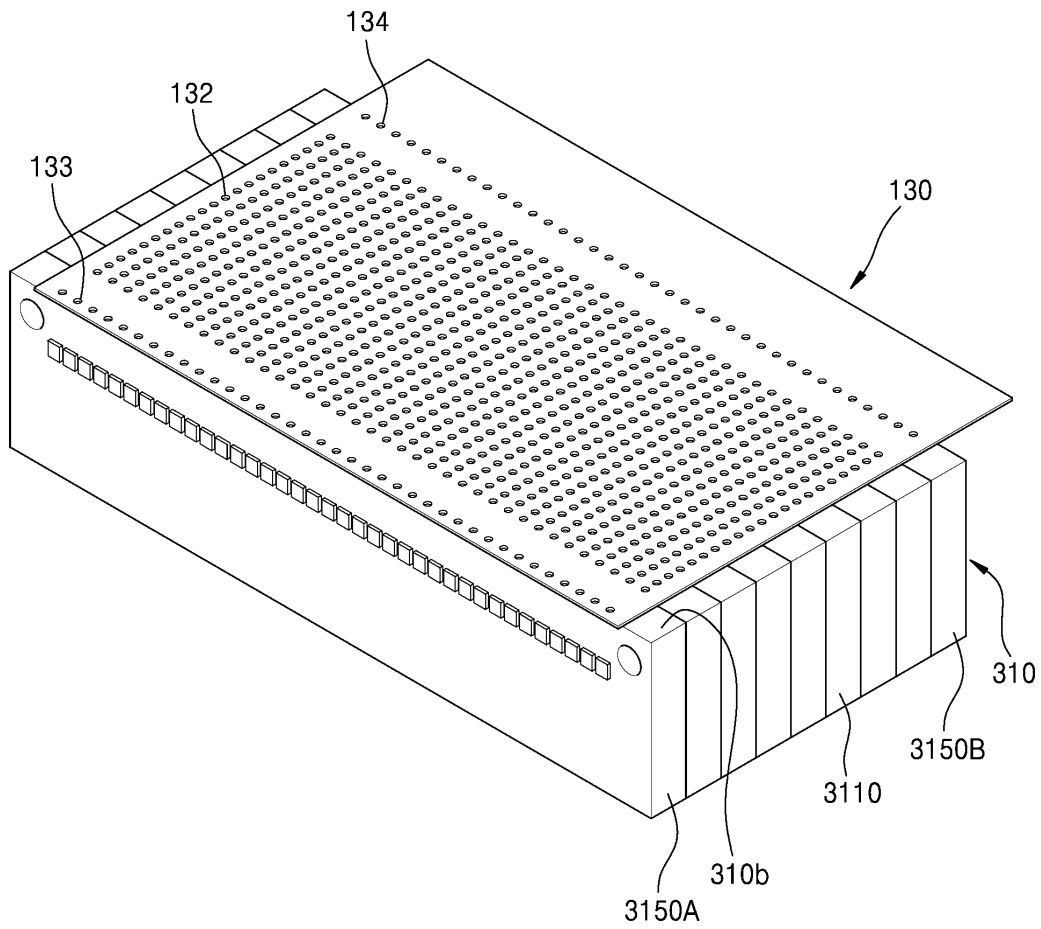
도면7d



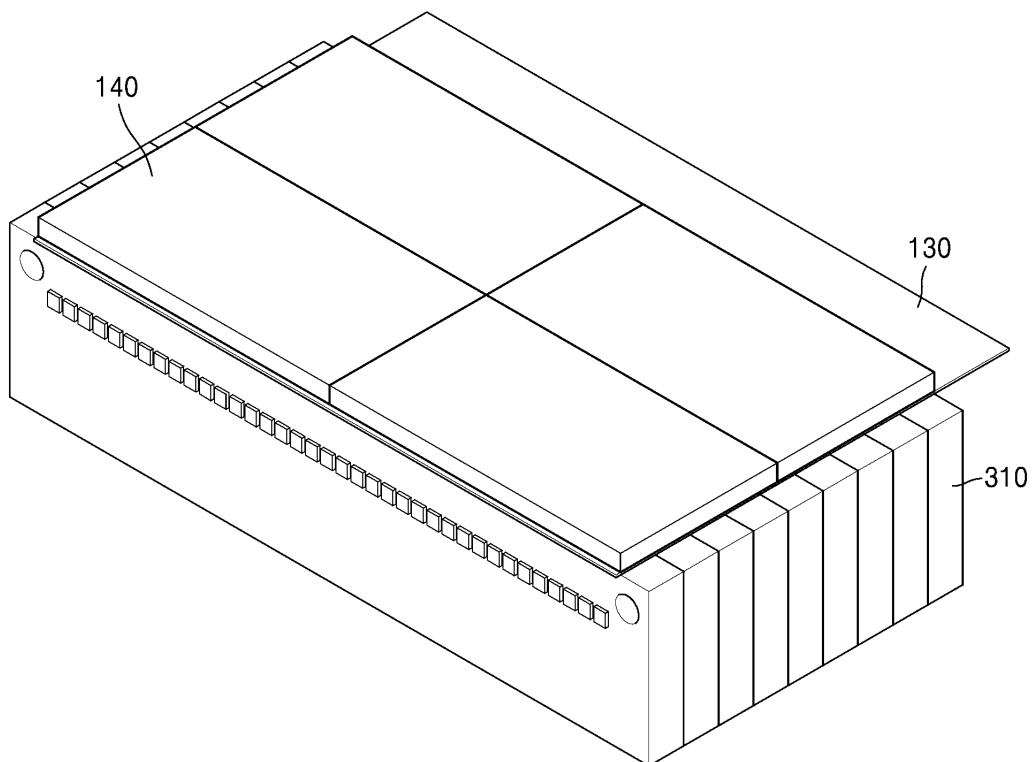
도면7e



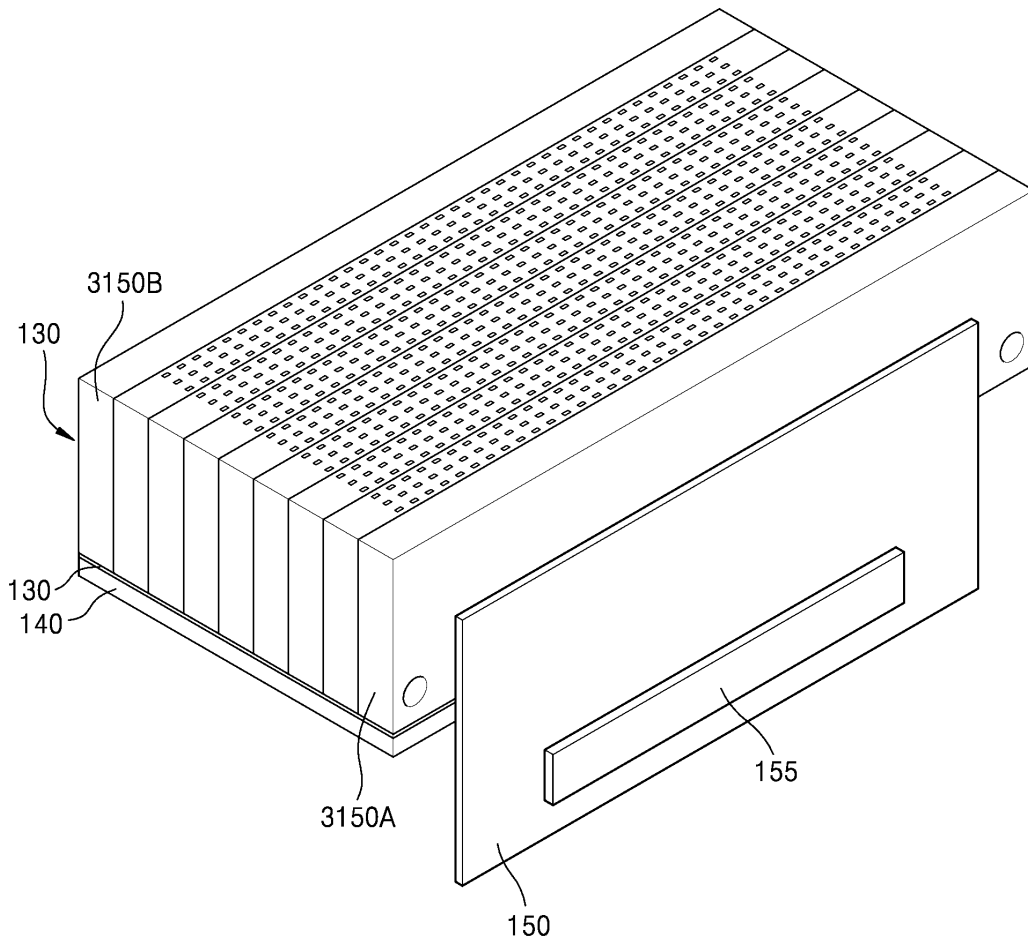
도면8a



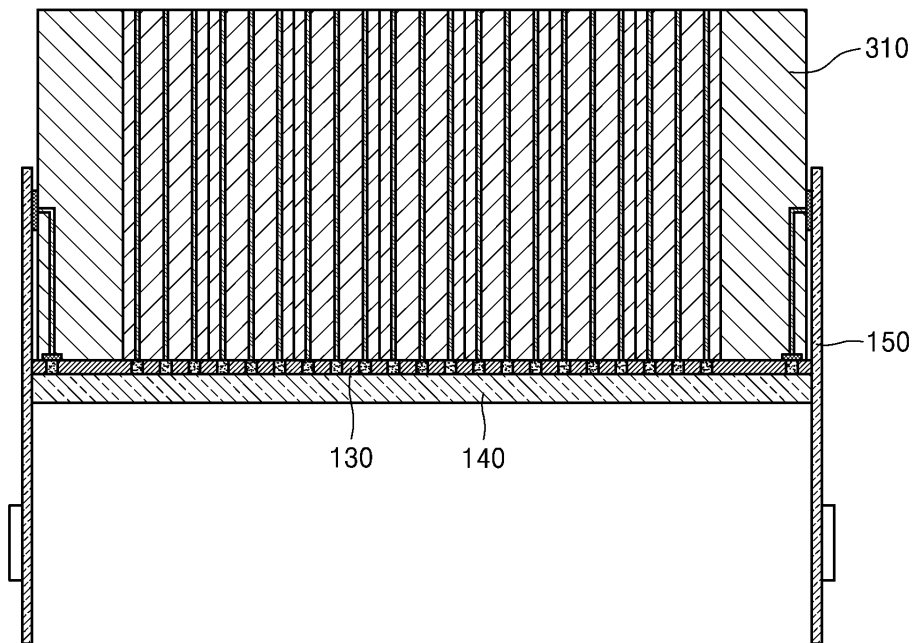
도면8b



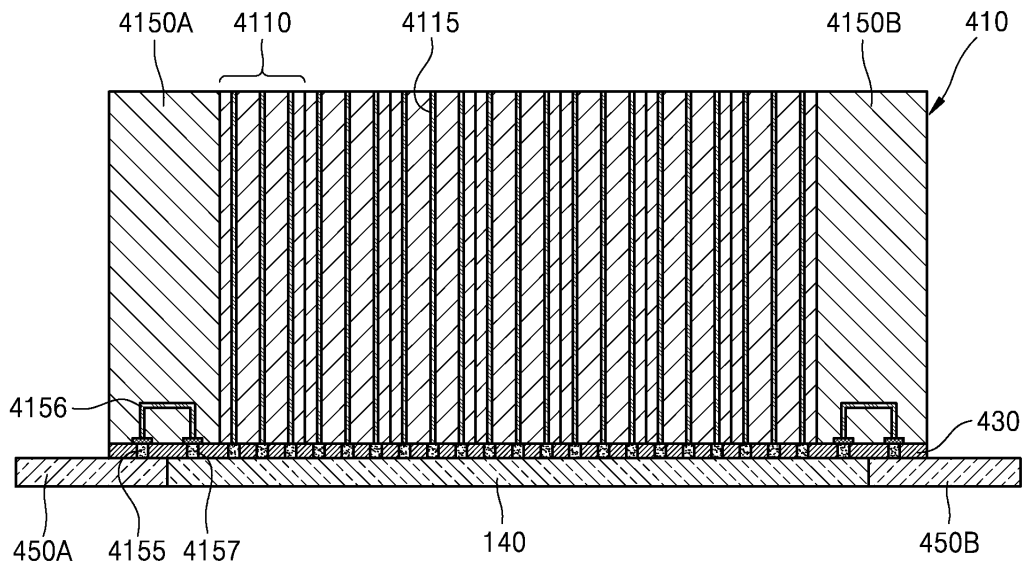
도면8c



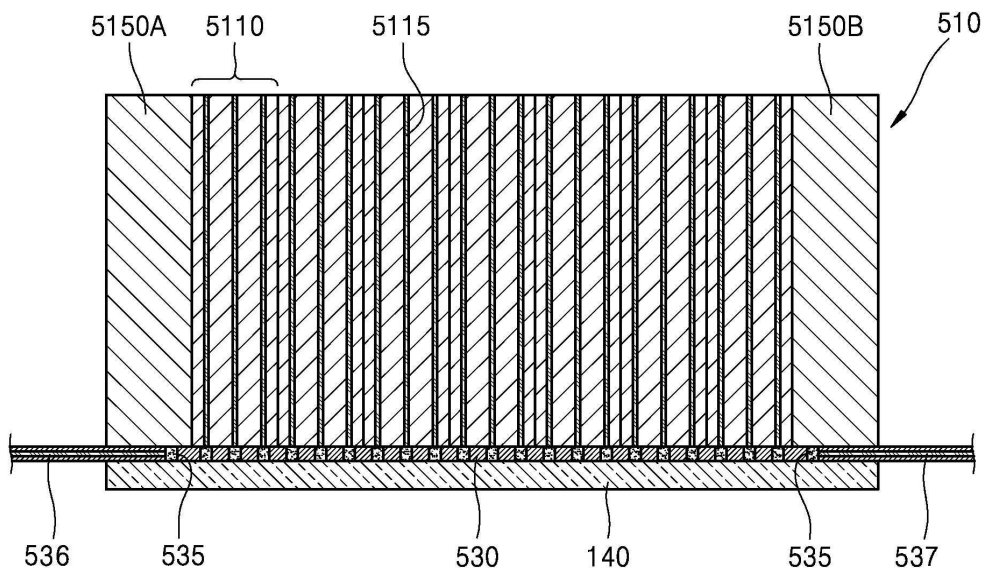
도면8d



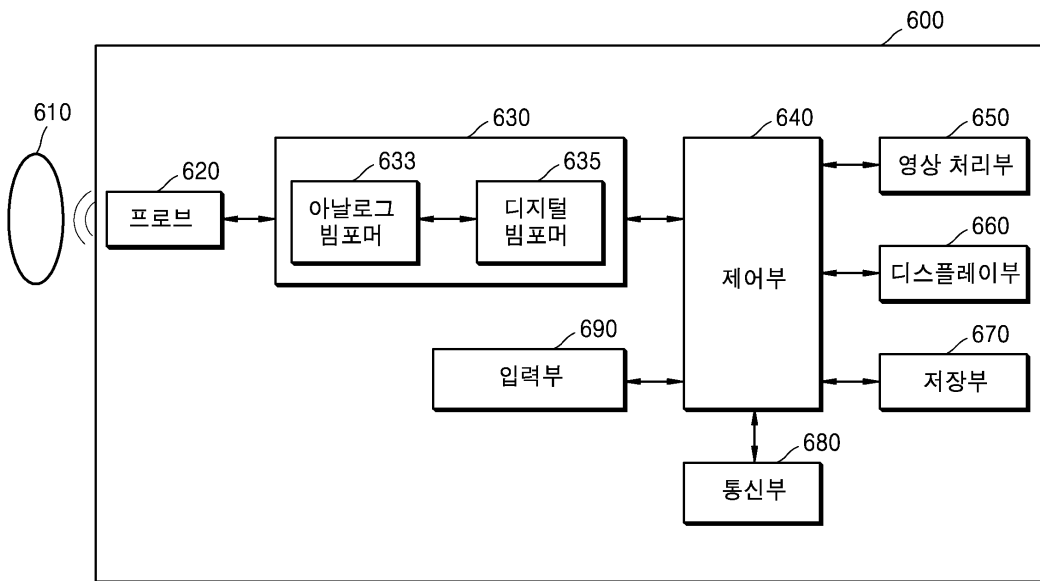
도면9



도면10



도면11



专利名称(译)	连接插入器和集成电路芯片的方法，以及使用该方法的超声波探头		
公开(公告)号	KR1020190009163A	公开(公告)日	2019-01-28
申请号	KR1020170091052	申请日	2017-07-18
[标]申请(专利权)人(译)	三星电子株式会社 申东 - 元		
申请(专利权)人(译)	三星电子有限公司 申东 - 元		
[标]发明人	최경무 신동원		
发明人	최경무 신동원		
IPC分类号	A61B8/00		
CPC分类号	A61B8/4494 A61B8/4477 H01L41/0475 A61B8/4461 A61B2562/12 B06B1/0622 G01N29/2437 G01S7/52079 G01S7/5208 G01S15/892 G01S15/8925 H01L21/486 H01L23/5386 H01L24/11 H01L24/13 H01L24/16 H01L24/81 H01L25/16 H01L41/09 H01L41/25 H01L2224/11334 H01L2224/16112 H01L2224/16235 H01L2224/16237 H01L2224/81007 H01L2224/8114 H01L2224/81191 H01L2224/81385 H01L2224/8159 H01L2224/816 H01L2224/81855 H01L2924/1433 H01L2924/00014		
外部链接	Espacenet		

摘要(译)

公开了一种结合中介层和集成电路芯片的方法以及使用该中介层和集成电路芯片的超声探头。所公开的中介层和集成电路芯片接合方法包括绝缘体和多条导线，其一端暴露于绝缘体的第一侧，而另一端暴露于与绝缘体的第一侧相反的第二侧。提供装具；在插入器上放置一个粘合掩模；在将结合掩模放入内插器之前或之后，在结合掩模中形成多个通孔；在多个通孔中填充导电材料；并将集成电路芯片键合至键合掩模。

