



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0056068  
(43) 공개일자 2008년06월20일

(51) Int. Cl.

G01T 1/00 (2006.01) A61B 8/00 (2006.01)

G01N 29/06 (2006.01)

(21) 출원번호 10-2006-0128906

(22) 출원일자 2006년12월15일

심사청구일자 2006년12월15일

(71) 출원인

서강대학교산학협력단

서울 마포구 신수동 1-1 서강대학교

(72) 발명자

송대경

서울 서초구 잠원동 66-3 동아아파트 105-1403

조정

서울 강동구 천호2동 414번지 두산위브센티움 401호

송재희

서울 서대문구 창천동 99-43 204호

(74) 대리인

리엔목특허법인

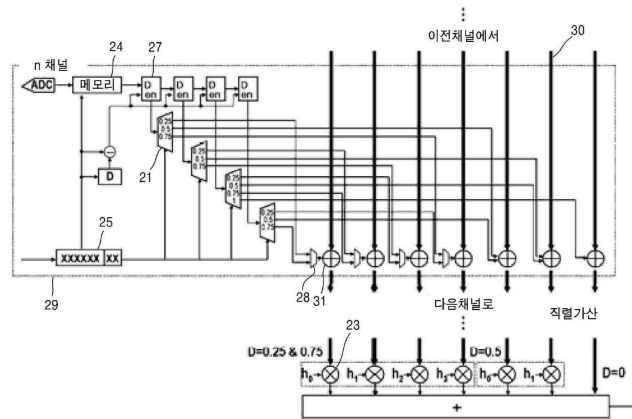
전체 청구항 수 : 총 8 항

(54) 후치필터링을 이용한 분수지연 필터 기반의 빔집속 장치 및 방법

(57) 요약

본 발명은 초음파 영상장치에 사용하는 빔집속장치에 관한 것으로서 빔 집속의 정확도를 높이기 위한 보간 과정에 분수지연(fractional delay) 필터를 이용하며, 또한 이를 전치필터링(post filtering)을 통해 구현함으로써 하드웨어 복잡도를 감소시킬 수 있는 빔집속장치 구조에 관한 것이다. 본 발명은, 블록데이터를 각 채널에 인가해야 할 소수 부분의 지연값을 계산하기 위하여, 동일한 분수지연이 주어져야 하는 모든 채널에 대한 블록데이터를 합산하고 이 합산 데이터로부터 소수 부분의 지연값을 얻는 분수지연(fractional delay) 필터를 포함하는 전치필터링(post-filtering) 수단을 포함하는데, 이 전치필터링 수단은 같은 계수를 사용하는 채널끼리 블록데이터를 모아서 미리 더한 후 마지막에 한 번만 필터링을 취하는 것을 특징으로 한다.

대표도



**특허청구의 범위**

**청구항 1**

각 채널에서 샘플링된 데이터를 저장하는 메모리와, 메모리에 저장된 데이터의 지연값의 정수 부분을 사용하여 블록데이터를 생성하는 수단을 포함하는, 초음파 영상처리 장치용 다채널 빔집속장치에 있어서,

상기 블록데이터를 각 채널에 인가해야 할 소수 부분의 지연값을 계산하기 위하여, 동일한 분수지연이 주어져야 하는 모든 채널에 대한 블록데이터를 합산하고 이 합산 데이터로부터 소수 부분의 지연값을 얻는 분수지연 (fractional delay) 필터를 포함하는 전치필터링(post-filtering) 수단을 포함하되,

이 전치필터링 수단은 같은 계수를 사용하는 채널끼리 블록데이터를 모아서 미리 더한 후 마지막에 한 번만 필터링을 취하는 것을 특징으로 하는, 전치필터링을 이용한 분수지연 필터 기반의 빔집속 장치.

**청구항 2**

제1항에 있어서, 상기 전치필터링 수단은

각 채널별 블록 어드레스를 n개로 출력하기 위하여 채널별로 설치되는 1대n 디멀티플렉서와,

각 채널의 디멀티플렉서에서 출력되는 모든 신호를 가산하며 각 채널별로 설치되는 블록가산기와,

각 블록가산기에서 출력되는 n 개의 출력을 각 채널별로 분수지연하는 분수지연 필터와,

각 채널별 분수지연 필터의 출력을 합산하는 가산기를 포함하는, 전치필터링을 이용한 분수지연 필터 기반의 빔집속 장치.

**청구항 3**

제1항에 있어서, 상기 전치필터링 수단은

각 채널별 블록 어드레스를 n개로 출력하기 위하여 채널별로 설치되는 1대n 디멀티플렉서와,

각 채널의 디멀티플렉서에서 출력되는 모든 신호를 가산하며 각 채널별로 설치되는 블록가산기와,

각 블록가산기에서 출력되는 n 개의 출력신호를 소정의 변수와 곱하는 각 채널별 곱셈기와,

상기 각 채널별 곱셈기의 출력을 합산하는 가산기를 포함하는, 전치필터링을 이용한 분수지연 필터 기반의 빔집속 장치.

**청구항 4**

제3항에 있어서, 상기 디멀티플렉서에서 출력되는 다수의 신호를 상기 블록가산기에 단일 신호로서 인가하기 위한 멀티플렉서가 추가로 포함되는, 전치필터링을 이용한 분수지연 필터 기반의 빔집속 장치.

**청구항 5**

각 채널에서 샘플링된 데이터를 저장하는 메모리와, 메모리에 저장된 데이터의 지연값의 정수 부분을 사용하여 블록데이터를 생성하는 수단을 포함하는, 초음파 영상처리 장치용 다채널 빔집속 장치에서의 빔집속 방법이,

상기 블록데이터를 각 채널에 인가해야 할 소수 부분의 지연값을 계산하기 위하여, 동일한 분수지연이 주어져야 하는 모든 채널에 대한 블록데이터를 합산하고 이 합산 데이터로부터 소수 부분의 지연값을 얻는 전치필터링 (post-filtering) 단계를 포함하되,

이 전치필터링 단계는 같은 계수를 사용하는 채널끼리 블록데이터를 모아서 미리 더한 후 마지막에 한 번만 필터링을 취하는 것을 특징으로 하는, 전치필터링을 이용한 분수지연 필터 기반의 빔집속 방법.

**청구항 6**

제5항에 있어서, 상기 전치필터링 단계는

각 채널별 블록 어드레스를 n개로 출력하는 채널별 디멀티플렉싱 단계와,

상기 채널별 디멀티플렉싱에 의해 출력되는 모든 신호를 각 채널별로 가산하는 블록가산 단계와,  
 블록가산 단계에서 출력되는 n 개의 출력을 각 채널별로 분수지연하는 채널별 분수지연 필터링 단계와,  
 채널별 분수지연 필터링의 결과 출력을 합산하는 가산단계를 포함하는, 전치필터링을 이용한 분수지연 필터 기  
 반의 빔집속 방법.

**청구항 7**

제5항에 있어서, 상기 전치필터링 단계는  
 각 채널별 블록 어드레스를 n개로 출력하는 채널별 디멀티플렉싱 단계와,  
 상기 채널별 디멀티플렉싱에 의해 출력되는 모든 신호를 각 채널별로 가산하는 블록가산 단계와,  
 블록가산 단계에서 출력되는 n 개의 출력을 각 채널별로 소정의 변수와 곱하는 곱셈 단계와,  
 상기 채널별 곱셈 단계의 결과 출력을 합산하는 가산단계를 포함하는, 전치필터링을 이용한 분수지연 필터 기  
 반의 빔집속 방법.

**청구항 8**

제5항에 있어서, 상기 디멀티플렉싱 단계에서 출력되는 다수의 신호를 상기 블록가산 단계에 단일 신호로서 인  
 가하기 위한 멀티플렉싱 단계가 추가로 포함되는, 전치필터링을 이용한 분수지연 필터 기반의 빔집속 방법.

**명세서**

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

- <5> 본 발명은 초음파 영상장치의 빔집속장치에 관한 것으로서, 구체적으로는 분수지연(fractional delay, FD) 필터를 전치필터링을 통해 구현함으로써 종래의 보간(interpolation) 필터 또는 IQ 위상회전기보다 하드웨어가 단순하면서도 넓은 주파수 범위에서 정밀하게 지연 샘플(delayed sample)을 생성할 수 있는 빔집속장치에 관한 것이다.
- <6> 종래의 대부분의 지연합산 빔집속장치(delay-sum beamformer)에서는 4중의 보간 필터(four-fold interpolation filter)를 사용하여 데이터 전송율을 효과적으로 증가시키고 있다(세밀한 지연콘트롤(fine delay control)을 위한  $16f_0$  이상으로). 이러한 목적을 위해서는 선형 FIR필터(finite impulse response filter)가 이상적이다. 왜냐하면 FIR 필터가 생성하는 지연 샘플은 위상 에러가 없고 진폭 에러가 적기 때문이다. 그러나 이러한 보간 필터에는 많은 수의 곱셈기(multiplier)가 필요하다. 한편, 위상 회전 빔집속장치는 IQ 복조를 위하여 두 개의 FIR LPF를, 각 채널당 I 및 Q에 대한 간소한 위상회전 동작을 위해서 네 개의 실수 곱셈기(real number multiplier)를 필요로 한다.
- <7> 이러한 두 개의 가장 많이 사용되는 빔집속 구조는 원래는 고화질의 영상형성을 위하여 개발된 것이기 때문에 전력소모, 가격, 크기 등을 고려해야 하는 휴대형 또는 포켓용 초음파 스캐너에는 적합하지 않다.

**발명이 이루고자 하는 기술적 과제**

- <8> 이에 본 발명자는 초음파 영상장치에 사용하는 빔집속장치에 분수지연(fractional delay) 필터를 사용한 전치필터링을 채용함으로써 하드웨어 복잡도를 감소시킬 수 있는 빔집속장치 구조 및 빔집속 방법을 고안하였다.

**발명의 구성 및 작용**

- <9> 개요
- <10> 본 발명의 빔집속장치는 각각의 채널에 서로 다른 지연값을 인가하여 더하기 위해 수신 신호를 양자화하고 이를 저장하기 위한 메모리를 갖고 있다. 이러한 메모리로부터 블록 데이터를 얻어내기 위하여 지연값의 정수 부분을

사용한다. 한편, 빔집속의 정확도를 높이기 위해서는 각각의 채널에 보다 세밀한 지연값을 주어야 하며 이를 위해 지연값의 소수부분(분수값)을 계산한다. 지연값의 소수부분을 사용하여 이에 상응하는 수신값을 얻어내기 위해 분수지연(fractional delay) 필터를 이용한다. 사용되는 분수지연 필터의 탭수는 빔집속 장치가 얻고자 하는 성능에 따라 가변할 수 있으며 얻고자 하는 지연값의 정확도에 따라 필터의 세트수가 결정된다. 분수지연 필터의 세트(계수)는 지연값의 소수부에 따라 결정되는데 본 발명에서는 이때 같은 계수를 사용하는 채널끼리 모아서 미리 더한 후 마지막에 한 번만 필터링을 취하는 구조를 제안하고 이를 전치필터링(post-filtering)이라 명하였다. 이러한 전치필터링 기법은 빔집속장치의 채널수와 상관없이 한번의 필터링만으로 빔집속을 할 수 있게 함으로써 하드웨어 복잡도를 크게 줄일 수 있다.

- <11> 본 발명에서, 동일한 분수지연(fractional delay)이 주어져야 하는 모든 채널은 블록 합산에 의해 취합되고, 이 합산 데이터는 해당 FD 필터(즉, 0, 0.25, 0.5, 0.75 샘플지연에 대한 네 개의 FD 필터중 하나)에 공급된다. 따라서 네 개의 4탭 FD 필터가, FD 필터의 대칭특성을 이용하는 6개의 곱셈기만으로 전체 빔집속장치를 구성할 수 있다.
- <12> 실험 결과에 따르면, 본 발명의 FD 빔집속장치는 한층 단순화된 하드웨어로써 64탭 필터를 갖는 지연합산 빔집속장치와 거의 동일한 영상 품질을 얻을 수 있다.
- <13> 필터의 설계 및 최적의 하드웨어 구조
- <14> 본 발명에서 제안하는 FD 빔집속장치는, 각 영상형성점(imaging point)을 FD 필터를 사용하여 형성하느냐 보간 필터를 사용하여 형성하느냐를 제외하고 보간 빔집속장치와 동일한 구조를 갖는다. 보간 빔집속장치는 일반적으로 4중 보간필터를 사용하기 때문에, FD 필터는 프로그램가능한 분수지연값 D를 제공할 수 있어야 한다. 이 분수지연값의 이상적인 응답은 수학적식1에 의해 얻어진다.

**수학적식 1**

<15> 
$$H_{ideal}(w) = e^{-jwD}, D=0, 0.25, 0.5, 0.75$$

<16> 본 발명의 빔집속장치에는 FD 필터가 사용되는데, 이 필터는 2단계의 LSE 기법을 이용하여 크기와 그룹 지연응답을 한층 개선시키고 있다. 우선, 제곱에러를 최소화하는 FD 필터 계수는 수학적식 2와 같은 공식에 의해 계산된다. 수학적식 2에서 설정 주파수범위는  $\alpha\pi$ 에서  $\beta\pi$ 까지이다. 이 식에 의해 계산된 계수는 필터 응답성을 향상시키기 위해 사용되는 최적화 프로그램을 위한 초기파라미터 역할을 한다.

**수학적식 2**

<17> 
$$E_p = \frac{1}{\pi} \int_{\alpha\pi}^{\beta\pi} |H(e^{jw}) - H_{ideal}(e^{jw})|^2 dw$$

- <18> 상기 과정을 이용하여 계산된 예로서, 5MHz의 영상형성 주파수에 대한 FD 필터 계수는 D=0일 때 (0, 0, 1, 0), D=0.25일 때 (-0.0677, 0.8320, 0.2788, -0.0498), D=0.5일 때 (-0.0788, 0.5742, 0.5742, -0.0788), D=0.75일 때 (-0.0498, 0.2788, 0.8320, -0.0677)이다. D=0.75일 때의 필터 계수는 D=0.25일 때의 값을 정확하게 시간상 역순으로 한 경우에 해당한다. 그리고 D=0.5에 대한 계수는 대칭이다. 다른 영상형성 주파수에 대한 필터 계수는 동일한 대칭 특성을 나타낸다.
- <19> 위상회전기 및 두 개의 보간필터에 대한 FD 필터의 성능을 평가하기 위하여 기준신호  $x_{ref}(n)$  (각 영상형성 주파수가 160MHz인 경우에 6dB 대역폭의 60%를 갖는 가우스 신호를 샘플링하여 얻음)에 대하여 컴퓨터 시뮬레이션을 하였다. 각 기준신호는 40MHz로 샘플링주파수를 낮추고 모든 시뮬레이션 방법에 대한 입력데이터로 사용하였다. 도 1은 수학적식 3과 같이 정의되는 신호대잡음비(SNR)에 따른 네 가지 방법의 성능을 나타낸다. 여기서  $x_d(n)$ 은 각 방식을 사용하는 4중 보간의 결과를 나타낸다. 소형 휴대용 스캐너용 빔집속장치의 설계를 위해서, 8비트의 부호포함 정수 형식(signed integer format)을 기준신호로 표시(represent)하는데 사용하고, 모든 필터 계수는 고정점 산술을 위한 부호포함 12비트 수(signed 12 bit numbers for fixed-point arithmetic)로 양자화된다.

수학식 3

$$SNR=10\log\frac{\sum x_{ref}(n)^2}{\sum(x_{ref}(n)-x_d(n))^2}$$

<20>

<21> LSE 기반의 FD 필터는 위상회전기 및 16탭 보간 필터에 비해 모든 영상형성 주파수(2, 3.5, 5, 7.5, 10MHz)에 대해서 높은 SNR을 제공한다. 반면에 LSE 기반의 FD 필터는 7.5 및 10MHz에서는 64탭 보간 필터에 비해서 각각 2.75dB 및 10.93dB 만큼 SNR이 낮다. 위상회전기가 모든 기존의 영상형성 주파수를 사용하는 상용 제품에 대해서 성공적으로 사용되고 있기 때문에 4탭 FD 필터는 적어도 10MHz 까지는 효율적인 영상형성 수단이 될 수 있을 것이다.

<22> 도 2는 본 발명에 따라 하드웨어의 복잡도를 감소시키기 위하여 전치필터링을 채용한 장치의 기본 개념을 나타낸다. 이 회로에서, 동일한 부분 지연을 갖는 모든 채널(10)(channel)로부터 온 블록 데이터(12)가 블록가산기(15)에 의해 합산된다. 여기서 각 블록 데이터(12)는 네 개의 연속적인 데이터 샘플(이들은 FD 필터로 입력되어 종래 구조에서의 지연된 샘플을 생성한다)로 이루어진다. 구체적으로, 도 2는 본 발명의 기본 구조로서 FD 필터(11)의 탭수가 4이고 보간비가 4인 경우의 예를 나타낸 것이다. 각 채널에서 샘플링된 데이터는 메모리(16)에 각각 저장되고 각 채널에 인가해야 할 지연값의 정수부에 따라서 블록데이터(12)로 업데이트될지 여부가 결정된다. 이후 블록데이터(12)는 각 채널에 인가해야 할 소수 부분의 지연값을 같은 채널끼리 모여서 더해진 후에 한 번의 필터를 통과하여 더해짐으로써 빔집속된 결과를 얻을 수 있다. 도 2에서 필터의 탭수가 4이므로 블록데이터(12)의 수가 네 개이고 보간비(interpolation ratio)가 4이기 때문에 소수 부분의 지연값은 0, 0.25, 0.5, 0.75로 표시되었다.

<23> 도 2에서는 본 발명의 시스템을 구현하기 위하여 각 채널마다 1대4 디멀티플렉서(14)를 포함함으로써, 네 개의 블록 어드레스(각각은 네 개의 별도 어드레스를 포함함) 중의 하나에 블록데이터(12)를 인가한다. 그리고 각 블록가산기(15)에서 출력되는 네 개의 출력 샘플은 상응하는 FD 필터(11)에 인가된다. 마지막으로, 네 개의 FD 필터(11) 출력을 가산기(13)로 합산함으로써 도 2의 구조에서는 하나의 FD 필터(11)만으로, 각각의 채널마다 독립적으로 FD 필터를 갖고 있는 경우의 구조와 동일한 출력을 생성하게 된다. 결과적으로 본 발명의 FD 빔집속장치는 네 개의 FD 필터만을 필요로 하게 된다.

<24> 본 발명의 FD 빔집속장치의 하드웨어는 FD 필터의 특성을 활용함으로써 더욱 단순화시킬 수 있다. 우선, D=0(지연 없음)은 입력 샘플을 변화없이 그대로 통과시키는 것이다. 둘째, D=0.25 및 0.75에 대해서 두 개의 4탭 FD 필터를 네 개의 곱셈기만으로 구현할 수 있다. 왜냐하면 0.75의 필터 계수는 0.25의 필터 계수를 뒤집은 순서로 나열하였을 경우에 동일하기 때문이다. 세번째, D=0.5일 때의 FD 필터 계수는 스스로 대칭이기 때문에, 따라서 두 개의 곱셈기만을 필요로 한다.

<25> 도 3에, 본 발명에 따른 전치필터링 기반의 FD 빔집속장치의 일실시예의 하드웨어 블록구성을 나타내는데, 도 2에 나타낸 본 발명의 개념 구성도를 실제로 구현할 경우에 필요한 구성요소들도 추가적으로 보여주고 있다. 도 3에서 채널 블록(29)은 본 발명에 사용되는 전치필터링의 구조에서 하나의 채널에 사용되는 하드웨어를 표현하고 있으며 빔집속기가 갖는 채널수에 따라 이 채널 블록이 반복적으로 사용된다. 각각의 블록은 데이터패스(path)(30)를 통해 직렬가산된 후 하나의 FD 필터(23)으로 입력된다. 예컨대, 0.25와 0.75는 순서가 반대이며 같은 값을 갖는 계수를 사용하기 때문에 도 3의 채널 블록(29)과 같은 구조에 의해서 하나의 필터만이 필요하게 된다. 0.5의 필터계수는 좌우 대칭형태이므로 본 채널 블록(29)과 같은 구조에 의해서 2개의 곱셈기로 구현된다. 0일 때는 지연이 없기 때문에 별도의 계수없이 덧셈만으로 계산이 종료된다.

<26> 도 3에 따르면, 도 2의 FD 빔집속장치의 각 채널의 FD 필터를 단순한 1대4 디멀티플렉서(21)로 대체하고 6개의 곱셈기(23)만으로 전체 빔집속장치를 구현하였다. 곱셈기(23)의 피승수인 FD 필터 계수는 초음파의 중심주파수 및 밴드폭이 변함에 따라 바뀌어야 한다. 따라서 각각의 곱셈기에 사용될 피승수를 저장하기 위한 레지스터가 필요한데, 이 레지스터의 값은 시스템의 초음파 중심주파수가 바뀔 때에만 새롭게 업데이트하면 된다.

<27> 메모리(24)는 정수부분의 지연값을 주기 위한 지연메모리이며, 지연계산기(25)는 관찰하고자 하는 지점의 위치에 따라 다르게 적용되는 초음파의 지연값을 계산한다. 지연계산기(25)의 소수부분(즉, 분수) 해상도는 얼마만큼 지연값을 정확하게 구할 것이냐에 따라 결정된다. 도 3의 예에서는 해상도를 4배로 증가시키므로 소수부분은 2비트가 된다. 즉, 지연계산기(25)는, 대략적인 지연제어를 위하여 정수를 제공하고, 세밀한 지연제어를 위하여

내부 샘플 지연을 정의하는 2비트의 분수지연 비트를 제공한다.

<28> 도 3에서 메모리(24)로부터 동적 포커싱용 레지스터(27)로 전달되는 입력샘플을 시프트하는 것은 종래의 빔집속 장치에서 사용된 방식과 동일한 대략적인 지연값을 이용하여 제어된다. 세부 지연값은 각 채널의 디멀티플렉서(21)의 선택라인에 두 분수지연 비트를 연결하는 간단한 방법에 의해 동적으로 제어될 수 있다. 동적 포커싱용 레지스터(27)는 본 발명에서 전치필터링을 위해 사용되는 블록데이터를 저장하기 위한 레지스터이다. 이 레지스터의 수는 FD 필터의 탭수에 의해 결정되는데, 도 3의 그림은 4탭 FD 필터를 사용한 예를 나타내기 때문에 4개의 레지스터가 사용된다. 이 때 레지스터의 이네이블 신호는 지연계산기에서 계산된 지연값에 따라 결정된다. 보다 구체적으로는, 지연값의 정수부분이 바뀔 때에만 레지스터가 이네이블되어 그 값이 변하게 된다. 디멀티플렉서(21)는 멀티플렉서(28)와 함께 작용하여 지연계산기(25)의 소수값(분수값)에 따라 각각의 레지스터 저장값을 필요한 가산기(31)에 보내주는 역할을 한다.

<29> 실험결과

<30> 본 발명의 효과를 검증하기 위하여, 종래의 64채널 초음파 스캐너의 각 채널에서의 ADC 출력단에서 샘플 RF 데이터를 측정하였다. 상용 "팬텀"(ATS tissue phantom, Model 539)을 128개의 선형배열 소자(중심주파수 6.2MHz, 전달 초점설정 3cm)를 사용하여 스캔하였다. 도 4의 (a)는 본 발명의 빔집속장치를 사용한 팬텀에서의 점표적(wire target)을 나타내고, (b)는 64탭 필터를 사용하는 보간 빔집속장치를 사용한 팬텀에서의 점표적을 나타낸다. 이들 두 영상 간의 차이점은 거의 없다.

<31> 도 4의 (c), (d)에서는 팬텀의 다른 범위에서도 동일한 결과를 얻을 수 있었다. 맨 왼쪽 홀(검은 원)(40) 주변에서 측정된 CNR값을 표 1에 나타내었다. 한편, 주변보다 밝게 표시되는 넓은 면적의 타겟(cyst area)(41)에서의 CNR값은 빔집속장치의 경우에 7.90dB(c), 보간 빔집속장치의 경우에 7.98dB이었다(d). 이러한 결과는 4탭 FD 필터와 64탭 보간필터 사이의 SNR 비교결과의 경우에 가장 잘 맞는다.

**표 1**

| 깊이  | FD 빔집속장치 | 보간 빔집속장치 |
|-----|----------|----------|
| 2cm | 7.7dB    | 7.73dB   |
| 3cm | 10.47dB  | 10.46dB  |
| 4cm | 9.50dB   | 9.48dB   |
| 5cm | 3.63dB   | 3.22dB   |

<33> 비교를 위해, 본 발명의 4탭 FD 빔집속장치와 16탭 및 64탭 필터를 사용하는 두 개의 보간 빔집속장치를 VHDL로 설계하였다. 메모리를 제외한 각 설계안의 복잡도를 Xilinx FPGA에서의 게이트수로써 측정하였다. 각 설계안의 최대 클럭주파수는 55MHz이다. 입력샘플과 FD 필터 계수는 8비트 및 12 고정수로 각각 양자화되었다. 한편, 보간필터에는 3회 이하의 시프트(shift) 및 애드(add) 연산에 의해 represent된 최적의 계수를 적용하였다. 세 개의 빔집속장치 모두에 동일한 지연 산출기를 적용하였다.

<34> 64탭 보간필터를 이용하는 64채널 빔집속장치에는 64×25,933개의 보간용 게이트, 11,089개의 내부 채널 합산용 게이트, 83,100개의 지연계산기용 게이트를 필요로 하여 총 1,753,901개의 게이트가 추가되었다. 마찬가지로, 16탭 보간 필터를 사용하는 64채널 빔집속장치는 527,789개의 게이트를 사용하고 있다. 반면에, 본 발명의 빔집속장치는 디멀티플렉서 및 각 채널별 관련 제어로직용 게이트 1,028개, 내부 채널합산용 게이트 68,515개, 6개의 곱셈기 및 그 후단의 가산기용 게이트 26,133개를 사용하고 있다. 따라서, 본 발명의 FD 빔집속장치를 구현하기 위해서는 243,540개의 게이트가 필요하다. 이 결과를 볼 때 본 발명의 하드웨어 복잡도는 종래의 64탭 및 16탭 보간 빔집속장치 각각의 14% 및 46%에 불과함을 알 수 있다.

**발명의 효과**

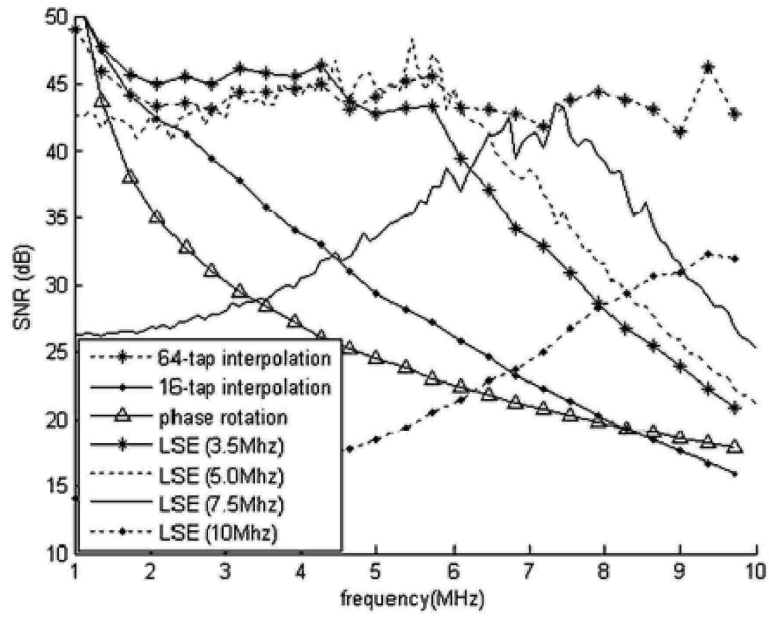
<35> 본 발명은 빔집속장치에 분수지연 필터를 전치필터링 기법을 통해 구현함으로써 빔집속장치의 채널수와 상관없이 한번의 필터링만으로 빔집속을 할 수 있게 함으로써 하드웨어 복잡도를 크게 줄일 수 있다. 실험 결과에 따르면, 본 발명의 FD 빔집속장치는 한층 단순화된 하드웨어로써 64탭 필터를 갖는 지연합산 빔집속장치와 거의 동일한 영상 품질을 얻을 수 있다.

**도면의 간단한 설명**

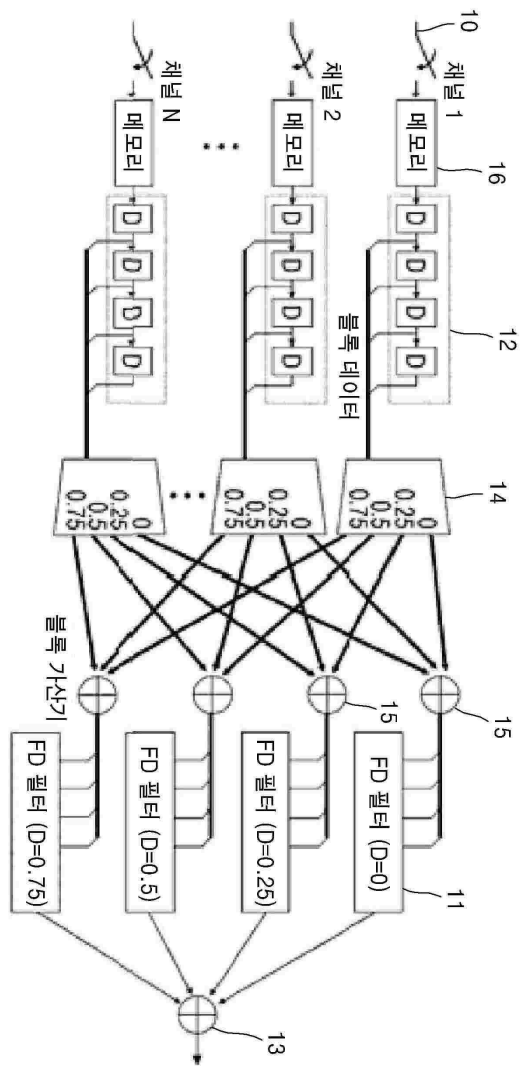
- <1> 도 1은 다양한 필터들의 영상형성 주파수에 대한 SNR 특성 그래프.
- <2> 도 2는 본 발명에 따른 빔접속장치의 개념 설명도.
- <3> 도 3은 본 발명의 FD 빔접속장치의 일실시예의 하드웨어 구성도.
- <4> 도 4는 본 발명에 따른 빔접속장치 및 종래의 빔접속장치에 의해 얻은 팬텀 실험 데이터.

도면

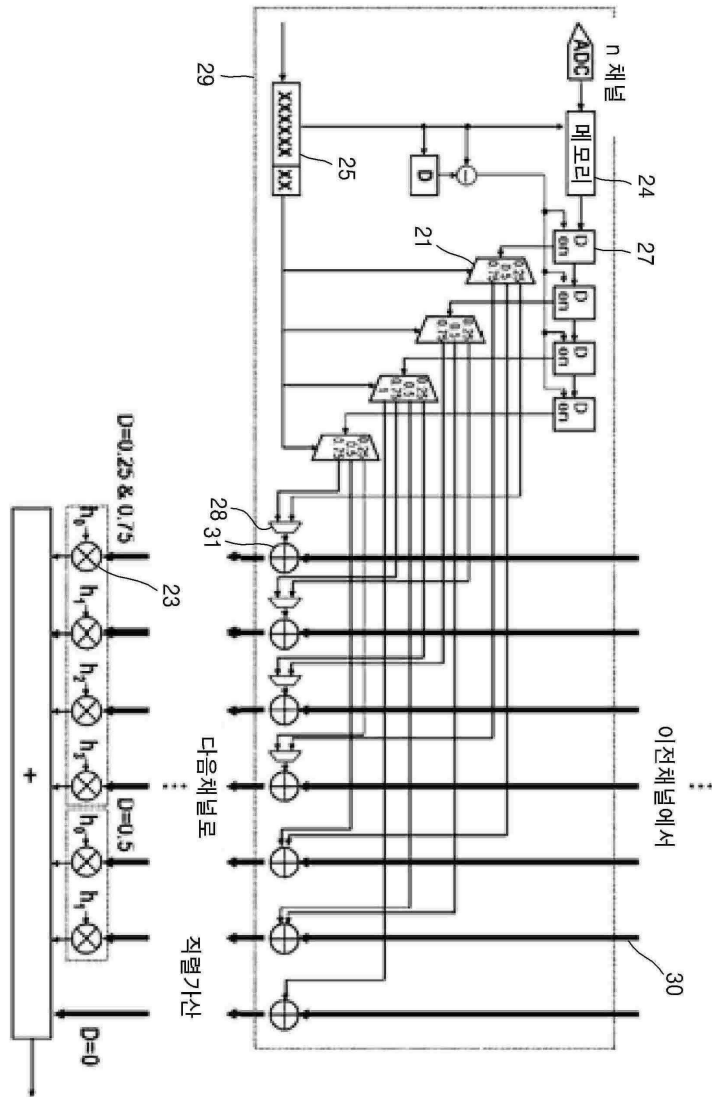
도면1



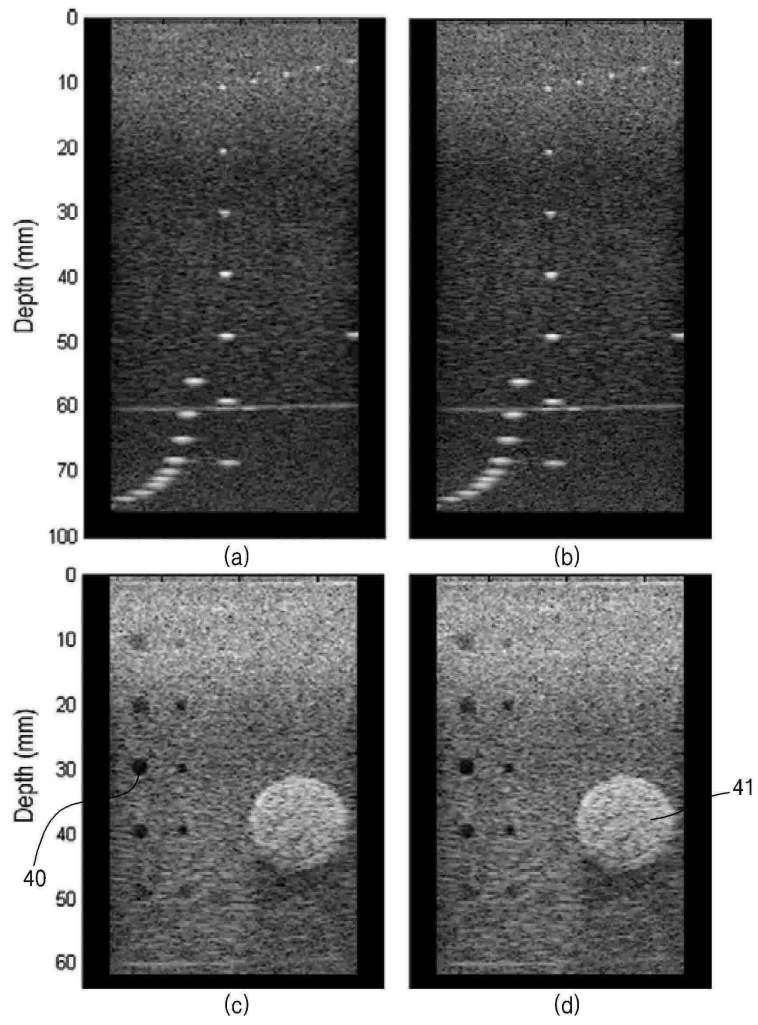
도면2



도면3



도면4



|                |   |         |            |
|----------------|---|---------|------------|
| 专利名称(译)        | 基于分数延迟滤波器的光束聚焦装置和使用后滤波的方法                                       |         |            |
| 公开(公告)号        | <a href="#">KR1020080056068A</a>                                | 公开(公告)日 | 2008-06-20 |
| 申请号            | KR1020060128906   | 申请日     | 2006-12-15 |
| [标]申请(专利权)人(译) | SGU HLDG  |         |            |
| 申请(专利权)人(译)    | 西江技术控股有限公司  |         |            |
| 当前申请(专利权)人(译)  | 西江技术控股有限公司  |         |            |
| [标]发明人         | SONG TAI KYONG<br>송태경<br>CHO JEONG<br>조정<br>SONG JAE HEE<br>송재희 |         |            |
| 发明人            | 송태경<br>조정<br>송재희  |         |            |
| IPC分类号         | G01T1/00 A61B8/00 G01N29/06                                     |         |            |
| CPC分类号         | G01S7/52028   |         |            |
| 其他公开文献         | KR100901787B1   |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                       |         |            |

摘要(译)

本发明涉及一种光束会聚装置结构，它使用分数延迟（分数延迟）滤波器进行插值处理，以提高光束会聚的精度，本发明涉及可用于超声波图像装置的光束会聚装置。通过后过滤环（后滤波）实现这一点，降低硬件复杂性。本发明包括后滤波器环（后滤波）装置，为了计算主要部分的延迟值以授权每个信道中的块数据，它将有关所有信道的块数据相加，其中相同的分数延迟必须是给定并包括分数延迟（分数延迟）滤波器从该和数据中获得主要部分的延迟值，其中在使用该后置滤波器环表示的系数相同的信道收集块数据之后并加入advance single通过final进行过滤。

