# (12)公表特許公報(A)

(11)特許出願公表番号

## 特表2005-510264 (P2005-510264A)

(43) 公表日 平成17年4月21日(2005.4.21)

(51) Int.C1. <sup>7</sup>	F I	テーマコード(参考)
A61B 8/00	A 6 1 B 8/00	$2 \mathrm{GO} 4 7$
GO1N 29/24	GO1N 29/24 5O2	2 4 C 6 O 1
HO4R 17/00	HO4R 17/00 332	2B 5D019

審查請求 未請求 予備審查請求 未請求 (全 12 頁)

(21) 出願番号	特願2003-516948 (P2003-516948)	(71) 出願人	590000248
(86) (22) 出願日	平成14年7月26日 (2002.7.26)		コーニンクレッカ フィリップス エレク
(85)翻訳文提出日	平成15年11月28日 (2003.11.28)		トロニクス エヌ ヴィ
(86) 国際出願番号	PCT/1B2002/003187		Koninklijke Philips
(87) 国際公開番号	W02003/011749		Electronics N.V.
(87) 国際公開日	平成15年2月13日 (2003.2.13)		オランダ国 5621 ベーアー アイン
(31) 優先権主張番号	09/919, 536		ドーフェン フルーネヴァウツウェッハ
(32) 優先日	平成13年7月31日 (2001.7.31)		1
(33)優先権主張国	米国 (US)		Groenewoudseweg 1, 5
(81)指定国	EP (AT, BE, BG, CH, CY, CZ, DE, DK, EE,		621 BA Eindhoven, T
ES, FI, FR, GB, GR, IE, I'	T, LU, MC, NL, PT, SE, SK, TR), CN, IN, J		he Netherlands
P, KR		(74)代理人	100087789
			弁理士 津軽 進
		(74)代理人	100114753
			弁理士 宮崎 昭彦
			最終頁に続く

(54) 【発明の名称】 微細機械加工された超音波トランスデューサ (MUT) アレイ

#### (57)【要約】

個別の送信MUT素子及び受信MUT素子を有する超 音波トランスデューサアレイは、当該アレイの上を二次 元に分配される前記送信MUT素子及び受信MUT素子 を含んでいる。送信及び受信動作に対し異なるMUT素 子を用いることにより、各MUT素子は送信動作又は受 信動作を別々に最適化されることが可能である。さらに 、送信動作又は受信動作に対しMUT素子を別々に最適 化することにより、同じバイアス電圧がこのMUT素子 に印加されることができ、これによって、MUTトラン スデューサアレイと関連するバイアス回路を簡略化する 。代わりに、MUT素子が送信及び受信に対し別々に最 適化されるので、異なるバイアス電圧が前記送信及び受 信素子に印加されることができ、これにより、前記素子 をさらに最適化することを提供する。



1/22

(19) 日本国特許庁(JP)

(2)

【特許請求の範囲】 【請求項1】

微細機械加工された超音波トランスデューサ(MUT)アレイであって、

- 複数の送信MUT素子、及び

- 複数の受信 M U T 素子

を有し、

前記複数のMUT素子及び前記複数の受信MUT素子は、前記MUTアレイの上を二次 元に分配されるトランスデューサ。

【請求項2】

前記送信 M U T 素子は前記受信 M U T 素子と隣接していない請求項1 に記載のトランス 10 デューサ。

【請求項3】

前記送信 M U T 素子及び前記受信 M U T 素子は複数の M U T 素子を有し、前記送信 M U T 素子を有する前記 M U T 素子は、前記受信 M U T 素子を有する前記 M U T 素子とは異なる大きさである請求項1 に記載のトランスデューサ。

【請求項4】

前記送信MUT素子に印加される第1のバイアス電圧と、前記受信MUT素子に印加される第2のバイアス電圧とをさらに有し、当該第1及び第2のバイアス電圧は同じである 請求項1に記載のトランスデューサ。

【請求項5】

前記送信MUT素子に印加される第1のバイアス電圧と、前記受信MUT素子に印加される第2のバイアス電圧とをさらに有し、当該第1及び第2のバイアス電圧は異なっている請求項1に記載のトランスデューサ。

【請求項6】

各MUTセルと関連している薄膜をさらに有し、送信MUTセルと関連している前記薄 膜は受信MUTセルと関連している薄膜よりも曲がり難い請求項3に記載のトランスデュ ーサ。

【請求項7】

前記薄膜は空隙の上に懸架され、前記薄膜と前記空隙の底部との間にギャップを形成し、送信MUTセルの前記ギャップは、受信MUTセルの前記ギャップとは異なる請求項6 30 に記載のトランスデューサ。

【請求項8】

前記ギャップは前記MUTセルに印加される前記バイアス電圧により規定される請求項 7 に記載のトランスデューサ。

【請求項9】

前記複数の送信MUT素子の何れか1つ及び前記複数の受信MUT素子の何れか1つの ピッチは、前記トランスデューサと関連する送信パルスの1/2波長の1/2又は0.7 倍に等しい請求項1に記載のトランスデューサ。

【請求項10】

微細機械加工された超音波トランスデューサ(MUT)アレイであって、

- 複数の送信 M U T 素子、及び

- 複数の受信 M U T 素子

を有し、

前記複数のMUT素子及び前記複数の受信MUT素子は、前記MUTアレイと関連する送信パルスの1/2波長の1/2又は0.7倍に対応する距離内に分配されるトランスデューサ。

【請求項11】

微細機械加工された超音波トランスデューサ(MUT)アレイの音響性能を最適にする 方法であって、

- 複数の送信 M U T 素子を最適化するステップ

40

- 複数の受信 M U T 素子を最適化するステップ、及び

- 前記 複数の送信 M U T 素子及び前記 複数の受信 M U T 素子を前記 M U T アレイの上を二次元に分配するステップ

(3)

を有する方法。

【請求項12】

請求項1乃至10の何れか一項に記載の微細機械加工された超音波トランスデューサを 少なくとも1つ含んでいる超音波プローブ。

【発明の詳細な説明】

【技術分野】

[0001]

10

本 発 明 は 通 常 、 超 音 波 ト ラ ン ス デ ュ ー サ 、 特 に 効 果 的 な 微 細 機 械 加 工 さ れ た 超 音 波 ト ラ ン ス デ ュ ー サ (MUT: micro-machined ultrasound transducer)ア レ イ に 関 す る 。 【 背 景 技 術 】

[0002]

超音波トランスデューサは、かなり長い間利用可能であって、非侵襲(non-invasive)の 医療診断撮像に特に有用である。超音波トランスデューサは通例、圧電素子又は微細機械 加工された超音波トランスデューサ(MUT)素子の一方から形成される。圧電素子は通 例、複数の素子がトランスデューサを形成するように配された状態である、例えばチタン 酸ジルコン酸鉛(lead zirconate titanate)(PZT)のような圧電セラミックからなる 。MUTは既知の半導体製造技術を用いて形成され、結果的に容量性超音波トランスデュ ーサセルとなり、このセルは本質的にシリコン基板上にセルの端部の周りで支えられる柔 軟な薄膜(membrane)を有する。電極の形態である接点材料を前記薄膜又は薄膜の一部及び シリコン基板内の空隙の底面(ベース)に与え、その後これら電極に適切な電圧信号を印 加することにより、適切な超音波が生成されるようにMUTを動作させることができる。 同様に、電気的にパイアスされる場合、MUTの薄膜は、反射される超音波エネルギーを 捕捉(キャプチャー)し、そのエネルギーを電気的にパイアスされた薄膜の運動に変換す ることにより超音波信号を入力するのに使用してよく、上記運動は次いで入力信号を発生 する。

[0003]

超音波トランスデューサ素子はトランスデューサアセンブリを形成する制御回路と結合 30 されてもよく、この回路がさらに電子回路基板の形式でおそらくは追加の制御電子機器を 含むハウジングに組み込まれ、これを組み合わせたものが超音波プローブを形成する。様 々な音響整合層 (acoustic matching layer)、バッキング層 (backing layer)及び不整合層 (dematching layer)を含む超音波プローブは、身体の組織を通り超音波信号を送信及び受 信するのに用いられる。

【発明の開示】

【発明が解決しようとする課題】

[0004]

従来では、各MUT素子が送受信装置であるMUTアレイが一般には構成されていた。 このような装置において、各MUT素子は、送信パルスの生成及び音響エネルギーの受信 40 の両方を行っている。残念なことに、良好な音響エネルギーの送信機にさせるMUT素子 の特性が良好な音響エネルギーの受信機にさせる特性と同じではない。例えば、送信パル スの間に、大きな電力出力を供給することが前記MUTにとって望ましい。これを達成す るために、薄膜の大きな撓み、大きなギャップ、薄膜の高い剛性及び高いパイアス電圧は 、送信時に望まれる高圧波を生成することが望まれる。上記MUTにおいて、空隙の深さ は薄膜の静撓みよりも少なくとも3倍深くすべきである。空隙の深さの約1/3よりも大 きな薄膜の撓みは、この空隙の床面(cavity floor)に向かって薄膜が崩壊する。前記ギャ ップは薄膜と空隙の底部との間の距離と規定される。大きなギャップは小さなキャパシタ ンス及び大きな虚数インピーダンス(imaginary impedance)となる。理想的には、バイア ス電圧は、薄膜を撓ませ、前記ギャップを崩壊しない最小のサイズに減少させるために印 50

加される。

【 0 0 0 5 】

逆に、感度の良い音響受信機にすべき M U T にとって、薄膜の小さな撓み、小さなギャップ、薄膜の低い剛性及び高いバイアス電圧が感度の良い音響受信機素子を製造する。この小さなギャップは虚数インピーダンスを減少させ、柔軟な薄膜が高い信号対雑音比(S N R)となるターゲットから反射される音響エネルギーに曝される場合、この薄膜は容易に撓む。

[0006]

これにより、個々のMUT素子が送信及び受信機能に対し別々に最適化されるMUTア レイを持つことが望ましい。

【課題を解決するための手段】

【 0 0 0 7 】

送信 M U T 素子及び受信 M U T 素子が音響トランスデューサアレイの上を二次元に分布 される個別の送信 M U T 素子及び受信 M U T 素子を有する超音波トランスデューサアレイ が開示されている。送信及び受信用に異なる M U T 素子を用いることにより、各 M U T 素 子は、送信動作又は受信動作に対し別々に最適化されることができる。さらに、送信又は 受信動作に対し M U T 素子を別々に最適化することにより、同じバイアス電圧がこれら M U T 素子に印加されることができ、これにより、M U T トランスデューサアレイと関連す るバイアス回路を簡略化することができる。代わりに、M U T 素子は送信及び受信に対し 別々に最適化されるため、異なるバイアス電圧が送信及び受信素子に印加されてもよく、 これにより、これら素子をさらに最適にすることを提供する。 【0008】

本発明の他のシステム、方法、特性及び利点は、以下の図面及び詳細な説明の試験にお いて当業者には明白である。上記追加のシステム、方法、特性及び利点は、本明細書内に 含まれ、本発明の範囲内であり、及び添付する特許請求の範囲により保護される。 【0009】

特許請求の範囲に規定されるような本発明は、以下の図面を参照してより良く理解され ることができる。これら図面内の部品は必ずしも互いに一定の縮尺である必要は無く、代 わりに本発明の原理を明瞭に説明する場合に強調される。

【発明を実施するための最良の形態】

[0010]

以下に説明されるであろう本発明は、集積回路(IC)がその上に形成され得る基板に 接続される微細機械加工されたトランスデューサ(MUT)素子に応用可能である。 【0011】

図1は電気バイアスの無い条件下での例示的な微細機械加工された超音波トランスデュ ーサ(MUT)セルアセンブリ100の断面図である。MUTセルを多くの形態で構築す るために多くの技術が用いられることが可能であり、図1(及び図2)に示される形態は 単なる例であることを述べておく。このMUTセルアセンブリ100は通常、MUT基板 118の上に形成されるMUTセル110を含んでいる。このMUTセルアセンブリ10 0は集積回路(IC)アセンブリ132も含んでよい。このICアセンブリ132はその 上に集積回路116を形成するIC基板114を含んでいる。IC基板114は何らかの 半導体基板材料とすることができ、本実施例では例示的にシリコン(Si)である。当業 者には知られている技術によれば、集積回路116はIC基板114上に形成される。こ の集積回路116は、説明を目的とするためだけに誇張して示されている。

MUT基板118は例えばシリコンを用いて形成されることも可能であり、このMUT 基板118の片面の上に成長又は堆積される電気接点124を含んでいる。好ましくは窒 化シリコンを用いて構成される薄膜122は、MUT基板118の露出する面の1つと、 真空ギャップと時々呼ばれる空隙126を形成する電気接点124との上に設けられる。 空隙126を形成する薄膜122の一部142は柔軟である。空隙126がギャップ13 30

20

10

8 を規定し、これは空隙の床面 1 3 4 とも呼ばれる空隙の底面と、柔軟な薄膜部 1 4 2 の 下面 1 3 6 との間の距離である。

【0013】

電気接点128は、電気的な接続性を空隙126に供給するために示されるような柔軟 な薄膜部142の上に設けられ、これが可変キャパシタとして働く。この柔軟な薄膜部1 42は十分な柔軟性であるため、これら電気接点124及び128を介して印加される電 気信号及びこの柔軟な薄膜部142に影響する音響エネルギーに応じて撓ませることがで きる。MUTセルアセンブリ100にバイアスをかけるために、電気接点124及び12 8に電気信号を供給する回路は明瞭性のためにこれら図には省略されている。しかしなが ら、当業者にはこのようなバイアスをかける回路は知られている。

MUT基板118は、これに限定されないが、例えば電気接点124からMUT基板1 18を経て集積回路116上の回路(図示せず)まで延在する導電バイア(図示せず)を 用いて集積回路116に結合されることが可能である。このような取付手法は、一般に付 与される、同様に審査中のXX年XX月XX日出願の米国特許出願番号XXX(代理人整 理番号10004001)に記載され、これはここで参照することにより含まれる。 【0015】

図2は電気バイアス下における図1のMUTセルアセンブリ100の断面図である。M U T セルアセンブリ200の電気接点124及び128に電位が印加される場合、空隙2 26の上に懸架されている柔軟な薄膜部242は示されるように撓ませる。この柔軟な薄 膜部242の撓みは、柔軟な薄膜部242の表面236と空隙226の床面234との間 のギャップ238のサイズを減少させる。MUTセル210の音響特性は、電気バイアを この柔軟な薄膜部242に印加することにより変更されることができ、これによりある性 能パラメタを改善する。さらに、MUTセルの物理的特性は、このMUTセルの音響特性 を規定するように構成されることができる。前記空隙の深さ及び幅並びに薄膜の剛性のよ うな特性は、MUTセルの所望の音響性能を得るように変化することが可能である。例え ば、MUTセルを伝達するために、大きな電力出力が望まれる。大きな電力出力を達成す るために、薄膜の大きな撓みが望まれる。大きな撓みは深い空隙を必要とする。空隙の深 さは、柔軟な薄膜部242の静撓みの少なくとも3倍にすべきである。空隙の深さの1/ 3よりも大きい撓みは、空隙 2 2 6 の床面 2 3 4 に対する柔軟な薄膜部 2 4 2 の崩壊とな る。大きい空隙の深さは大きいギャップ238となる。大きいギャップ238は、例えば 大きい電圧が小さな電流しか供給しないような小さなキャパシタンス及び大きい虚数イン ピーダンスとなる。(図2に示されるように、)印加されるバイアス電圧が柔軟な薄膜部 242を撓ませ、前記ギャップ238を崩壊しない最小のサイズに減少させる。 [0016]

図2におけるMUTセルアセンブリ200が受信素子として用いられる場合、小さいギャップ238及び低い剛性の薄膜222が望まれる。小さなギャップ238は前記虚数インピーダンスを減少させ、低い剛性の薄膜222は高い信号対ノイズ比に対する音響波を受ける音響負荷の撓みとなる。この組み合わせがMUTセル200の感度を改善する。 【0017】

上述されるように、MUTセル210の物理的な寸法及び特性は、所望の音響性能に依存して変えることができる。加えて、このMUTセル210に印加されるバイアス電圧はMUTセル210の音響性能を変更するのに使用されてもよい。本発明の1つの態様において、MUTセルは、送信及び受信動作に対し同じバイアス電圧を用いるように最適化される。このような装置において、各MUTセルには1つのバイアス電圧しか印加されないので、バイアス回路は簡略化され、これにより各MUTセルに対する回路パターン(circuit trace)を簡略化する。さらに、電気バイアス回路は、異なる撮像条件に対し異なる周波数でMUTセルの性能を最適化するように調整されることが可能である。例えば、低い周波数で送信し、高い周波数で受信することが望ましい。

10

20

30

50

図3Aは、本発明の態様に従い構成され、図1及び図2のMUTセルを含むMUTアレイ300を説明する平面図である。このMUTアレイ300は、そのうちの例示的な素子がそれぞれ参照番号320及び330を用いて説明される、複数の送信MUT素子及び受信MUT素子を含む。送信MUT素子320及び受信MUT素子330各々は、そのうちの例示的なセルが送信MUT素子320に対しては参照番号305及び受信MUT素子330に対しては参照番号310を用いて説明される、複数のMUTセルを含む。これらMUTセル305及び310は、図1及び図2のMUTセル110及び210にそれぞれ対応している。1素子当たり4つの八角形のMUTセルを用いて説明されているが、1素子当たりのMUTセルの他の形態及び数量は可能である。

【0019】

図 3 A に説明されるように、送信 M U T 素子 3 2 0 及び受信 M U T 素子 3 3 0 は、二次 元のMUTアレイ300の上に交互パターンで配される。送信MUT素子320及び受信 M U T 素子 3 3 0 は、例示的な行が参照番号 3 0 1 及び 3 0 3 を用いて説明され、例示的 な列が参照番号302及び304を用いて説明される、行及び列に配される。図3Aに説 明されるパターンにおいて、送信MUT素子320は、受信MUT素子330とは隣接し ていない。この配列は、送信MUT素子320と受信MUT素子330との間のピッチを 1 / 2 波長(波長は記号 を用いて表される)又はそれよりも小さくする。このピッチは ある素子から他の素子までの中心線間距離である。この1/2 のピッチ配列は、音響開 口の適切なサンプリングを可能にして、この能力が主軸に沿う超音波ビームを如何なる方 向に操舵することも可能にする。フェーズドアレイ (phased array)の撮像システムにおけ る当業者は、音響ビームを操舵するとき、この音響ビームにおけるグレーティングローブ (grating robe)の有害な影響を避けるために、アレイ素子を1/2波長のピッチで間隔を 空けることが利益となることを分かっている。各行及び列において送信MUT素子320 及び受信MUT素子330を交互に配することにより、各行及び列における各素子が有効 な1/2波長のピッチを持つ超音波ビーム分布を生成する。この"チェッカーボード(che ckerboard) " パターンは、 所望の素子ピッチを達成し、 前記超音波ビームが如何なる方向 に操舵されることも可能にする。

【0020】

さらに、対角線方向に対するグレーティングローブの要件を満たすために、両方向のピッチは各素子の側辺及び斜辺の間の幾何的関係を0.7だけ減少することができる。これにより、送信素子及び受信素子の両方に対し、素子の何れかの行又は列が1/2波長又はそれよりも小さいピッチを持つ。このような構成は、図3Bに関してより詳細に説明される。このようにして、送信MUT素子320及び受信MUT素子330の音響パラメタが別々に最適化される一方、所望の狭いビーム幅を維持することができる。MUT素子が前記アレイの上を二次元に分布している図3Aにおける"チェッカーボード"パターンを用いて説明されたとしても、送信MUT素子320及び受信MUT素子330の他の構成も可能である。

[0021]

さらに、送信及び受信用に別々のMUT素子を持つことにより、送信及び受信MUT素 子に別々のバイアスをかけることは容易に達成される。このようにして、送信MUT素子 320におけるMUTセル305は、最大電力に対し必要とされる薄膜の大きな撓みを供 給するように構成されることが可能である一方、受信MUT素子330におけるMUTセ ル310は起こり得る最小のギャップと起こり得る薄膜の最小の撓みと(これによる最大 の感度と)を持つように構成されることができる。

[0022]

図3Bは図3AのMUTアレイの他の実施例の一部350を説明する平面図である。ア レイ部350は、1組の送信MUT素子320と1組の受信MUT素子330を含み、こ れら素子は、各素子の対角線の長さが1/2 波長に対応するように配されるピッチを持 っている。上述されるように、音響ビームが主軸だけでなく、例えば対角線方向のような 如何なる方向にも操舵する場合、このビームにおけるグレーティングロープの有害な影響 10

を避けるために、素子間の1/2波長のピッチは約0.7\*1/2 に減少する。上述されるチェッカーボード結合に関し、1/2波長の素子ピッチは図3Bに説明されるように約0.7\*1/2 に減少する。0.7\*1/2 の素子ピッチが用いられる場合、図3Bに示される素子の夫々の対角線の長さは1/2波長に対応する。さらに、0.7\*1/2 から1/2 の間の素子ピッチも可能である。

(7)

図4は図3Aのトランスデューサアレイ300の他の実施例400である。このトラン スデューサアレイ400は、別々の送信及び受信MUT素子420及び430を夫々含ん でいるが、図4に説明される実施例では、受信MUT素子430は、各送信MUT素子4 20におけるMUTセル405よりも直径が小さいMUTセル410を含んでいる。さら に、MUTセル410におけるMUTセルの空隙(図4に図示せず)の寸法は、MUTセ ル405におけるMUTセルの空隙の寸法と異なるようにすることができる。MUTセル 410の物理的な寸法を変えることにより、トランスデューサアレイ400の受信性能は さらに改善されることができる。

【0024】

本発明の態様によれば、同じバイアス電圧が送信MUT素子420及び受信MUT素子 430に印加される。送信MUT素子420におけるMUTセル405に対して、受信M UT素子430におけるMUTセル410の物理的特性を変えることにより、個々の受信 及び送信MUT素子の音響性能は別々に最適化されることができる。このようにして、且 つ送信MUT素子420におけるMUTセル405及び受信MUT素子430におけるM UTセル410の物理的特性が送信MUT素子420及び受信MUT素子430の夫々の 音響性能を別々に最適化するように変えられるので、同じバイアス電圧が送信MUT素子 420及び受信MUT素子430に印加されることが可能である。このようにして、電気 バイアス回路(図示せず)は、同じバイアス電圧が送信及び受信MUT素子の両方に印加 されるので、簡略化することができる。

【0025】

代わりに、夫々の送信及び受信素子の音響性能を別々にさらに最適化するために、異なるバイアス電圧が図3A、3B及び4に示される送信MUT素子及び受信MUT素子に印加されることも可能である。

【0026】

本発明に対する多くの修正及び改良は、上述されるように本発明の原理から殆ど逸脱す ることなく行われることが可能なことは当業者には明白である。例えば、本発明が圧電セ ラミック及びMUTトランスデューサ素子と共に用いられることも可能である。さらに、 本発明は、例えばシリコン及びゲルマニウムを含む異なる基板材料にも適用可能である。 上記修正及び改良の全てはここに含まれることを述べておく。

【図面の簡単な説明】

【 0 0 2 7 】

【図1】電気バイアスの無い条件下でのMUTセルアセンブリの断面図

【図2】電気バイアス下での図1のMUTセルアセンブリの断面図。

【図 3 A】本発明の態様に従い構成される M U T アレイを説明し、図 1 及び図 2 の M U T 40 セルを含む平面図。

【 図 3 B 】 図 3 A の M U T ア レ イ の 他 の 実 施 例 の 一 部 を 説 明 す る 平 面 図 。

【図4】図3AのMUTアレイのさらに他の実施例。

10











FIG.2





FIG.3A











FIG.4

### 【国際調査報告】

	INTERNATIONAL SEARCH REPORT		PCT/IB 02	plication No 2/03187	
A. CLASSI IPC 7	FICATION OF SUBJECT MATTER B81B7/04 B06B1/00 B81B3/00	) B06B1/(	)2 GO1H	111/06	
According to B. FIELDS Minimum do IPC 7	EInternational Patent Classification (IPC) or to both national classific SEARCHED ocumentation searched (classification system followed by classification B06B G01H	ation and IPC			
Documental Electronic d	tion searched other than minimum documentation to the extent that s ata base consulted during the international search (name of data ba	such documents are inc	luded in the fields s I, search terms used	earched	
EPO-In	ternal, WPI Data, PAJ, INSPEC, COMPE	ENDEX			
C. DOCUMI	ENTS CONSIDERED TO BE RELEVANT				
Category *	Citation of document, with indication, where appropriate, of the rel	evant passages		Relevant to claim No.	
х	US 6 262 946 B1 (DEGERTEKIN F LEV AL) 17 July 2001 (2001-07-17)	/ENT ET		1-3,9-12	
A	column 2, line 62 -column 3, line	e 43		4-8	
x	 PATENT ABSTRACTS OF JAPAN vol. 1996, no. 11, 29 November 1996 (1996-11-29) -& JP 08 182095 A (TOSHIBA CORP), 12 July 1996 (1996-07-12) abstract	,		1-5,11, 12	
A	figures 1-13 	-/		6-10	
X Furti	I her documents are listed in the continuation of box C.	X Patent family	members are listed	l in annex.	
<ul> <li>Special categories of clied documents:</li> <li>'A' document defining the general state of the art which is not considered to be of particular relevance</li> <li>'E' earlier document but published on or after the international filing date</li> <li>'A' document published after the international filing date invention</li> <li>'E' earlier document but published on or after the international filing date</li> <li>'A' document which may throw doubts on priority claim(s) or which is clied to eviablish the publication date of another citation or other special reason (as specified)</li> <li>'C' document referring to an oral disclosure, use, exhibition or other ment published prior to the international filing date but later than the priority date claimed</li> <li>'T' later document published after the international filing date invention considered novel or cannot be considered to involve an inventive step when the document is combination being obvious to a person skilled in the art.</li> <li>'P' document published prior to the international filing date but later than the priority date claimed</li> <li>'A' document member of the same patent family</li> </ul>				ernational filing date the application but seory underlying the claimed invention t be considered to cournent is taken alone claimed invention ventive step when the ore other such docu- sus to a person skilled I family	
Date of the	Date of the actual completion of the international search Date of mailing of the international search report				
2	0 October 2003	30/10/2	2003		
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentliaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016 Polesello, P					

Form PCT/ISA/210 (second sheet) (July 1992)

page 1 of 2

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT         Pelevani to claim No.           X         US 6 013 032 A (SAVORD BERNARD J) 11 January 2000 (2000-01-11) figures 3,4 column 6, line 43 -column 7, line 41         1,2,4,5, 11,12           A         W0 00 72631 A (SENSANT CORP) 30 November 2000 (2000-11-30) figures 2-12 page 4, line 20 -page 8, line 26         1-12		INTERNATIONAL SEARCH REPORT	Interna Application No PCT/IB 02/03187		
Catagory*         Catalion of document, with indication, where appropriate, of the relevant passages         Peterant to claim No.           X         US 6 013 032 A (SAVORD BERNARD J) 11 January 2000 (2000-01-11) figures 3,4 column 6, line 43 -column 7, line 41         1,2,4,5, 11,12           A	C.(Continu	ation) DOCUMENTS CONSIDERED TO BE RELEVANT	<u>,</u>		
X US 6 013 032 A (SAVORD BERNARD J) 11 January 2000 (2000-01-11) figures 3,4 column 6, line 43 -column 7, line 41 A A WO 00 72631 A (SENSANT CORP) 30 November 2000 (2000-11-30) figures 2-12 page 4, line 20 -page 8, line 26 	Category *	Citation of document, with indication, where appropriate, of the relevant passages		Relevant to claim No.	
A W0 00 72631 A (SENSANT CORP) 30 November 2000 (2000-11-30) figures 2-12 page 4, line 20 -page 8, line 26	X	US 6 013 032 A (SAVORD BERNARD J) 11 January 2000 (2000-01-11) figures 3,4 column 6, line 43 -column 7, line 41		1,2,4,5, 11,12 3,6-10	
	A	figures 3,4 column 6, line 43 -column 7, line 41 W0 00 72631 A (SENSANT CORP) 30 November 2000 (2000-11-30) figures 2-12 page 4, line 20 -page 8, line 26 		3,6-10 1-12	

Form PCT/ISA/210 (continuation of second sheet) (July 1992)

INTERN	IATIONAL S	EARCH REPOR	Г		nterna PCT/ÌB	Application No 02/03187
Patent docume cited in search re	ent port	Publication date	-	Patent family member(s)		Publication date
US 6262946	B1	17-07-2001	NONE	· _		_ <u>_</u> ,
JP 0818209	5 A	12-07-1996	NONE	~		
US 6013032	Α	11-01-2000	NONE			
WO 0072631	A	30-11-2000	US AU EP JP WO US US	6271620 4856500 1207970 2003500955 0072631 2001043028 2001043029	B1 A A2 T A2 A1 A1	07-08-2001 12-12-2000 29-05-2002 07-01-2003 30-11-2000 22-11-2001 22-11-2001

Form PCT/ISA/210 (patent family annex) (July 1992)

フロントページの続き

- (74)代理人 100122769 弁理士 笛田 秀仙
- (72)発明者 ミラ ダヴィッド ジー
- オランダ国 5656 アーアー アインドーフェン プロフ ホルストラーン 6
- Fターム(参考) 2G047 CA01 DB02 EA10 GA02 GB02 GB17 GB21 GB35
  - 4C601 EE09 EE22 GB06 GB18 GB19 GB44
    - 5D019 AA21 AA26 BB11 BB19 BB28 FF04 HH01

# patsnap

专利名称(译)	微机械超声换能器(MUT)阵列						
公开(公告)号	JP2005510264A	公开(公告)日	2005-04-21				
申请号	JP2003516948 申请日 2002-07-26						
[标]申请(专利权)人(译)	皇家飞利浦电子股份有限公司						
申请(专利权)人(译)	皇家飞利浦电子股份有限公司的Vi	e					
[标]发明人	ミラダヴィッドジー						
发明人	ミラ ダヴィッド ジー						
IPC分类号	G01N29/24 A61B8/00 B06B1/02 H	H04R17/00					
CPC分类号	B06B1/0292						
FI分类号	A61B8/00 G01N29/24.502 H04R1	7/00.332.B					
F-TERM分类号	2G047/CA01 2G047/DB02 2G047/EA10 2G047/GA02 2G047/GB02 2G047/GB17 2G047/GB21 2G047 /GB35 4C601/EE09 4C601/EE22 4C601/GB06 4C601/GB18 4C601/GB19 4C601/GB44 5D019/AA21 5D019/AA26 5D019/BB11 5D019/BB19 5D019/BB28 5D019/FF04 5D019/HH01						
代理人(译)	宫崎明彦						
优先权	09/919536 2001-07-31 US						
外部链接	<u>Espacenet</u>						

#### 摘要(译)

具有单独的发射MUT元件和接收MUT元件的超声换能器阵列包括发射 MUT元件和接收在阵列上二维分布的MUT元件。通过使用不同的MUT元 件进行发送和接收操作,可以分别优化每个MUT元件以进行发送或接收 操作。此外,通过单独优化MUT元件用于发送或接收操作,可以将相同 的偏置电压施加到该MUT元件,从而简化与MUT换能器阵列相关联的偏 置电路。。可替代地,MUT元件被用于发射和接收分别优化可以是不同 的偏置电压被施加到发射和接收元件,因此提供了进一步优化装置。

