

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2005-507580

(P2005-507580A)

(43) 公表日 平成17年3月17日(2005.3.17)

(51) Int.Cl. <sup>7</sup>	F I	テーマコード (参考)
H 0 4 R 19/00	H 0 4 R 19/00 3 3 0	4 C 6 0 1
A 6 1 B 8/00	A 6 1 B 8/00	5 D 0 1 9
B 8 1 B 1/00	B 8 1 B 1/00	
B 8 1 C 1/00	B 8 1 C 1/00	

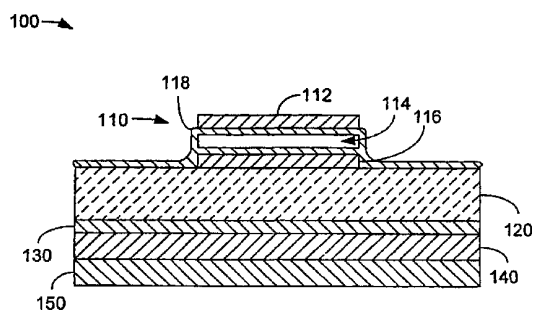
審査請求 未請求 予備審査請求 未請求 (全 24 頁)

(21) 出願番号	特願2003-516947 (P2003-516947)	(71) 出願人	590000248
(86) (22) 出願日	平成14年7月26日 (2002.7.26)		コーニンクレッカ フィリップス エレクトロニクス エヌ ヴィ
(85) 翻訳文提出日	平成15年4月1日 (2003.4.1)		Koninklijke Philips Electronics N. V.
(86) 国際出願番号	PCT/IB2002/003144		オランダ国 5621 ペーアー アイン
(87) 国際公開番号	W02003/011748		ドーフエン フルーネヴァウツウェッハ
(87) 国際公開日	平成15年2月13日 (2003.2.13)		1
(31) 優先権主張番号	09/919, 250	(74) 代理人	100087789
(32) 優先日	平成13年7月31日 (2001.7.31)		弁理士 津軽 進
(33) 優先権主張国	米国 (US)	(74) 代理人	100114753
(81) 指定国	EP (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SK, TR), CN, JP		弁理士 宮崎 昭彦
		最終頁に続く	

(54) 【発明の名称】 音響エネルギーの横方向の伝搬を制限する超小型超音波トランスデューサ (MUT) 基板

## (57) 【要約】

音響エネルギーの横方向の伝搬を減少又は排除する超小型超音波トランスデューサ (MUT) 基板は、通常はパイアと呼ばれ、この基板上に形成される、MUT素子の近くの孔を含む。MUT基板におけるパイアは、MUT基板において横方向に移動する音響エネルギーの伝搬を減少又は排除する。これらパイアは、MUT素子と、MUT基板がその上に取り付けられた集積回路基板の表面にある回路との間に電気接続を供給するためにドーブされる。



**【特許請求の範囲】****【請求項 1】**

- 第 1 の表面と第 2 の表面とを含む第 1 の基板上に形成される複数の超小型超音波トランスデューサ ( M U T ) 素子、及び
- 前記第 1 の基板において横方向に移動する音響エネルギーの伝搬を減少させ、各 M U T 素子と関連する複数のバイア、を含む超音波トランスデューサ。

**【請求項 2】**

前記バイアは、第 1 の基板内にエッチングされる請求項 1 に記載のトランスデューサ。

**【請求項 3】**

前記バイアは、前記第 1 の基板の前記第 1 の表面内及び前記第 1 の基板の前記第 2 の表面内にエッチングされる請求項 2 に記載のトランスデューサ。

**【請求項 4】**

前記バイアは、前記第 1 の基板の前記第 1 の表面と前記第 1 の基板の前記第 2 の表面との間において遞減する請求項 3 に記載のトランスデューサ。

**【請求項 5】**

前記第 1 の基板は、2 つの部分をも有し、各部分の前記第 1 の表面における各バイアの直径よりも各部分の前記第 2 の表面における各バイアの直径の方が大きくなるように、前記バイアは各部分内にエッチングされる請求項 1 に記載のトランスデューサ。

**【請求項 6】**

各部分の前記第 2 の表面は一緒に結合される請求項 5 に記載のトランスデューサ。

**【請求項 7】**

前記バイアの直径が、第 1 の部分の前記第 1 の表面と第 2 の部分の前記第 2 の表面との間において遞減する請求項 6 に記載のトランスデューサ。

**【請求項 8】**

前記第 1 の基板に結合される第 2 の基板を更に有し、前記バイアは前記第 2 の基板内にエッチングされる請求項 2 に記載のトランスデューサ。

**【請求項 9】**

前記バイアは、前記第 1 の基板の前記第 1 の表面から前記第 1 の基板の前記第 2 の表面へと延在する第 1 の直径を持つ第 1 の部分と、前記第 1 の基板の前記第 2 の表面から前記第 1 の基板の前記第 1 の表面へと延在する大きさが変化していく直径を持つ第 2 の部分とを含む請求項 2 に記載のトランスデューサ。

**【請求項 10】**

超音波トランスデューサにおいて音響エネルギーの横方向の伝搬を減少させる方法であって、前記方法は、

- 第 1 の表面と第 2 の表面とを含む第 1 の基板上に複数の超小型超音波トランスデューサ素子を形成するステップ、及び
- 前記バイアが前記第 1 の基板における音響エネルギーの前記横方向の伝搬を減少させるように各 M U T 素子に隣接する複数のバイアを形成するステップ、を有する方法。

**【請求項 11】**

前記バイアを前記第 1 の基板内にエッチングするステップを更に有する請求項 10 に記載の方法。

**【請求項 12】**

前記バイアを前記第 1 の基板の前記第 1 の表面内と前記第 1 の基板の前記第 2 の表面内とにエッチングするステップを更に有する請求項 11 に記載の方法。

**【請求項 13】**

前記第 1 の基板の前記第 1 の表面と前記第 1 の基板の前記第 2 の表面との間に前記バイアを遞減するステップを更に有する請求項 12 に記載の方法。

**【請求項 14】**

請求項 10 に記載の方法において、

- 2つの部分において前記第1の基板を形成し、各部分が第1の表面と第2の表面とを含むステップ、
  - 各部分の前記第1の表面の各パイアよりも各部分の前記第2の表面の各パイアの方が大きいように前記パイアを各部分内にエッチングするステップ、及び
  - 各部分の前記第2の表面を一緒に結合するステップ、
- を更に有する方法。

【請求項 15】

第1部分の前記第1の表面と第2の部分の前記第2の表面と間において前記パイアを遮断するステップを更に有する請求項 14 に記載の方法。

10

【請求項 16】

- 前記第1の基板と関連する第2の基板を形成するステップ、及び
  - 前記パイアを前記第2の基板内にエッチングするステップ、
- を更に有する請求項 11 に記載の方法。

【請求項 17】

- 前記第1の基板の前記第1の表面から前記第1の基板の前記第2の表面へ延在する第1の直径を持つ第1の部分を含むように前記パイアを形成するステップ、及び
  - 前記第1の基板の前記第2の表面から前記第1の基板の前記第1の表面へ延在する大きさが変化していく直径を持つ第2の部分を含むようにパイアを形成するステップ、
- を更に有する請求項 11 に記載の方法。

20

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、一般的には超音波トランスデューサ、特に音響エネルギーの横方向の伝搬を制限する超小型超音波トランスデューサ (MUT: Micro-machined Ultrasonic Transducer) 基板に関する。

【0002】

【従来の技術】

超音波トランスデューサは、かなり長い間利用されてきていて、特に非外科的な医療診断撮像に有効である。超音波トランスデューサは、 piezo 電気素子又は MUT 素子のどちらかから通常は形成される。piezo 電気素子は通常、トランスデューサを形成するように構成される複数の素子を用いて、例えばチタン酸ジルコン酸鉛 (lead-zirconate-titanate) のような (PZT と省略される) piezo 電気セラミックからなる。MUT は、シリコン基板上においてそのエッジの周りに支持されるフレキシブルな薄膜を本質的に有する容量性超音波トランスデューサセルとなる既知の半導体製造技術を用いて形成される。この薄膜は、基板により支持され、キャビティ (cavity) を形成する。電極の形態で接触材料を薄膜又は薄膜の一部と、シリコン基板におけるキャビティのベースとに設け、その後、適当な電圧信号を電極に与えることによって、MUT は適当な超音波を製造するために電氣的に通電される。同様に、電氣的にバイアスされたとき、MUT の薄膜は、反射される超音波エネルギーを捕らえ、このエネルギーを電氣的にバイ 40

30

40

【0003】

MUT セルは通常、例えばシリコン (Si) のような適切な基板材料上に製造される。MUT 素子を形成する複数の MUT セルは、電氣的に接続される。通常、数百又は数千の MUT 素子は、超音波トランスデューサアレイを有する。このアレイにおけるトランスデューサ素子は、トランスデューサ組立体を形成する制御回路と結合されてもよく、これはその後、更に組み立てられ、電子回路基板の形式で、追加の制御電子回路を含むハウジングとなり、これらの組み合わせが超音波プローブを形成する。様々な音響マッチング層、バッキング層及びデ・マッチング層を含むこの超音波プローブは、身体 50

50

音波信号を送受信するのに使用される。

【 0 0 0 4 】

【 発明が解決しようとする課題 】

悪いことには、MUT素子が形成される基板材料は、あるMUT素子から他のMUT素子への音響エネルギーを結合する傾向を持っている。これは、基板材料が通常は構造上モノリシックであり、あるMUT素子からの音響エネルギーが基板を貫通して隣接するMUT素子に容易に結合されるために起こる。このため、音響エネルギーの横方向の伝搬を減少又は排除するMUT基板を作成するためのやり方を持つことが好ましい。

【 0 0 0 5 】

【 課題を解決するための手段 】

本発明は、音響エネルギーの横方向への伝搬を減少又は殆ど排除するMUT基板である。このMUT基板は、一般にはバイア(via)と呼ばれ、基板内に形成され、MUT素子に近接している孔(hole)を含む。MUT基板におけるバイアは、MUT基板において横方向へ移動する音響エネルギーの伝搬を減少又は排除する。このバイアは、MUT素子とMUT基板がその上に取り付けられる集積回路基板の表面上にある回路との間に電気接続を供給するためにドーブされることができる。

【 0 0 0 6 】

本発明の他のシステム、方法、特性及び利点は、以下の図面及び詳細な説明を考察することで当業者には明らかとなるであろう。全ての上記システム、方法、特性及び利点は、この説明内に含められ、本発明の範囲内であり、添付される特許請求の範囲により保護されることを意味している。

【 0 0 0 7 】

【 発明の実施の形態 】

特許請求の範囲に規定されるような本発明は、以下の図面を参照することによりよりよく理解されることができる。図面内の構成要素は、互いに相関する大きさである必要は無く、代わりに、本発明の原理を明瞭に説明することを強調する。

【 0 0 0 8 】

以下に記載される発明は、その上に集積回路(IC)が形成される基板に接続されるMUT素子に適用できる。

【 0 0 0 9 】

図1は、MUT素子を含む超音波トランスデューサ100の簡略化した断面図である。この超音波トランスデューサ100は、MUT基板120の表面上に形成されるMUT素子110を含む。好ましくは、このMUT基板120はシリコンであるが、代わりにその上にMUT素子が形成される他の適当な材質とすることも可能である。このMUT素子110を形成するために、導電層116は、示されるようにMUT基板の表面上に形成される。導電層116は、例えばアルミニウム、金又はドーブされたシリコンを用いて構成されることができる。ギャップ114が示されるように形成されるように、フレキシブルな薄膜118の層は、MUT基板120及び導電層116の上に置かれる。このフレキシブルな薄膜118は、例えば窒化シリコン( $\text{Si}_3\text{N}_4$ )、二酸化シリコン( $\text{SiO}_2$ )を用いて構成されることができる。ギャップ114は、真空状態を含むように構成されるか、又は大気圧のガスを含むように構成されることができる。導電層112は、ギャップ114の上にあるフレキシブルな薄膜118の部分の上で成長し、これにより、MUT素子110を形成する。

【 0 0 1 0 】

送信パルスの際に、フレキシブルな薄膜114は、導体112及び116に与えられる電氣的な刺激に応じて変形する。この変形は、音響エネルギーを発生させ、MUT基板120から出たり、MUT基板120に入るように送信させる。受信動作中、フレキシブルな薄膜118は、導体112及び116を介して与えられる電氣的な刺激を用いて電氣的にバイアスがかけられる。電氣的にバイアスがかけられたとき、フレキシブルな薄膜118は、MUT素子110により入力される音響エネルギーに応じて電気信号を発生させる電

10

20

30

40

50

圧の変化を生じさせる。

【0011】

MUT基板120は、IC基板140の表面上形成される集積回路(IC)に結合される。本発明の1つの態様によれば、MUT基板120は、MUT基板を貫通して形成され、通常はバイアと呼ばれる複数の孔を含む。このバイアは、MUT素子110の近傍に形成され、MUT基板120における音響エネルギーの横方向の伝搬を減少又は排除する。

【0012】

多数の異なる手法が、MUT基板120をIC140に結合するのに用いられ、これら手法の多くは、本出願と同日付けで出願された、本発明の譲受人に譲渡された米国特許出願、発明の名称 "System for Attaching an Acoustic Element to an Integrated Circuit" に開示されている。

【0013】

バッキング150の層は、IC基板140の背後に設けられる。このバッキング150は、音響吸収材料として働く。このバッキング150は、例えば好ましくは音響学上透過である結合材料を用いてIC基板140に結合される。

【0014】

図2は、本発明の1つの態様により製造されるMUT組立体200の断面図である。このMUT組立体200は、MUT基板220を含み、その上に、その内の例示的な1つが参照番号216により示される複数のMUTセルが形成される。複数のMUTセル216がMUT素子210を形成する。本実施例では、4つのMUTセル216が結合してMUT素子210を形成する。MUT素子210は、MUT基板220の主表面上にあり、断面図において誇張されて示されている。本発明の1つの態様によれば、その内の例示的な1つが参照番号215により示される、普通はバイアと呼ばれる複数の孔は、各MUTセル216の近傍のMUT基板220を貫通するようにエッチングされる。例えば、図2に示されるように、4つのMUTセル216は、4つのバイア215により各々取り囲まれる。各バイア215は、MUT基板220を完全に貫通するようにエッチングされ、これによって、MUT基板220を貫通して横方向に進行する音響エネルギーの波の伝搬を減少又は排除する空隙をMUT基板220に作り出す。これら横方向の波を減少させることにより、MUT素子210の間の音響クロストークが大幅に減少又は排除される。

【0015】

本発明の他の態様において、バイア215の各々は、導電性となるためにドーブされることが可能である。これらバイアを導電性にさせることによって、MUT基板220の背面222に設けられる(図2には示されない)集積回路の表面に置かれる回路は、導電性バイア215を通り抜けて各MUT素子210に電気接続される。明瞭性のために省略されたとしても、バイア215の各々がMUT素子210に接続されることができ、これによって、MUT素子210とバイア215との間の電気接続を作り出す。このようにして、バイア215は、電気接続に使用されたり、基板220において横方向に移動する音響エネルギーを減少又は大幅に排除するのに使用される。

【0016】

前記バイアは、表面221及び222の両方からMUT基板220内にエッチングされる。各MUT素子210の各々のかどにバイア215を置くことが、表面221上のMUTセルの数を最大にすることを可能にする。その上、図2に示されるように、表面221の近くのバイア215の直径は、MUT基板220の表面222の近くのバイア215の直径よりも小さい。このようにして、表面222の近くのバイア215のより大きな直径部分は、MUT基板220において横方向に伝搬する音響エネルギーを減少するのに使用される一方、MUT基板220の表面221の近くのバイア215の直径はできる限り小さく保たれる。バイア215は、上述されるようなバイアの直径における遞減変化を生じさせるために、例えば表面222からDRIE(Deep Reactive Ion Etching)を用いてエッチングされる。図2に示されるように、バイア215の遞減は、表面222の近くの方が大きい直径を持つ放物線である。その上、ブラインドバイア(

10

20

30

40

50

blind via)又はカウンターボア(counter bore)もMUT基板220において横方向に伝搬する音響的エネルギーを更に減少させるために使用される。

【0017】

図3は、図2のMUT組立体の代替物を説明する断面図である。図3のMUT組立体300は、MUT基板305及び区切り線335に沿って“背中合わせ”で接着されるMUT基板325を含む。2つのMUT基板を張り合わせる前に、バイア315は、MUT基板305内にエッチングされ、バイア316は、MUT基板325内にエッチングされる。これらバイアを2つの薄い基板305及び325内にエッチングすることにより、高精度の大きさのバイアが得られる。例えば、バイア315は、表面321及び322からMUT基板305内にエッチングされる。同様に、バイア316は、表面326及び327からMUT基板325内にエッチングされる。バイア315及び316を2つの基板305及び325にそれぞれエッチングすることによって、これら基板の各々は、図2の基板220よりも薄くなり、バイア315及び316は、図2のバイア215よりも高精度で形成されることができる。例えば、バイア315及び316の各々の位置及び直径は、正確に制御されることができる。その上、バイア315及び316は、上述されるように遞減されることができる。

10

【0018】

バイアがエッチングされた後、MUT基板305の表面322及びMUT基板325の表面327は、これら基板305及び327の厚さを所望の厚さとなるように減少するように包まれ、次いで、区切り線335に沿って張り合わされる。2つのMUT基板305及び325は、アノード接合、融着接合又はろう付けされて一緒になる。このようにして、小さい直径のバイアがMUT基板305の表面321上及びMUT基板325の表面326上に現れる。

20

【0019】

図4は、図2のMUT組立体200の他の代替実施例の断面図である。図4のMUT組立体400はMUT基板405を含み、バイア415は、図2に関して上述されたのと類似の方法で、この基板を貫通するようにエッチングされる。しかしながら、MUT組立体400は、MUT基板405と同じ材質を用いて製造され、MUT基板405に接合される追加の基板450を含む。MUT素子410は、この追加の基板450上に形成される。追加の基板450は、MUT基板405におけるバイア415の位置に対応する位置において、追加の基板450を貫通するようにエッチングされる。バイア455は、バイア415よりも一般的に小さな直径である。このようにして、表面422におけるバイア415の大きさと、表面421におけるバイア455の大きさとの間に大きな変化が得られる。

30

【0020】

図5は、図2のMUT組立体200の他の代替実施例である。図5のMUT組立体500は、表面521及び表面522の両方からMUT基板505内にエッチングされるバイア515を含む。表面521からエッチングされるバイア部525は、示されるように、基板505を貫通し途中で表面522からエッチングされるバイア515と衝突する。MUT基板505の両方の表面521及び522からバイアをエッチングすることは、バイアの直径を更に正確に制御されることを可能にする。

40

【0021】

当業者にとって、本発明の原理から大幅に外れることなく、上述したような本発明に対する多くの修正及び変形が行われてもよい。例えば、本発明は、MUTトランスデューサ素子と複数の異なる基板材料とを用いて使用される。このような修正及び変形の全ては、ここに含むことにより示されるものとする。

【図面の簡単な説明】

【図1】MUT素子を含む超音波トランスデューサの断面図。

【図2】本発明の1つの態様により作成されるMUTトランスデューサ組立体の断面図。

【図3】図2のMUTトランスデューサ組立体の代替物を説明する断面図。

50

【図 4】図 2 の M U T トランスデューサ組立体の他の代替実施例の断面図。

【図 5】図 2 の M U T トランスデューサ組立体の他の代替実施例。

## 【国際公開パンフレット】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization  
International Bureau(43) International Publication Date  
13 February 2003 (13.02.2003)

PCT

(10) International Publication Number  
WO 03/011748 A2(51) International Patent Classification:  
B06B 1/00, B81B 3/00

B81B 7/00.

(74) Agent: CHARPAIL, François; Internationaal Octrooibureau B.V., Prof. Holstlaan 6, NL-5656 AA Eindhoven (NL).

(21) International Application Number: PCT/IB02/031144

(81) Designated States (national): CN, JP.

(22) International Filing Date: 26 July 2002 (26.07.2002)

(84) Designated States (regional): European patent (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SK, TR).

(25) Filing Language: English

(26) Publication Language: English

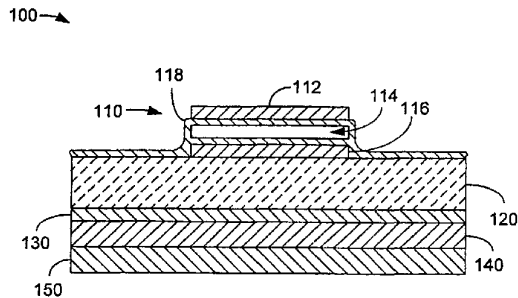
**Published:**  
without international search report and to be republished upon receipt of that report(30) Priority Data:  
099919,250 31 July 2001 (31.07.2001) US

(71) Applicant: KONINKLIJKE PHILIPS ELECTRONICS N.V. [NL/NL]; Groenewoudseweg 1, NL-5621 BA Eindhoven (NL).

For two-letter codes and other abbreviations, refer to the "Guidance Notes on Codes and Abbreviations" appearing at the beginning of each regular issue of the PCT Gazette.

(72) Inventor: MILLER, David, G.; Prof. Holstlaan 6, NL-5656 AA Eindhoven (NL).

(54) Title: MICRO-MACHINED ULTRASONIC TRANSDUCER (MUT) SUBSTRATE THAT LIMITS THE LATERAL PROPAGATION OF ACOUSTIC ENERGY



(57) Abstract: A micro-machined ultrasonic transducer (MUT) substrate that reduces or eliminates the lateral propagation of acoustic energy includes holes, commonly referred to as vias, formed in the substrate and proximate to a MUT element. The vias in the MUT substrate reduce or eliminate the propagation of acoustic energy traveling laterally in the MUT substrate. The vias can be doped to provide an electrical connection between the MUT element and circuitry present on the surface of an integrated circuit substrate over which the MUT substrate is attached.



WO 03/011748 A2



WO 03/011748

PCT/IB02/03144

Micro-machined ultrasonic transducer (MUT) substrate that limits the lateral propagation of acoustic energy

#### TECHNICAL FIELD

The present invention relates generally to ultrasonic transducers, and, more particularly, to a micro-machined ultrasonic transducer (MUT) substrate for limiting the lateral propagation of acoustic energy.

5

#### BACKGROUND OF THE INVENTION

Ultrasonic transducers have been available for quite some time and are particularly useful for non-invasive medical diagnostic imaging. Ultrasonic transducers are typically formed of either piezoelectric elements or of micro-machined ultrasonic transducer (MUT) elements. The piezoelectric elements typically are made of a piezoelectric ceramic such as lead-zirconate-titanate (abbreviated as PZT), with a plurality of elements being arranged to form a transducer. A MUT is formed using known semiconductor manufacturing techniques resulting in a capacitive ultrasonic transducer cell that comprises, in essence, a flexible membrane supported around its edges over a silicon substrate. The membrane is supported by the substrate and forms a cavity. By applying contact material, in the form of electrodes, to the membrane, or a portion of the membrane, and to the base of the cavity in the silicon substrate, and then by applying appropriate voltage signals to the electrodes, the MUT may be electrically energized to produce an appropriate ultrasonic wave. Similarly, when electrically biased, the membrane of the MUT may be used to receive ultrasonic signals by capturing reflected ultrasonic energy and transforming that energy into movement of the electrically biased membrane, which then generates a receive signal.

The MUT cells are typically fabricated on a suitable substrate material, such as silicon (Si). A plurality of MUT cells are electrically connected forming a MUT element. Typically, many hundreds or thousands of MUT elements comprise an ultrasonic transducer array. The transducer elements in the array may be combined with control circuitry forming a transducer assembly, which is then further assembled into a housing possibly including additional control electronics, in the form of electronic circuit boards, the combination of which forms an ultrasonic probe. This ultrasonic probe, which may include various acoustic matching

WO 03/011748

PCT/IB02/03144

2

layers, backing layers, and de-matching layers, may then be used to send and receive ultrasonic signals through body tissue.

Unfortunately, the substrate material on which the MUT elements are formed has a propensity to couple acoustic energy from one MUT element to another. This occurs because the substrate material is typically monolithic in structure and acoustic energy from one MUT element is easily coupled through the substrate to adjoining MUT elements. Therefore it would be desirable to have a way to fabricate a MUT substrate that reduces or eliminates the lateral propagation of acoustic energy.

#### 10 SUMMARY

The invention is a MUT substrate that reduces or substantially eliminates the lateral propagation of acoustic energy. The MUT substrate includes holes, commonly referred to as vias, formed in the substrate and proximate to a micro-machined ultrasonic transducer (MUT) element. The vias in the MUT substrate reduce or eliminate the propagation of acoustic energy traveling laterally in the MUT substrate. The vias can be doped to provide an electrical connection between the MUT element and circuitry present on the surface of an integrated circuit substrate over which the MUT substrate is attached.

Other systems, methods, features, and advantages of the invention will be or will become apparent to one with skill in the art upon examination of the following drawings and detailed description. It is intended that all such additional systems, methods, features, and advantages be included within this description, be within the scope of the present invention, and be protected by the accompanying claims.

#### BRIEF DESCRIPTION OF THE DRAWINGS

The present invention, as defined in the claims, can be better understood with reference to the following drawings. The components within the drawings are not necessarily to scale relative to each other, emphasis instead being placed upon clearly illustrating the principles of the present invention.

FIG. 1 is a cross-sectional schematic view of an ultrasonic transducer including a MUT element.

FIG. 2 is a cross-sectional schematic view of a MUT transducer assembly fabricated in accordance with an aspect of the invention.

FIG. 3 is a cross-sectional schematic view illustrating an alternative of the MUT transducer assembly of FIG. 2.

WO 03/011748

PCT/IB02/03144

3

FIG. 4 is a cross-section schematic view of another alternative embodiment of the MUT transducer assembly of FIG. 2.

FIG. 5 is another alternative embodiment of the MUT transducer assembly of FIG. 2.

5

#### DETAILED DESCRIPTION OF THE INVENTION

The invention to be described hereafter is applicable to micro-machined ultrasonic transducer (MUT) elements connected to a substrate on which an integrated circuit (IC) can be formed.

10

FIG. 1 is a simplified cross-sectional schematic view of an ultrasonic transducer 100 including a MUT element. The ultrasonic transducer 100 includes a MUT element 110 formed on the surface of a MUT substrate 120. Preferably, the MUT substrate 120 is silicon, but it can alternatively be any other appropriate material over which a MUT element can be formed. To form the MUT element 110, a conductive layer 116 is formed on a surface of the MUT substrate as shown. The conductive layer 116 can be constructed using, for example, aluminum, gold or doped silicon. A layer of a flexible membrane 118 is deposited over the MUT substrate 120 and the conductive layer 116 so that a gap 114 is formed as shown. The flexible membrane 118 can be constructed using, for example, silicon nitride ( $\text{Si}_3\text{N}_4$ ) or silicon dioxide ( $\text{SiO}_2$ ). The gap 114 can be formed to contain a vacuum or can be formed to contain a gas at atmospheric pressure. A conductive layer 112 is grown over the portion of the flexible membrane 118 that resides over the gap 114, thus forming the MUT element 110.

15

During a transmit pulse, the flexible membrane 114 deforms in response to electrical stimulus applied to the conductors 112 and 116. The deformation causes acoustic energy to be generated and transmitted both away from the MUT substrate 120 and into the MUT substrate 120. During receive operation, the flexible membrane 118 is electrically biased using electrical stimulus applied through the conductors 112 and 116. When electrically biased, the flexible membrane 118 produces a change in voltage that generates an electrical signal in response to acoustic energy received by the MUT element 110.

20

The MUT substrate 120 is joined to an integrated circuit (IC) 130 formed on the surface of IC substrate 140. In accordance with an aspect of the invention, the MUT substrate 120 includes a plurality of holes, commonly referred to as vias, formed through the MUT substrate. The vias are formed proximate to the MUT element 110 and reduce or eliminate the lateral propagation of acoustic energy in the MUT substrate 120.

25

30

WO 03/011748

PCT/IB02/03144

4

A number of different methodologies can be used to join the MUT substrate 120 to the IC 140, many of which are disclosed in commonly assigned U. S. Patent Application entitled "System for Attaching an Acoustic Element to an Integrated Circuit," filed on even date herewith.

5 A layer of backing 150 can be applied behind the IC substrate 140. The backing 150 acts as an acoustic absorption material. The backing 150 is bonded to the IC substrate 140 using, for example, a bonding material that is preferably acoustically transparent.

FIG. 2 is a cross-sectional schematic view of a MUT assembly 200 fabricated in accordance with an aspect of the invention. The MUT assembly 200 includes a MUT substrate 220 upon which a plurality of MUT cells, an exemplar one of which is illustrated using 10 reference number 216, are formed. A plurality of MUT cells 216 form a MUT element 210. In this example, four MUT cells 216 combine to form MUT element 210. The MUT element 210 resides on a major surface of the MUT substrate 220 and is shown exaggerated in profile. In accordance with an aspect of the invention, a plurality of holes, commonly referred to as vias, an 15 exemplar one of which is illustrated using reference numeral 215, are etched through the MUT substrate 220 proximate to each MUT cell 216. For example, as shown in FIG. 2, the four MUT cells 216 are each surrounded by four vias 215. Each via 215 is etched completely through the MUT substrate 220, thereby creating voids in the MUT substrate 220 that reduce or eliminate the propagation of acoustic energy waves traveling laterally through the MUT substrate 220. By 20 reducing these lateral waves, acoustic cross-talk between the MUT elements 210 can be significantly reduced or eliminated.

In another aspect of the invention, each of the vias 215 can be doped to be electrically conductive. By making the vias electrically conductive, circuitry located on the surface of an integrated circuit (not shown in FIG. 2) that is applied to the back surface 222 of 25 the MUT substrate 220 can be electrically connected through the conductive via 215 to each MUT element 210. Although omitted for clarity, each of the vias 215 can be connected to the MUT element 210, thereby creating an electrical connection between the MUT element 210 and the vias 215. In this manner, the vias 215 are used for electrical conduction and to reduce or substantially eliminate acoustic energy traveling laterally in the substrate 220.

30 The vias can be etched into the MUT substrate 220 from both surfaces 221 and 222. Placing the vias 215 at the respective corners of each MUT element 210 allows the number of MUT cells 216 on the surface 221 to be maximized. Furthermore, as illustrated in FIG. 2, the diameter of the via 215 towards the surface 221 is smaller than the diameter of the via 215 towards the surface 222 of MUT substrate 220. In this manner, the larger diameter portion of the

WO 03/011748

PCT/IB02/03144

5

via 215 towards surface 222 can be used to reduce acoustic energy propagating laterally in the MUT substrate 220, while the diameter of the via 215 towards the surface 221 of the MUT substrate 220 can be kept as small as possible. The vias 215 can be etched by using, for example, deep reactive ion etching from the surface 222 to produce a tapered variation in the via diameter as described above. As shown in FIG. 2, the taper of the via 215 is parabolic with the larger diameter towards the surface 222. Furthermore, blind vias or counterbores can also be used to further reduce acoustic energy traveling laterally in the MUT substrate 220.

FIG. 3 is a cross-sectional schematic view illustrating an alternative of the MUT assembly of FIG. 2. The MUT assembly 300 of FIG. 3 includes a MUT substrate 305 and a MUT substrate 325 bonded "back-to-back" along section line 335. Prior to bonding the two MUT substrates together, the vias 315 are etched into MUT substrate 305 and the vias 316 are etched into MUT substrate 325. By etching the vias into the two thinner substrates 305 and 325, greater precision of the size of the via can be obtained. For example, the vias 315 are etched into the MUT substrate 305 from surfaces 321 and 322. Similarly, the vias 316 are etched into MUT substrate 325 from surfaces 326 and 327. By etching the vias 315 and 316 into two substrates 305 and 325, respectively, each of which are thinner than substrate 220 of FIG. 2, the vias 315 and 316 can be formed with greater precision than the via 215 of FIG. 2. For example, the position and diameter of each of the vias 315 and 316 can be precisely controlled. Furthermore, the vias 315 and 316 can be tapered as mentioned above.

After the vias are etched, the surface 322 of MUT substrate 305 and the surface 327 of MUT substrate 325 are lapped to reduce the thickness of the substrates 305 and 327 to a desired thickness, and are then bonded together along section line 335. The two MUT substrates 305 and 325 can be anodically bonded, fusion bonded, or brazed together. In this manner, small diameter vias will appear on the surface 321 of MUT substrate 305 and on the surface 326 of MUT substrate 325.

FIG. 4 is a cross-section schematic view of another alternative embodiment of the MUT assembly 200 of FIG. 2. The MUT assembly 400 of FIG. 4 includes MUT substrate 405, through which vias 415 are etched in similar manner to that described above with respect to FIG. 2. However, the MUT assembly 400 includes an additional substrate 450, which can be fabricated using the same material as MUT substrate 405, bonded to the MUT substrate 405. The MUT element 410 is formed on the additional substrate 450. The additional substrate 450 includes small vias 455 etched through the additional substrate 450 at locations corresponding to the locations of vias 415 in MUT substrate 405. The vias 455 are generally smaller in diameter

WO 03/011748

PCT/IB02/03144

6

than the vias 415. In this manner, a greater variation between the size of the via 415 at the surface 422 and the size of the via 455 at the surface 421 can be obtained.

FIG. 5 is another alternative embodiment of the MUT assembly 200 of FIG. 2.

5 The MUT assembly 500 of FIG. 5 includes vias 515 that are etched into MUT substrate 505 from both surface 521 and surface 522. The via portion 525 etched from surface 521 meets the via 515 etched from surface 522 partway through the substrate 505 approximately as shown. Etching the vias from both surfaces 521 and 522 of the MUT substrate 505, enables the diameter of the via to be more precisely controlled.

10 It will be apparent to those skilled in the art that many modifications and variations may be made to the present invention, as set forth above, without departing substantially from the principles of the present invention. For example, the present invention can be used with MUT transducer elements and a plurality of different substrate materials. All such modifications and variations are intended to be included herein.

WO 03/011748

PCT/IB02/03144

7

## CLAIMS:

1. An ultrasonic transducer, comprising:
  - a plurality of micro-machined ultrasonic transducer (MUT) elements formed on a first substrate, the first substrate including a first surface and a second surface; and
  - a plurality of vias associated with each MUT element, where the vias reduce the propagation of acoustic energy traveling laterally in the first substrate.
2. The transducer of claim 1, wherein the vias are etched into the first substrate.
3. The transducer of claim 2, wherein the vias are etched into the first surface of the first substrate and the second surface of the first substrate.
4. The transducer of claim 3, wherein the vias taper between the first surface of the first substrate and the second surface of the first substrate.
5. The transducer of claim 1, wherein the first substrate comprises two portions and the vias are etched into each portion so that each via is larger in diameter at the second surface of each portion than at the first surface of each portion.
6. The transducer of claim 5, wherein the second surface of each portion is joined together.
7. The transducer of claim 6, wherein the vias taper in diameter between the first surface and the second surface of the first and second portions.
8. The transducer of claim 2, further comprising a second substrate joined to the first substrate and wherein the vias are etched into the second substrate.
9. The transducer of claim 2, wherein the vias include a first portion having a first diameter extending from the first surface of the first substrate toward the second surface

WO 03/011748

PCT/IB02/03144

8

of the first substrate and a second portion having a varying diameter extending from the second surface of the first substrate toward the first surface of the first substrate.

10. A method for reducing the lateral propagation of acoustic energy in an ultrasonic transducer, the method comprising the steps of:
- forming a plurality of micro-machined ultrasonic transducer (MUT) elements on a first substrate, the first substrate including a first surface and a second surface; and
  - forming a plurality of vias proximate to each MUT element such that the vias reduce the lateral propagation of acoustic energy in the first substrate.
11. The method of claim 10, further comprising the step of etching the vias into the first substrate.
12. The method of claim 11, further comprising the step of etching the vias into the first surface of the first substrate and the second surface of the first substrate.
13. The method of claim 12, further comprising the step of tapering the vias between the first surface of the first substrate and the second surface of the first substrate.
14. The method of claim 10, further comprising the steps of:
- forming the first substrate in two portions, each portion including a first surface and a second surface;
  - etching the vias into each portion so that each via is larger at the second surface of each portion than at the first surface of each portion; and
  - joining the second surface of each portion together.
15. The method of claim 14, further comprising the step of tapering the vias between the first surface and the second surface of the first and second portions.
16. The method of claim 11, further comprising the steps of:
- forming a second substrate associated with the first substrate; and
  - etching the vias into the second substrate.



WO 03/011748

PCT/IB02/03144

9

17. The method of claim 11, further comprising the steps of:
- forming the vias to include a first portion having a first diameter extending from the first surface of the first substrate toward the second surface of the first substrate; and
  - forming the vias to include a second portion having a varying diameter
- 5 extending from the second surface of the first substrate toward the first surface of the first substrate.

WO 03/011748

PCT/IB02/03144

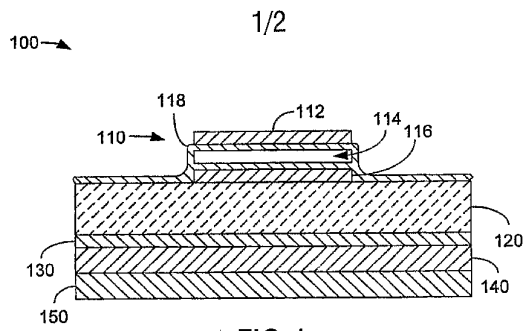


FIG. 1

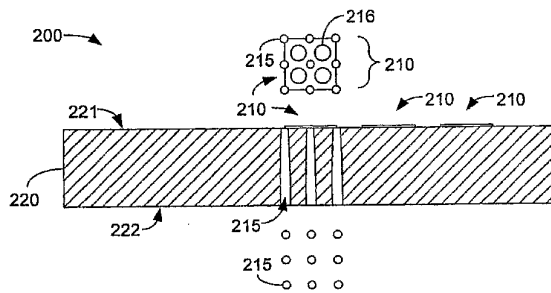


FIG. 2

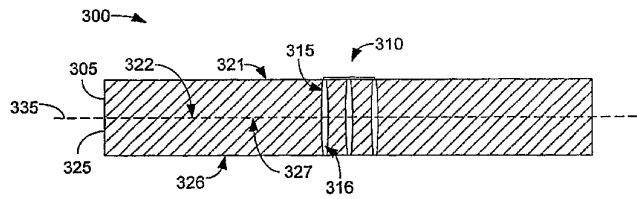


FIG. 3

WO 03/011748

PCT/IB02/03144

2/2

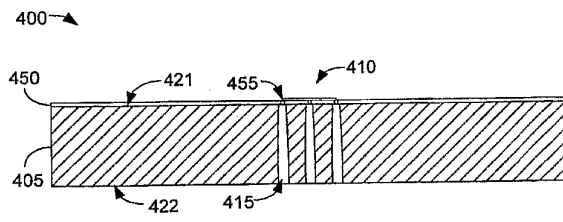


FIG.4

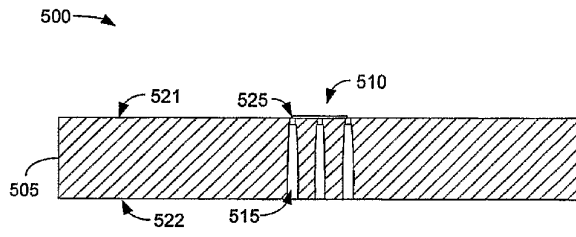


FIG.5

## 【国際公開パンフレット（コレクトバージョン）】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization  
International Bureau(43) International Publication Date  
13 February 2003 (13.02.2003)

PCT

(10) International Publication Number  
WO 03/011748 A3(51) International Patent Classification<sup>7</sup>: B81B 7/00, B06B 1/00, B81B 3/00, G01T 1/06, B06B 1/02

(74) Agent: CHARPAIL, François; Internationaal Octrooibureau B.V., Prof. Holslaan 6, NL-5656 AA Eindhoven (NL).

(21) International Application Number: PCT/IB02/03144

(81) Designated States (national): CN, JP.

(22) International Filing Date: 26 July 2002 (26.07.2002)

(84) Designated States (regional): European patent (AT, BI, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SK, TR).

(25) Filing Language: English

(26) Publication Language: English

Published:  
— with international search report  
— before the expiration of the time limit for amending the claims and to be republished in the event of receipt of amendments

(30) Priority Data: 09/919,250 31 July 2001 (31.07.2001) US

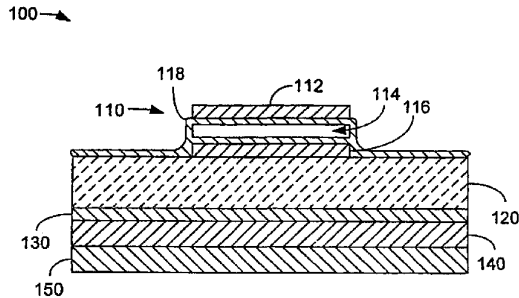
(71) Applicant: KONINKLIJKE PHILIPS ELECTRONICS N.V. [NL/NL]; Groenewoudseweg 1, NL-5621 BA Eindhoven (NL).

(88) Date of publication of the international search report: 24 December 2003

(72) Inventor: MILLER, David, G.; Prof. Holslaan 6, NL-5656 AA Eindhoven (NL).

For two-letter codes and other abbreviations, refer to the "Guidance Notes on Codes and Abbreviations" appearing at the beginning of each regular issue of the PCT Gazette.

(54) Title: MICRO-MACHINED ULTRASONIC TRANSDUCER (MUT) SUBSTRATE THAT LIMITS THE LATERAL PROPAGATION OF ACOUSTIC ENERGY



(57) Abstract: A micro-machined ultrasonic transducer (MUT) substrate that reduces or eliminates the lateral propagation of acoustic energy includes holes, commonly referred to as vias, formed in the substrate and proximate to a MUT element. The vias in the MUT substrate reduce or eliminate the propagation of acoustic energy traveling laterally in the MUT substrate. The vias can be doped to provide an electrical connection between the MUT element and circuitry present on the surface of an integrated circuit substrate over which the MUT substrate is attached.

WO 03/011748 A3

## 【国際調査報告】

INTERNATIONAL SEARCH REPORT		Internet Application No PCT/IB 02/03144
A. CLASSIFICATION OF SUBJECT MATTER IPC 7 B81B7/00 B06B1/00 B81B3/00 G01H11/06 B06B1/02		
According to international Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 7 G01H B06B B81B		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data, PAJ, INSPEC, COMPENDEX		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5 855 049 A (CORBETT III SCOTT S ET AL) 5 January 1999 (1999-01-05) figures 7-10 column 4, line 41 -column 6, line 10	1-5, 8, 10-13, 16
A	---	6, 7, 9, 14, 15, 17
X	PATENT ABSTRACTS OF JAPAN vol. 015, no. 417 (E-1125), 23 October 1991 (1991-10-23) -& JP 03 172099 A (NIPPON DEMPA KOGYO CO LTD), 25 July 1991 (1991-07-25) abstract figures 1-3	1-3, 5, 8-12, 16, 17
A	---	4, 6, 7, 13-15
	--- -/--	
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
* Special categories of cited documents : *A* document defining the general state of the art which is not considered to be of particular relevance *E* earlier document but published on or after the international filing date *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *C* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention *X* document of particular relevance: the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance: the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art *S* document: member of the same patent family		
Date of the actual completion of the international search 22 October 2003		Date of mailing of the international search report 30/10/2003
Name and mailing address of the ISA European Patent Office, P.B. 5616 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer Polesello, P

Form PCT/ISA/210 (second sheet) (July 1992)

INTERNATIONAL SEARCH REPORT		Internat. Application No. PCT/IB 02/03144
C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	PATENT ABSTRACTS OF JAPAN vol. 006, no. 205 (E-136), 16 October 1982 (1982-10-16) -& JP 57 112198 A (FUJITSU KK), 13 July 1982 (1982-07-13) abstract figure 5	1-4, 8, 10-13, 16
A	----	5-7, 9, 14, 15, 17
X	WO 01 23105 A (UNIV LELAND STANFORD JUNIOR) 5 April 2001 (2001-04-05) figures 1-4 page 3, line 2 -page 5, line 16	1-3, 10-12
A	----	4-9, 13-17
X	EP 0 559 963 A (HEWLETT PACKARD CO) 15 September 1993 (1993-09-15) figures 4-6, 8, 9 column 6, line 30 -column 11, line 26 column 12, line 1 - line 12	1-3, 10-12
A	-----	4-9, 13-17

Form PCT/ISA/210 (continuation of second sheet) (July 1992)

## INTERNATIONAL SEARCH REPORT

Interns	Application No
PCT/IB	02/03144

Patent document cited in search report		Publication date		Patent family member(s)		Publication date
US 5855049	A	05-01-1999	US	6087762 A		11-07-2000
JP 03172099	A	25-07-1991	JP	2945978 B2		06-09-1999
JP 57112198	A	13-07-1982	NONE			
WO 0123105	A	05-04-2001	US	6430109 B1		06-08-2002
			AU	7623100 A		30-04-2001
			EP	1225984 A1		31-07-2002
			WO	0123105 A1		05-04-2001
EP 0559963	A	15-09-1993	US	5267221 A		30-11-1993
			DE	69208863 D1		11-04-1996
			DE	69208863 T2		05-09-1996
			EP	0559963 A2		15-09-1993
			JP	3279375 B2		30-04-2002
			JP	6046497 A		18-02-1994

---

フロントページの続き

(74)代理人 100121083

弁理士 青木 宏義

(72)発明者 ミラー デイヴィッド ジー

オランダ国 5 6 5 6 アーアー アインドーフエン プロフ ホルストラーン 6

F ターム(参考) 4C601 EE13 EE30 GB03 GB14 GB20 GB30 GB41 GB43 GB50

5D019 AA01 AA25



专利名称(译)	超小型超声换能器 ( MUT ) 基板限制声能的横向传播		
公开(公告)号	<a href="#">JP2005507580A</a>	公开(公告)日	2005-03-17
申请号	JP2003516947	申请日	2002-07-26
[标]申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
申请(专利权)人(译)	皇家飞利浦电子股份有限公司的Vie		
[标]发明人	ミラーデイヴィッドジー		
发明人	ミラー デイヴィッド ジー		
IPC分类号	B81B1/00 A61B8/00 B06B1/02 B81C1/00 G10K11/00 H04R19/00		
CPC分类号	G10K11/002 B06B1/0292		
FI分类号	H04R19/00.330 A61B8/00 B81B1/00 B81C1/00		
F-TERM分类号	4C601/EE13 4C601/EE30 4C601/GB03 4C601/GB14 4C601/GB20 4C601/GB30 4C601/GB41 4C601/GB43 4C601/GB50 5D019/AA01 5D019/AA25		
代理人(译)	宫崎明彦		
优先权	09/919250 2001-07-31 US		
其他公开文献	JP4049743B2		
外部链接	<a href="#">Espacenet</a>		

# 摘要(译)

减小或消除声能的横向传播的超小型超声换能器 ( MUT ) 基板 ( 通常称为通孔 ) 包括在基板上形成的MUT元件附近的孔。 MUT基板上的通孔减少或消除了MUT基板中横向行进的声能的传播。掺杂这些通孔以在MUT元件和安装MUT基板的集成电路板表面上的电路之间提供电连接。

