

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-73662
(P2017-73662A)

(43) 公開日 平成29年4月13日(2017.4.13)

(51) Int.Cl.	F I	テーマコード (参考)
H04R 17/00 (2006.01)	H04R 17/00 330J	4C601
H04R 31/00 (2006.01)	H04R 31/00 330	5D019
A61B 8/00 (2006.01)	H04R 17/00 330H	
	A61B 8/00	

審査請求 未請求 請求項の数 15 O L (全 21 頁)

(21) 出願番号 特願2015-199441 (P2015-199441)
(22) 出願日 平成27年10月7日 (2015.10.7)

(71) 出願人 000005108
株式会社日立製作所
東京都千代田区丸の内一丁目6番6号
(74) 代理人 110001210
特許業務法人YK I 国際特許事務所
(72) 発明者 桂 秀嗣
東京都三鷹市牟礼6丁目2番1号 日立
アロカメディカル株式会社内
(72) 発明者 田原 義弘
東京都三鷹市牟礼6丁目2番1号 日立
アロカメディカル株式会社内
Fターム(参考) 4C601 EE10 GB04 GB06 GB19 GB20
GB21 GB26 GB28 GB31 GB41
5D019 AA26 BB18 BB28 GG06 HH01

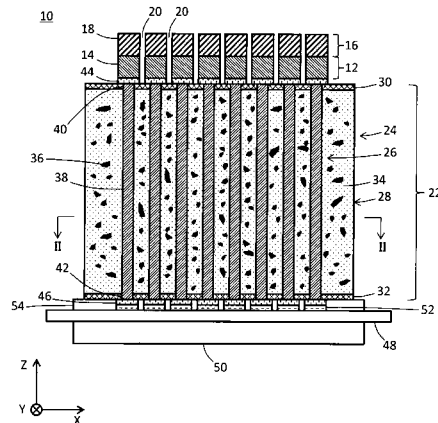
(54) 【発明の名称】 超音波探触子及びその製造方法

(57) 【要約】

【課題】リードアレイが内蔵され減衰材フィラーが混入されたバッキングを含む超音波探触子において、バッキングの表面に形成された電極層における電氣的不良要因の発生を防止する。

【解決手段】バッキング22はバッキング部材24と二次元リードアレイ26とを含む。バッキング部材24は本体28と上部下地層30とを含む。本体28は減衰材フィラー36を含み、上部下地層30は減衰材フィラーを含まない。上部下地層30上には複数の電極パッド44が設けられており、二次元リードアレイ26の上部端面は上部下地層30から露出して各電極パッド46に接続されている。上部下地層30により減衰材フィラー36が押し付けられ、減衰材フィラー36に起因する電極パッド46における電氣的不良要因が防止される。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

複数の振動素子からなる振動子アレイと、
前記振動子アレイの背面側に設けられたバッキングと、
を含み、
前記バッキングは、
バッキング部材と、
前記バッキング部材内において上下方向に貫通しつつ埋設され、前記複数の振動素子に電氣的に接続されたリードアレイと、
を含み、
前記バッキング部材は、
減衰材フィラーが混入された本体と、
前記本体の上面及び下面のうち少なくとも 1 つの面上に形成された下地層と、
を含み、
前記リードアレイに電氣的に接続された電極層が前記下地層上に形成されている、
ことを特徴とする超音波探触子。

10

【請求項 2】

請求項 1 に記載の超音波探触子において、
前記下地層の厚みは、前記振動子アレイが有する周波数帯域の中心周波数に対応する波長の $1/4$ 以下である、
ことを特徴とする超音波探触子。

20

【請求項 3】

請求項 1 又は請求項 2 に記載の超音波探触子において、
前記下地層の表面は平滑面である、
ことを特徴とする超音波探触子。

【請求項 4】

請求項 1 から請求項 3 のいずれか一項に記載の超音波探触子において、
前記下地層の材料は前記本体の母材と同じ材料である、
ことを特徴とする超音波探触子。

【請求項 5】

請求項 1 から請求項 4 のいずれか一項に記載の超音波探触子において、
前記下地層の上面から前記リードアレイの端面が露出している、
ことを特徴とする超音波探触子。

30

【請求項 6】

複数の振動素子からなる振動子アレイを作製する工程と、
前記振動子アレイに接続されるリードアレイを内蔵し、減衰材フィラーが混入されたリードアレイ内蔵ブロックを作製する工程であって、少なくとも一方の面に前記リードアレイの端部としての端部アレイを突出させつつ前記リードアレイ内蔵ブロックを作製する工程と、
前記リードアレイの端面を露出させつつ、前記一方の面上に下地層を形成する工程と、
前記リードアレイに電氣的に接続される電極層を前記下地層上に形成する工程と、
前記振動子アレイの背面側に前記リードアレイ内蔵ブロックを配置する工程と、
を含むことを特徴とする超音波探触子の製造方法。

40

【請求項 7】

請求項 6 に記載の超音波探触子の製造方法において、
前記リードアレイ内蔵ブロックを作製する工程は、
前記リードアレイを内蔵し、前記減衰材フィラーが混入されたバッキングブロックを作製する工程と、
前記リードアレイの端部を残しつつ前記バッキングブロックの一方の面を切削し、これにより、前記リードアレイ内蔵ブロックを得る工程と、

50

を含む、

ことを特徴とする超音波探触子の製造方法。

【請求項 8】

請求項 7 に記載の超音波探触子の製造方法において、

前記バックグブロックの一方の面を切削する工程では、ダイシングソーのブレードを走査することにより前記一方の面が切削される、

ことを特徴とする超音波探触子の製造方法。

【請求項 9】

請求項 7 に記載の超音波探触子の製造方法において、

前記バックグブロックの一方の面を切削する工程では、サンドブラスト法を適用して前記一方の面が選択的に切削される、

ことを特徴とする超音波探触子の製造方法。

10

【請求項 10】

請求項 7 から請求項 9 のいずれか一項に記載の超音波探触子の製造方法において、

前記下地層を形成する工程では、前記バックグブロックの母材と同じ流動性材料を前記一方の面に流し込んで硬化させた後、前記リードアレイの端面を露出させつつ前記下地層が形成される、

ことを特徴とする超音波探触子の製造方法。

【請求項 11】

請求項 6 に記載の超音波探触子の製造方法において、

前記リードアレイ内蔵ブロックを作製する工程では、前記減衰材フィラーが混入された複数のバックグプレートと複数のリードフレームとが積層されて積層体としての前記リードアレイ内蔵ブロックが作製され、

前記各バックグプレートは、表面に溝列が形成された減衰材フィラー入りバックグ材により構成され、

前記各リードフレームは、前記リードアレイを構成するリード列と前記リード列が連結された枠体とにより構成され、

前記積層の過程では、前記バックグプレートに形成された前記溝列に前記リード列が挿入されつつ、前記複数のバックグプレートと前記複数のリードフレームとが交互に積み上げられながら接合される、

ことを特徴とする超音波探触子の製造方法。

20

30

【請求項 12】

請求項 11 に記載の超音波探触子の製造方法において、

前記リードアレイ内蔵ブロックを作製する工程と前記下地層を形成する工程は同時に実行される、

ことを特徴とする超音波探触子の製造方法。

【請求項 13】

請求項 12 に記載の超音波探触子の製造方法において、

前記積層の過程では、一方のバックグプレートと他方のバックグプレートとの間に接着剤が流し込まれてそれらが接着され、前記接着剤が硬化することにより前記下地層が形成される、

ことを特徴とする超音波探触子の製造方法。

40

【請求項 14】

請求項 13 に記載の超音波探触子の製造方法において、

前記各リードフレームには、前記枠体の内側に流し込み用の空隙が形成されており、前記空隙に前記接着剤が流し込まれて硬化することにより前記下地層が形成される、

ことを特徴とする超音波探触子の製造方法。

【請求項 15】

請求項 14 に記載の超音波探触子の製造方法において、

前記空隙は、前記リード列の両側に設けられた一対の位置決め凸部の間に形成されてお

50

り、

前記積層の工程では、前記凸部により前記バックングプレートと前記リードフレームとの位置決めが行われる、

ことを特徴とする超音波探触子の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は超音波探触子及びその製造方法に関し、特に、バックングの構造及びその製造方法に関する。

【背景技術】

10

【0002】

超音波探触子は生体を超音波診断するための送受波器である。超音波探触子は、一般的に、振動子アレイを含む積層体（振動子アセンブリ、振動子ユニット）を有している。振動子アレイは複数の振動素子からなる。振動子アレイの上面側（生体側）には、1又は複数の整合層が設けられる。振動子アレイの下面側（非生体側）には、振動子アレイから背面側に放射された不要な超音波を減衰させ又は吸収するバックングが設けられる。振動子アレイとバックングとの間に、共振層、反射層等が設けられることもある。

【0003】

振動子アレイとして、一次元振動子アレイの他、二次元振動子アレイが知られている。二次元振動子アレイは、通常、生体内の三次元空間に対して超音波を送受波する場合に用いられる。二次元振動子アレイの背面側に設けられるバックングは、一般的に、二次元振動子アレイを構成する複数の振動素子に対して複数のシグナルラインを接続するためのリードアレイを含む。

20

【0004】

特許文献1には、母材バックング層と複合バックング層とを含む超音波探触子が開示されている。複合バックング層は、母材バックング層において圧電素子側に形成され、圧電素子の背面側の電極に接合されている。

【先行技術文献】

【特許文献】

【0005】

30

【特許文献1】特開2015-43810号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

ところで、バックングによる減衰効果や吸収効果を高めるために、バックングに減衰材フィラーが混入される場合がある。減衰材フィラーは、例えば、金属、セラミック、ゴム、等により構成される。減衰材フィラーが混入されたバックングにおいては、その表面に、浮遊片のようなフィラー断片やフィラー脱落後の窪みが生じる場合がある。例えば、バックングの表面に対して切削や研磨等の加工を施すことにより、バックングの表面にフィラー断片が露出し、そのフィラー断片が浮遊片として表面に残存することがある。また、表面からフィラー断片が脱落してその部分に窪みが形成されることがある。バックングの表面には、一般的に、リードアレイと振動子アレイとを電氣的に接続するための電極層や、リードアレイと電子回路とを電氣的に接続するための電極層が形成される。フィラー断片や窪みが存在する状態でバックングの表面に電極層を形成すると、フィラー断片や窪みに起因して、電極層において部分的な欠落やクラック等の電氣的不良要因が発生する。これにより、例えば、リードアレイと振動子アレイとの間や、リードアレイと電子回路との間において、導通不良が発生する。

40

【0007】

本発明の目的は、リードアレイが内蔵され減衰材フィラーが混入されたバックングを含む超音波探触子において、バックングの表面に形成された電極層における電氣的不良要因

50

の発生を防止することにある。あるいは、本発明の目的は、その超音波探触子をより簡易に製造することにある。

【課題を解決するための手段】

【0008】

本発明に係る超音波探触子は、複数の振動素子からなる振動子アレイと、前記振動子アレイの背面側に設けられたバックングと、を含み、前記バックングは、バックング部材と、前記バックング部材内において上下方向に貫通しつつ埋設され、前記複数の振動素子に電氣的に接続されたリードアレイと、を含み、前記バックング部材は、減衰材フィラーが混入された本体と、前記本体の上面及び下面のうち少なくとも1つの面上に形成された下地層と、を含み、前記リードアレイに電氣的に接続された電極層が前記下地層上に形成されている、ことを特徴とする。

10

【0009】

上記の構成においては、減衰材フィラーを含む本体の上面及び下面のうち少なくとも1つの面上に下地層が形成され、その下地層上に電極層が形成されている。下地層は例えば減衰材フィラーを含まない層であり、本体に含まれる減衰材フィラーに対してマスキング層（コーティング層、カバー層）として機能する。つまり、本体の上面及び下面のうち少なくとも1つの面が下地層によって覆われ、これにより、減衰材フィラーが下地層によって押さえ付けられる。仮に下地層が設けられていない場合、本体の表面に減衰材フィラーが露出し、その表面にフィラー断片が浮遊片として存在したり、減衰材フィラーが脱落して表面に窪みが形成されたりする場合がある。そのままの状態ではその表面に電極層が形成されると、フィラー断片や窪みに起因して、電極層において部分的な欠落やクラック等の電氣的不良原因が発生する場合がある。本発明によると、下地層を設けることにより減衰材フィラーが押さえ付けられ、フィラー断片や窪みの影響を受けない面（下地層の表面）が形成される。また、減衰材フィラーの脱落が防止される。その面（下地層の表面）上に電極層が形成されているので、その電極層は、フィラー断片や窪みの影響を受け難くなる。このように、減衰材フィラーは下地層によってマスキング（コーティング、カバー）されるので、その下地層上に形成された電極層は、フィラー断片や窪みの影響を受け難くなる。これにより、電極層において、フィラー断片や窪みに起因する電氣的不良原因の発生を防止することが可能となる。また、下地層が設けられていない場合、部分的な欠落やクラック等により電極層が剥がれ易くなり、超音波探触子の機械的強度が低下する。本発明によると、部分的な欠落やクラック等の発生を防止又は抑制できるので、電極層が剥がれ難くなり、超音波探触子の機械的強度を増大させることが可能となる。

20

30

【0010】

バックングの音響特性（例えば音響インピーダンス）は、バックング部材の本体と減衰材フィラーの音響特性により決定される。本体内に混入された減衰材フィラーの量を調整することにより、バックングの音響特性を調整することができる。本発明によると、減衰材フィラーの配合の自由度を高めることができるので、バックングによる効果がより確実に得られ、超音波探触子の性能の向上が図れる。

【0011】

望ましくは、前記下地層の厚みは、前記振動子アレイが有する周波数帯域の中心周波数に対応する波長の1/4以下である。この構成によると、下地層が超音波よりも十分薄くなるので、バックングへの超音波の透過が妨げられ難くなる。

40

【0012】

望ましくは、前記下地層の表面は平滑面である。例えば、下地層の表面が切削、研磨されることにより平滑面が形成される。電極層はその平滑面上に形成されている。それ故、電極層において部分的な欠落やクラック等がより発生し難くなり、電氣的不良要因の発生をより確実に防止することが可能となる。

【0013】

望ましくは、前記下地層の材料は前記本体の母材と同じ材料である。これにより、下地層と本体との界面での音響特性の不連続性が小さくなり、その不連続性による悪影響を小

50

さくすることが可能となる。

【0014】

望ましくは、前記下地層の上面から前記リードアレイの端面が露出している。これにより、リードアレイの端面が電極層に接続される。

【0015】

本発明に係る製造方法は、複数の振動素子からなる振動子アレイを作製する工程と、前記振動子アレイに接続されるリードアレイを内蔵し、減衰材フィラーが混入されたリードアレイ内蔵ブロックを作製する工程であって、少なくとも一方の面に前記リードアレイの端部としての端部アレイを突出させつつ前記リードアレイ内蔵ブロックを作製する工程と、前記リードアレイの端面を露出させつつ、前記一方の面上に下地層を形成する工程と、前記リードアレイに電氣的に接続される電極層を前記下地層上に形成する工程と、前記振動子アレイの背面側に前記リードアレイ内蔵ブロックを配置する工程と、を含むことを特徴とする。

10

【0016】

上記の構成によると、リードアレイ内蔵ブロックの一方の面上に下地層が形成され、その下地層からリードアレイの端面が露出する。これにより、減衰材フィラーに対してマスク層（コーティング層、カバー層）として機能する下地層を容易に形成することが可能となる。

【0017】

望ましくは、前記リードアレイ内蔵ブロックを作製する工程は、前記リードアレイを内蔵し、前記減衰材フィラーが混入されたバックグブロックを作製する工程と、前記リードアレイの端部を残しつつ前記バックグブロックの一方の面を切削し、これにより、前記リードアレイ内蔵ブロックを得る工程と、を含む、例えば、バックグブロックの一方の面が掘り下げられ、その部分に下地層が形成される。

20

【0018】

望ましくは、前記バックグブロックの一方の面を切削する工程では、ダイシングソーのブレードを走査することにより前記一方の面が切削される。例えば、リードアレイを構成する各リードの間隔よりも薄いブレードを用いて、各リード間のバックグブロックが二次元的に切削される。

【0019】

望ましくは、前記バックグブロックの一方の面を切削する工程では、サンドブラスト法を適用して前記一方の面が選択的に切削される。例えば、バックグブロックの硬度はリードアレイの硬度よりも低いため、サンドブラスト法を適用することにより、リードアレイを残してバックグブロックのみを切削することが可能となる。

30

【0020】

望ましくは、前記下地層を形成する工程では、前記バックグブロックの母材と同じ流動性材料を前記一方の面に流し込んで硬化させた後、前記リードアレイの端面を露出させつつ前記下地層が形成される。

【0021】

望ましくは、前記リードアレイ内蔵ブロックを作製する工程では、前記減衰材フィラーが混入された複数のバックグプレートと複数のリードフレームとが積層されて積層体としての前記リードアレイ内蔵ブロックが作製され、前記各バックグプレートは、表面に溝列が形成された減衰材フィラー入りバックグ材により構成され、前記各リードフレームは、前記リードアレイを構成するリード列と前記リード列が連結された枠体とにより構成され、前記積層の過程では、前記バックグプレートに形成された前記溝列に前記リード列が挿入されつつ、前記複数のバックグプレートと前記複数のリードフレームとが交互に積み上げられながら接合される。

40

【0022】

上記の構成によると、複数のバックグプレートを積層していく場合に、溝列にリード列が収容されるので、複数のバックグプレートを容易に密着させることができ、リード

50

アレイ内蔵ブロックを容易に組み立てることができる。

【0023】

望ましくは、前記リードアレイ内蔵ブロックを作製する工程と前記下地層を形成する工程は同時に実行される。つまり、複数のバックングプレートと複数のリードフレームとを交互に積層しつつ、下地層が形成されていく。

【0024】

望ましくは、前記積層の過程では、一方のバックングプレートと他方のバックングプレートとの間に接着剤が流し込まれてそれらが接着され、前記接着剤が硬化することにより前記下地層が形成される。この構成によると、接着剤によって各バックングプレートが接着され、それと同時に、接着剤によって下地層が形成される。これにより、下地層が形成されたリードアレイ内蔵ブロックを容易に作製することができる。

10

【0025】

望ましくは、前記各リードフレームには、前記枠体の内側に流し込み用の空隙が形成されており、前記空隙に前記接着剤が流し込まれることにより前記下地層が形成される。この構成によると、交互積層処理において用いられる接着剤の余剰分が、その処理の過程で空隙に自然と流れ込み、その接着剤が硬化することにより下地層が形成される。

【0026】

望ましくは、前記空隙は、前記リード列の両側に設けられた一对の位置決め凸部の間に形成されており、前記積層の工程では、前記凸部により前記バックングプレートと前記リードフレームとの位置決めが行われる。

20

【発明の効果】

【0027】

本発明によると、バックングの表面に形成された電極層における電氣的不良要因の発生を防止することが可能となる。

【図面の簡単な説明】

【0028】

【図1】本発明の実施形態に係る振動子アセンブリを示すXZ断面図である。

【図2】図1におけるII-II断面を示すXY断面図である。

【図3】第1実施形態に係る製造方法を示すフローチャートである。

【図4】切削加工前のバックングブロックを示すXZ断面図である。

30

【図5】切削加工後のバックングブロックを示すXZ断面図である。

【図6】樹脂形成後のバックングブロックを示すXZ断面図である。

【図7】バックングを示すXZ断面図である。

【図8】電極形成後のバックングを示すXZ断面図である。

【図9】第2実施形態に係る製造方法を示すフローチャートである。

【図10】複数のバックングプレートが切り出される母材を示す斜視図である。

【図11】溝列形成前のバックングプレートを示す斜視図である。

【図12】溝列形成後のバックングプレートを示す斜視図である。

【図13】リードフレームを示す図である。

【図14】第2実施形態における積層工程を示す図である。

40

【図15】バックングプレートとリードフレームとの組み合わせの様子を示す図である。

【図16】バックングを示すXZ断面図である。

【図17】電極形成後のバックングを示すXZ断面図である。

【図18】比較例に係る振動子アセンブリを示すXZ断面図である。

【発明を実施するための形態】

【0029】

本実施形態に係る超音波探触子は体表当接型又は体腔内挿入型の超音波探触子である。超音波探触子は、以下に詳述する振動子アセンブリ(振動子ユニット)を含む。超音波探触子はケーブルを介して超音波診断装置本体に接続される。

【0030】

50

図 1 には、振動子アセンブリの一例が示されている。図 1 は、振動子アセンブリ 10 の X Z 断面を示す図である。X 軸、Y 軸及び Z 軸は互いに直交する軸である。振動子アセンブリ 10 は、二次元振動子アレイ 12 を含む。二次元振動子アレイ 12 は、X 方向及び Y 方向に整列した複数の振動素子 14 により構成される。各振動素子 14 は、送信信号を超音波に変換し、また、生体内からの反射波を受信信号に変換する機能を備えている。各振動素子 14 は、圧電材料、複合材料、その他の材料により構成される。各振動素子 14 は c M U T (Capacitive Micro-machined Ultrasonic Transducers) により構成されてもよい。なお、二次元振動子アレイ 12 の替わりに、複数の振動素子 14 が一列に直線状に配列された一次元振動子アレイが用いられてもよい。

【0031】

二次元振動子アレイ 12 により超音波ビームが形成され、超音波ビームは電子的に走査される。これにより、複数の二次元データ取得空間(ビーム走査面)、つまり三次元データ取得空間、が形成される。電子走査方式として電子セクタ走査方式等が知られている。

【0032】

二次元振動子アレイ 12 の上面側(生体側)には、例えば銅箔からなるグランド電極を介して整合層 16 が設けられている。整合層 16 は、X 方向及び Y 方向に整列した複数の整合素子 18 により構成される。複数の整合層が積層されてもよい。整合層 16 の上面には、必要に応じて保護層又は音響レンズが設けられる。それらの上面が超音波の送受波面を構成する。その送受波面は生体表面に接触する面である。二次元振動子アレイ 12 及び整合層 16 の中には複数の隙間 20 (素子分離溝)が形成されている。複数の隙間 20 には、一般的に、音響的隔絶性をもった目詰め材が充填される。図 1 においては、振動子アセンブリ 10 を収容しているケースが図示省略されている。

【0033】

二次元振動子アレイ 12 の背面側(非生体側)には、直方体形状をもったバッキング 22 が設けられている。バッキング 22 は、いわゆるリードアレイ内蔵型のバッキングであり、バッキング部材 24 と二次元リードアレイ 26 とを含む。バッキング部材 24 は、二次元振動子アレイ 12 から背面側に放射された無用な超音波を吸収し又は減衰させる作用を発揮する部材である。二次元リードアレイ 26 は、バッキング部材 24 内において上下方向(Z 方向)に貫通しつつ埋設されている。

【0034】

バッキング部材 24 は、バッキング作用を発揮する材料により構成される。図 1 に示す例では、バッキング部材 24 は、本体 28 と、本体 28 の上面(生体側の面)上に設けられた上部下地層 30 (フィラースキング層、カバー層、コーティング層)と、本体 28 の下面(非生体側の面)上に設けられた下部下地層 32 (フィラースキング層、カバー層、コーティング層)と、により構成される。

【0035】

本体 28 は、母材 34 と減衰材フィラー 36 とにより構成される。母材 34 は、エポキシ樹脂やウレタン樹脂等の樹脂材料により構成される。母材 34 内には複数の減衰材フィラー 36 が分散した状態で混入している。減衰材フィラー 36 は、例えば粉末状の部材であり、タンゲステン等の金属、セラミック、シリコン等のゴム材、等により構成される。母材 34 と減衰材フィラー 36 とによって本体 28 の音響特性(例えば音響インピーダンス)が決定される。

【0036】

上部下地層 30 と下部下地層 32 は、エポキシ樹脂やウレタン樹脂等の樹脂材料により構成され、減衰材フィラーを含まず、樹脂の一様性、均一性を有する。上部下地層 30 と下部下地層 32 の材料は、本体 28 の母材 34 の材料と同じ材料であってもよいし、異なる材料であってもよい。同じ材料を用いることにより、本体 28 と上部下地層 30 との界面、及び、本体 28 と下部下地層 32 との界面、における音響特性の不連続性を小さくすることができ、その不連続性に起因する悪影響を小さくすることができる。

【0037】

10

20

30

40

50

二次元リードアレイ 26 は、X 方向及び Y 方向に整列した複数のリードにより構成される。各リードはシグナルライン（信号線）に相当する。例えば、振動素子数分のリードがバッキング部材 24 に埋設されている。二次元リードアレイ 26 を構成する複数のリードは、例えば、振動素子 14 の配列と同一のパターンをもって同一のピッチで配置されている。もちろん、複数のリードは、振動素子 14 の配列と異なるパターンをもって異なるピッチで配置されてもよい。図 1 に示す例では、複数のリードは互いに平行であり、各リードは直線的な形態を有している。各リードは、金、銅、等の導電性材料により構成される。リードは、バッキング部材 24 の本体 28 に埋設されたリード本体 38 と、リード本体 38 の上部において上部下地層 30 に埋設されたリード上部 40 と、リード本体 38 の下部において下部下地層 32 に埋設されたリード下部 42 と、により構成される。リード本体 38、リード上部 40 及びリード下部 42 は一体化されている。複数のリード本体 38 によりリード本体アレイが構成され、複数のリード上部 40 によりリード上部アレイが構成され、複数のリード下部 42 によりリード下部アレイが構成される。リード本体アレイ、リード上部アレイ及びリード下部アレイにより、二次元リードアレイ 26 が構成される。

10

20

30

40

50

【0038】

リード上部 40 の端面は上部下地層 30 から露出している。同様に、リード下部 42 の端面は下部下地層 32 から露出している。上部下地層 30 と下部下地層 32 の表面は平滑面である。つまり、上部下地層 30 における生体側の面と下部下地層 32 における非生体側の面は平滑面である。

【0039】

上部下地層 30 の厚みは、例えば、二次元振動子アレイ 12 が有する周波数帯域の中心周波数に対応する波長の $1/4$ 以下であることが好ましい。これにより、上部下地層 30 が超音波よりも十分薄くなるので、バッキング部材 24 への超音波の透過が妨げられ難くなる。

【0040】

なお、図 1 に示す例では、バッキング部材 24 の本体 28 の上面及び下面の両方に下地層（上部下地層 30 と下部下地層 32）が設けられているが、これは一例に過ぎない。本体 28 の上面及び下面のうち少なくとも 1 つの面上に下地層が設けられてもよい。つまり、本体 28 の上面上に上部下地層 30 が設けられ、本体 28 の下面上に下部下地層 32 が設けられなくてもよい。同様に、本体 28 の下面上に下部下地層 32 が設けられ、本体 28 の上面上に上部下地層 30 が設けられなくてもよい。下地層が設けられていない面においては、リードの端面が本体 28 から露出している。例えば、本体 28 の上面上に上部下地層 30 が設けられない場合、本体 28 の上面からリードの端面が露出している。同様に、本体 28 の下面上に下部下地層 32 が設けられない場合、本体 28 の下面からリードの端面が露出している。

【0041】

上部下地層 30 上には複数の電極パッド 44（電極層）が設けられている。各電極パッド 44 は対応する振動素子 14 に接続されている。つまり、各振動素子 14 と各上部下地層 30 との間に電極パッド 44 が設けられている。複数の電極パッド 44 は二次元的に配列されており、これにより、電極パッドアレイが構成される。例えば、振動素子数分の電極パッド 44 が設けられている。複数の電極パッド 44 は、振動素子 14 の配列と同一のパターンをもって同一のピッチで配置されている。電極パッド 44 は、例えば、金、銅、等の導電性材料により構成される。電極パッド 44 は例えば 2 層に構成されてもよく、その場合、例えば、下地の電極はチタン、クロム等で構成され、表層の電極は金で構成される。上部下地層 30 から露出したリード上部 40 の端面は、電極パッド 44 に電氣的に接続されている。これにより、各リードが、対応する振動素子 14 に電氣的に接続される。複数の電極パッド 44 からなる電極パッドアレイの中には複数の隙間 20 が形成されている。上述したように、複数の隙間 20 には、一般的に、音響的隔絶性をもった目詰め材が充填される。

【 0 0 4 2 】

なお、上部下地層 3 0 にも隙間 2 0 に連続する隙間が形成されていてもよいし、本体 2 8 にも隙間 2 0 に連続する隙間が形成されていてもよい。

【 0 0 4 3 】

下部下地層 3 2 上には複数の電極パッド 4 6 (電極層) が設けられている。複数の電極パッド 4 6 は二次元的に配列されており、これにより、電極パッドアレイが構成される。例えば、振動素子数分の電極パッド 4 6 が設けられている。複数の電極パッド 4 6 は、振動素子 1 4 の配列と同一のパターンをもって同一のピッチで配置されている。電極パッド 4 6 は、例えば、金、銅、等の導電性材料により構成される。電極パッド 4 6 は例えば 2 層に構成されてもよく、その場合、例えば、下地の電極はチタン、クロム等で構成され、表層の電極は金で構成される。下部下地層 3 2 から露出したリード下部 4 2 の端面は、電極パッド 4 6 に電氣的に接続されている。

10

【 0 0 4 4 】

バッキング 2 2 の背面側 (図 1 において下側) には中継基板 4 8 を介して電子回路 5 0 が設けられている。中継基板 4 8 は、二次元振動子アレイ 1 2 と電子回路 5 0 とを電氣的に接続するための基板である。中継基板 4 8 は、例えば複数の基板が積層された積層基板である。中継基板 4 8 には、例えば、図示されていない 1 又は複数の F P C (Flexible printed circuits) が接続されている。各 F P C は電子回路 5 0 に接続されるシグナルライン列を有する。中継基板 4 8 は、電子回路 5 0 上の端子 (電極パッド) と振動素子 1 4 との接続を並び替える機能を有していてもよい。中継基板 4 8 は、例えばエポキシ樹脂等の樹脂材料によって構成されている。もちろん、中継基板 4 8 を除外して、バッキング 2 2 に直接的に電子回路 5 0 を接続してもよい。中継基板 4 8 には複数の電極パッド 4 6 に対応する複数の電極パッド 5 2 が設けられている。複数の電極パッド 5 2 は二次元的に配列されており、これにより、電極パッドアレイが構成される。各電極パッド 5 2 は対応する電極パッド 4 6 に電氣的に接続されている。これにより、二次元リードアレイ 2 6 が中継基板 4 8 を介して電子回路 5 0 に接続される。電極パッド 5 2 は、例えば、金、銅、等の導電性材料により構成される。

20

【 0 0 4 5 】

電子回路 5 0 は、例えば制御 I C である。電子回路 5 0 は、例えば、送信信号の生成や受信信号の処理等を実行する回路であり、特に、整相加算処理を実行する回路であってもよい。電子回路 5 0 は、チャンネルリダクション機能を発揮する回路であってもよい。つまり、電子回路 5 0 は、振動素子数分の受信信号を所定のグループ単位で整相加算処理することにより一定数の受信信号を生成する受信回路、及び、1 又は一定数の送信信号に基づき振動素子数分の送信駆動信号を生成する送信回路のうちの少なくとも一方を有していてもよい。

30

【 0 0 4 6 】

バッキング 2 2、中継基板 4 8 及び電子回路 5 0 は、例えば、エポキシ樹脂等の接着剤 5 4 により固定されている。

【 0 0 4 7 】

図 2 には、図 1 における本体 2 8 の I I - I I 断面 (水平断面) が示されている。バッキング部材 2 4 の本体 2 8 は、母材 3 4 と減衰材フィラー 3 6 とにより構成される。各リード (リード本体 3 8、リード上部 4 0、リード下部 4 2) の水平断面の形状は矩形である。その形状は望ましくは正方形又は長方形である。もちろん、その形状は、円又は楕円等のように丸みをもった形状であってもよい。

40

【 0 0 4 8 】

以上のように、振動子アセンブリ 1 0 においては、減衰材フィラー 3 6 を含む本体 2 8 の上面に減衰材フィラーを含まない上部下地層 3 0 が設けられ、その上部下地層 3 0 上に複数の電極パッド 4 4 (電極層) が設けられている。同様に、本体 2 8 の下面に減衰材フィラー 3 6 を含まない下部下地層 3 2 が設けられ、その下部下地層 3 2 上に複数の電極パッド 4 6 (電極層) が設けられている。上部下地層 3 0 と下部下地層 3 2 は、フィラーマ

50

スキング層（カバー層、コーティング層）として機能する。つまり、本体 28 の上面が上部下地層 30 によって覆われ、これにより、減衰材フィラー 36 が上部下地層 30 によって押さえ付けられる。同様に、本体 28 の下面が下部下地層 32 によって覆われ、これにより、減衰材フィラー 36 が下部下地層 32 によって押さえ付けられる。仮に、上部下地層 30 と下部下地層 32 を設けない場合、本体 28 の上面と下面に減衰材フィラー 36 が露出し、フィラー断片が浮遊片として存在したり、減衰材フィラー 36 が脱落して表面に窪みが形成されたりする場合がある。そのままの状態では上面と下面に電極層を形成すると、フィラー断片や窪みに起因して、電極層において部分的な欠落やクラック等の電氣的不良要因が発生する場合がある。本実施形態によると、上部下地層 30 を設けることにより減衰材フィラー 36 が押さえ付けられ、浮遊片としてのフィラー断片や窪みが存在せずこれらの影響を受けない平坦な面（上部下地層 30 の表面）が形成される。また、減衰材フィラーの脱落が防止される。その平坦な面（上部下地層 30 の表面）上に電極層（複数の電極パッド 44）を形成することにより、浮遊片としてのフィラー断片や窪みの影響を受けずに、電極層（複数の電極パッド 44）を形成することが可能となる。これにより、フィラー断片や窪みに起因する電氣的不良要因の発生を防止することが可能となる。下部下地層 32 上に電極層（複数の電極パッド 46）を形成する場合も同様に、電氣的不良要因の発生を防止することが可能となる。また、上部下地層 30 の表面を平滑化することにより、電極パッド 44 における電氣的不良要因の発生をより確実に防止することが可能となる。下部下地層 32 においても同様である。

10

20

30

40

50

【0049】

以下、振動子アセンブリ 10 の製造方法について説明する。

【0050】

図 3 には、第 1 実施形態に係る製造方法を示すフローチャートが示されている。図 4 から図 8 を参照しながら各工程について説明する。

【0051】

まず、二次元リードアレイ 26 が内蔵され減衰材フィラー 36 が混入されたバッキングブロックが作製される（S01）。例えば、エポキシ樹脂、ウレタン樹脂、等の樹脂材料に対して、金属、セラミック、ゴム材、等により構成された減衰材フィラー 36 を混合し、その混合物に二次元リードアレイ 26 を組み込み、その混合物を硬化させる。これにより、例えば、立方体又は直方体の形状を有するバッキングブロックが形成される。図 4 には、バッキングブロック 56 の一部の XZ 断面が示されている。バッキングブロック 56 の上面 58 からリード（リード本体 38）の端面が露出している。その上面 58 の反対側の下面からもリード（リード本体 38）の端面が露出している。一例として、バッキングブロック 56 の幅（X 方向の長さ）は 20 mm であり、奥行き（Y 方向の長さ）は 20 mm であり、高さ（Z 方向の長さ）は 10 mm である。X 方向及び Y 方向にそれぞれ例えば 50 本のリード（リード本体 38）が配置されている。各リード（リード本体 38）の X 方向及び Y 方向の幅は、例えば 50 μ m であり、リード間ピッチは例えば 0.3 ~ 0.5 mm である。各リードの Z 方向の長さは例えば 10 mm である。

【0052】

次に、二次元リードアレイ 26 の端部としてのリード端部アレイを残しつつ、バッキングブロック 56 の表面が切削される（S02）。図 5 には、切削加工後のバッキングブロック 56 の一部の XZ 断面が示されている。例えば、ダイシングソーを用いて上面 58 と下面が切削される。具体的には、リード端面が露出している上面 58 において、各リード間のピッチよりも薄いブレード 60 を X 方向及び Y 方向に走査しながら、各リード間の母材 34 を切削して掘り下げる。これにより、上面 58 において各リード間に溝が形成され、リード上部 40 が上面 58 から突出する。複数のリード上部 40 により、リード端部アレイとしてのリード上部アレイが構成される。同様に、リード端面が露出している下面において、ブレード 60 を X 方向及び Y 方向に走査しながら、各リード間の母材 34 を切削して掘り下げる。これにより、下面において各リード間に溝が形成され、図 5 には示されていないリード下部 42 が下面から突出する。複数のリード下部 42 により、リード端部

アレイとしてのリード下部アレイが構成される。また、リードの中で母材 3 4 に埋設された部分によりリード本体 3 8 が構成される。切削の深さは、例えば数十 μm である。切削後の上面 5 8 と下面は平坦であることが望ましい。別の方法として、サンドブラスト法を適用することにより、上面 5 8 と下面が切削されてもよい。樹脂材料により構成された母材 3 4 の硬度は、金属製のリードの硬度よりも低く、母材 3 4 はリードよりも脆い。それ故、サンドブラスト法にて用いられる砥粒を適切に選択することにより、リード端部アレイを残しつつ、上面 5 8 と下面を切削することができる。

【0053】

次に、下地層（上部下地層 3 0 と下部下地層 3 2）を構成する樹脂材料が、切削後の表面に流し込まれ、その樹脂材料が硬化される（S 0 3）。図 6 には、樹脂形成後のバック
10
キングブロック 5 6 の一部の X Z 断面が示されている。樹脂材料 6 2 は、例えばエポキシ樹脂、ウレタン樹脂、等であり、減衰材フィラーを含まない。樹脂材料 6 2 は、上面 5 8 において切削された箇所
に流し込まれて硬化される。また、樹脂材料 6 2 は、リード上部 4 0 が覆われるように上面 5 8 に設けられる。同様に、樹脂材料 6 2 は、下面において切削された箇所に流し込まれて硬化される。また、樹脂材料 6 2 は、図 6 には示されていないリード下部 4 2 が覆われるように下面に設けられる。樹脂材料 6 2 は、母材 3 4 と同じ材料であってもよいし、異なる材料であってもよい。同じ材料を用いることにより、本体 2 8 と上部下地層 3 0 との界面、及び、本体 2 8 と下部下地層 3 2 との界面、における音響特性の不連続性を小さくすることが可能となる。

【0054】

樹脂材料 6 2 の代わりに、シリア、アルミナ等のセラミックを上面 5 8 と下面に蒸着してもよい。この場合も、上面 5 8 と下面とにおいて切削された箇所にセラミックが蒸着される。また、セラミックは、リード上部 4 0 とリード下部 4 2 が覆われるように蒸着される。
20

【0055】

次に、リード端部アレイが露出するように、表面に形成された樹脂材料 6 2 又はセラミックが切削、研磨される（S 0 4）。具体的には、バックキングブロック 5 6 の上面 5 8 と下面に形成された樹脂材料 6 2 又はセラミックが、切削、研磨される。これにより、バック
30
キングが形成される。図 7 には、バックキング 2 2 の一部の X Z 断面が示されている。この工程により、樹脂材料 6 2 から上部下地層 3 0 が形成され、リード上部 4 0 の端面が上部下地層 3 0 から露出する。各リード間の溝（切削された箇所）には、樹脂材料 6 2 により構成される上部下地層 3 0 が設けられている。同様に、樹脂材料 6 2 から下部下地層 3 2 が形成され、リード下部 4 2 の端面が下部下地層 3 2 から露出する。各リード間の溝（切削された箇所）には、樹脂材料 6 2 により構成される下部下地層 3 2 が設けられている。この工程により、上部下地層 3 0 及び下部下地層 3 2 の寸法、平面度及び表面粗さが調整され、上部下地層 3 0 及び下部下地層 3 2 の表面が平滑化される。

【0056】

バックキングブロックの上面 5 8 と下面には、減衰材フィラー 3 6 が露出し、その減衰材フィラー 3 6 が浮遊片として上面 5 8 と下面に残存する場合がある。また、上面 5 8 と下面から減衰材フィラー 3 6 が脱落して窪みが形成される場合がある。第 1 実施形態によると、上面 5 8 が上部下地層 3 0 によって覆われ、減衰材フィラー 3 6 が上部下地層 3 0 によって押さえ付けられる。同様に、下面が下部下地層 3 2 によって覆われ、減衰材フィラー 3 6 が下部下地層 3 2 によって押さえ付けられる。つまり、上部下地層 3 0 と下部下地層 3 2 は、フィラーマスキング層（カバー層、コーティング層）として機能する。
40

【0057】

上部下地層 3 0 の厚みは、例えば、二次元振動子アレイ 1 2 が有する周波数帯域の中心周波数に対応する波長の $1/4$ 以下であることが好ましい。

【0058】

次に、下地層（上部下地層 3 0 と下部下地層 3 2）の表面に電極が形成される（S 0 5）。図 8 には、電極形成後のバックキング 2 2 の一部の X Z 断面が示されている。上部下地
50

層 30 上には、例えば、めっき、蒸着、スパッタリング、等の方法により、複数の電極パッド 44 からなる電極パッドアレイが形成される。同様に、下部下地層 32 上に、複数の電極パッド 46 からなる電極パッドアレイが形成される。電極パッド 44, 46 は導電性材料により構成される。電極パッド 44, 46 の厚みは、例えば 0.5 μm である。複数の電極パッド 44 からなる電極パッドアレイは二次元振動子アレイ 12 に接続され、複数の電極パッド 46 からなる電極パッドアレイは中継基板 48 上に形成された電極パッドアレイに接続される。

【0059】

電極パッドアレイが形成されたバッキング 22 は、別途作製された二次元振動子アレイ 12 と整合層 16 とを含む積層体に接続される。また、バッキング 22 は、中継基板 48 を介して電子回路 50 に接続される。これにより、振動子アセンブリ 10 が構成される。振動子アセンブリ 10 は探触子ケース内に配置される。

10

【0060】

バッキングブロックの上面と下面に同時に又は別々に、下地層（上部下地層 30 と下部下地層 32）が形成されてもよい。また、上面と下面の両方に下地層が形成されてもよいし、いずれか一方の面に下地層が形成されてもよい。

【0061】

なお、上部下地層 30 の表面に分離前の電極層を形成し、その電極層上に素子分離前の振動素子ブロックと整合層ブロックとを積層し、振動素子ブロック、整合層ブロック及び電極層に素子分離溝（隙間 20）を形成してもよい。その素子分離溝により、振動素子ブロックが複数の振動素子 14 に分割され、これにより、二次元振動子アレイ 12 が構成される。同様に、素子分離溝により、整合層ブロックが複数の整合素子 18 に分割され、これにより、整合層 16 が構成される。また、素子分離溝により、電極層が複数の電極パッド 44 に分割され、これにより、電極パッドアレイが構成される。素子分離溝（隙間 20）は、上部下地層 30 にも形成されてもよい。この場合、上部下地層 30 は複数に分割される。その場合に、減衰材フィラー 36 からフィラー断片が生成されたとしても、素子分離溝（隙間 20）に目詰め材が充填されることによりフィラー断片が押さえ付けられる。

20

【0062】

以上のように、第 1 実施形態によると、上部下地層 30 によって減衰材フィラー 36 が押さえ付けられるので、その上部下地層 30 上に複数の電極パッド 44 を形成することにより、フィラー断片や窪みに起因する電氣的不良要因の発生を防止することが可能となる。下部下地層 32 についても同様である。

30

【0063】

以下、第 2 実施形態に係る製造方法について説明する。図 9 には、第 2 実施形態に係る製造方法を示すフローチャートが示されている。図 10 から図 17 を参照しながら各工程について説明する。

【0064】

まず、減衰材フィラー 36 が混入された母材が作製される（S10）。例えば、エポキシ樹脂、ウレタン樹脂、等の樹脂材料に対して、金属、セラミック、ゴム材、等により構成された減衰材フィラー 36 を混合し、その混合物を硬化させる。これにより、ブロック状又は板状の母材が作製される。図 10 には、母材の一例が示されている。図 10 は、母材を示す斜視図である。図示されているように、ブロック状の母材 66 が作製された場合、その母材 66 から複数のプレート（バッキングプレート）68 が順次切り出される（S11）。

40

【0065】

次に、各バッキングプレート 68 の厚みが調整される（S12）。例えば、両面研磨装置や平面研削装置等が用いられ、切り出された各バッキングプレート 68 の表面に対して研磨加工処理が施される。この場合、バッキングプレート 68 の厚みがリード間ピッチに一致するように厚み調整が行われ、また、バッキングプレート 68 の平坦処理が行われる。その厚みは例えば 0.3 mm である。本実施形態では、図 11 に示されているようなバ

50

ッキングプレート 68 の厚みをリード間ピッチに合わせる必要があるため、各バッキングプレート 68 の厚み調整にあたっては高精度の処理を施すのが望ましい。

【0066】

次に、各バッキングプレート 68 に対して外形加工処理が施される (S13)。具体的には、ダイシングソー等の装置が用いられ、各バッキングプレート 68 が所定の寸法になるように、その外形が調整される。

【0067】

続いて、各バッキングプレート 68 の第 1 面に対して溝列が形成される (S14)。この溝列には、1 列に整列された複数のリードにより構成されるリード列が收容される。例えばダイシングソー等の装置が用いられ、バッキングプレート 68 における第 1 面に、リード列を收容可能な幅、深さ、ピッチをもった複数の溝からなる溝列が形成される。

10

【0068】

図 12 には、上記加工が施されたバッキングプレートが示されている。図 12 は、バッキングプレートを示す斜視図である。バッキングプレート 70 は、第 1 面 70a と第 2 面 70b とを有し、第 1 面 70a に対して溝列 72 が形成されている。溝列 72 は、X 方向に並んだ複数の溝 74 により構成される。各溝 74 は、Z 方向に延在する直線的な溝である。溝 74 の水平断面の形状は矩形である。バッキングプレート 70 において、溝列 72 の X 方向の両側には端部 70c, 70d が存在している。バッキングプレート 70 の第 2 面 70b は平坦な面である。

【0069】

各溝 74 の幅は例えば 55 μm であり、深さは例えば 55 μm であり、溝間ピッチは例えば 0.3 ~ 0.5 mm である。このように事前に溝列 72 を形成しておくことにより、その溝列 72 内にリード列を收容した場合においても、リード列の配列を設計通りに維持することが可能となる。よって、二次元リードアレイにおける電気的特性を良好にすることが可能となる。

20

【0070】

また、複数のリードフレームが作製される (S15)。図 13 には、ステップ S15 による処理により作製されたリードフレームの一例が示されている。図 13 は、リードフレームを示す平面図である。例えば、板状の金属薄板に対してフォトリソグラフィ等の手法を用いることにより、図 13 に示されているリードフレーム 76 を作製することができる。リードフレーム 76 は、リード列 78 と、リード列 78 の上端及び下端を保持した枠体 80 と、により構成される。リードフレーム 76 は導電性材料により構成される。リード列 78 は、X 方向に並んだ複数のリード 82 により構成される。各リード 82 の上端 82a 及び下端 82b は、枠体 80 における内縁 80a に連なっている。枠体 80 には、孔 84 が形成されており、各孔 84 は位置決め手段として機能する。リード列 78 の X 方向の両側には一対の開口部 86, 88 が形成されている。開口部 86, 88 は、後述する積層工程において、図 12 に示されているバッキングプレート 70 の端部 70c, 70d を收容する空間である。

30

【0071】

リード列 78 の上端 82a の両側には、枠体 80 の内縁 80a から開口部 86, 88 内に突出した一対の凸部 90a, 90b が設けられている。同様に、リード列 78 の下端 82b の両側には、枠体 80 の内縁 80a から開口部 86, 88 内に突出した一対の凸部 90c, 90d が設けられている。凸部 90a, 90b, 90c, 90d は、後述する積層工程において、図 12 に示されているバッキングプレート 70 に対する位置決め用の部材として機能する。凸部 90a とリード列 78 との間には、開口部 86 に連なる空隙 92a が形成されており、凸部 90b とリード列 78 との間には、開口部 88 に連なる空隙 92b が形成されている。同様に、凸部 90c とリード列 78 との間には、開口部 86 に連なる空隙 92c が形成されており、凸部 90d とリード列 78 との間には、開口部 88 に連なる空隙 92d が形成されている。空隙 92a, 92b, 92c, 92d には、後述する接着剤が流し込まれ、その接着剤により下地層が形成される。例えば、リードフレーム 76

40

50

のY方向の厚みは50 μmであり、各リード82のX方向の幅は50 μmであり、リード間ピッチは0.3~0.5 mmである。各リード82のZ方向の長さは例えば15 mmである。

【0072】

次に、複数のバックングプレート70と複数のリードフレーム76とが交互に積層されて接着される(516)。図14を参照して、この工程について説明する。図14には、制作台としての治具94が示されている。治具94は、水平なプレート状のベース96と、そのベース96上に起立形成された4つの位置決めピン98と、により構成される。治具94を利用して、複数のバックングプレート70と複数のリードフレーム76とが交互に積層される。この場合において、各リードフレーム76に形成された孔84内に位置決めピン98が差し込まれる。これにより、治具94に対して各リードフレーム76が位置決めされる。また、各リードフレーム76が有する開口部86, 88(図13参照)内に、バックングプレート70の端部70c, 70d(図12参照)が収容され、各バックングプレート70と各リードフレーム76との相対的な位置関係が定められる。

10

【0073】

上記のような積層過程の実行にあたっては、互いに隣接する各バックングプレート70の間に接着剤が導入される。この接着剤は減衰材フィラー36を含まない。具体的には、積層前のバックングプレート70の第1面70a及び第2面70bの両方に、エポキシ樹脂等を含む接着剤が塗布される。その上で、上記のような交互積層処理が施される。その場合においては、バックングプレート70の第1面70aに形成された溝列72内にリード列78が収容されるように積層処理が実行される。

20

【0074】

所定数のバックングプレート70と所定数のリードフレーム76とが積層された上で、符号100で示されるように、例えば上方から荷重が与えられる。すなわち、積層体に対する加圧又は挟持が施される。これにより、互いに隣接する各バックングプレート70の間に存在する余剰の接着剤が積層体の外部に追い出され、隣接プレート間において一方のバックングプレート70の第1面70aと他方のバックングプレート70の第2面70bとの間に非常に薄い接着剤層が形成される。接着剤の硬化が完了するまで加圧状態が維持される。この場合において、熱を加えてもよい。そのような加圧接着工程において、接着剤が硬化し、その際に熱収縮が生じても、各リード82は各溝74内に完全に収容されているため、各リード82が不必要に変形するといった問題は生じない。また、各溝74内に各リード82が収容された上で、複数のバックングプレート70が積層されるため、バックングプレート70における接着剤の量は極めて少なく済む。

30

【0075】

図15には、バックングプレート70とリードフレーム76との組み合わせの様子が示されている。上述したように、リードフレーム76が有する開口部86, 88(図13参照)内に、バックングプレート70の端部70c, 70d(図12参照)が収容される。積層過程においては、リードフレーム76が有する凸部90a, 90b, 90c, 90dが、バックングプレート70に対する位置決め用の部材として機能し、これにより、バックングプレート70とリードフレーム76との相対的な位置関係が定められる。各バックングプレート70の間に導入された接着剤は、上述したように、積層体に加えられた荷重によって積層体の外部に追い出される。このとき、接着剤102が空隙92a, 92b内に流れ込み、それらの中に充填される。同様に、接着剤104が空隙92c, 92d内に流れ込み、それらの中に充填される。接着剤102が硬化することにより、切削及び研磨前の下地層(上部下地層30)が構成され、接着剤104が硬化することにより、切削及び研磨前の下地層(下部下地層32)が構成される。リード82のうち溝74に収容された部分がリード本体38(図1参照)を構成し、リード82のうち溝74に収容されない上部がリード上部40(図1参照)を構成し、リード82のうち溝74に収容されない下部がリード下部42(図1参照)を構成する。

40

【0076】

50

接着剤の硬化の後、積層ブロックの外部に存在する複数の枠体 80 が除去され、その上で、治具 94 から積層ブロックが取り出される (S 17)。もっとも、積層ブロックの取り出し後に複数の枠体 80 の除去等が行われてもよい。積層ブロックの取り出し後、積層ブロックの外形が調整される。例えば、積層ブロックにおける周辺部に対する切削加工が施され、立方体の形状をもった所定寸法を有するバックングが構成される。

【0077】

次に、リード端部アレイが露出するように、硬化後の接着剤 102, 104 が研削、研磨される (S 18)。例えば、両面研磨装置や平面研削装置等が用いられ、上面及び下面が検索、研磨される。図 16 には、ステップ S 18 の工程が施された後のバックング 22 が示されている。図 16 は、バックングを示す XZ 断面図である。この工程により、空隙 92a, 92b (図 13 参照) 内に充填されて硬化した接着剤 102 から上部下地層 30 が形成され、リード 82 の上部により構成されるリード上部 40 の端面が上部下地層 30 から露出する。同様に、空隙 92c, 92d (図 13 参照) 内に充填され硬化した接着剤 104 から下部下地層 32 が形成され、リード 82 の下部により構成されるリード下部 42 の端面が下部下地層 32 から露出する。また、リード 82 のうち溝 74 に収容された部分がリード本体 38 を構成する。この工程により、上部下地層 30 及び下部下地層 32 の寸法、平面度及び表面粗さが調整され、上部下地層 30 及び下部下地層 32 の表面が平滑化される。

10

【0078】

次に、下地層 (上部下地層 30 と下部下地層 32) の表面に電極が形成される (S 19)。図 17 には、電極形成後のバックング 22 の XZ 断面が示されている。第 1 実施形態と同様に、上部下地層 30 上に複数の電極パッド 44 からなる電極パッドアレイが形成され、下部下地層 32 上に複数の電極パッド 46 からなる電極パッドアレイが形成される。

20

【0079】

電極パッドアレイが形成されたバックング 22 は、別途作製された二次元振動子アレイ 12 と整合層 16 とを含む積層体に接続される。また、バックング 22 は、中継基板 48 を介して電子回路 50 に接続される。これにより、振動子アセンブリ 10 が構成される。

【0080】

なお、第 2 実施形態においても、バックングの上面と下面の両方に下地層が形成されてもよいし、いずれか一方の面に下地層が形成されてもよい。

30

【0081】

以上のように、第 2 実施形態によると、複数のバックングプレート 70 と複数のリードフレーム 76 とを交互に積層することにより、積層体が構成される。リードフレーム 76 に、下地層形成用の空隙 92a, 92b, 92c, 92d を予め形成しておくことにより、交互積層処理において用いられる接着剤の余剰分が、交互積層処理の過程で自然と空隙 92a, 92b, 92c, 92d に流れ込み、その接着剤が硬化することにより上部下地層 30 と下部下地層 32 が形成される。これにより、交互積層処理と同時に下地層が形成され、バックング 22 (振動子アセンブリ 10) を容易に作製することが可能となる。

【0082】

以下、図 18 を参照して比較例に係る超音波探触子について説明する。図 18 は、比較例に係る振動子アセンブリの一部の XZ 断面を示す図である。

40

【0083】

比較例に係る振動子アセンブリは、二次元振動子アレイを含む。二次元振動子アレイは、X 方向及び Y 方向に整列した複数の振動素子 106 を含む。二次元振動子アレイの中には複数の隙間 108 (素子分離溝) が形成されている。

【0084】

二次元振動子アレイの背面側 (非生体側) にバックング 110 が設けられている。バックング 110 は、リードアレイ内蔵型のバックングであり、バックング部材 112 と二次元リードアレイ 114 とを含む。二次元リードアレイ 114 は、バックング部材 112 において上下方向 (Z 方向) に貫通しつつ埋設されている。バックング部材 112 は、母材

50

116と減衰材フィラー118とにより構成される。母材116は樹脂材料により構成され、母材116内には複数の減衰材フィラー118が分散した状態で混入している。比較例に係る振動子アセンブリにおいては、本実施形態に係る下地層（上部下地層30と下部下地層32）は設けられていない。

【0085】

二次元リードアレイ114は、X方向及びY方向に整列した複数のリードにより構成される。二次元リードアレイ114の上部端面はバッキング部材112の上面（生体側の面）から露出し、二次元リードアレイ114の下部端面はバッキング部材112の下面（非生体側の面）から露出している。

【0086】

バッキング部材112の上面には複数の電極パッド120（電極層）が設けられている。各電極パッド120は対応する振動素子106に接続されている。複数の電極パッド120は二次元的に配列されており、これにより、電極パッドアレイが構成される。バッキング部材112の上面から露出した二次元リードアレイ114の端面は、各電極パッド120に電氣的に接続される。これにより、二次元振動子アレイと二次元リードアレイ114とが電氣的に接続される。また、バッキング部材112の下面には複数の電極パッド（電極層）が設けられている。各電極パッドは、例えば、図示されていない中継基板上の電極パッドに電氣的に接続される。中継基板は例えば電子回路に接続される。バッキング部材112の下面から露出した二次元リードアレイ114の端面は、バッキング部材112の下面に設けられた各電極パッドに電氣的に接続される。これにより、二次元リードアレイ114と中継基板とが電氣的に接続される。もちろん、中継基板を除外して、二次元リードアレイ114と電子回路とが直接的に接続される場合もあり得る。

【0087】

比較例に係る振動子アセンブリにおいては、本実施形態に係る下地層（上部下地層30と下部下地層32）が設けられていないため、バッキング110の表面に減衰材フィラー118が露出する。例えば、バッキング110の表面に対して切削や研磨等の加工を施すことにより、バッキング110の表面にフィラー断片が露出する。このフィラー断片がバッキング110の表面から脱落した場合、その表面に窪み122が形成される。その窪み122に起因して、その部分で電極パッド120（電極層）が破断する場合がある。また、バッキング110の表面において、フィラー断片が表面から脱落し易くなった状態で存在する場合がある。つまり、浮遊片のようなフィラー断片がバッキング110の表面に存在する場合がある。この場合、符号124で示す箇所のように、浮遊片としてのフィラー断片に起因して、電極パッド120（電極層）が破断する場合がある。また、浮遊片としてのフィラー断片はバッキング110の表面から剥がれ易くなっているため、符号126で示す箇所のように、そのフィラー断片上に形成された電極パッド120（電極層）がバッキング110の表面から剥がれ易くなる。電極パッド120（電極層）の厚みは、例えば0.5µm程度であり、極めて薄い。それ故、窪み122や浮遊片としてのフィラー断片が存在することにより、電極パッド120（電極層）は破断や剥離し易くなる。このように、比較例においては、電極パッド120（電極層）における部分的な欠落やクラック等の電氣的不良要因が発生し易い。バッキング110の下面に形成された電極パッド（電極層）においても同様の問題が発生し易い。その結果、二次元リードアレイ114と二次元振動子アレイとの間や、二次元リードアレイ114と中継基板（電子回路）との間において、導通不良は発生し易くなる。

【0088】

これに対して本実施形態では、バッキング部材の表面に下地層（上部下地層30と下部下地層32）が設けられているので、浮遊片としてのフィラー断片や窪みが存在せずこれらの影響を受けない平坦な面（上部下地層30の表面、下部下地層32の表面）が形成される。その平坦な面上に電極層が形成されているので、フィラー断片や窪みの影響を受けずに電極層が形成され、これにより、フィラー断片や窪みに起因する電氣的不良要因が防止される。

10

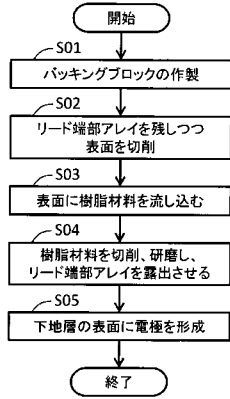
20

30

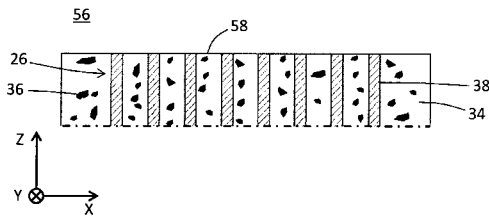
40

50

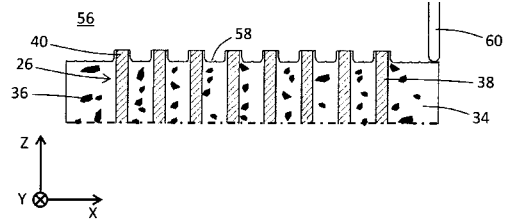
【 図 3 】



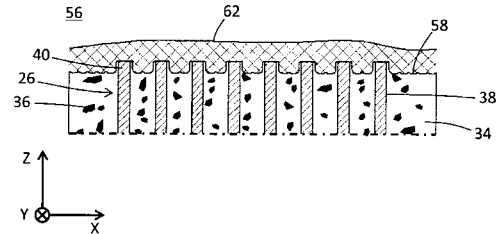
【 図 4 】



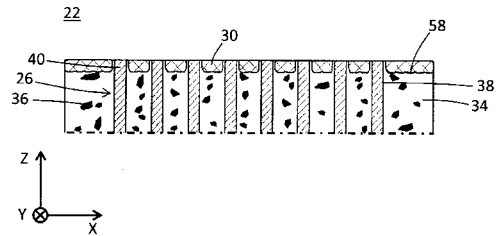
【 図 5 】



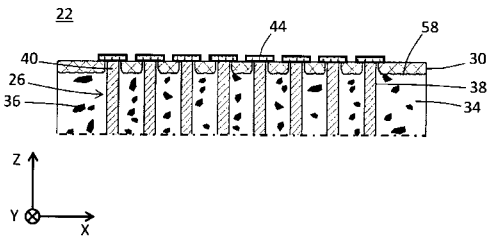
【 図 6 】



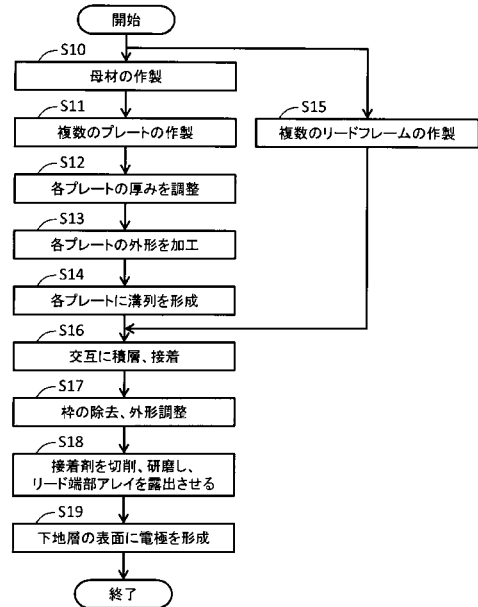
【 図 7 】



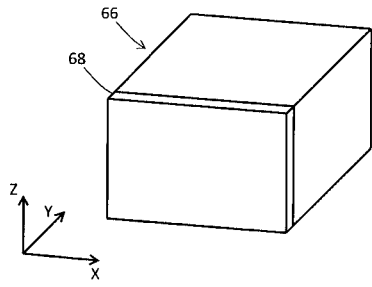
【 図 8 】



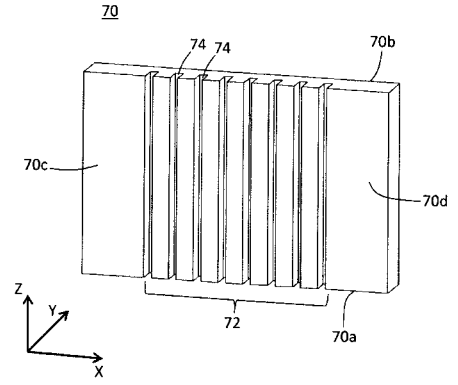
【 図 9 】



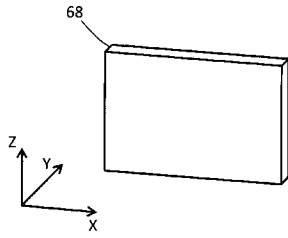
【 図 1 0 】



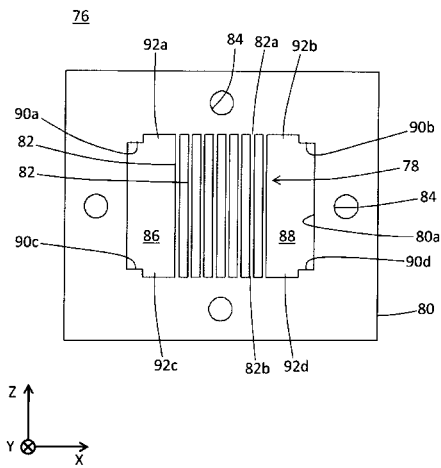
【 図 1 2 】



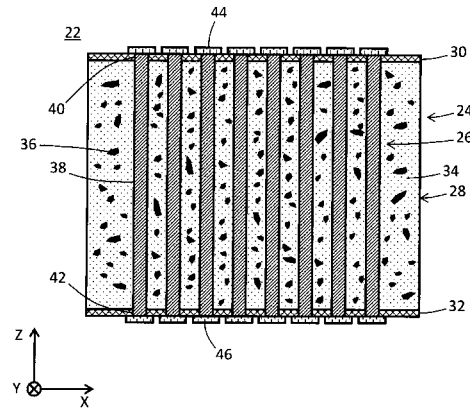
【 図 1 1 】



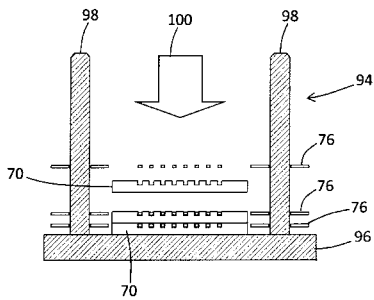
【 図 1 3 】



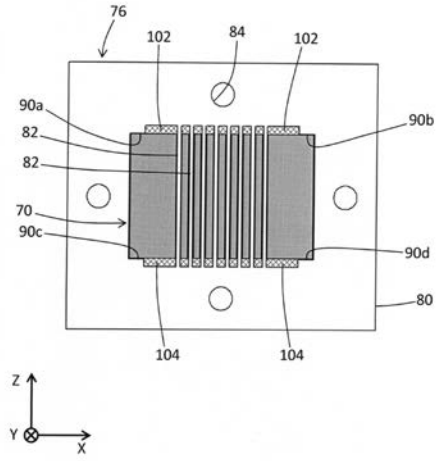
【 図 1 7 】



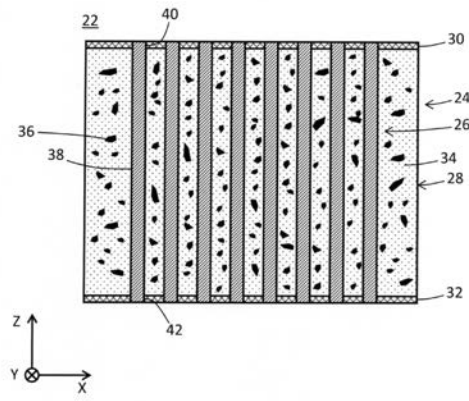
【 図 1 4 】



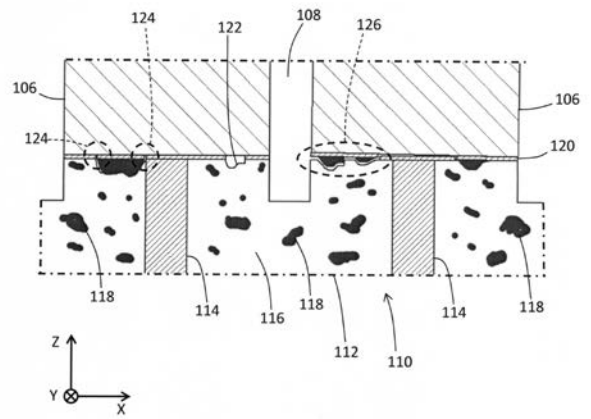
【 図 1 5 】



【 図 1 6 】



【 図 1 8 】



专利名称(译)	超声波探头及其制造方法		
公开(公告)号	JP2017073662A	公开(公告)日	2017-04-13
申请号	JP2015199441	申请日	2015-10-07
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	桂秀嗣 田原義弘		
发明人	桂 秀嗣 田原 義弘		
IPC分类号	H04R17/00 H04R31/00 A61B8/00		
FI分类号	H04R17/00.330.J H04R31/00.330 H04R17/00.330.H A61B8/00		
F-TERM分类号	4C601/EE10 4C601/GB04 4C601/GB06 4C601/GB19 4C601/GB20 4C601/GB21 4C601/GB26 4C601/GB28 4C601/GB31 4C601/GB41 5D019/AA26 5D019/BB18 5D019/BB28 5D019/GG06 5D019/HH01		
外部链接	Espacenet		

摘要(译)

一种超声波探头，包括其中装有引线阵列的背衬，并且其中混合了衰减材料填料，防止了在背衬表面上形成的电极层中出现电气故障因素。背衬(22)包括背衬构件(24)和二维引线阵列(26)。背衬构件24包括主体28和上基层30。主体28包括阻尼填料36，并且上基础层30不包括阻尼填料。多个电极焊盘44设置在上基层30上，并且二维引线阵列26的上端表面从上基层30暴露并连接到每个电极焊盘46。阻尼材料填充物36被上基础层30挤压，并且防止了由阻尼材料填充物36引起的电极垫46处的电气故障因素。[选图]图1

