

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号  
特開2004-121847  
(P2004-121847A)

(43) 公開日 平成16年4月22日(2004.4.22)

(51) Int.Cl. <sup>7</sup>	F I	テーマコード (参考)
A 6 1 B 8/00	A 6 1 B 8/00	2 G 0 4 7
G 0 1 N 29/26	G 0 1 N 29/26 5 0 3	4 C 6 0 1
G 0 1 S 7/523	G 0 1 S 15/89 B	5 J 0 8 3
G 0 1 S 15/89	G 0 1 S 7/52 D	

審査請求 未請求 請求項の数 23 O L (全 14 頁)

(21) 出願番号	特願2003-337803 (P2003-337803)	(71) 出願人	590000248
(22) 出願日	平成15年9月29日 (2003. 9. 29)		コーニンクレッカ フィリップス エレク トロニクス エヌ ヴィ
(31) 優先権主張番号	261890		Koninklijke Philips Electronics N. V.
(32) 優先日	平成14年9月30日 (2002. 9. 30)		オランダ国 5621 ペーアー アイン ドーフエン フルーネヴァウツウェッハ 1
(33) 優先権主張国	米国 (US)		Groenewoudseweg 1, 5 621 BA Eindhoven, T he Netherlands
		(74) 代理人	100070150 弁理士 伊東 忠彦
		(74) 代理人	100091214 弁理士 大貫 進介

最終頁に続く

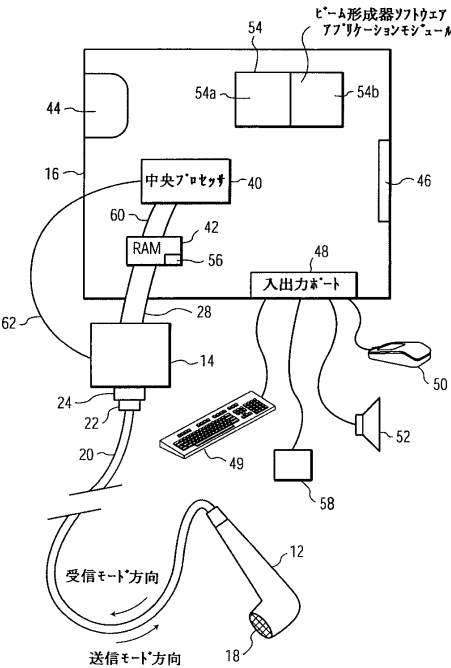
(54) 【発明の名称】 超音波トランスデューサをビーム形成処理を実行する計算装置とインタフェース接続するシステム及び方法

(57) 【要約】

【課題】 外部ハードウェアを用いることなく、アナログ信号を送受信するトランスデューサアレイ及びパーソナルコンピュータを有する超音波撮像システム用のビーム形成器を提供することを目的とする。

【解決手段】 ビーム形成器は、トランスデューサアレイ・計算装置間で伝送されるデジタルデータに少なくとも部分的なビーム形成処理を行う計算装置による実行のために構成されるビーム形成器ソフトウェアアプリケーションモジュールと、トランスデューサアレイ・計算装置間で信号及びデータを交換しA / D又はD / A変換を行う手段とを含む。ビーム形成器は計算装置のアーキテクチャに統合された、計算装置の記憶手段中のRAM等である統合モジュールを含むうる。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

アナログ R F 信号を送信及び受信するトランスデューサアレイを有するプローブと計算装置とを有する超音波撮像システム用のビーム形成器であって、

前記トランスデューサアレイと前記計算装置との間で伝送されるデジタルデータに対して少なくとも部分的なビーム形成処理を行うため前記計算装置による実行のために構成されるビーム形成器ソフトウェアアプリケーションモジュールと、

前記トランスデューサアレイと前記計算装置との間で信号及びデータを交換し、前記交換された信号及びデータに対して A / D 変換及び D / A 変換のうちの少なくとも一方を行う手段とを含む、ビーム形成器。

10

## 【請求項 2】

前記信号を交換する手段は、前記交換を行うために前記トランスデューサアレイと前記計算装置との間に結合されるインタフェースモジュールを含む、請求項 1 記載のビーム形成器。

## 【請求項 3】

前記ビーム形成器は、前記計算装置と前記信号を交換する手段との間で交換されたデータを格納するために前記計算装置のアーキテクチャに統合されたモジュールを更に含む、請求項 1 記載のビーム形成器。

## 【請求項 4】

前記計算装置は記憶手段を含み、前記統合モジュールは前記記憶手段に含まれる、請求項 3 記載のビーム形成器。

20

## 【請求項 5】

前記統合モジュールはランダムアクセスメモリ ( R A M ) である、請求項 4 記載のビーム形成器。

## 【請求項 6】

前記統合モジュールは前記計算装置と外部モジュールの両方によるアクセスをサポートするよう構成される、請求項 3 記載のビーム形成器。

## 【請求項 7】

前記ビーム形成器は、前記ビーム形成器ソフトウェアアプリケーションモジュールによってのみ使用されるよう前記統合モジュールを割り当てる手段を含む、請求項 3 記載のビーム形成器。

30

## 【請求項 8】

前記ビーム形成器インタフェースモジュールは、  
前記計算装置から前記デジタルデータを受信する手段と、  
前記デジタル信号をアナログ信号へ変換する手段と、  
前記アナログ信号を前記トランスデューサアレイへ送信する手段とを含む送信モジュールを含む、  
請求項 2 記載のビーム形成器。

## 【請求項 9】

前記ビーム形成器インタフェースモジュールは、  
前記トランスデューサアレイから前記アナログデータを受信する手段と、  
前記アナログ信号をデジタル信号へ変換する手段と、  
前記デジタル信号を前記計算装置へ送信する手段とを含む受信モジュールを含む、  
請求項 2 記載のビーム形成器。

40

## 【請求項 10】

前記計算装置及び前記インタフェースモジュールのうちの少なくとも一方は、前記計算装置と前記インタフェースモジュールとの間のデータ交換を同期させるための制御信号を発生する手段を含み、

前記ビーム形成器は、前記制御信号を伝搬するために前記計算装置と前記インタフェースモジュールとの間に通信を与える通信リンクを更に含む、請求項 2 記載のビーム形成器

50

。

【請求項 1 1】

前記ビーム形成器は、前記計算装置と前記ビーム形成器統合モジュールとの間で交換されるデジタル信号を格納するために前記計算装置のアーキテクチャに統合されたモジュールを更に含み、前記制御信号は前記統合モジュールを介して前記計算装置と前記インタフェースモジュールとの間のデータ交換を同期させる、請求項 1 0 記載のビーム形成器。

【請求項 1 2】

前記計算装置の記憶手段は、インタフェースを介して前記計算装置の中央プロセッサとインタフェース接続され、前記統合モジュールは前記インタフェースを介して前記中央プロセッサにインタフェース接続される、請求項 3 記載のビーム形成器。

10

【請求項 1 3】

前記計算装置はパーソナルコンピュータであり、前記記憶手段はランダムアクセスメモリ ( R A M ) モジュールであり、前記統合モジュールは前記 R A M モジュールに含まれる、請求項 3 記載のビーム形成器。

【請求項 1 4】

前記ビーム形成器ソフトウェアアプリケーションモジュールは前記インタフェースモジュールを制御するための第 2 の制御信号の組を発生し、前記第 2 の制御信号の組は前記通信リンクを介して送信される、請求項 1 0 記載のビーム形成器。

【請求項 1 5】

前記ビーム形成器は送信設定を選択する手段を含み、前記ビーム形成器アプリケーションソフトウェアモジュールはデジタルのビーム形成された送信信号を発生するために選択された送信設定に対して送信ビーム形成処理を行う手段と、前記デジタルのビーム形成された送信信号を前記統合モジュールに書き込む手段とを含む、請求項 1 記載のビーム形成器。

20

【請求項 1 6】

前記ビーム形成器アプリケーションソフトウェアモジュールは、デジタルデータへ変換され前記信号を交換する手段によって前記計算装置によって交換された前記トランスデューサアレイによって送信されたアナログ信号に対して受信ビーム形成処理を行う手段を含む、請求項 1 記載のビーム形成器。

【請求項 1 7】

アナログ信号を送信及び受信するトランスデューサアレイを有するプローブと、少なくとも記憶メモリ及び前記記憶メモリに結合された中央プロセッサを有する計算装置とを有する超音波撮像システム用のビーム形成器であって、

30

前記トランスデューサアレイと前記インタフェースモジュールとの間で信号を伝搬するため、及び、前記インタフェースモジュールと前記記憶メモリの選択された部分との間でデータを送信するために、前記プローブのトランスデューサアレイ及び前記記憶メモリに結合されるインタフェースモジュールと、

前記インタフェースモジュールと前記記憶メモリの選択された部分との間で送信されるデータに対して少なくとも部分的なビーム形成処理を行うために前記中央プロセッサによる実行のために構成されるビーム形成器ソフトウェアアプリケーションモジュールとを含む、ビーム形成器。

40

【請求項 1 8】

前記計算装置の記憶メモリはランダムアクセスメモリ ( R A M ) を含み、前記記憶メモリの選択された部分は R A M に含まれる、請求項 1 7 記載のビーム形成器。

【請求項 1 9】

前記ビーム形成器インタフェースモジュールは、前記トランスデューサアレイと前記メモリの選択された部分との間で信号及びデータを交換し、前記交換された信号に対して A / D 変換及び D / A 変換のうちの少なくとも一方を行う手段を含む、請求項 1 7 記載のビーム形成器。

【請求項 2 0】

50

計算装置とトランスデューサアレイを含むプローブとを有する超音波システムにおいて送信ビーム形成処理を行う方法であって、

デジタルのビーム形成された送信データを発生するためにユーザ入力された送信設定に従って前記計算装置において送信ビーム形成処理を行う段階と、

前記デジタルのビーム形成された送信データを前記記憶メモリに格納する段階と、

前記デジタルのビーム形成された送信データを前記記憶メモリから取り出す段階と、

前記デジタルのビーム形成された送信データをアナログの送信信号へ変換する段階と

、  
前記アナログの送信信号を前記トランスデューサアレイへ送信する段階とを含む、方法

10

【請求項 2 1】

記憶メモリを含む計算装置と、インタフェースモジュールと、トランスデューサアレイを含むプローブとを有する超音波システムにおいて受信ビーム形成処理を行う方法であって、

前記トランスデューサアレイからアナログ R F 受信信号を受信する段階と、

前記アナログ R F 受信信号をデジタル R F 受信データへ変換する段階と、

前記デジタル R F 受信信号を前記記憶メモリに格納する段階と、

前記デジタル R F 受信データを前記記憶メモリから取り出す段階と、

前記計算装置により前記デジタル R F 受信データに対して受信ビーム形成操作を行う段階とを含む方法。

20

【請求項 2 2】

アナログ R F 信号を送信及び受信するトランスデューサアレイと、前記トランスデューサアレイと前記計算装置との間で伝送されるデジタルデータに対して少なくとも部分的なビーム形成処理を行うビーム形成ソフトウェアを実行する計算装置とを有する超音波撮像システム用のインタフェースモジュールであって、

前記トランスデューサアレイと前記計算装置との間で信号及びデータを交換する手段と

、  
前記交換された信号及びデータに対して A / D 変換及び D / A 変換のうちの少なくとも一方を行う手段とを含む、インタフェースモジュール。

【請求項 2 3】

30

アナログ R F 信号を送信及び受信するトランスデューサアレイと、計算装置と、前記トランスデューサアレイと前記計算装置の間で信号及びデータを交換するため及び前記交換された信号及びデータに対して A / D 変換及び D / A 変換のうちの少なくとも一方を行うためのインタフェースモジュールとを有する超音波撮像システムの計算装置上で実行可能なビーム形成器アプリケーションソフトウェアモジュールであって、

前記トランスデューサアレイと前記計算装置との間で伝送されるデジタルデータに対して少なくとも部分的なビーム形成処理を行う実行可能なビーム形成ソフトウェアと、

前記インタフェースモジュールと前記計算装置との間で前記信号の交換を同期させる手段とを含む、ビーム形成器ソフトウェアアプリケーションモジュール。

【発明の詳細な説明】

40

【技術分野】

【0 0 0 1】

本発明は概して超音波撮像システムに関連し、特に超音波トランスデューサとビーム形成処理を行う計算装置とをインタフェース接続するシステム及び方法に係る。

【背景技術】

【0 0 0 2】

超音波診断技術は、一般的には撮像される体の組織へ超音波を送信し、組織から反射される超音波エコーを受信し処理することによる生物学的組織の撮像に関連する。超音波撮像システムは、一般的には、プローブ中に設けられるトランスデューサアレイ、ビーム形成器 ( b e a m f o r m e r )、及びディスプレイ/ユーザインタフェースサブシステ

50

ムを含む。トランスデューサアレイは、音響エネルギーを体の外から中へ、また中から外へつなぎ、受信された超音波を処理される準備ができている電気信号へ変換する。ディスプレイサブシステムは、受信された信号を処理し表示する。ユーザインタフェースは、システムの構成要素を制御するためのコマンドをユーザが入力することを可能とする手段を与える。ビーム形成器は、送信される音響エネルギーを撮像されている体の中の方向付けられたビームへ形成する送信ビーム形成器と、ディスプレイサブシステムによる処理の準備ができているデータのラインを形成するために受信エコーを処理する受信ビーム形成器とを含む。

#### 【 0 0 0 3 】

ビーム形成器は、様々な技術で実施されてきた。例えば、最初は、受信ビーム形成器は基本的な遅延及び加算操作を行うためにアナログ電子部で実施されていた。ビーム形成器の設計は費用効率が適切となるにつれてディジタル技術へ移行され、ディジタル技術では受信 R F 信号は A / D 変換器によってディジタル形式へ変換されるようになった。続いて、高速ディジタルデータは専用 V L S I 装置で処理されるようになった。

10

#### 【 発明の開示 】

#### 【 発明が解決しようとする課題 】

#### 【 0 0 0 4 】

ディジタル技術及びパーソナルコンピュータが発展するにつれて、ディスプレイ / ユーザインタフェースサブシステムの部分及びビーム形成器の機能は、パーソナルコンピュータ ( P C ) といった計算装置において直接実施されるようになった。ハードウェアのアップグレードの世代を越えてソフトウェア互換性を維持しつつ P C ハードウェアをアップグレードすることが可能である点は、ディスプレイ / ユーザインタフェースサブシステムとの統合に加えて、ビーム形成器を P C に組み込むことによって達成される利点のうちのひとつである。しかしながら、ビーム形成器の P C への組み込みは、ビーム形成器によって処理されるデータ帯域幅が大きいこと、例えば高速 R F データの場合に 1 2 8 チャンネルであること、によって制限されている。

20

#### 【 0 0 0 5 】

パーソナルコンピュータは、1つ又はそれ以上の中央プロセッサ又はマイクロプロセッサによって特徴付けられるアーキテクチャを有する。これらのプロセッサは、モニタ、キーボード等といった異なる周辺機器の固有の要件を与える入出力 ( I / O ) インタフェースカードによって外部装置と通信する。これらの周辺機器は、超音波ビーム形成器の必要性に対する低いデータ帯域幅によって特徴付けられる。ビーム形成器の P C への組み込みは、数学的演算を行うために外部ハードウェア装置によって高速 R F データを処理すること、及び、I / O スロットを介して P C へ与えられる狭いデータストリームへとデータを集中させることを必要とする。しかしながら、外部ハードウェアは高価であり、個々の用途のためのカスタムデザイン及び製造を必要とし、拡張及び適応の可能性が限られている。

30

#### 【 課題を解決するための手段 】

#### 【 0 0 0 6 】

アナログ信号を送信及び受信するトランスデューサアレイを有するプローブと、パーソナルコンピュータとを有する超音波撮像システム用のビーム形成器が提供される。ビーム形成器は、トランスデューサアレイと計算装置との間で伝送されるディジタルデータに対して少なくとも部分的なビーム形成処理を行うため計算装置による実行のために構成されるビーム形成器ソフトウェアアプリケーションモジュールと、トランスデューサアレイと計算装置との間で信号及びデータを交換し、交換された信号及びデータに対して A / D 変換及び D / A 変換のうちの少なくとも一方を行う手段とを含む。望ましい実施例では、ビーム形成器は、計算装置のアーキテクチャに統合されたモジュールを更に含み、統合モジュールは望ましくは計算装置の記憶手段に含まれるランダムアクセスメモリ ( R A M ) である。信号を交換する手段は、トランスデューサアレイと変換を行う計算装置との間に結合されるインタフェースモジュールを含む。計算装置とトランスデューサアレイを含むブ

40

50

プローブとを有する超音波システムにおいて送信ビーム形成処理を行う方法が更に提供され、方法は、デジタルのビーム形成された送信データを発生するためにユーザ入力された送信設定に従って計算装置において送信ビーム形成処理を行う段階と、デジタルのビーム形成された送信データを記憶メモリに格納する段階と、デジタルのビーム形成された送信データを記憶メモリから取り出す段階と、デジタルのビーム形成された送信データをアナログの送信信号へ変換する段階と、アナログの送信信号を前記トランスデューサアレイへ送信する段階とを含む。記憶メモリを含む計算装置と、インタフェースモジュールと、トランスデューサアレイを含むプローブとを有する超音波システムにおいて受信ビーム形成処理を行う方法が更に提供され、方法は、トランスデューサアレイからアナログRF受信信号を受信する段階と、アナログ受信信号をデジタル受信データへ変換する段階と、デジタル受信信号を記憶メモリに格納する段階と、デジタル受信データを記憶メモリから取り出す段階と、計算装置によりデジタル受信データに対して受信ビーム形成操作を行う段階とを含む。

10

【発明を実施するための最良の形態】

【0007】

本発明の種々の実施例について、以下、添付の図面を参照して詳述する。図1を参照するに、プローブ12と、インタフェースモジュール14と、計算装置16とを含む超音波撮像システム10が示されている。プローブ12は、設計上の選択に従って例えばシングルアレイ、又はダブルアレイ、及び静的アレイ又は機械的アレイといったトランスデューサ素子の市販のアレイ18を含む。トランスデューサアレイ18は、送信トランスデューサアレイ及び受信トランスデューサアレイを含んでもよく、或いは、トランスデューサアレイ18の素子は送信機能と受信機能を交互に行ってもよい。インタフェースモジュール14は、トランスデューサアレイ18を計算装置16へインタフェース接続する。プローブ12は、ケーブル18のトランスデューサコネクタ22とインタフェースモジュール14のケーブルコネクタ24とを介してインタフェースモジュール14に結合されるトランスデューサケーブル20を介してインタフェースモジュール14と通信する。インタフェースモジュール14は、高帯域幅コネクタ28を介して計算装置16に接続される。インタフェースモジュール14は計算装置アーキテクチャの外部にあるが、計算装置16のハウジングの中に囲まれることによりその物理的構造の内部にあってもよい。望ましくは、インタフェースモジュール14は計算装置16のハウジングの中に収容される。

20

30

【0008】

計算装置16は、I/Oポート48を介して少なくともメモリ構成要素及び任意の周辺機器に接続される1つ又はそれ以上のプロセッサを含む中央プロセッサ40を含む。計算装置16は、1つ又はそれ以上のメモリ構成要素に結合された1つ又はそれ以上のマイクロプロセッサを有するパーソナルコンピュータ(PC)、携帯型電話機、PDA、又は他の装置といった装置である。メモリ構成要素は、例えば、ランダムアクセスメモリ(RAM)といった広帯域幅接続を介して中央プロセッサと通信する広帯域幅メモリ42、及び、例えば外部メモリドライブ46を介して接続される外部メモリ構成要素(即ちフレキシブルディスク、コンパクトディスク(CD)等)といったハードドライブ44及び外部メモリ構成要素といった比較的低い帯域幅メモリ構成要素を含む。周辺機器は、キーボード49、マウス50、ディスプレイ52、プリンタ54等といった装置を含みうる。

40

【0009】

高帯域幅メモリ42に統合された統合モジュール56は、インタフェースモジュール14と計算装置16との間で交換されるデータを格納するために設けられる。このように計算装置16の内部アーキテクチャに統合された統合モジュール56は、送信モード又は受信モードの少なくとも一方で、ビーム形成器アプリケーションソフトウェアモジュール54によってリアルタイムで処理されるデータの広帯域幅及びボリュームを読み書きすることを適応させるのに十分な帯域幅及びボリュームを有する。統合モジュール56は、ビーム形成器アプリケーションソフトウェアモジュール54によって用いられるために特に割り当てられることが望ましい。

50

## 【0010】

望ましくは、計算装置16は、中央プロセッサ40と高帯域メモリ42との間に通信を与えるための市販されているインタフェース標準を有する市販されているパーソナルコンピュータである。望ましくは、高帯域メモリ42はRAMモジュールであり、統合モジュール54はRAMモジュールの中に含まれる。RAMの高帯域能力は、ビーム形成器アプリケーションソフトウェアモジュール54に、トランスデューサアレイ18の多数の要素を制御するためにビーム形成器送信動作を行い、撮像されている領域の仮想リアルタイム表示のための表示用データを準備するために仮想リアルタイムに基づく受信エコーデータに対する受信ビーム形成器動作を行う能力を与える。

## 【0011】

中央プロセッサ40上で実行可能なビーム形成器アプリケーションソフトウェアモジュール54が与えられ、ビーム形成器アプリケーションソフトウェアモジュール54は、高帯域幅メモリ42と統合モジュール56の間のデータの転送を制御し、インタフェースモジュール14を制御し、統合モジュール56へ書き込まれる及び/又は統合モジュール56から読み出されるデータにビーム形成送信及び/又は受信を行うための、ビーム形成器アプリケーションとも称される一連の実行可能な命令を含む。ビーム形成器アプリケーションソフトウェアモジュール54によって実行されるビーム形成処理は、超音波撮像システム10中で実行される全てのビーム形成処理を行ってもよく、又は、ビーム形成処理の残る部分が例えばビーム形成回路や超音波撮像システム10の他の構成要素中に与えられたビーム形成ソフトウェアを実行するプロセッサといった超音波撮像システム10の他の構成要素によって実行される部分ビーム形成処理を行ってもよい。

## 【0012】

高帯域幅メモリ42は、例えばバス60といった少なくとも一つの高帯域幅コネクタによって中央プロセッサ40に接続される。更に、高帯域幅メモリ42は高帯域幅コネクタ28によってインタフェースモジュール14へ接続される。例えばバスといった結合手段は、高帯域幅コネクタ28と高帯域幅メモリ42の間に設けられ得る。高帯域幅メモリ42とインタフェースモジュール14の間の帯域幅を最大化するため、高帯域幅コネクタ28は、望ましくは高帯域幅メモリに直接接続されるか、あるいは高帯域幅コネクタ28と高帯域幅メモリ42の間に設けられるバスが短く保たれる。

## 【0013】

通信リンク62は、中央プロセッサ40とインタフェース14の間に、これらの間で制御信号を転送するために設けられる。制御信号は、中央プロセッサ40とインタフェースモジュール14の間での統合モジュール56を介したデータ転送の同期を与える。プロセッサ間の通信リンクは従来技術で知られている。通信リンク62を介した通信は、例えば、ケーブルとI/Oポート48とを介した通信、又は、例えばオペレーティングシステムによってはアクセス可能でない高帯域幅メモリ42に割り当てられたメモリ場所といった何れのプロセッサによってもアクセス可能な特別に割り当てられたメモリ場所からデータを読み書きすることを含む。

## 【0014】

図2Aは、インタフェースモジュール14を詳細に示す図である。図1及び図2Aを参照するに、インタフェースモジュール14は、受信モジュール230及び送信モジュール232のうち少なくとも一つを含む。受信モジュール230及び送信モジュール232がいずれもインタフェースモジュール14に含まれている実施例では、例えば送信/受信(T/R)スイッチ又はマルチプレクサといった切り換え手段234は、トランスデューサアレイ18と夫々の受信モジュール230及び送信モジュール232との間で信号を方向付けるために含まれる。

## 【0015】

インタフェースモジュール14は更に、インタフェースモジュール14と中央プロセッサ40の間のデータ転送を制御するため及び/又はインタフェースモジュール14の動作を制御するための処理ユニット236を更に含む。処理ユニット236は、マイクロプロ

10

20

30

40

50

セッサであることが望ましいが、アナログ回路又は論理回路といった他の処理手段であってもよい。処理ユニット 236 がマイクロプロセッサであるとき、マイクロプロセッサは指定された機能を実行するための実行可能な命令を格納し実行する。望ましくは、実行可能な命令は、マイクロプロセッサの起動中に計算装置 16 からマイクロプロセッサへダウンロードされる。

#### 【0016】

中央プロセッサ 42 とインタフェースモジュール 14 の間で伝送される制御信号、並びに、インタフェースモジュール 14 の内部機能を制御する制御信号を発生する制御処理は、中央プロセッサ 40 或いは処理ユニット 236 のいずれか、又はその組合せによって実行される。制御信号は、例えば、切り換え手段 234；インタフェースモジュール 14 又は中央プロセッサ 40 によって行われる読み書き動作の実行；高速メモリ 42 中のデータ位置及びデータ転送のタイミングの通知を含むインタフェースモジュール 14 と中央プロセッサ 40 との間での統合モジュール 56 を介したデータ転送の同期；インタフェースモジュール 14 及び / 又は中央プロセッサ 40 の送信モードと受信モードの遷移；及び / 又は、メモリの割り当て及び / 又は高帯域メモリ 42 内の割り当てられたメモリのアドレスの通知、又はその組合せ、を制御する。

10

#### 【0017】

受信モジュール 230 は、計算装置 16 において続くビーム形成操作が実行されるのに十分な帯域幅及びダイナミックレンジを有するエコー信号、即ちプローブ 12 から受信されるアナログ RF 受信信号をデジタル化するための、例えば、RF 前置増幅器 238、A/D 変換器 240、並びに、メモリ及びクロック発生回路（図示せず）を含む。受信サイクル中、受信モジュール 230 はアナログ RF 受信信号の集合を受信し、アナログ RF 信号をデジタル RF 信号へ変換し、デジタル RF 信号を高帯域幅メモリ 42 中で受信される指定された場所へ書き込む。

20

#### 【0018】

送信モジュール 232 は、例えば、音響信号を発生するためにトランスデューサ素子を個々に駆動するためのメモリ及びクロック回路（図示せず）、D/A 変換器 242、高圧 RF 増幅器 244 を含む。送信サイクル中、送信モジュール 232 は、高帯域幅メモリ 42 中の指定された場所からデジタルのビーム形成された送信データを読み出し、デジタルのビーム形成された送信データをアナログのビーム形成された送信データへ変換し、アナログのビーム形成された送信データをケーブル 20 を介してトランスデューサアレイ 18 に送信する。

30

#### 【0019】

図 2B は、高帯域幅メモリ 42 をより詳細に示す。高帯域幅メモリ 42 は、2つのユーザ、即ち中央プロセッサ 40 とインタフェースモジュール 14 による高帯域幅メモリ 42 へのアクセスをサポートするよう構成された少なくともデュアルポート機能が設けられることが望ましい。デュアルポート機能は、2つの物理的ポート、或いは2つのポートとして動作するよう制御される1つのポートによって与えられる。高帯域幅メモリ 42 は、図 2B 中では、シングルポート又はデュアルポート RAM カード又はチップ（ここではカードと称する）200a-d を含むうる RAM として示されているが、更なる RAM カードが含まれてもよく、或いは RAM カードはカード 200a-d のうちの1つ又はそれ以上に対して示される機能を実行するために RAM カードの特定の部分を割り当てるために分配されうる。RAM カード 200a-d のアドレスは、物理的又は動的に、指定された機能に割り当てられ得る。RAM カード 200a は、統合モジュールのインストールの前に元々インストールされている市販の RAM であることが望ましい。RAM カード 200a は高帯域を有するバス 60 を介した高速データ転送のために中央プロセッサ 40 に接続される。

40

#### 【0020】

統合モジュール 56 は、図 2B に示す例の RAM カード 200b-d を含む。高帯域幅メモリ 42 の一部、即ち本例では RAM カード 200b-d は、統合モジュール 56 のた

50



めに割り当てられる。或いは、統合モジュール56はRAMカード200aの割り当てられた部分である。統合モジュール56は、当業者によって知られているように、計算装置のRAMをアップグレードしたときに追加的なRAMが加えられるのと同じ方法で計算装置16にインストールされる。RAMカード200b-dのインストールの際、RAMカード200b-dはバス60を介して中央プロセッサ40に接続される。望ましくは、バス60はRAM及び中央プロセッサ用の標準インタフェースである。

【0021】

RAMカード200a-dは一緒に高帯域幅メモリ42を形成し、高帯域幅メモリの夫々の各場所においてカード200a-dは固有のアドレスを有する。RAMカード200aは、コンピュータ装置16のオペレーティングシステムによってアクセスされる。オペレーティングシステムは、例えばRAMカード200aから及びRAMカード200aへのデータ及び実行可能なプログラムといった、情報の交換を制御し、RAMカード200aに記憶された情報にアドレスを割り当てる。

10

【0022】

統合モジュール56、即ちRAMカード200b-dは、ビーム形成器アプリケーションソフトウェアモジュール54の実行時に中央プロセッサ40によってアクセスされる。ビーム形成器アプリケーションソフトウェアモジュール54は、特に、中央プロセッサ40によって統合モジュール56上で読み出し及び/又は書き込み操作を行うための一連の実行可能な命令を含む。統合モジュール56によって占められるアドレスは、オペレーティングシステムによっては利用可能ではない。オペレーティングシステムは、ビーム形成器アプリケーションソフトウェアモジュール54によって使用されるために統合モジュール56に割り当てられたアドレスを用いることは禁止される。望ましくは、オペレーティングシステムは、利用可能なRAMアドレス場所のうちの第1の下位集合にのみアクセスし、一方でオペレーティングシステム上で実行されるアプリケーションは第1の下位集合とは排他的である利用可能なRAMアドレス場所の第2の下位集合のみにアクセスするようプログラムされ又はカスタマイズされる。

20

【0023】

ビーム形成器アプリケーションソフトウェアモジュール54は、ビーム形成器送信アプリケーションモジュール54aとビーム形成器受信アプリケーションモジュール54bのうちの少なくとも一つを含む。ビーム形成器送信及び受信アプリケーションモジュール54a, bのいずれも含むビーム形成器アプリケーションソフトウェアモジュール54では、統合モジュール56は、ビーム形成器送信及び受信アプリケーションモジュール54a, bの夫々にのみアクセスが許可される送信RAMアドレス下位集合及び受信RAMアドレス下位集合へ更に分割される。図2Bに示す典型的なRAMでは、RAMカード200bの場所のためのアドレスはビーム形成器送信アプリケーションモジュール54aによる使用専用に割り当てられ、RAMカード200c-dの場所のためのアドレスはビーム形成器受信アプリケーションモジュール54bによる使用専用に割り当てられる。

30

【0024】

受信モード中、インタフェースモジュール14のビーム形成器受信アプリケーションモジュール54bは、デジタルRFデータの第1のラインを受信RAMアドレス下位集合の第1の指定場所の組の中の統合モジュール56へ書き込み、デジタルRFデータの各チャネルは所定のアドレス範囲内に格納される。ビーム形成器受信アプリケーションモジュール54bは、デジタルRFデータの第1のラインを読み出し、受信ビーム形成されたデータを発生するために、遅延及び加算処理を行うことを含むデジタルRFデータに対する受信ビーム形成処理を実行する。望ましくは、デジタルRFデータの次のデータが受信RAMアドレス下位集合の第2の指定場所の組へ書き込まれる。受信されたデジタルRFデータの各連続するラインは第1及び第2の指定場所の組へ交互に書き込まれるため、第1及び第2の指定場所の組のうちのいずれかに格納されたデータに対して処理が行われているとき、受信されたデジタルRFデータは他の指定場所に格納される。

40

【0025】

50

受信ビーム形成されたデータは、例えば従来技術で知られているように、ＲＦフィルタリング、検出、カラーフロー及びドップラー検出、並びにグラフィックモニタ上の表示のための矩形の座標形式への走査変換といった処理を実行するために、例えばビーム形成器ソフトウェアアプリケーションモジュール５４の表示モジュールによって又は表示アプリケーションによって、表示のために処理される。受信ビーム形成されたデータは、表示モジュール又は表示アプリケーションによるアクセスのために統合モジュール５６中に格納されてもよい。

#### 【００２６】

本発明のビーム形成器は、送信ビーム形成器又は受信ビーム形成器のうちの少なくとも１つを含む。送信ビーム形成器は、少なくとも、ビーム形成器送信アプリケーションモジュール５４ａ、ＲＡＭカード２００ｂ、送信モジュール２３２、処理ユニット２３６、通信リンク６２、及び、送信モードのために図１に示す方向のデータ及び信号伝送を与えるためのケーブル２０を含む。受信ビーム形成器は、少なくとも、ビーム形成器受信アプリケーションモジュール５４ｂ、ＲＡＭカード２００ｃ及び２００ｄ、受信モジュール２３０、処理ユニット２３６、通信リンク６２、及び、受信モードのために図１に示す方向のデータ及び信号伝送を与えるためのケーブル２０を含む。

10

#### 【００２７】

図３は、送信モード中の送信ビーム形成器によって行われる実行段階を示す。ステップ３０２において、ビーム形成器アプリケーションソフトウェアモジュール５４は、例えば送信波形及びフォーカシングパラメータを選択することにより、所望の走査モードを選択するために、デフォルトであるか初期化又はイメージング手順中に入力されたユーザ入力値でありうるビーム形成器送信設定を調べる。ステップ３０４において、ビーム形成器送信アプリケーションモジュール５４ａは、トランスデューサアレイ１８によって実行される必要のある走査シーケンス及び送信波形をユーザ入力パラメータから決定し、各チャネルに対する適切な遅延を夫々計算及び適用することを含む送信ビーム形成処理を行い、選択された走査シーケンスを表わすデジタルのビーム形成された送信データを発生し、波形及び焦点を送信する。ステップ３０６において、ビーム形成アプリケーションモジュール５４ａは、ビーム形成器送信アプリケーションモジュール５４ａによる使用に割り当てられたＲＡＭ４２（本例ではＲＡＭカード２００ｂ）のアドレスに、デジタルビーム形成された送信データを格納する。

20

30

#### 【００２８】

ステップ３０８において、処理ユニット２３６は、中央プロセッサによって、新しいデジタルのビーム形成された送信データがＲＡＭ４２に格納され、処理ユニット２３６はＲＡＭ２００ｂ中の割り当てられたアドレスからデジタルのビーム形成された送信データを読み出すために読み出し動作を開始したことを知らされる。ステップ３１０において、インタフェースモジュール１４は、デジタルのビーム形成された送信データをアナログのビーム形成された送信信号へ変換するためにデジタルのビーム形成された送信データを処理する。デジタルのビーム形成された送信データは、一般的には、ユーザの設定によって選択されたフォーカシングの選択肢又はデフォルト値に従って選択された波形を表わす。アナログのビーム形成された送信信号は、各トランスデューサ素子を励起するためのパルスの形の個々の電気信号を集めたものである。ステップ３１２において、インタフェースモジュール１４は、ケーブル２０を介してトランスデューサアレイ１８へアナログのビーム形成された送信信号を送信する。ステップ３１４において、制御は図４のステップ４０２へ移され、トランスデューサアレイ１８からのＲＦエコー信号を受信する受信モードへ移行する。

40

#### 【００２９】

図４は、受信モード中の受信ビーム形成器の動作を示す。一旦トランスデューサアレイが音響エネルギーの送信を始めると、ステップ４０２においてトランスデューサアレイ１８からケーブル２０を介してインタフェースモジュール１４へリアルタイムのアナログのＲＦ受信信号が送信される。ステップ４０４において、インタフェースモジュール１４に

50

においてアナログのRF受信信号は、前置増幅され、アナログ信号からデジタルのRF受信データへ変換される。ステップ406において、デジタルのRF受信データは、実質的にリアルタイムでコネクタ28を介して、格納のためにRAMカード200cに書き込まれる。処理ユニット236は、新しいデジタルのRF受信データがRAM42に格納されたことを中央プロセッサ40に知らせる。ステップ408において、ビーム形成器アプリケーションソフトウェアモジュール54は、RAM200c中に格納されたデジタルのRF受信データに対してビーム形成及び信号処理アルゴリズムを実行し、デジタルのビーム形成された受信データを発生する。ステップ410において、デジタルのビーム形成された受信データは、例えばモニタ上での表示といった表示のために処理される。ステップ412において、制御は図3のステップ302へ移される。受信されたデータの続くラインは、RAMカード200c及び200d中に交互に格納され処理される。

10

#### 【0030】

本発明のビーム形成器は、高帯域幅の可能性、ビーム形成器アプリケーションソフトウェアモジュール54が幾つかのハードウェア世代に亘って利用可能である可能性、及び新しいハードウェア構成を実施することなく新しいプロトタイプのビーム形成器ソフトウェアアプリケーションをテストし開発する可能性を与える。更に、プロセッサでビーム形成処理を行うことにより、ビーム形成器処理の出力は、従来のビーム形成器で一般的に行われているように音響座標で与えられるのではなく、表示座標で与えられるため、音響座標と表示座標の間で変換をする必要がなくなる。

20

#### 【0031】

本願に開示される実施例に対して種々の変更がなされうることが理解されよう。従って、上述の説明は、制限的なものではなく、単に望ましい実施例の例示として理解されるべきである。当業者は、添付の請求の範囲の範囲及び趣旨の範囲内で他の変更を考えるであろう。

#### 【図面の簡単な説明】

#### 【0032】

【図1】本発明の実施例によるインタフェースを有する超音波システムを概略的に示す図である。

【図2A】図1の実施例のインタフェースモジュールのブロック図である。

【図2B】図1の実施例で与えられているランダムアクセスメモリ(RAM)を概略的に示す図である。

30

【図3】本発明によるビーム形成器の送信部によって行われる実行段階を示すフローチャートである。

【図4】本発明によるビーム形成器の受信部によって行われる実行段階を示すフローチャートである。

#### 【符号の説明】

#### 【0033】

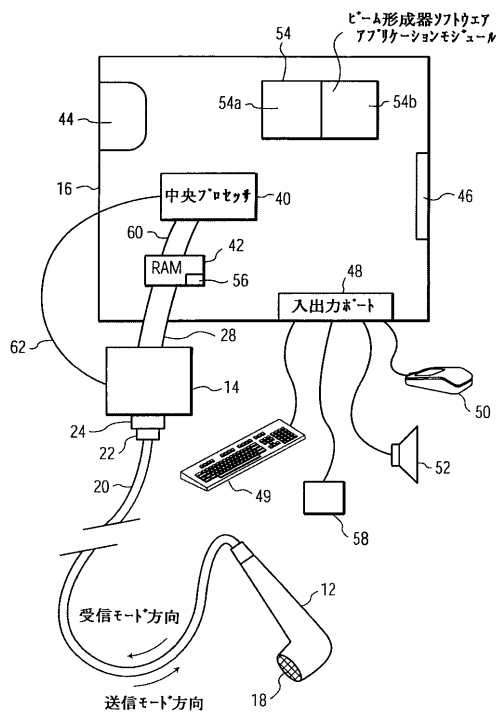
- 12   プローブ
- 14   インタフェースモジュール
- 16   計算装置
- 18   ケーブル
- 20   トランスデューサケーブル
- 22   トランスデューサコネクタ
- 24   ケーブルコネクタ
- 28   高帯域幅コネクタ
- 40   中央プロセッサ
- 42   高帯域幅メモリ
- 44   ハードドライブ
- 46   外部メモリドライブ
- 48   I/Oポート

40

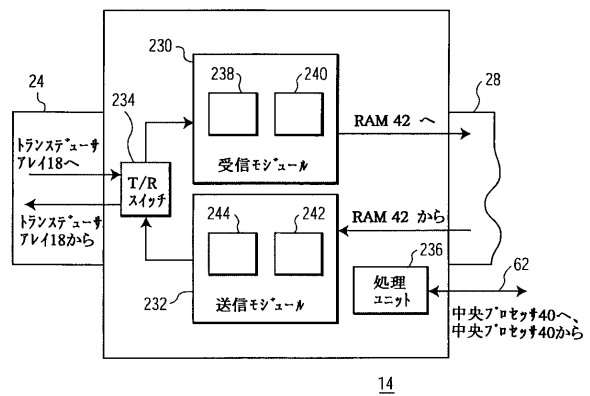
50

- 4 9 キーボード
- 5 0 マウス
- 5 2 ディスプレイ
- 5 4 ビーム形成器アプリケーションソフトウェアモジュール
- 5 4 a ビーム形成器送信アプリケーションモジュール
- 5 4 b ビーム形成器受信アプリケーションモジュール
- 5 6 統合モジュール
- 5 8 プリンタ
- 6 0 バス
- 6 2 通信リンク

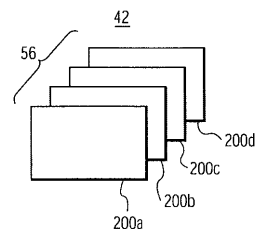
【図 1】



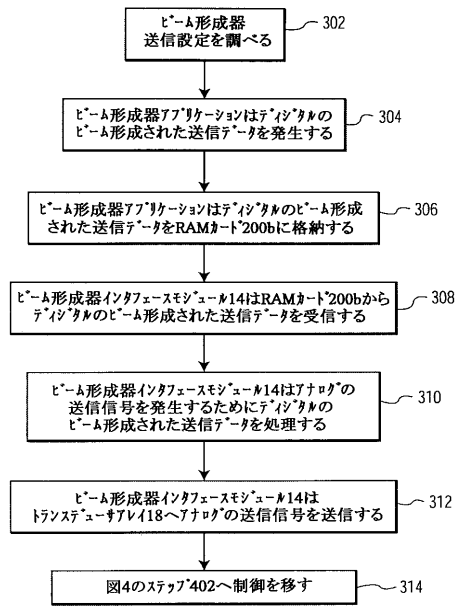
【図 2 A】



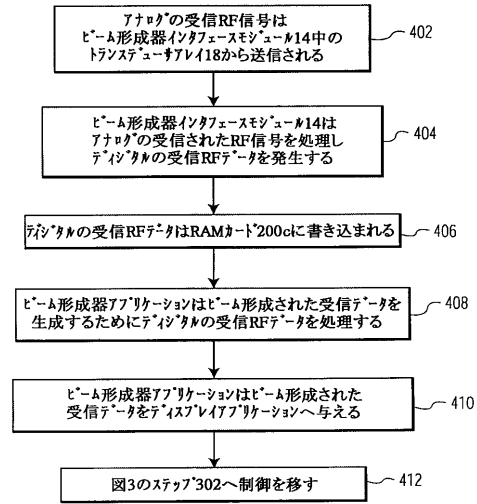
【図 2 B】



【 図 3 】



【 図 4 】



---

フロントページの続き

(74)代理人 100107766

弁理士 伊東 忠重

(72)発明者 ジョージ アンソニー ブロック フィッシャー

アメリカ合衆国, マサチューセッツ州 01810, アンドーヴァー, ウェブスター・ストリート  
15

F ターム(参考) 2G047 BA03 CA01 DA02 DB02 EA14 EA15 EA16 GB02 GF01 GF17  
GF18 GF20 GG09 GG19 GH07 GH08 GJ28  
4C601 BB02 EE12 EE13 GB03 HH01 HH22 HH29 HH31 JB03 JB19  
JB31 KK12 LL05 LL38  
5J083 AA02 AB17 AC40 AD13 AE08 BC02 CA01 CA12 DC05 EB02

专利名称(译)	用于将超声换能器与计算设备接口以执行波束形成过程的系统和方法		
公开(公告)号	<a href="#">JP2004121847A</a>	公开(公告)日	2004-04-22
申请号	JP2003337803	申请日	2003-09-29
[标]申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
申请(专利权)人(译)	皇家飞利浦电子股份有限公司的Vie		
[标]发明人	ジョージアンソニーブロックフィッシャー		
发明人	ジョージ アンソニー ブロック-フィッシャー		
IPC分类号	G01N29/26 A61B8/00 G01S7/52 G01S7/523 G01S15/89		
CPC分类号	G01S15/8906 A61B8/00 G01S7/52034		
FI分类号	A61B8/00 G01N29/26.503 G01S15/89.B G01S7/52.D A61B8/14		
F-TERM分类号	2G047/BA03 2G047/CA01 2G047/DA02 2G047/DB02 2G047/EA14 2G047/EA15 2G047/EA16 2G047/GB02 2G047/GF01 2G047/GF17 2G047/GF18 2G047/GF20 2G047/GG09 2G047/GG19 2G047/GH07 2G047/GH08 2G047/GJ28 4C601/BB02 4C601/EE12 4C601/EE13 4C601/GB03 4C601/HH01 4C601/HH22 4C601/HH29 4C601/HH31 4C601/JB03 4C601/JB19 4C601/JB31 4C601/KK12 4C601/LL05 4C601/LL38 5J083/AA02 5J083/AB17 5J083/AC40 5J083/AD13 5J083/AE08 5J083/BC02 5J083/CA01 5J083/CA12 5J083/DC05 5J083/EB02 4C601/KK41 4C601/KK42 4C601/KK43 4C601/LL31 4C601/LL32		
代理人(译)	伊藤忠彦		
优先权	10/261890 2002-09-30 US		
外部链接	<a href="#">Espacenet</a>		

## 摘要(译)

解决的问题：提供一种用于超声成像系统的波束形成器，其具有用于发送和接收模拟信号的换能器阵列以及个人计算机，而无需使用外部硬件。波束形成器包括波束形成器软件应用模块，该波束形成器软件应用模块被配置为由计算设备执行，该计算设备对在换能器阵列与计算设备之间传输的数字数据执行至少部分波束形成处理。它包括用于在换能器阵列和计算机之间交换信号和数据并执行A/D或D/A转换的装置。波束形成器可以包括集成到计算设备的体系结构中的集成模块，例如计算设备的存储装置中的RAM。[选型图]图1

