

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2008-535643

(P2008-535643A)

(43) 公表日 平成20年9月4日(2008.9.4)

(51) Int.Cl.	F I	テーマコード (参考)
<b>BO6B 1/06 (2006.01)</b>	BO6B 1/06 Z	4C601
<b>HO4R 17/00 (2006.01)</b>	HO4R 17/00 332A	5D019
<b>HO4R 31/00 (2006.01)</b>	HO4R 31/00 330	5D107
<b>HO1L 41/09 (2006.01)</b>	HO1L 41/08 C	
<b>HO1L 41/187 (2006.01)</b>	HO1L 41/18 101B	

審査請求 未請求 予備審査請求 未請求 (全 22 頁) 最終頁に続く

(21) 出願番号 特願2007-558115 (P2007-558115)  
 (86) (22) 出願日 平成18年3月1日 (2006.3.1)  
 (85) 翻訳文提出日 平成19年10月30日 (2007.10.30)  
 (86) 国際出願番号 PCT/US2006/006939  
 (87) 国際公開番号 W02006/093913  
 (87) 国際公開日 平成18年9月8日 (2006.9.8)  
 (31) 優先権主張番号 11/068,776  
 (32) 優先日 平成17年3月2日 (2005.3.2)  
 (33) 優先権主張国 米国 (US)

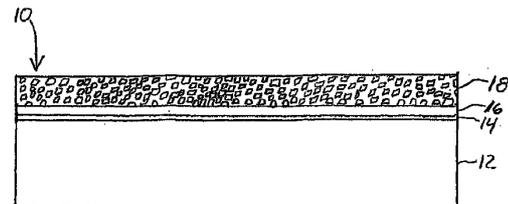
(71) 出願人 500240896  
 リサーチ・トライアングル・インスティテュート  
 アメリカ合衆国・ノース・カロライナ・27709・リサーチ・トライアングル・パーク・ピー・オー・ボックス・12194・コーンウォリス・ロード・3040  
 (74) 代理人 100064908  
 弁理士 志賀 正武  
 (74) 代理人 100089037  
 弁理士 渡邊 隆  
 (74) 代理人 100108453  
 弁理士 村山 靖彦  
 (74) 代理人 100110364  
 弁理士 実広 信哉

最終頁に続く

(54) 【発明の名称】 空気に支持されたキャビティを有する圧電微小加工超音波振動子

(57) 【要約】

圧電微小加工超音波振動子は、基板及び該基板上に形成された第一誘電体薄膜を備える。側壁を有する開口部は、基板及び第一誘電体薄膜で形成される。底部電極は、開口部に亘っている第一誘電体薄膜上に形成される。圧電素子は、底部電極上に形成される。第二誘電体薄膜は、圧電素子を囲んでいる。共形絶縁膜は、開口部の側壁上に形成される。共形導電膜は、底部電極と接触して、そして、開口部の側壁に形成され、開口キャビティは開口部中に維持される。頂部電極は、圧電素子に接触するように形成されている。



## 【特許請求の範囲】

## 【請求項 1】

基板と、  
 前記基板を通して形成される開口部と、  
 前記開口部に亘っている前記基板上に形成される底部電極と、  
 前記底部電極上に形成される圧電素子と、  
 前記底部電極と接触して前記開口部の側壁上に形成される共形導電膜と、を備え、  
 前記開口部中に開口キャビティが保持される、圧電微小加工超音波振動子。

## 【請求項 2】

前記共形導電膜を内在する前記開口部の側壁上に形成される共形絶縁膜を更に備える、  
 請求項 1 に記載の圧電微小加工超音波振動子。

10

## 【請求項 3】

前記底部電極を内在する前記基板上に形成される第一誘電体薄膜を備える、請求項 1 に  
 記載の圧電微小加工超音波振動子。

## 【請求項 4】

前記圧電素子を囲んでいる第二誘電体薄膜を更に備え、  
 前記圧電素子の上端は前記第二誘電体薄膜で覆われている、請求項 3 に記載の圧電微小  
 加工超音波振動子。

## 【請求項 5】

前記圧電素子と接触する頂部電極を更に備える、請求項 1 に記載の圧電微小加工超音波  
 振動子。

20

## 【請求項 6】

前記圧電素子は、円形状である、請求項 1 に記載の圧電微小加工超音波振動子。

## 【請求項 7】

前記圧電素子は、正方形、矩形、又は、他の多角形状である、請求項 1 に記載の圧電微  
 小加工超音波振動子。

## 【請求項 8】

基板と、  
 前記基板上に形成される第一誘電体薄膜と、  
 前記基板及び前記第一誘電体薄膜を通して形成される側壁を有する開口部と、  
 前記開口部に亘っている前記第一誘電体薄膜上に形成された底部電極と、  
 前記底部電極上に形成される圧電素子と、  
 前記圧電素子を囲んでいる第二誘電体薄膜と、  
 前記開口部の側壁上に形成された前記共形絶縁膜と、  
 前記底部電極と接触して前記開口部の側壁上に形成される共形導電膜と、  
 前記圧電素子と接触して形成される頂部電極と、

30

を備え、

前記圧電素子の上端が前記第二誘電体薄膜で覆われており、  
 前記開口部中に開口キャビティが保持される、圧電微小加工超音波振動子。

## 【請求項 9】

40

基板と、  
 前記基板を通して形成される複数の側壁を有する複数の開口部と、  
 前記基板上に形成された相隔たる複数の底部電極と、  
 前記複数の底部電極の各々上に形成される相隔たる複数の圧電素子と、  
 前記複数の開口部の各々の前記複数の側壁上に形成される共形導電膜と、

を備え、

前記複数の底部電極の各々は、前記複数の開口部のうちの 1 つに亘り、  
 各共形導電膜は、前記複数の底部電極の一つ以上と接触して、  
 前記複数の開口部の各々中に複数の開口キャビティが保持される、圧電微小加工超音波  
 振動子。

50

- 【請求項 10】  
前記共形導電膜を内在する前記複数の開口部の各々の前記複数の側壁上に形成される共形絶縁膜を更に備える、請求項 9 に記載の圧電微小加工超音波振動子。
- 【請求項 11】  
前記底部電極を内在する前記基板上に形成される第一誘電体薄膜を更に備える、請求項 9 に記載の圧電微小加工超音波振動子。
- 【請求項 12】  
前記複数の圧電素子は、円形形状である、請求項 9 に記載の圧電微小加工超音波振動子。
- 【請求項 13】 10  
前記複数の圧電素子は、正方形、矩形、又は、他の多角形状である、請求項 9 に記載の圧電微小加工超音波振動子。
- 【請求項 14】  
前記複数の圧電素子は、一次元又は二次元のアレイを形成する、請求項 9 に記載の圧電微小加工超音波振動子。
- 【請求項 15】  
前記複数の圧電素子間に形成される第二誘電体薄膜を更に備える、請求項 11 に記載の圧電微小加工超音波振動子。
- 【請求項 16】 20  
前記第二誘電体薄膜は、前記複数の圧電素子の上端に配置されている、請求項 15 に記載の圧電微小加工超音波振動子。
- 【請求項 17】  
前記基板上に形成される接地パッドを更に備える、請求項 15 に記載の圧電微小加工超音波振動子。
- 【請求項 18】  
前記複数の圧電素子及び前記接地パッドと接触する頂部電極を更に備える、請求項 17 に記載の圧電微小加工超音波振動子。
- 【請求項 19】 30  
前記頂部電極及び前記共形導電膜は、金属膜を備える、請求項 18 に記載の圧電微小加工超音波振動子。
- 【請求項 20】  
前記基板は、シリコンウエハを備える、請求項 9 に記載の圧電微小加工超音波振動子。
- 【請求項 21】  
前記シリコンウエハは、シリコン・オン・インシュレータウエハである、請求項 20 に記載の圧電微小加工超音波振動子。
- 【請求項 22】 40  
請求項 9 に記載の圧電微小加工超音波振動子に取り付けられる半導体装置を備え、前記共形導電膜は、前記半導体装置に電氣的に接続している、垂直的に統合された圧電微小加工超音波振動子。
- 【請求項 23】 40  
前記開口キャビティに対向する前記半導体装置の表面上に形成される高分子膜を更に備える、請求項 22 に記載の垂直的に統合された圧電微小加工超音波振動子。
- 【請求項 24】  
前記半導体装置は、相補的な金属酸化物半導体チップである、請求項 22 に記載の垂直的に統合された圧電微小加工超音波振動子。
- 【請求項 25】  
前記超音波振動子及び前記半導体装置との間に接着材層を更に備える、請求項 22 に記載の垂直的に統合された圧電微小加工超音波振動子。
- 【請求項 26】 50  
前記超音波振動子を前記半導体装置に電氣的に接続している前記接着材層中に形成され

る複数の金属接触部を更に備える、請求項 2 5 に記載の垂直的に統合された圧電微小加工超音波振動子。

【請求項 2 7】

前記超音波振動子及び前記半導体装置との間に複数のソルダーバンプを更に備える、請求項 2 2 に記載の垂直的に統合された圧電微小加工超音波振動子。

【請求項 2 8】

基板を提供すること、

前記基板上に底部電極層を形成すること、

前記底部電極層上に圧電性物質の層を形成すること、

複数の相隔たる底部電極及び相隔たる圧電素子を前記基板上に形成するために、前記底部電極層及び前記圧電性物質の層をパターン化すること、

前記底部電極を露出させる前記複数の底部電極の各々の下に前記基板を通る複数の側壁を有する開口部を形成すること、

前記複数の側壁上に前記底部電極と接触する共形導電膜を形成すること、を含む、圧電性超音波振動子を形成する方法。

10

【請求項 2 9】

前記共形導電膜を形成する前に前記共形絶縁膜を前記複数の側壁上に形成することを更に含む請求項 2 8 に記載の方法。

【請求項 3 0】

前記複数の相隔たる底部電極を形成する前に前記第一誘電体薄膜を前記基板上に形成することを更に含む請求項 2 8 に記載の方法。

20

【請求項 3 1】

前記複数の圧電素子との間に第二誘電体薄膜を形成することを更に含む請求項 3 0 に記載の方法。

【請求項 3 2】

前記基板上に接地パッドを形成することを更に含む請求項 3 1 に記載の方法。

【請求項 3 3】

前記圧電素子及び前記接地パッドと接触する頂部電極を形成することを更に含む請求項 3 2 に記載の方法。

30

【請求項 3 4】

前記頂部電極及び前記共形導電膜は、金属膜を含む請求項 3 3 に記載の方法。

【請求項 3 5】

前記基板は、シリコンウエハを備える請求項 2 8 に記載の方法。

【請求項 3 6】

前記シリコンウエハは、シリコン・オン・インシュレータウエハである請求項 3 5 に記載の方法。

【請求項 3 7】

前記超音波振動子に半導体装置を取り付けることを更に含み、

前記共形導電膜が前記半導体装置と電氣的接触している請求項 2 8 に記載の方法。

【請求項 3 8】

前記複数の側壁を有する開口部を対向する半導体装置の表面上に高分子膜を形成することを更に含む請求項 3 7 に記載の方法。

40

【請求項 3 9】

前記高分子膜は、前記超音波振動子及び前記半導体装置との間に接着材層を形成する請求項 3 8 に記載の方法。

【請求項 4 0】

前記高分子膜中に金属接触部を形成することを更に含んでいる請求項 3 8 に記載の方法。

【請求項 4 1】

前記超音波振動子及び前記半導体装置との間にソルダーバンプを形成することを更に含

50

む請求項 37 に記載の方法。

【請求項 42】

基板と、

前記基板を通して形成される側壁を有する複数の開口部と、

前記基板上に形成される第一誘電体層と、

前記第一誘電体層上に形成される相隔たる複数の底部電極と、

前記底部電極の各々上に形成される、相隔たる複数の圧電素子と、

前記複数の開口部の各々の前記側壁上に形成される複数の共形絶縁膜と、

前記複数の共形絶縁膜の各々上に形成される複数の共形導電膜と、

前記基板上に形成される接地パッドと、

前記複数の圧電素子間に形成される第二誘電体薄膜と、

前記圧電素子及び前記接地パッドと接触する頂部電極と、

前記超音波振動子に取り付けられる半導体装置と、

を備え、

前記相隔たる複数の底部電極の各々は、前記複数の開口部のうちの 1 つに亘って、

前記複数の共形導電膜の各々は、前記複数の底部電極の一つ以上と接触して、開口キャビティは前記複数の開口部の各々中に保持され、

前記共形導電膜は、前記半導体装置に電氣的に接続している、

垂直的に統合された圧電微小加工超音波振動子。

【請求項 43】

前記第 1 の絶縁体を通して、そして、前記基板の一部を通して形成される、相隔たる複数のビアを更に備える、請求項 42 に記載の垂直的に統合された圧電微小加工超音波振動子。

【請求項 44】

前記底部電極及び前記共形導電膜との間に電気接触を提供する、前記相隔たる複数のビア中に金属化層を更に備える、請求項 42 に記載の垂直的に統合された圧電微小加工超音波振動子。

【請求項 45】

前記開口キャビティに対向する半導体装置の表面上に形成される高分子膜を更に備える、請求項 42 に記載の垂直的に統合された圧電微小加工超音波振動子。

【請求項 46】

前記半導体装置は、相補的な金属酸化物半導体チップである請求項 45 に記載の垂直的に統合された圧電微小加工超音波振動子。

【請求項 47】

前記基板は、シリコンウエハを備える請求項 42 に記載の垂直的に統合された圧電微小加工超音波振動子。

【請求項 48】

前記シリコンウエハは、シリコン・オン・インシュレータウエハである請求項 47 に記載の垂直的に統合された圧電微小加工超音波振動子。

【請求項 49】

前記超音波振動子及び前記半導体装置との間に接着材層を更に備える請求項 42 に記載の垂直的に統合された圧電微小加工超音波振動子。

【請求項 50】

前記半導体装置に前記超音波振動子を電氣的に接続している前記接着材層中に形成される金属接触部を更に備える請求項 49 に記載の垂直的に統合された圧電微小加工超音波振動子。

【請求項 51】

前記超音波振動子及び前記半導体装置の間に複数のソルダーバンプを更に備える請求項 42 に記載の垂直的に統合された圧電微小加工超音波振動子。

【請求項 52】

10

20

30

40

50

前記複数の圧電素子の各々は、独立して操作可能であり、

全ての圧電素子は同時に作動可能であるか、又は、前記複数の圧電素子のサブセットはアレイ中の圧電素子においてより大きく独立して作動されるサブセットを形成するために電氣的に接続可能とされる、請求項 4 2 に記載の垂直的に統合された圧電微小加工超音波振動子。

【請求項 5 3】

基板を提供すること、

前記基板上に第一誘電体層を形成すること、

前記第一誘電体層上に底部電極層を形成すること、

前記底部電極層上に圧電性物質の層を形成すること、

複数の相隔たる底部電極及び相隔たる圧電素子を前記基板上に形成するために前記底部電極層及び圧電性物質の層をパターン化すること、

前記基板上に接地パッドを形成すること、

前記複数の圧電素子間に第二誘電体層を形成すること、

前記圧電素子及び前記接地パッドに接触する頂部電極を形成すること、

前記相隔たる底部電極及び圧電素子の各々の下で前記基板を通る側壁を有する開口部を形成すること、

前記開口部の側壁上に共形絶縁層を形成すること、

前記共形絶縁層上で前記複数の底部電極の各々と接触する共形導電層を形成すること、

前記共形導電層を通して前記超音波振動子に半導体装置を取り付けること、を含む、垂直に統合化圧電性微小加工された超音波振動子装置を形成する方法。

【請求項 5 4】

前記基板は、シリコンウエハを備える請求項 5 3 に記載の方法。

【請求項 5 5】

前記複数の開口部は、前記底部電極を露出する前記第一誘電体層を通して形成される請求項 5 4 に記載の方法。

【請求項 5 6】

前記シリコンウエハは、シリコン・オン・インシュレータウエハである請求項 5 4 に記載の方法。

【請求項 5 7】

前記第一誘電体層を通して、そして、前記シリコン・オン・インシュレータウエハの一部を通して相隔たる複数のビアを形成することを更に含む請求項 5 6 に記載の方法。

【請求項 5 8】

前記底部電極に電気接触を提供している前記複数の相隔たるビアの各々の中に金属層を形成することを更に含む請求項 5 7 に記載の方法。

【請求項 5 9】

前記複数の開口部は、前記相隔たる複数のビア中の金属層を露出させて、前記共形導電膜は、前記相隔たる複数のビアの金属層と電氣的接触するように、堆積される、請求項 5 8 に記載の方法。

【請求項 6 0】

前記複数の側壁を有する複数の開口部に対向する前記半導体装置の表面上に前記高分子膜を形成することを更に含む請求項 5 3 に記載の方法。

【請求項 6 1】

前記高分子膜は、前記超音波振動子及び前記半導体装置の間に接着材層を形成する請求項 6 0 に記載の方法。

【請求項 6 2】

前記高分子膜に金属接触部を形成することを更に含んでいる請求項 6 0 に記載の方法。

【請求項 6 3】

前記超音波振動子及び前記半導体装置との間にソルダーバンプを形成することを更に含む請求項 5 3 に記載の方法。

10

20

30

40

50

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、超音波振動子（トランスデューサ）に関し、特に、圧電微小加工超音波振動子、に関する。

## 【背景技術】

## 【0002】

超音波振動子は、生体内医療画像診断と同様に、非侵入型の診断に特に有益である。従来の超音波振動子は、一次元又は二次元のアレイに配置される複数の個々のエレメントを形成するために、角切りにされ又はレーザー切断されている振動子材料を有して、例えばジルコニウム酸チタン酸鉛（PZT）又はPZT-ポリマー複合体から典型的に製造される。音響レンズ、マッチング層、支持層及び電気相互接続部（例えば可撓ケーブル、金属ピン/導線）は、トランスデューサアセンブリ又はプローブを形成するために、各トランスデューサエレメントに典型的に取り付けられる。そして、プローブは、配線ハーネス又はケーブルを使用する制御回路に接続される。ここで、ケーブルは、個々の独立した素子からの信号を駆動又は受信するための個々の導線を含む。超音波振動子技術における進行中の研究の重要な目的は、ケーブル接続によるトランスデューサ・サイズ、動力消費及び信号損失を減少させると共に、制御回路を有する振動子の性能及び可積分性を増加させることである。これらの要因は、特に三次元超音波撮像のために必要な二次元アレイにとって重要である。

10

20

## 【0003】

これまでよりも小さいトランスデューサの製造は、マイクロマシーニング技術によって容易になる。容量性超音波振動子（cMUTs）及び圧電性超音波振動子（pMUTs）の、2種類の微小加工された超音波振動子（MUTs）が存在している。cMUTsは、2つの対向電極を介して懸垂表面の微小加工された膜に静電的に作用させることによって作動する。音響圧力は、膜を振動させることによって発生し、そして、受信信号は、音響エネルギーの反射に比例して膜が屈折されたときに、測定される。pMUTsは、交流電圧の印加によって圧電物質に超音波エネルギーを生成するか又は発信する。このエネルギーにより、圧電物質は交互に拡大又は縮小されて、これにより、膜を撓曲又は振動させる。受信した超音波エネルギーは、パルク微小加工された膜の振動により、圧電層中に電荷を生成する。

30

## 【0004】

pMUTsがより高いエネルギー変換機構、圧電層を有するので、pMUTsは通常、cMUTsよりも高い超音波出力容量を有する。このように、pMUTsは、cMUTsと比較して、より多くの超音波エネルギーを送信して、より小さい素子のサイズに対してより高い感度を有する。pMUTアレイ中の素子もより高いキャパシタンス（約100 - 1000 pF）を有するので、素子のインピーダンスはより低く、そして、ケーブル接続及び電子機器に対するインピーダンス不整合は、1 pFのオーダーでのキャパシタンスを有するcMUT素子に対してよりも問題にはならない。

## 【0005】

cMUTsは、適当な超音波が生じるように、適当な直流及び交流電圧信号を電極に印加することによって稼動されうる。この直流電圧は、基板表面の近くに膜を静電的に引っ張って、このことにより誘電空隙を減らすことを必要とし、そして、交流電圧は、音響エネルギーを生じるために膜を振動させる。同様に、直流電圧によって電氣的に一方にバイアスされるときに、cMUTの膜は、反射された超音波エネルギーを捕えることによって超音波信号を受信して、そのエネルギーを、電圧信号を生成する電氣的にバイアスされた膜の動きに変えるために用いられうる。pMUTsの他の利点は、交流信号に加えて、動作のために大きい（> 100 V）直流バイアス電圧を必要としないということである。伝送のための圧電気振動を起動させるために、より小さい交流電圧（< 50 V）が印加され、そして、受信信号は、受信された超音波エネルギー単独によって（印加電圧を必要とせ

40

50

ずに)発生する。cMUTsの利点の1つは、動作におけるより高い周波数範囲を提供する、pMUTs(概して<50%)よりも高いバンド幅(>100%)を有することである。これは、異なる周波数範囲を必要とする本体における異なる部分の撮像解像度を最適化するために有益である。

#### 【0006】

MUTsの主要な効果は、小型化ができて、制御回路と直接統合できるということである。貫通ウエハビア接続を有するcMUTsは、シリコンウエハ中のビアをエッチングして、絶縁領域に対して熱酸化シリコンでそして電気接点に対してポリシリコンでウエハをコーティングして、そして、ウエハの頂面上にcMUT膜素子を構築することによって、作製される。金属パッド及びソルダーバンプは、cMUTチップを半導体装置回路にはんだ付けするために、ウエハの底面に堆積される。この種の装置の不利な点の1つは、金属と比較して比較的高い抵抗率のポリシリコンが、ビア中の導電材料として使われるということである。受信モード中のcMUTsで発生する信号強度は非常に低い(約数mV以下)ため、信号対雑音比は、cMUTの動作中に問題を含むことがありえる。また、cMUT素子の低いキャパシタンスは、高いインピーダンスを生じ、従って、信号損失及びノイズの増大に關与する、電子機器及びケーブル接続でのインピーダンス不整合はより大きくなる。貫通ウエハビア中での高い抵抗は、高い素子インピーダンスの問題を更に悪化させる。加えて、駆動信号を伝送のためのcMUTsに印加するときに、ビア中での著しい抵抗によって作動中により多くの動力消費及び熱生成がもたらされる。

10

#### 【0007】

ポリシリコン貫通ウエハ相互接続部を有するcMUT装置の他の不利な点は、熱酸化シリコン絶縁体及びポリシリコン導体を形成する処理温度である。これらのステップのための処理温度は、比較的高く(600-1000)、装置の残部に対して熱量の問題を生じさせる。これらの処理温度のため、cMUT素子は、貫通ウエハビアの形成後に形成されなければならない、そして、このシーケンスは、ウエハを貫通するエッチングされた穴を有する基板上に表面のマイクロ機械加工を実行しようとするときに、困難な処理問題を生じさせる。

20

#### 【0008】

貫通ウエハ相互接続部が形成されたMUTsは、制御回路と結合されてもよく、それによって、振動子装置を形成する。そして、この装置は、超音波プローブを形成するための外部配線を具備しているハウジングアセンブリに更に組み立てられうる。制御回路を有するMUTsの集積化は、超音波プローブにおいて必要なケーブル接続を著しく減少しうる。超音波プローブは、様々な音響レンズ材料、マッチング層、支持層及び非マッチング層を具備することもできる。ハウジングアセンブリは、外部の超音波撮像のための超音波プローブ又は生体内撮像のためのカテーテルプローブを形成しうる。

30

#### 【発明の開示】

#### 【発明が解決しようとする課題】

#### 【0009】

従来において、従来型のセラミック超音波振動子を電気制御回路に取り付けることは、各トランスデューサエレメントを制御回路に接続するための多くの独立した導線の使用を必要とした。大型のトランスデューサアレイ、特に何百又はより多くの素子を有する二次元アレイの場合、大型のワイヤリング・ハーネスが、必要であった。大型のワイヤリング・ハーネスは、超音波プローブのコスト及び寸法を跳ね上がらせて、そして、プローブをユーザによって操作することを困難にして、カテーテル用途に対して非実用的になる。このように、特に生体内使用に対して超音波プローブのコスト及び寸法を減らすことが、要望されている。

40

#### 【0010】

超音波プローブの寸法を減らす一つの方法は、制御回路を集積回路アセンブリ上に形成すること、そして、トランスデューサを集積回路に直接取り付けることである。

#### 【課題を解決するための手段】

50

## 【0011】

超音波振動子技術において、小型化され、スペース効率的で、低い運転出力の超音波振動子に対するニーズが存在する。更に、この技術において、より高い信号/雑音比、より高い帯域幅、及び、電子機器及びケーブル配線とのより良好なインピーダンス整合を有するより小さい超音波振動子に対するニーズが存在する。更に、この技術において、相互素子クロストーク及び不必要な残響を減らすために超音波エネルギーをより急速に低減する超音波振動子に対するニーズが存在する。さらにまた、この技術において、より幅広い範囲の周波数に亘ってより高い動力伝達装置に対して最適化される超音波振動子に対するニーズが存在する。加えて、この技術において、空気に支持された(エアバックド)キャビティを有する超音波振動子、及び、空気に支持されたキャビティを有する超音波振動子を備える装置を形成する手順に対するニーズが存在する。また、この技術において、統合され微小加工された超音波振動子の装置を低温域で形成する手順に対するニーズも、存在する。

10

## 【0012】

これらのそして他のニーズは、基板を備える圧電微小加工超音波振動子を提供する本発明の実施の形態によって満たされる。開口部は、基板を通して形成される。底部電極は、開口部に跨って基板上に形成される。圧電素子は、底部電極上に形成される。共形(コンフォーマルな)導電膜は、底部電極に接触して、開口部の側壁上に形成されている。開口キャビティは、開口部中に保持される。

20

## 【0013】

これらのそして他のニーズは、基板及び基板上に形成される第一誘電体薄膜を備える圧電微小加工超音波振動子を提供する本発明の実施の形態によって更に満たされる。側壁を有する開口部は、基板及び第一誘電体薄膜を通して形成される。底部電極は、開口部に跨っている第一誘電体薄膜上に形成される。圧電素子は、底部電極上に形成される。第二誘電体薄膜は、圧電素子を囲み、ここで、圧電素子の上端は、第二誘電体薄膜で覆われている。共形絶縁膜は、開口部の側壁上に形成される。共形導電膜は、底部電極と接触して、そして、開口部の側壁上に形成される。ここで、開口キャビティは開口部中に保持される。頂部電極は、圧電素子に接触して形成されている。

## 【0014】

これらのそして他のニーズは、基板を備える圧電微小加工超音波振動子を提供する本発明の実施の形態によって更に満たされる。側壁を有する複数の開口部は、基板を通して形成される。相隔たる底部電極は、基板上に形成される。ここで、互いに相隔たる底部電極は、開口部のうちの1つに跨っている。相隔たる圧電素子は、各々の底部電極上に形成される。共形導電膜は、各々の側壁上に形成される。各共形導電膜は、一つ以上の底部電極と接触し、ここで、開口キャビティは、各々の開口部中に保持される。

30

## 【0015】

これらのそして他のニーズは、基板を提供することを含む圧電性超音波振動子を形成する方法を提供する本発明の実施の形態によって更に満たされる。底部電極層は、基板上に形成され、そして、圧電性物質の層は、底部電極層上に形成される。底部電極層及び圧電性物質の層は、複数の相隔たる底部電極及び相隔たる圧電素子を基板上に形成するために、パターン化される。側壁を有する開口部は、底部電極を露出させる複数の底部電極の各々の下で、基板を通して形成される。共形導電膜は、側壁上に、そして、底部電極と接触して形成される。

40

## 【0016】

これらのそして他のニーズは、基板及び基板を通して形成される側壁を有する複数の開口部を備える垂直的に統合された圧電微小加工超音波振動子装置を提供する本発明の実施の形態によって更に満たされる。第一誘電体層は、基板上に形成される。相隔たる底部電極は、第一誘電体層上に形成される。各相隔たる底部電極は、複数の開口部のうちの1つに跨っている。相隔たる圧電素子は、各々の底部電極上に形成される。共形絶縁膜は、複数の開口部の各々の側壁上に形成される。共形導電膜は、各々の共形絶縁膜上に形成され

50

る。各共形導電膜は、一つ以上の底部電極と接触し、そして、開口キャビティは、各々の開口部中に保持される。接地パッドは、基板上に形成される。第二誘電体薄膜は、圧電素子間に形成される。頂部電極は、圧電素子及び接地パッドに接触して形成されている。半導体装置は、超音波振動子に取り付けられ、そして、共形導電膜は、半導体装置に電氣的に接続している。

【0017】

加えて、これら及び他のニーズは、基板を提供すること、そして、基板上に第一誘電体層を形成することを含む垂直的に統合された圧電性超音波振動子装置を形成する方法を提供する本発明の実施の形態によって満たされる。底部電極層は、第一誘電体層上に形成され、圧電性材料の層は、底部電極層上に形成される。底部電極層及び圧電性物質の層は、複数の相隔たる底部電極及び相隔たる圧電素子を基板上に形成するためにパターン化される。接地パッドは、基板上に形成される。第二誘電体層は、圧電素子間に形成される。頂部電極は、圧電素子及び接地パッドに接触して形成されている。側壁を有する開口部は、各々の相隔たる別々の底部電極及び圧電素子の下で基板を通して形成される。共形絶縁層は、開口部の側壁上に形成される。共形導電層は、共形絶縁層上に接触し、そして、各々の底部電極上に形成される。半導体装置は、共形導電層を通して超音波振動子に取り付けられる。

10

【0018】

本発明は、改良されたより小さい微小加工超音波振動子、そして、より高い帯域幅、より高い信号対雑音比、良好なインピーダンス整合を有して、より少ないエネルギーでの作動を必要とする振動子アレイ、の必要性について述べる。本発明は、より高い超音波出力を供給して、より小さい素子サイズに対して受信される超音波エネルギーにより感度の良い微小加工超音波振動子の必要性について更に述べる。さらにまた、本発明は、疑似超音波エネルギーをより急速に減らす超音波振動子の必要性について述べる。加えて、本発明は、統合され微小加工された超音波振動子装置を低温域で形成する手順の必要性について述べる。

20

【0019】

本発明の前述の、そして他の、特徴、態様及び効果は、添付図面を参照しながら、本発明の以下の詳細な説明において明らかになる。

【0020】

図1 - 図8は、本発明の一実施の形態によるソルダーバンプを介して圧電微小加工超音波振動子を半導体装置に取り付ける圧電微小加工超音波振動子装置の形成を示す。

30

【0021】

図9は、高分子膜が開口キャビティに対向する半導体装置の表面上に形成される本発明の実施の形態を示す。

【0022】

図10は、めっきした金属接続部を介して前記振動子が半導体装置に接続している本発明の実施の形態を示す。

【0023】

図11及び図12は、圧電素子間に形成される誘電体薄膜が圧電素子の上端に配置されている本発明の実施の形態を示す。

40

【0024】

図13 - 図15は、前記圧電素子がシリコン・オン・インシュレータ基板上に形成される圧電微小加工超音波振動子装置を示す。

【発明を実施するための最良の形態】

【0025】

本発明は、添付図面において例示されるpMUT装置の形成に関連して記載されている。しかしながら、これは、請求される本発明が図面において例示される特定の装置の形成に限定されないため、例示的なものである。

【0026】

50

本発明の特定の実施の形態に従って垂直的に統合された p M U T 装置を形成する方法が、記載されている。図 1 A にて図示したように、基板 1 2 を備える p M U T 装置構造 1 0 が提供される。本発明における特定の実施の形態によれば、基板 1 2 は、シリコンウエハである。第一誘電体薄膜 1 4 は、基板 1 2 上に形成される。本発明の特定の実施の形態において、第一誘電体薄膜 1 4 は、シリコン酸化物又は窒化ケイ素を含む。底部電極層 1 6 は、第一誘電体薄膜 1 4 上を覆って形成される。本発明の特定の実施の形態によれば、底部電極層 1 6 は、金属又は導電性の金属酸化物を含みうる。圧電性物質の層 1 8 は、底部電極層の上方にその後形成される。

#### 【 0 0 2 7 】

本発明において用いられうる圧電材料は、Z n O、A l N、L i N b O<sub>4</sub>、鉛アンチモン・スズ酸塩、鉛マグネシウムタンタル、鉛ニッケル・タンタル酸塩、チタン酸塩、タングステン、ジルコン酸塩又はニオブ酸塩を含む、セラミックス、又は、ジルコニウム酸チタン酸鉛 ( P b ( Z r<sub>x</sub> T i<sub>1-x</sub> ) O<sub>3</sub> ( P Z T ) )、ランタンジルコニウム酸チタン酸鉛 ( P L Z T )、鉛ニオブ・ジルコン酸塩チタン酸塩 ( P N Z T )、B a T i O<sub>3</sub>、S r T i O<sub>3</sub>、鉛マグネシウム・ニオブ酸塩、鉛ニッケル・ニオブ酸塩、鉛マンガン・ニオブ酸塩、鉛亜鉛ニオブ酸塩、チタン酸鉛を含む、鉛、バリウム、ビスマス又はストロンチウムのニオブ酸塩、を含む。ポリフッ化ビニリデン ( P V D F )、ポリフッ化ビニリデン - トリフルオロエチレン ( P V D F - T r F E ) 又はポリフッ化ビニリデン - 四フッ化エチレン ( P V D F - T F E ) といった圧電性高分子材料も、使用されうる。本発明の特定の

10

20

#### 【 0 0 2 8 】

圧電性物質 1 8 は、スパッタリングといった物理蒸着 ( P V D )、化学蒸着 ( C V D )、分子線エピタキシー ( M B E )、又は、ゾルゲルをスピンコーティングすることによって、p M U T 装置構造 1 0 上に堆積されうる。本発明の特定の実施の形態において、塩基性酢酸鉛、ジルコニウム酢酸塩及びチタン・アセチルアセトネートを含んでいる有機溶液は、p M U T 装置構造 1 0 上で回転され、そして、アセテートフィルムは熱分解されて、P Z T 層 1 8 を形成するためにアニールされる。

#### 【 0 0 2 9 】

本発明の特定の実施の形態において、相隔たるビア 2 7 は、図 1 B にて図示したように、その後形成される相隔たる底部電極間の電気接続のため、そして、ウエハ相互接続によるパスを提供するために、底部電極層 1 6 の堆積の前に、第一誘電体薄膜 1 4 を通して基板 1 2 の前面 1 3 からのエッチングによって、形成される。

30

#### 【 0 0 3 0 】

図 2 にて図示したように、p M U T 装置構造 1 0 は、圧電素子 2 2 及び底部電極 2 0 のアレイを形成するために圧電性物質の層 1 8 及び底部電極層 1 6 をエッチングすることによって、その後パターン化される。圧電素子 2 2 のアレイは、本発明の特定の実施の形態に従って、従来のフォトリソグラフィの技術 (例えばフォトレジスト堆積、選択露光、現像、化学又は反応イオンエッチング及びその後の露光した圧電及び電極材料の除去) によって形成されうる。本発明の特定の実施の形態において、異方性エッチング (例えばプラズマ・エッチング) は、第一誘電体薄膜 2 7 の上側表面を露出させる開口部 2 6 を供給するために実行される。本発明の他の実施の形態において、金属リフトオフプロセスは、圧電性物質の堆積前に底部電極をパターン化するために用いる。別々の圧電素子 2 2 を形成するためのエッチング間に、p M U T 装置構造 1 0 の周縁上の圧電素子のうちの 1 つは、接地パッド 2 4 を形成する底部電極 2 0 から圧電性物質 1 8 を取り除くために、更にエッチングされる。本発明の特定の実施の形態において、1 つの接地パッド 2 4 のみが p M U T 装置 1 0 毎に必要とされる。本発明の他の実施の形態において、複数の接地パッドは、余剰な電氣的接続のために提供される。

40

#### 【 0 0 3 1 】

圧電素子 2 2 間において音響上のそして電氣的な離隔を提供する第二誘電体薄膜 2 8 は、p M U T 装置構造 1 0 上に開口部 2 6 を充填して形成される。図 3 にて図示したように

50

、第二誘電体薄膜 28 は、その上側表面 29 が圧電素子 22 の上側表面 23 と実質的に平面になるように、平坦化される。第二誘電体薄膜 28 は、例えばエッチング又はフォトリソグラフィによって、接地パッド 24 の上方から取り除かれて、開口部 30 を形成する。第二誘電体薄膜 28 は、ポリマーでありえる。本発明の特定の実施の形態において、第二誘電体薄膜 28 は、ポリイミド、パリレン、ポリ・ジメチル・シロキサン (P D M S)、ポリ四フッ化エチレン (P T F E) 又はポリ・ベンゾシクロブテン (B C B) である。第二誘電体薄膜 28 としてポリマーを使用することで、素子間に高分子膜を有しないバルクのセラミックアレイと比較して、圧電振動子アレイの素子間クロストークが低減される。1つの圧電素子 22 からの振動が隣接する圧電素子 22 に影響を及ぼさないように、ポリマー絶縁体 28 は素子 22 間における音響エネルギーを減らす。低い相互素子クロストークは、ポリマー誘電体薄膜を使用することによって、2次元の p M U T アレイ中において実証される。圧電素子間においてポリマー絶縁体の無い P Z T セラミック 2次元アレイに対してより高い - 20 d B のクロストークに比して、- 50 d B 程度の低さのクロストークが、測定された。

10

#### 【0032】

図 4 にて図示したように、頂部電極 32 は、圧電素子 22、第二誘電体薄膜 28 及び接地電極 24 を覆って形成される。本発明の特定の実施の形態によれば、頂部電極 32 は、金属を含む。本発明の特定の実施の形態によれば、頂部電極 32 は、各圧電素子 22 を接地パッド 24 に接続する。

#### 【0033】

図 5 に示すように、p M U T 装置構造 11 の裏面は、底部電極 24 及び圧電素子 22 を備える圧電性膜 35 を形成している底部電極 25 の底面を露出させる貫通ウエハビア 34 を形成するために、選択的にエッチングされる。本発明の特定の実施の形態によれば、基板 12 及び第一誘電体薄膜 14 を通る異方性エッチングは、貫通ウエハビア 34 を形成するためにシリコンウエハ 12 及び第一誘電体薄膜 14 のための上記のフォトリソグラフィのパターニング技術及び適当な化学エッチング液を使用して実行される。本発明の特定の実施の形態によれば、誘導結合プラズマ (I C P) 反応器を使用する、フォトリソグラフィ処理及び深い反応イオンエッチング (D R I E) は、ビア中に垂直な側壁 37 を有する貫通ウエハビア 34 を形成している基板 12 及び第一誘電体薄膜 14 をエッチングするために用いられる。D R I E プロセスの効果は、異方性化学エッチングと比較してより高い密度アレイが形成され、そして、多様な幾何学的な素子形状が形成されうるということである。

20

30

#### 【0034】

D R I E プロセスを用いて貫通ウエハビア 34 が形成される p M U T 構造に対して、幾何学的な素子形状の実質的な自由が与えられる。異方性化学エッチングがシリコンの結晶面に従うので、この方法によって形成される素子は、正方形及び矩形に限定される。D R I E によって形成される素子は、円形、正方形、矩形、又は、他のポリゴン形状でありうる。円形形状の素子は、単一の共鳴周波数でより強い超音波応答を提供する。しかしながら、より高い帯域幅を必要とする用途に対して、正方形、矩形、又は、多角形 (例えば、六角形、八角形) に形成された素子は、異なる幾何学的な方向における異なる寸法のため、周波数応答において複数の倍音 (オーバーートン) を提供する。これらの倍音は、単位面積当たりの感度を僅かに減少させるが、装置の周波数範囲又は帯域幅を増加させる。帯域幅は、円形形状を有する p M U T 素子に対して測定されて、15 - 20 % のみの帯域幅であることがわかったが、正方形の素子は、50 - 80 % の範囲の測定された帯域幅を提供した。しかしながら、円形の素子は、正方形の素子よりも単位面積当たりで 20 - 30 % 高い感度を有していた。

40

#### 【0035】

加えて、正方形、矩形、又は、多角形に形成された素子は、基板によって全ての面上で又は、支持されていない端部を超えて D R I E エッチングを延長することによっていくつかの面のみで支持されうる。例えば、正方形の素子は、基板によって 4 つの端部上で支持

50

されうるし、又は、2つの端部のみで支持されて他の2つの端部で把持されていなくてもよい。このようにして、圧電性膜は、より大きい振動振幅のためにより可撓性に作製される。円形の素子は、通常、全周囲の回りで支持される。大きいアスペクト比(10:1以上)を有する長方形素子は、形成することができ、一次元のpMUTアレイに対して一般に好ましいが、より小さいアスペクト比(例えば正方形又は略正方形、六角形、八角形、円形等の1:1に近い)を有する素子は、二次元のpMUTアレイに対して典型的に形成される。

#### 【0036】

図6に留意すると、共形絶縁膜36は、貫通ウエハビア34の側壁37を含むpMUT装置構造11の裏面上に堆積される。底部電極の底面25を覆っている共形絶縁膜36の部分は、例えばエッチングによって、その後除去される。共形絶縁膜36は、(例えば蒸着したポリマー、酸化物又は窒化物材料といった)従来の絶縁体を含みうる。共形絶縁膜36は、(例えばPVD又はCVDといった)低温域蒸着処理によって堆積される。底部電極の底面25を露出させることで、複数の貫通ウエハビア34の電氣的離隔を危うくすること無く、圧電性膜35の底部電極24への電氣的接続が可能となる。

10

#### 【0037】

その後、共形導電膜42は、pMUT装置構造11の裏面上に形成される。図7Aにて図示したように、個々の貫通ウエハビア34が互いから、そして、接地接触24から電氣的に絶縁されるように、共形導電膜42はその後パターン化される。本発明の特定の実施の形態によれば、共形導電膜42は金属を含む。共形導電膜42は、貫通ウエハビア34の貫通ウエハ相互接続42を形成するために、従来のフォトリソグラフィの技術によってパターン化されうる。本発明の他の実施の形態において、複数の貫通ウエハ相互接続42は、同時に扱われうる素子のより大きなサブセットを形成するために、電氣的に接続されうる。これらのより大きな素子サブセットは、グランドビア33から電氣的に絶縁される。例えば、一次元アレイは、二次元アレイの素子の列を接続することによって形成されうる。

20

#### 【0038】

底部電極16、頂部電極32及び共形導電膜42としての用途のための適切な金属は、Cr/Au、Ti/Au、Ti/Pt、Au、Ag、Cu、Ni、Al、Pt、In、Ir、IrO<sub>2</sub>、RuO<sub>2</sub>、In<sub>2</sub>O<sub>3</sub>:SnO<sub>2</sub>(ITO)及び(La、Sr)CoO<sub>3</sub>(LSCO)を含む。好適な底部電極層14、頂部電極32及び共形導電膜42のための金属を堆積させる技術には、CVD、PVD、電気めっき、無電解めっき及び電子ビーム蒸着技術が含まれる。本発明の特定の実施の形態によれば、底部電極層16は、Ti/Pt、Ir、IrO<sub>2</sub>、RuO<sub>2</sub>又はLSCOを含む。本発明の特定の実施の形態によれば、共形導電膜42は、CVD Cu、電気メッキされたCu又は無電解めっきされたNi又はAuを含む。

30

#### 【0039】

本発明の他の実施の形態において、図7Bに示すように、基板12のみが、エッチングが相隔たるビア17を露出させる第一誘電体層14で停止される貫通ウエハビア34を形成するエッチングを行われる。相隔たるビア17は、第一誘電体薄膜14を通過して基板12の正面側13からエッチングによって以前に形成された。共形絶縁膜36がエッチングされるときに、相隔たるビア17は、再び露出されて、相隔たる底部電極20及びその後形成された相互接続42との間に電氣的接続を提供する。

40

#### 【0040】

図8に留意すると、pMUT装置構造10は、垂直的に統合されたpMUT装置60を形成するために、半導体装置44に接続している。本発明の特定の実施の形態において、この接続は、共形導電層42を半導体装置44上の半田パッド48に接続しているソルダープンプ46を介してなされる。パターン化された貫通ウエハ相互接続42は、圧電性膜35から半導体装置44への直接の電氣的接続を提供する。pMUT装置構造10への半導体装置44の取り付けは、空気に支持されたキャビティ50をつくる。空気に支持され

50

たキャビティ 50 は、最適な音響性能を提供する。空気に支持されたキャビティ 50 は、表面微小加工 M U T s と比較して、音響リークを最小にして圧電性膜 35 をより大きな振動を可能にする。表面微小加工された膜からの振動エネルギーは、このように超音波伝送出力及び受信感度を制限している膜の下に直接存在しているバルクシリコン基板中で消散されることができる。本発明における空気に支持されたキャビティ 50 は、振動膜 35 がバルク基板 12 の直接上に又は上方に存在していないため、このエネルギーの散逸を低減又は除去する。

#### 【0041】

半導体装置 44 は、例えば、フリップチップ・パッケージ・アセンブリ、トランジスタ、コンデンサ、マイクロプロセッサ、ランダムアクセスメモリ等といった様々な電子装置を含む公知技術の任意の半導体装置であってもよい。そして、一般に、半導体装置は、半導体を備える任意の電気装置を言う。本発明の特定の実施の形態において、半導体装置 44 は、C M O S チップである。

10

#### 【0042】

各圧電素子 22 が隣接する圧電素子 22 から電氣的に絶縁されるので、個々の素子はトランスデューサ転送モードで個々に駆動されうる。加えて、受信信号は、半導体装置 44 によってそれぞれに各圧電性膜 35 から測定されうる。

#### 【0043】

貫通ウエハ相互接続 42 の形成の効果は、電氣的接続が相互接続 42 によって直接提供されるため、個々の導線、可撓ケーブル等が膜 35 及び半導体装置 44 の間に電気伝送及び受信信号を運ぶことを必要としないということである。これにより、導線の数及び超音波プローブをコントロールユニットに接続するために必要なケーブル接続のサイズが低減される。さらにまた、従来ケーブル又は配線ハーネス(メートルオーダーの長さ)と比較して、貫通ウエハ相互接続 42 (100  $\mu$ m から 2、3 mm のオーダー)のより短い物理的長さによって、トランスデューサ受信信号の損失を最小化して伝送のために振動子を駆動するために必要な出力を低下させる、より低い抵抗でそしてより短い信号経路での接続を提供する。

20

#### 【0044】

金属の相互接続 42 及び電極 20、32 の使用は、ポリシリコン相互接続を使用している装置及び電極よりも、高い電気伝導率及び高い S N 比を有する圧電素子を提供する。加えて、共形絶縁層 36 及び共形導体 42 を堆積させる低温処理の使用によって、装置処理の熱量が低減され、従って、熱への過剰な露出における損傷の影響が制限される。これにより、基板の貫通ウエハビアホール 34 にエッチングする前に p M U T 素子 22 を形成して、従って、全体の処理を単純化することも可能となる。

30

#### 【0045】

本発明の特定の実施の形態において、図 9 に示すように、高分子膜 52 は、半導体装置 45 の表面上に、又は、空気に支持されたキャビティ 50 の底辺に形成される。高分子膜 52 は、圧電性膜 35 から反射される音響エネルギーを減らす。p M U T 装置構造 10 が半導体素子基板 44 に直接取り付けられるときに、音響エネルギーが半導体素子基板 44 から反射されて圧電性膜 35 の方へ向かうため、p M U T のいくらかの残響が観察される。残響は、p M U T 信号のノイズを引き起こし、超音波画質を減少しうる。また、音響エネルギーは、回路にノイズを導入して、半導体装置の作動に影響を及ぼしうる。高分子減衰層 52 がなければ、振動子膜 35 中での共鳴又は残響が生じる共振空洞条件が生成される。半導体装置 44 の頂部上に、又は、空気に支持されたキャビティ 50 の底辺で高分子膜 52 を提供することによって、p M U T 装置構造 10 から反映される音響エネルギーが、高分子膜 52 によって減らされる。高分子膜 52 は、低い音響インピーダンスを有し、従って高い音響インピーダンスを有する半導体装置の裸のシリコン表面よりも少ない超音波エネルギーを反射する。本発明の特定の実施の形態において、高分子膜 52 は、半導体装置 44 に p M U T 装置構造 10 の取付けのための接着剤としても機能しうる。本発明の特定の実施の形態において、高分子膜 52 は、エポキシを含む。

40

50

## 【 0 0 4 6 】

本発明の特定の実施の形態において、圧電素子 2 2 の厚さは、約 0 . 5  $\mu\text{m}$  から約 1 0  $\mu\text{m}$  の範囲でありうる。本発明の特定の実施の形態において、圧電素子 2 2 の厚さは、約 1  $\mu\text{m}$  から 1 0  $\mu\text{m}$  の範囲でありうる。圧電素子 2 2 の幅又は直径は、約 1 5  $\mu\text{m}$  から約 1 0 0 0  $\mu\text{m}$  の中心間距離を有して、約 1 0  $\mu\text{m}$  から約 5 0 0  $\mu\text{m}$  の範囲でありうる。本発明の特定の実施の形態において、圧電素子 2 2 の幅又は直径は、1 から 2 0 M H z の範囲での超音波動作に対して約 7 5  $\mu\text{m}$  から 4 5 0  $\mu\text{m}$  への中心間距離を有して、約 5 0  $\mu\text{m}$  から約 3 0 0  $\mu\text{m}$  の範囲でありうる。本発明の他の実施の形態において、5 0  $\mu\text{m}$  未満のより小さい素子は、2 0 M H z よりも高い振動数動作に対してパターン化されうる。この場合、複数の素子は、依然として高い動作周波数を維持すると共に、より高い超音波エネルギー出力を提供するために、一緒に電氣的に接続されうる。

10

## 【 0 0 4 7 】

本発明の特定の実施の形態において、第一誘電体薄膜 1 4 の厚みは、約 1 0 n m から約 1 0  $\mu\text{m}$  の範囲に亘りうる。本発明の特定の実施の形態において、共形絶縁膜 3 6 の厚みは、約 1 0 n m から約 1 0  $\mu\text{m}$  の範囲に亘りうる。底部電極 2 0、頂部電極 3 2 及び共形導電層 4 2 の厚みは、約 2 0 n m から約 2 5  $\mu\text{m}$  の範囲に亘りうる。本発明の特定の実施の形態において、開口キャビティ 5 0 の深さは、約 1 0 0  $\mu\text{m}$  から数 m m の範囲に亘りうる。

## 【 0 0 4 8 】

本発明の特定の実施の形態において、図 1 0 にて図示したように、p M U T 装置構造 1 0 は、半導体装置 4 4 上のエポキシ層 5 6 において形成される金属コンタクト 5 4 を介して半導体装置 4 4 に接続される。エポキシ層 5 6 また、音響エネルギー減衰器として機能することに加え、半導体装置 4 4 に p M U T 装置構造 1 0 を取り付けるための接着材としても機能する。エポキシ層 5 6 は、フォトリソグラフィ及び / 又はエッチング技術を使用してパターン化されうるし、そして、金属接続部は、電気めっき、スパッタリング、電子ビーム蒸着、C V D 又は他の堆積方法によって堆積されうる。

20

## 【 0 0 4 9 】

図 1 1 にて図示したように、第二誘電体薄膜 2 8 は、本発明の特定の実施の形態の圧電素子の上端部 5 8 に配置されている。p M U T 装置構造 8 0 は、その後、前述されたように、裏面エッチングを含む処理がされ、図 1 2 にて図示したように、垂直的に統合された圧電微小加工超音波振動子装置 9 0 を形成するために半導体装置 4 4 に接続される。パターン化された圧電層 5 8 の上端部上の第二誘電体薄膜 2 8 は、圧電素子 2 2 に接続する 2 つの電極 3 2、2 0 において改良された電気隔離を提供する。この実施の形態は、頂部電極 3 2 に底部電極 2 0 とのショートを引き起こしうる、ポリマー絶縁体 2 8 と圧電層 2 2 の縁部との間のギャップが不利に引き起こされうる任意のフォトリソグラフィのミスアライメントの説明に役立つ。この実施の形態は、他の実施の形態において必要でありうる任意の平坦化プロセスの必要性をも除去する。更にこの実施の形態は、パターン化された圧電層 2 2 のサイズ及び形状と異なるサイズ又は形状の頂部電極 3 2 を形成する方法を提供する。(圧電性素子の厚さのオーダーでの)十分な厚さであれば、圧電層 2 2 よりも非常に低い誘電率を有するポリマー絶縁体 2 8 は、絶縁体を横断するだけに主として低下させるために p M U T 9 0 装置に印加する電圧を引き起こし、このように、絶縁体で覆われている圧電層 5 8 の部分を電氣的に絶縁する。印加電圧に対する圧電素子 2 2 の有効な形状は、絶縁体で覆われていない圧電層 2 2 の部分だけである。例えば、全体の圧電性の幾何学的な領域の 5 0 % だけを電氣的に作動させることが要求される場合、ポリマー絶縁体 2 8 は、残っている 5 0 % の圧電性領域を物理的に覆って電氣的に絶縁することができ、そして、この領域が作動するのを防止する。また、互いに嵌合された構造といった複合電極パターンが要求される場合、ポリマー絶縁体 2 8 は互いに嵌合された構造を提供するためにパターン化されうる。これは、頂部電極 3 2 が全ての p M U T アレイ 9 0 を横切る連続的な接地電極である、特定の実施の形態にとって重要である。同様な処理が、ポリマー絶縁体 2 8 をパターン化することによって電氣的な作動領域を形成することで提供され、従

30

40

50

って、作動面積は、パターン化されている底部電極 20 及び圧電性膜 16 よりも、圧電性膜 16 を含む頂部電極の形状であると考えられる。

#### 【0050】

本発明の特定の実施の形態は、基板としてシリコン・オン・インシュレータ (SOI) 基板を使用する。図 13 に示すように、基板 12 (例えばシリコンウエハ) は、基板 12 の上に形成される埋設された二酸化シリコン層 64 上を覆う薄いシリコン層 62 を備えている。第一誘電体薄膜 14 はシリコン層 62 上を覆って形成され、そして、底部電極層 16 は、第一誘電体薄膜上を覆って形成される。圧電性物質の層 18 は、SOI pMUT 装置構造 100 を提供するために底部電極層 16 上を覆って形成される。SOI 基板を使用することの利点は、シリコン基板エッチストップ層として酸化埋込み型を使用している DRIE エッチングをより良好に制御できることを含む。これにより、アレイ中の個々の素子の共鳴周波数のより良好な制御及び均一性のための、pMUT 膜 35 厚さのより良好な制御も提供される。この膜厚が、SOI 基板 62 の薄いシリコン層の厚みによって規定されるからである。本発明の特定の実施の形態によれば、薄いシリコン層 62 は、約 200 nm から 50  $\mu$ m の厚さを有し、そして、埋込酸化層 64 は、約 200 nm から 1  $\mu$ m の厚さを有する。本発明の他の実施の形態において、薄いシリコン層 62 は、約 2  $\mu$ m から 20  $\mu$ m の厚さを有し、そして、埋込酸化層 64 は、約 500 nm から 1  $\mu$ m の厚さを有する。

10

#### 【0051】

圧電性物質の層 18、底部電極層 16、第一誘電体薄膜 14、シリコン層 62 及び埋設されたシリコン酸化層 64 は、別々の圧電素子 22 及び接地パッド 24 を提供するために、そして、基板 12 の表面 13 を露出させるために、その後エッチングされる。圧電性物質の層 18 及び底部電極の層 16 は、開口部 68 によって離隔される pMUT 素子形状 32 を形成するためにエッチングを行われる。第 1 の絶縁体 14、薄いシリコン 62 及び埋設された酸化層の層 64 は、基板 12 を露出させる相隔たるビア 69 を形成するために、更にエッチングを行われる。図 14 にて図示したように、導電膜 66 は、その後形成される底部電極 20 及び貫通ウエハ相互接続との間に電氣的接続を提供するために、相隔たるビア 69 中に置かれる。pMUT 装置構造 100 のパターン構成は、前述したように、従来のフォトリソグラフィの及びエッチング技術を使用してされうる。本発明の特定の実施の形態において、導電膜 66 は、底部電極 20、頂部電極 32 及び共形導電層 42 に関して上述した金属のいずれかでありえる。

20

30

#### 【0052】

pMUT 装置の他の実施の形態に関して上述したように、SOI pMUT 装置構造 100 は、図 15 にて図示したように、第二誘電体薄膜 28、頂部電極 32、貫通ウエハビア 34、共形絶縁層 36 及び、共形導電膜 42 を形成するために、更に処理される。導電膜 66 及び共形導電膜 42 間の電氣接触によって、貫通ウエハ相互接続を提供する。SOI pMUT 装置構造 100 は、図 15 に示すように、例えばソルダーバンプ 46 によって半導体装置 44 に接続している。そして、垂直的に統合された pMUT 装置 110 を形成する。他の実施の形態において、半導体装置 44 は、前述したように、pMUT 装置を半導体装置に取り付ける半導体装置の表面上に堆積されるエポキシ層中に形成される金属コンタクトを介して、共形導電膜 42 に電氣的に接続されうる。

40

#### 【0053】

本発明によって形成される pMUTs の用途は、リアルタイムでの、三次元心臓内又は血管内の撮像、最小限の侵入型又はロボット手術のための撮像、カテーテルに基づく撮像、携帯用の超音波探針及びミニチュア・ハイドロフォンを含む。本発明の特定の実施の形態において、pMUTs は、約 1 - 20 MHz の周波数範囲の作業に対して最適化される。

#### 【0054】

ここでの開示において示される実施の形態は、例示目的のためである。これらは、請求項の範囲を制限するために解釈されてはならない。この技術の当業者に明らかであるよう

50

に、ここでの開示は本願明細書において特に例示されない多種多様な実施の形態を含む。

【図面の簡単な説明】

【0055】

【図1】図1は、本発明の一実施の形態によるソルダーバンプを介して圧電微小加工超音波振動子を半導体装置に取り付ける圧電微小加工超音波振動子装置の形成を示す。

【図2】図2は、本発明の一実施の形態によるソルダーバンプを介して圧電微小加工超音波振動子を半導体装置に取り付ける圧電微小加工超音波振動子装置の形成を示す。

【図3】図3は、本発明の一実施の形態によるソルダーバンプを介して圧電微小加工超音波振動子を半導体装置に取り付ける圧電微小加工超音波振動子装置の形成を示す。

【図4】図4は、本発明の一実施の形態によるソルダーバンプを介して圧電微小加工超音波振動子を半導体装置に取り付ける圧電微小加工超音波振動子装置の形成を示す。

【図5】図5は、本発明の一実施の形態によるソルダーバンプを介して圧電微小加工超音波振動子を半導体装置に取り付ける圧電微小加工超音波振動子装置の形成を示す。

【図6】図6は、本発明の一実施の形態によるソルダーバンプを介して圧電微小加工超音波振動子を半導体装置に取り付ける圧電微小加工超音波振動子装置の形成を示す。

【図7】図7は、本発明の一実施の形態によるソルダーバンプを介して圧電微小加工超音波振動子を半導体装置に取り付ける圧電微小加工超音波振動子装置の形成を示す。

【図8】図8は、本発明の一実施の形態によるソルダーバンプを介して圧電微小加工超音波振動子を半導体装置に取り付ける圧電微小加工超音波振動子装置の形成を示す。

【図9】図9は、高分子膜が開口キャビティに対向する半導体装置の表面上に形成される本発明の実施の形態を示す。

【図10】図10は、めっきした金属接続部を介して前記振動子が半導体装置に接続している本発明の実施の形態を示す。

【図11】図11は、圧電素子間に形成される誘電体薄膜が圧電素子の上端に配置されている本発明の実施の形態を示す。

【図12】図12は、圧電素子間に形成される誘電体薄膜が圧電素子の上端に配置されている本発明の実施の形態を示す。

【図13】図13は、前記圧電素子がシリコン・オン・インシュレータ基板上に形成される圧電微小加工超音波振動子装置を示す。

【図14】図14は、前記圧電素子がシリコン・オン・インシュレータ基板上に形成される圧電微小加工超音波振動子装置を示す。

【図15】図15は、前記圧電素子がシリコン・オン・インシュレータ基板上に形成される圧電微小加工超音波振動子装置を示す。

【符号の説明】

【0056】

- 10 p M U T 装置構造
- 11 p M U T 装置構造
- 12 基板
- 14 第一誘電体薄膜
- 16 底部電極層
- 17 ビア
- 18 圧電性物質の層
- 20 底部電極
- 22 圧電素子
- 24 接地電極
- 26 開口部
- 27 第一誘電体薄膜
- 28 第二誘電体薄膜
- 30 開口部
- 32 頂部電極

10

20

30

40

50

3 4 貫通ウエハビア

【図1A】

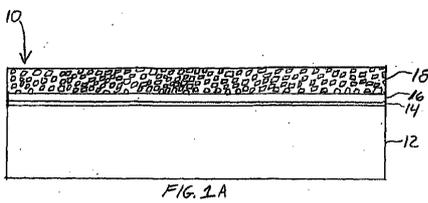


FIG. 1A

【図1B】

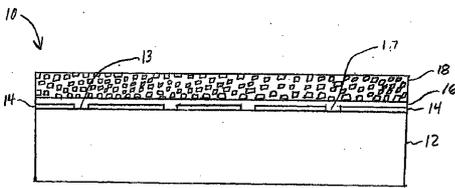


FIG. 1B

【図2】

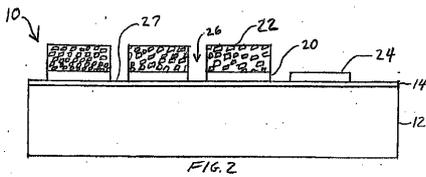


FIG. 2

【図3】

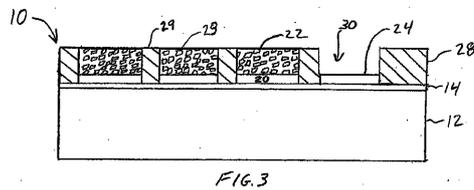


FIG. 3

【図4】

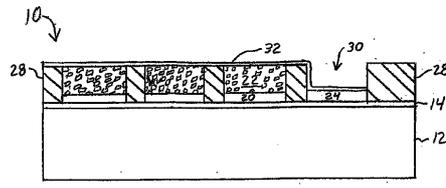


FIG. 4

【図5】

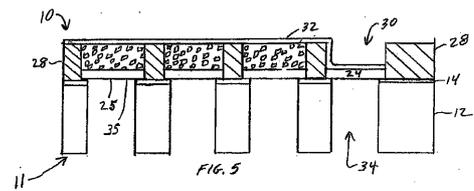
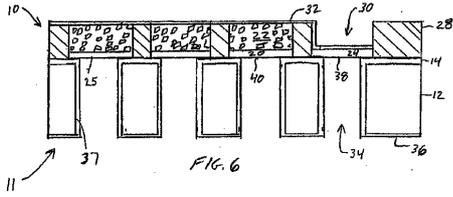
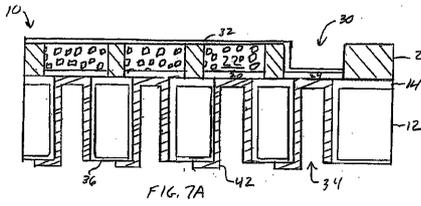


FIG. 5

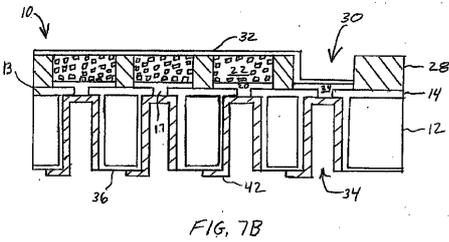
【 図 6 】



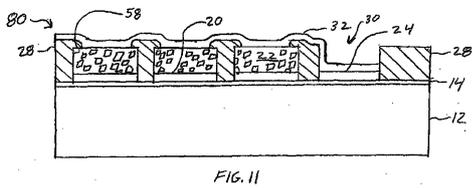
【 図 7 A 】



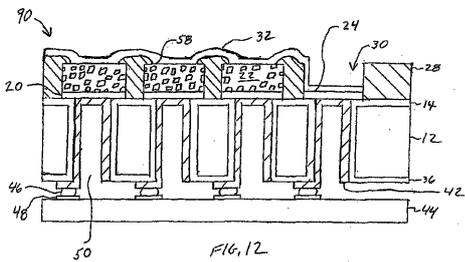
【 図 7 B 】



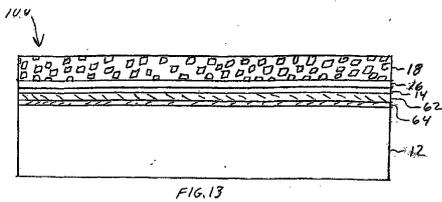
【 図 1 1 】



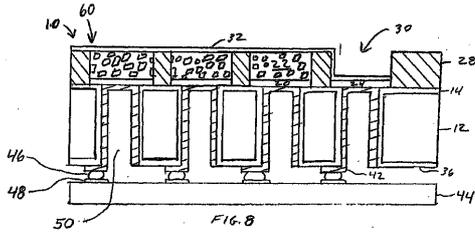
【 図 1 2 】



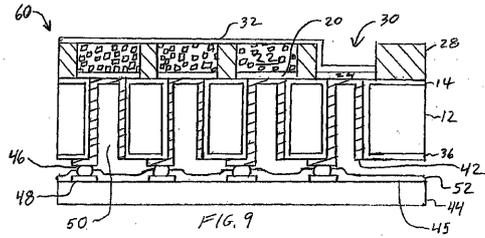
【 図 1 3 】



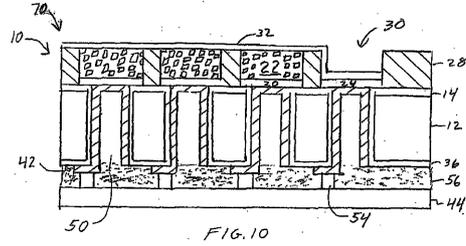
【 図 8 】



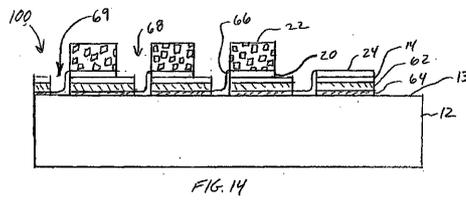
【 図 9 】



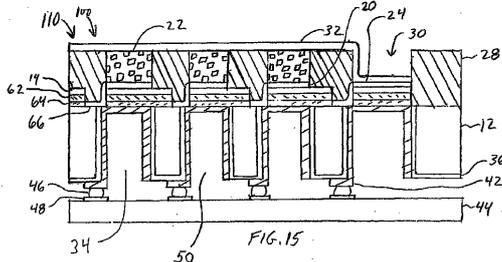
【 図 1 0 】



【 図 1 4 】



【 図 1 5 】



## 【 国際調査報告 】

<b>INTERNATIONAL SEARCH REPORT</b>		International application No. PCT/US06/06939		
<b>A. CLASSIFICATION OF SUBJECT MATTER</b>				
IPC: H01L 41/00(2006.01)				
USPC: 310/311				
According to International Patent Classification (IPC) or to both national classification and IPC				
<b>B. FIELDS SEARCHED</b>				
Minimum documentation searched (classification system followed by classification symbols) U.S. : 310/311, 324, 334, 335, 364				
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched				
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) CONDUCTOR; PIEZO; FBAR INSULATOR DIELECTRIC; SEMICONDUCTOR; SILICON				
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>				
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.		
X	US 2004/0100163 A1 (BAUMGARTNER ET AL.) 27 May 2004, see entire document.	1,5,7,9,13,14,28		
Y		2-4,6,8,10-12,15-27,29-63		
Y, P	US 2005/0104204 A1 (KAWAKUBO ET AL.) 19 May 2005, see entire document.	2,10,17-19,29,32-34,42-63		
Y, E	US 7,132,780 B2 (SCOTT) 07 November 2006, see entire document.	6,12,15-19,42-63		
Y, E	US 2006/0116585 A1 (NGUYEN-DINH ET AL.) 01 June 2006, see entire document.	20, 21,35,36,47,48,54-59		
Y	US 6,246,158 B1 (LADABAUM) 12 June 2001, see entire document.	3,4,8,11,15-19,22,24,30,31,37,42-63		
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.				
* Special categories of cited documents: <table border="0" style="width: 100%;"> <tr> <td style="width: 50%;">               "A" document defining the general state of the art which is not considered to be of particular relevance                "E" earlier application or patent published on or after the international filing date                "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)                "O" document referring to an oral disclosure, use, exhibition or other means                "P" document published prior to the international filing date but later than the priority date claimed             </td> <td style="width: 50%;">               "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention                "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone                "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art                "&amp;" document member of the same patent family             </td> </tr> </table>			"A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
"A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family			
Date of the actual completion of the international search 29 May 2007 (29.05.2007)		Date of mailing of the international search report 07 JUN 2007		
Name and mailing address of the ISA/US Mail Stop PCT, Attn: ISA/US Commissioner for Patents P.O. Box 1450 Alexandria, Virginia 22313-1450 Facsimile No. (571) 273-3201		Authorized officer Allan Shoap Telephone No. (571) 272-4514		

## INTERNATIONAL SEARCH REPORT

International application No.  
PCT/US06/06939

## C. (Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 6,551,248 B2 (MILLER) 22 April 2003, see entire document.	22,23,25-27,37-41,45,46,49-51,60-63
Y	US 6,608,383 B2 (YOKOYAMA ET AL.) 19 August 2003, see entire document.	4,8,31-34
Y	US 2004/0049901 A1 (NGUYEN) 18 March 2004, see entire document.	17-19,32-34,42-44,47,48,52-63

## フロントページの続き

(51) Int.Cl.	F I	テーマコード (参考)
<b>H 0 1 L 41/18 (2006.01)</b>	H 0 1 L 41/18 1 0 1 D	
<b>H 0 1 L 41/193 (2006.01)</b>	H 0 1 L 41/18 1 0 1 Z	
<b>A 6 1 B 8/00 (2006.01)</b>	H 0 1 L 41/18 1 0 2	
	A 6 1 B 8/00	

(81) 指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW

(72) 発明者 デイヴィッド・エドワード・ダウッシュ

アメリカ合衆国・ノースカロライナ・27614・ローリー・ウェスコット・ドライブ・1721

Fターム(参考) 4C601 GB06 GB20 GB44

5D019 AA25 BB07 BB17 FF04 HH01

5D107 AA13 BB07 CC01

专利名称(译)	压电微制造超声换能器具有由空气支撑的腔		
公开(公告)号	<a href="#">JP2008535643A</a>	公开(公告)日	2008-09-04
申请号	JP2007558115	申请日	2006-03-01
[标]申请(专利权)人(译)	研究三角协会		
申请(专利权)人(译)	三角研究所		
[标]发明人	デイヴィッドエドワードダウッシュ		
发明人	デイヴィッド・エドワード・ダウッシュ		
IPC分类号	B06B1/06 H04R17/00 H04R31/00 H01L41/09 H01L41/187 H01L41/18 H01L41/193 A61B8/00		
CPC分类号	B06B1/0622 A61B8/4483		
FI分类号	B06B1/06.Z H04R17/00.332.A H04R31/00.330 H01L41/08.C H01L41/18.101.B H01L41/18.101.D H01L41/18.101.Z H01L41/18.102 A61B8/00		
F-TERM分类号	4C601/GB06 4C601/GB20 4C601/GB44 5D019/AA25 5D019/BB07 5D019/BB17 5D019/FF04 5D019/HH01 5D107/AA13 5D107/BB07 5D107/CC01		
代理人(译)	渡边 隆 村山彦		
优先权	11/068776 2005-03-02 US		
其他公开文献	JP5154956B2		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

压电微机械超声换能器包括基板和形成在基板上的第一电介质薄膜。具有侧壁的开口由基板和第一电介质薄膜形成。底部电极形成在跨越开口的第一电介质薄膜上。在底部电极上形成压电元件。第二电介质薄膜围绕压电元件。在开口的侧壁上形成共形绝缘膜。形成保形导电膜与底部电极接触并且在开口的侧壁上，开口腔保持在开口中。形成顶部电极以接触压电元件。

