

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-239983

(P2011-239983A)

(43) 公開日 平成23年12月1日(2011.12.1)

(51) Int.Cl.  
A61B 8/00 (2006.01)

F I  
A61B 8/00

テーマコード (参考)  
4C601

審査請求 未請求 請求項の数 5 O L (全 11 頁)

(21) 出願番号 特願2010-115363 (P2010-115363)  
(22) 出願日 平成22年5月19日 (2010.5.19)

(71) 出願人 390029791  
日立アロカメディカル株式会社  
東京都三鷹市牟礼6丁目2番1号  
(74) 代理人 100075258  
弁理士 吉田 研二  
(74) 代理人 100096976  
弁理士 石田 純  
(72) 発明者 網野 和宏  
東京都三鷹市牟礼6丁目2番1号 アロ  
カ株式会社内  
(72) 発明者 尾形 太  
東京都三鷹市牟礼6丁目2番1号 アロ  
カ株式会社内

最終頁に続く

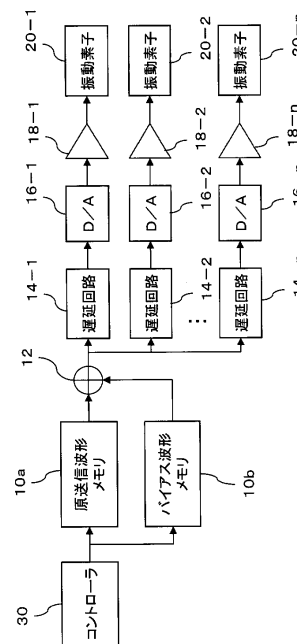
(54) 【発明の名称】 超音波診断装置の送信回路

(57) 【要約】

【課題】超音波診断装置の送信回路内のドライブ回路（増幅回路）に対するバイアスの印加のための回路構成を簡素化する。

【解決手段】原送信波形メモリ10aには、振動素子20を駆動するための原送信信号波形のデータが格納される。バイアス波形メモリ10bには、ドライブ回路18に印加すべきバイアスの波形を示すバイアス波形データが格納される。原送信信号波形データとバイアス波形データとを加算器12によりデジタル的に加算し、この加算結果であるバイアス加算済波形データをD/A変換回路16でアナログ信号に変換して、ドライブ回路18に入力する。これにより、ドライブ回路18は、バイアスが印加される場合と同様の状態で、原送信信号波形を増幅することができる。

【選択図】図1



**【特許請求の範囲】****【請求項 1】**

原送信信号を増幅することで、超音波振動子のための駆動信号を生成するドライブ回路と、

前記原送信信号の波形を表す原送信信号波形データに対して前記原送信信号の増幅のために前記ドライブ回路に与えるべきバイアスを加えた結果であるバイアス加算済波形データ、を供給する供給手段と、

前記供給手段から供給される前記バイアス加算済波形データをアナログ信号に変換するデジタル・アナログ変換回路と、

を備え、

10

前記ドライブ回路は、前記デジタル・アナログ変換回路の出力するアナログ信号を増幅することにより、前記超音波振動子のための前記駆動信号を生成する、超音波診断装置の送信回路。

**【請求項 2】**

請求項 1 に記載の超音波診断装置の送信回路であって、

前記バイアス加算済波形データは、前記原送信信号の各信号極性の区間の信号部分に対し、それぞれ当該区間の信号極性と同じ極性で前記バイアスを加算した波形データである、

ことを特徴とする、超音波診断装置の送信回路。

20

**【請求項 3】**

請求項 1 又は 2 に記載の超音波診断装置の送信回路であって、

前記供給手段は、

前記原送信信号波形データを生成する第 1 生成手段と、

前記ドライブ回路に与えるべき前記バイアスの波形を表すバイアス波形データを生成する第 2 生成手段と、

前記第 1 生成手段により生成された前記原送信信号波形データと前記第 2 生成手段により生成された前記バイアス波形データとを加算して前記バイアス加算済波形データを生成する加算器と、

を備え、

30

前記デジタル・アナログ変換回路は、前記加算器が出力する前記バイアス加算済波形データをアナログ信号に変換する、超音波診断装置の送信回路。

**【請求項 4】**

請求項 1 又は 2 に記載の超音波診断装置の送信回路であって、

前記供給手段は、

前記原送信信号波形データを生成する第 1 生成手段と、

前記第 1 生成手段により生成された前記原送信信号波形データを、前記ドライブ回路に与えるべき前記バイアスのレベルに応じて加工することで、前記バイアス加算済波形データを生成する波形加工回路と、

を備え、

40

前記デジタル・アナログ変換回路は、前記波形加工回路が出力する前記バイアス加算済波形データをアナログ信号に変換する、超音波診断装置の送信回路。

**【請求項 5】**

請求項 1 又は 2 に記載の超音波診断装置の送信回路であって、

前記供給手段は、

前記原送信信号の波形を表す原送信信号波形データに対して、前記原送信信号の増幅のために前記ドライブ回路に与えるべきバイアスを加えた結果であるバイアス加算済波形データ、を記憶する記憶手段、

を備え、

前記デジタル・アナログ変換回路は、前記記憶手段から読み出される前記バイアス加算済波形データをアナログ信号に変換する、超音波診断装置の送信回路。

50

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、超音波診断装置の送信回路に関し、特に原送信信号を増幅するドライブ回路に対するバイアス印加のための技術に関する。

## 【背景技術】

## 【0002】

超音波診断装置の送信回路は、送信信号を増幅回路（ドライブ回路）により電力増幅し、振動素子に供給することで振動素子を駆動する。このような電力増幅のための増幅回路として、従来、パルス波、サイン波、ガウシャン波等の任意の波形を忠実に線形増幅できる回路が提案されている（特許文献1，2参照）。

10

## 【0003】

増幅回路を所望の動作点で動作させるために、増幅回路にバイアスが印加される。超音波診断装置の場合、数百チャンネルという多数の振動素子を駆動するため、多数の増幅回路を有しているので、バイアス電流による電力消費や発熱が無視できない。

## 【0004】

そこで、例えば、特許文献1に記載される送信回路では、信号送信時にのみ増幅回路にバイアスを印加することで、非送信時の電力消費を低減している。すなわち、この送信回路は、増幅回路ごとにバイアスのオンオフ回路を備えるとともに、信号送信期間に応じてそれら各オンオフ回路のオンオフを制御する制御信号を発生する回路を備えている。

20

## 【0005】

また、特許文献2に示される送信回路は、そのような制御信号は必要としないが、非送信時に増幅回路が消費するバイアス電流を少なくしようとすると、ドループ現象と呼ばれる出力振幅の減衰が生じるなどの問題がある。

## 【先行技術文献】

## 【特許文献】

## 【0006】

【特許文献1】特許第3857676号明細書

【特許文献2】特開2008-188321号公報

## 【発明の概要】

30

## 【発明が解決しようとする課題】

## 【0007】

本発明は、原送信信号を増幅するドライブ回路（増幅回路）に対するバイアスの印加を原送信信号の信号送信期間に限定することを、バイアスのオンオフ回路やオンオフ制御のための信号生成回路を用いず実現することを目的とする。

## 【課題を解決するための手段】

## 【0008】

1つの側面では、本発明に係る超音波診断装置の送信回路は、原送信信号を増幅することで、超音波振動子のための駆動信号を生成するドライブ回路と、前記原送信信号の波形を表す原送信信号波形データに対して前記原送信信号の増幅のために前記ドライブ回路に与えるべきバイアスを加えた結果であるバイアス加算済波形データ、を供給する供給手段と、前記供給手段から供給される前記バイアス加算済波形データをアナログ信号に変換するデジタル・アナログ変換回路と、を備え、前記ドライブ回路は、前記デジタル・アナログ変換回路の出力するアナログ信号を増幅することにより、前記超音波振動子のための前記駆動信号を生成する。

40

## 【0009】

1つの態様では、前記バイアス加算済波形データは、前記原送信信号の各信号極性の区間の信号部分に対し、それぞれ当該区間の信号極性と同じ極性で前記バイアスを加算した波形データである。

## 【0010】

50

別の態様では、前記供給手段は、前記原送信信号波形データを生成する第1生成手段と、前記ドライブ回路に与えるべき前記バイアスの波形を表すバイアス波形データを生成する第2生成手段と、前記第1生成手段により生成された前記原送信信号波形データと前記第2生成手段により生成された前記バイアス波形データとを加算して前記バイアス加算済波形データを生成する加算器と、を備え、前記デジタル・アナログ変換回路は、前記加算器が出力する前記バイアス加算済波形データをアナログ信号に変換する。

【0011】

更に別の態様では、前記供給手段は、前記原送信信号波形データを生成する第1生成手段と、前記第1生成手段により生成された前記原送信信号波形データを、前記ドライブ回路に与えるべき前記バイアスのレベルに応じて加工することで、前記バイアス加算済波形データを生成する波形加工回路と、を備え、前記デジタル・アナログ変換回路は、前記波形加工回路が出力する前記バイアス加算済波形データをアナログ信号に変換する。

10

【0012】

更に別の態様では、前記供給手段は、前記原送信信号の波形を表す原送信信号波形データに対して、前記原送信信号の増幅のために前記ドライブ回路に与えるべきバイアスを加えた結果であるバイアス加算済波形データを記憶する記憶手段、を備え、前記デジタル・アナログ変換回路は、前記記憶手段から読み出される前記バイアス加算済波形データをアナログ信号に変換する。

【発明の効果】

【0013】

本発明によれば、超音波診断装置の送信回路内のドライブ回路に対するバイアスの印加のための回路構成を簡素化することができる。

20

【図面の簡単な説明】

【0014】

【図1】実施形態の超音波診断装置の送信回路の一例を示す機能ブロック図である。

【図2】原送信信号の波形の一例を示す図である。

【図3】図2に例示した原送信信号に対応するバイアス波形の例を示す図である。

【図4】図2の原送信信号に図3のバイアスを加算したバイアス加算済波形の例を示す図である。

30

【図5】ドライブ回路（増幅回路）の一例を示す図である。

【図6】超音波診断装置の送信回路の別の例を示す機能ブロック図である。

【図7】超音波診断装置の送信回路の更に別の例を示す機能ブロック図である。

【発明を実施するための形態】

【0015】

図1に、実施形態の超音波診断装置の送信回路の一例を示す。この例では、原送信波形メモリ10aには、振動素子20-1~20-n（nは超音波探触子が備える振動素子の個数、すなわちチャンネル数）（以下、振動素子20と総称する）を駆動するための駆動信号である原送信信号の波形を表す原送信信号波形データが格納されている。

【0016】

図2に、原送信波形メモリ10aに記憶される原送信信号波形100の一例を示す。これは、ある振幅及び周期を持つ2周期分のサイン波の波形を示している。例えば、この2周期分の波形データを連続的に繰り返して出力することで、その振幅及び周期のCW（連続波）のサイン波により振動素子20を駆動することができる。このような連続波は、例えば連続波ドプラ法などに用いることができる。

40

【0017】

なお、原送信波形メモリ10aには、異なる複数の原送信信号波形データが格納されていてもよい。例えば、パルス波、サイン波、ガウシアン波等といった様々な波形種類の原送信信号波形データを原送信波形メモリ10aに格納しておいてもよい。また、同じ波形種類（パルス波、サイン波、ガウシアン波などの種類）について、振幅又は周波数又はその両方が異なる複数の原送信信号波形データを格納しておいてもよい。また、1つの波形

50

種類について、振幅又は周期又はその両方をパラメトリックに変更可能な波形データを1つだけ原送信波形メモリ10aに格納しておき、その波形データに対して振幅又は周期又はその両方を指定することで、所望の波形データを生成する構成でもよい。

【0018】

また、原送信波形メモリ10aに記憶される波形データは、各時刻の電圧レベルを時系列的に並べたデータであってもよいし、このような電圧波形をパラメトリックに規定する関数や波形生成規則等のデータであってもよい。後者の場合は、記憶された原送信信号波形データ(関数等)と、ユーザが指定するパラメータ(例えば振幅や周期)とに応じて、原送信信号を表す時系列的な電圧レベルの系列を示すデジタルデータを生成する回路を、原送信波形メモリ10aと加算器12の間に設ければよい。

10

【0019】

原送信波形メモリ10aから出力すべき原送信信号波形データは、超音波診断装置の操作部に対するユーザの入力(例えばモード選択)や装着された超音波探触子の種類などに基づき、コントローラ30が選択する。

【0020】

バイアス波形メモリ10bには、バイアス波形データが格納される。バイアス波形は、ドライブ(増幅)回路18-1~18-n(以下、ドライブ回路18と総称する)に原送信信号を増幅させる際に、ドライブ回路18に印加すべきバイアスの時間変化を表す波形である。バイアスは、ドライブ回路18を所望の線形増幅領域にて使用するために印加する(言い換えればドライブ回路18の動作点を規定する)直流電圧である。

20

【0021】

図3に、図2の原送信信号波形100に対応するバイアス波形110の例を示す。図3のバイアス波形110は、原送信信号波形100の各信号極性(正又は負の極性)の範囲ごとに、それぞれ当該範囲の信号極性と同じ極性の、あらかじめ定められたバイアス電圧レベルを持つ信号波形である。すなわち、バイアス電圧レベルをBL(正の値)とすると、バイアス波形は、原送信信号波形100が正の範囲では+BL、負の範囲では-BLのレベルを持つ。このようなバイアス波形110を表すバイアス波形データが、バイアス波形メモリ10bに格納されている。

【0022】

図2は原送信信号波形がサイン波であったが、パルス波やガウシアン波などの他の波形であっても、同様に、バイアス波形は、原送信信号波形が正の範囲では+BL、負の範囲では-BLのレベルとなる波形とすればよい。

30

【0023】

原送信波形メモリ10aに複数の原送信信号波形データが格納されている場合には、バイアス波形メモリ10bにもそれら各原送信信号波形データに対応するバイアス波形データを格納しておけばよい。このように、原送信信号波形データごとにバイアス波形データを用意する代わりに、バイアス電圧レベル又は周期又はその両方をパラメトリックに変更可能なバイアス波形データを1つだけバイアス波形メモリ10bに格納しておき、その波形データに対してバイアス電圧レベル又は周期又はその両方を指定することで、所望のバイアス波形データを生成する構成でもよい。また、バイアス波形の波形データも、原送信信号と同様、各時刻の電圧レベルを時系列的に並べたデータであってもよいし、このような電圧波形をパラメトリックに規定する関数や波形生成規則等のデータであってもよい。後者の場合は、記憶されたバイアス波形データ(関数等)と、ユーザが指定するパラメータ(例えばバイアス電圧レベルや周期)とに応じてバイアス波形を表す時系列的な電圧レベルの系列を示すデジタルデータを生成する回路を、バイアス波形メモリ10bと加算器12の間に設ければよい。

40

【0024】

コントローラ30は、原送信波形メモリ10aから出力すべき原送信信号波形を選択すると同時に、その原送信信号波形に対応するバイアス波形を選択し、バイアス波形メモリ10bから出力させる。振動素子20を連続波で駆動する場合、原送信波形メモリ10a

50

から例えばサイン波の単位波形のデータを繰り返し出力させると共に、バイアス波形メモリ10bからその単位波形のデータに対応するバイアス波形データを繰り返し出力させる。また、振動素子20をパルス波で駆動する場合、パルス波を送信するタイミングに合わせて、原送信波形メモリ10a及びバイアス波形メモリ10bから、そのパルス波の波形データとこれに対応するバイアス波形データとを出力させればよい。

#### 【0025】

加算器12は、コントローラ30からの指示に応じて原送信波形メモリ10a及びバイアス波形メモリ10bから互いに同期して読み出される原送信信号波形データとバイアス波形データとを加算する。すなわち加算器12は、同期している原送信信号波形データとバイアス波形データの、同じ時刻の信号レベルの値同士を加算する。この加算により、原送信信号波形データとバイアス波形データを加算したバイアス加算済波形データが生成される。

10

#### 【0026】

図4に、図2の原送信信号波形100と図3のバイアス波形110を加算した結果であるバイアス加算済波形120の例を示す。このように、バイアス加算済波形は、原送信信号波形の正及び負の各極性の範囲の波形部分が、それぞれバイアス電圧レベル分だけ当該範囲の極性の方向にかさ上げされた波形となっている。

#### 【0027】

図1の例では、加算器12から出力されたバイアス加算済波形データは、各チャンネルの遅延回路14-1~14-nにそれぞれ入力される。各遅延回路14-1~14-nは、入力されたバイアス加算済波形データを、それぞれ当該遅延回路自身のチャンネルに対応する遅延量だけ遅延させる。各遅延回路14-1~14-nでそれぞれ遅延されたバイアス加算済波形データは、D/A(デジタル・アナログ)変換回路16-1~16-n(以下、D/A変換回路16と総称する)によりそれぞれアナログ信号に変換される。このアナログ信号の電圧の時間変化が、バイアス加算済波形データの表す波形に対応する。

20

#### 【0028】

各D/A変換回路16-1~16-nから出力されたアナログ信号は、それぞれドライブ(増幅)回路18-1~18-nにより電力増幅され、各振動素子20-1~20-nに供給される。ドライブ回路18は、入力される任意の波形をできるだけ忠実に増幅するために、後で説明するデジタル的なバイアス印加方式により、線形増幅可能な領域で使用される。

30

#### 【0029】

図5に、ドライブ回路18の具体的な回路構成の一例を示す。この回路構成は、正及び負の各極性の入力信号をMOSFET Q1及びQ2でそれぞれ増幅するプッシュプル回路構成である。図5の回路の入力端子にD/A変換回路16から出力されるアナログ信号が入力され、図5の回路の出力端子から出力された信号は振動素子20に供給される。なお、このようなプッシュプル増幅回路構成は、超音波診断装置の送信回路の増幅回路の構成としてよく知られるものであるので、詳細な説明は省略する(特許文献2には類似の回路が示されている。また、特許文献1なども参照されたい)。

#### 【0030】

図5の回路構成では、MOSFET Q1及びQ2の入出力特性等のために、原送信波形をそのまま入力しても、クロスオーバー歪み等を生じる。この歪みをなくすために、従来は各MOSFET Q1及びQ2にバイアス電圧を印加しており、特に特許文献1の回路では、実際に信号が送信される期間にのみバイアスを印加するための制御回路(バイアスのオンオフ回路やオンオフ制御のための信号生成回路など)を設けることで、低消費電力化及び発熱低減等を図っていた。

40

#### 【0031】

これに対し、図1の送信回路では、原送信信号波形のデジタルデータに対してバイアス波形のデジタルデータを加算することで、バイアス印加後の信号波形を表すデータ(バイアス加算済波形データ)を生成する。すなわち、この例では、バイアスをデジタル的に印

50

加する。このバイアス加算済波形データをアナログ信号化してドライブ回路 18 に供給することで、ドライブ回路 18 内の MOSFET Q1 及び Q2 は、原送信信号波形が正及び負の極性を持つ区間では、バイアスが印加された状態となっており、適切な動作点で原送信信号波形を増幅することができる。これにより、ドライブ回路 18 の出力は、クロスオーバー歪み等がない（又は低減された）、原送信信号波形に近い波形となる。

【0032】

このように、図 1 の送信回路では、原送信信号が存在する期間（すなわち正又は負の極性の期間）のみバイアスを印加した状態とできるので、常にバイアスを印加する構成よりも、低消費電力化及び発熱低減が達成できる。

【0033】

また、図 1 の送信回路では、デジタルデータの段階で原送信信号波形に対してバイアスを加算するので、多数のチャンネルに対して共通のバイアス波形メモリ 10b と加算器 12 を設けるだけでよい。したがって、従来のように個々のチャンネルごとにバイアスのオンオフ回路やオンオフ制御のための信号生成回路を設ける構成よりも、回路構成を簡素にすることができる。

【0034】

なお、図 1 の送信回路が、原送信信号波形をパラメトリックに規定する関数や波形生成規則等のデータから原送信信号を表す時系列的な電圧レベルの系列を示すデジタル波形データを生成するデジタル波形生成回路を備えている場合、原送信信号波形とバイアス波形のデジタル的な加算は、そのデジタル波形生成回路内の論理回路（例えば加算器）を用いて行ってもよい。従来の超音波診断装置の送信回路には、このようなデジタル波形生成回路を有するものもあるので、そのような送信回路の場合、この実施形態の回路構成を実現するのに、加算器 12 を追加する必要はない。

【0035】

次に、図 6 を参照して、送信回路の別の構成例について説明する。

【0036】

図 6 の回路構成は、図 1 の例のバイアス波形メモリ 10b と加算器 12 の代わりに、バイアスレベルメモリ 10c と波形加工回路 13 を備える。その他の要素は図 1 の例と同様でよい。

【0037】

バイアスレベルメモリ 10c は、ドライブ回路 18 に印加すべきバイアスの電圧レベル BL（正の値）を記憶している。波形加工回路 13 は、原送信波形メモリ 10a から供給される原送信信号波形データに対し、バイアスレベルメモリ 10c に記憶されたレベル BL のバイアスを反映させる波形加工処理を行う。この波形加工処理では、原送信信号波形が正の極性である区間は、原送信信号波形の信号レベルに BL を加算する。また、原送信信号波形が負の極性である区間は、原送信信号波形の信号レベルに -BL を加算する。

【0038】

図 6 の送信回路が、原送信信号波形をパラメトリックに規定する関数や波形生成規則等のデータから原送信信号を表す時系列的な電圧レベルの系列を示すデジタルデータを生

【0039】

次に、図 7 を参照して、送信回路の更に別の構成例について説明する。

【0040】

図 7 の回路構成は、図 1 の例のバイアス波形メモリ 10b と加算器 12 の代わりに、波形メモリ 10d を備える。その他の要素は図 1 の例と同様でよい。

【0041】

波形メモリ 10d は、原送信信号波形データに対してバイアス波形データをデジタル的に加算したバイアス加算済波形データを記憶している。原送信信号波形データが複数存在

10

20

30

40

50

する場合は、個々の原送信信号波形データに応じてバイアス加算済波形データがあらかじめ作成され、波形メモリ 10 d に格納される。コントローラ 30 は、ユーザからの指示等が示す原送信信号波形に対応するバイアス加算済波形データを波形メモリ 10 d から出力させる。出力されたバイアス加算済波形データは、各遅延回路 14 に供給される。この図 7 の例でも、図 1 の例と同様の効果が得られる。

【0042】

以上に説明した送信回路の各例は、連続波ドブラ法、パルスドブラ法、血流カラーイメージング、Bモード、Aモード、Mモードなど、様々な診断モードのための振動子駆動信号の生成に利用できる（ただし、これら全てに利用できる必要は必ずしもない）。

【0043】

以上に説明した実施形態の送信回路の例は、あくまで例示的なものであり、この他にも様々な変形例が考えられる。

【0044】

例えば、上述の例は、全てのチャンネル（振動素子）について、共通のバイアスを印加するものであったが、チャンネルごとに（例えば当該チャンネルのドライブ回路 18 の特性に合わせて）個別にバイアスを印加することもできる。図 1 の構成を例にとれば、この変形例では、例えば加算器 12 をチャンネルごとに設ければよい（あるいは、各チャンネルに個別に設けられたデジタル波形生成回路の加算器を利用すればよい）。そして、チャンネルごとの加算器に対して、共通の原送信信号波形データと、当該チャンネルに固有のバイアス波形データとを供給して加算させる。各チャンネルに固有のバイアスを規定する情報（バイアス波形データ又はバイアス電圧レベルなど）は、バイアス波形メモリ 10 b やバイアスレベルメモリ 10 c に記憶しておけばよい。また、図 7 の例では、チャンネルごとのバイアス加算済波形データを波形メモリ 10 d に格納しておけばよい。

【0045】

また、超音波診断装置のモードに応じてバイアス電圧レベルを変えてもよい。例えば、連続波の場合とパルス波の場合とでバイアス電圧レベルを変えるなどである。この場合、バイアス波形メモリ 10 b やバイアスレベルメモリ 10 c には、モードごとにバイアス波形データやバイアス電圧レベルが格納されており、コントローラ 30 がモードに応じたバイアスを選択する。

【0046】

また、図 1、図 6 及び図 7 の例は、遅延回路 14、D/A 変換回路 16 及びドライブ回路 18 がチャンネルごとに 1 つずつ設けられる例であったが、これは一例に過ぎない。遅延回路 14、D/A 変換回路 16 及びドライブ回路 18 の中の 1 以上を複数チャンネルで共通化した場合でも、この実施形態の手法は適用可能である。

【0047】

また、上述の例では、ドライブ回路 18 として、正負両極性の増幅が可能なタイプのものを例示したが、正又は負の一方の極性のみを増幅するドライブ回路を用いる場合でも、この実施形態の手法は適用可能である。

【符号の説明】

【0048】

10 a 原送信波形メモリ、10 b バイアス波形メモリ、12 加算器、14 - 1 ~ 14 - n 遅延回路、16 - 1 ~ 16 - n D/A 変換回路、18 - 1 ~ 18 - n ドライブ回路、20 - 1 ~ 20 - n 振動素子。

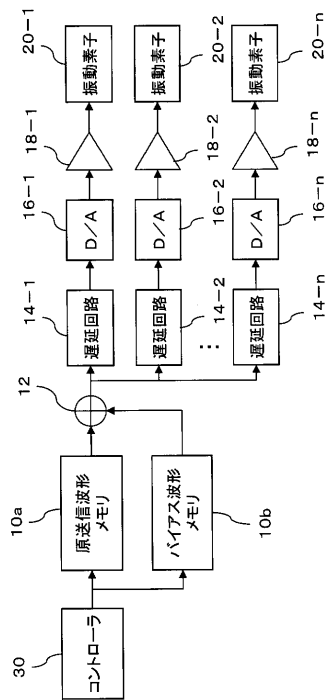
10

20

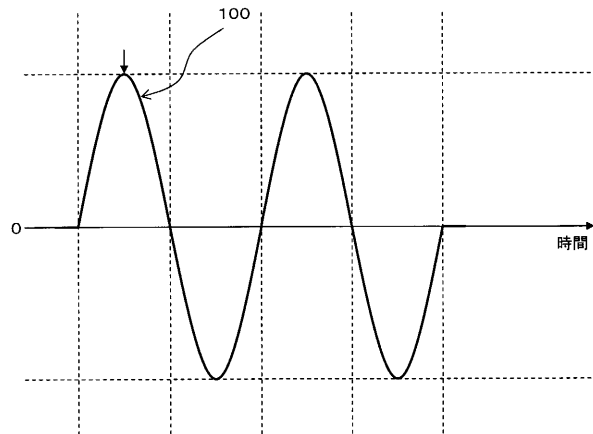
30

40

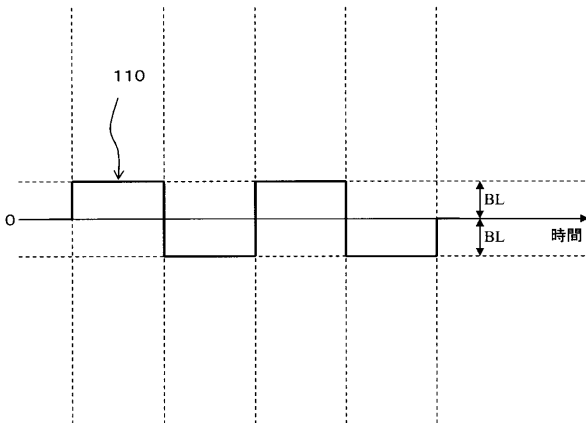
【 図 1 】



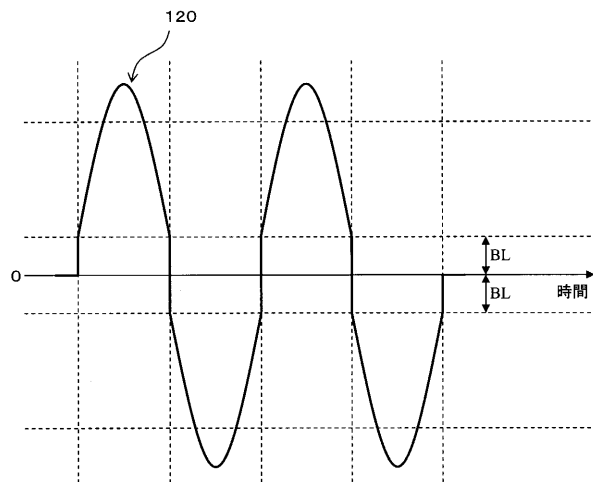
【 図 2 】



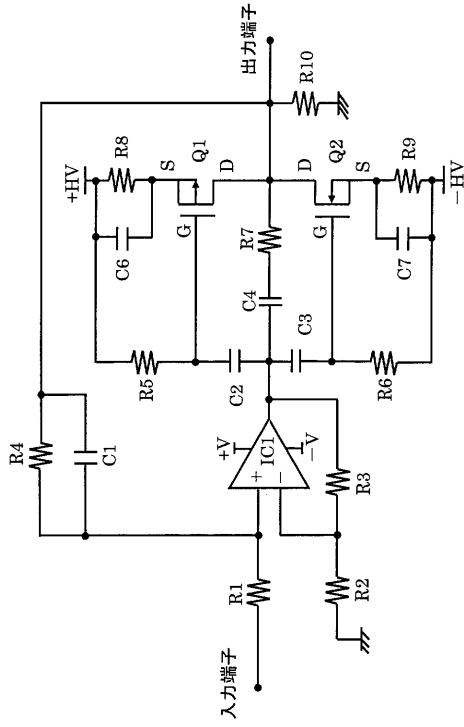
【 図 3 】



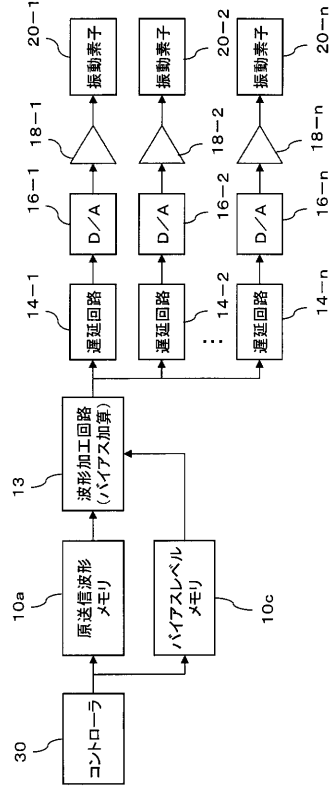
【 図 4 】



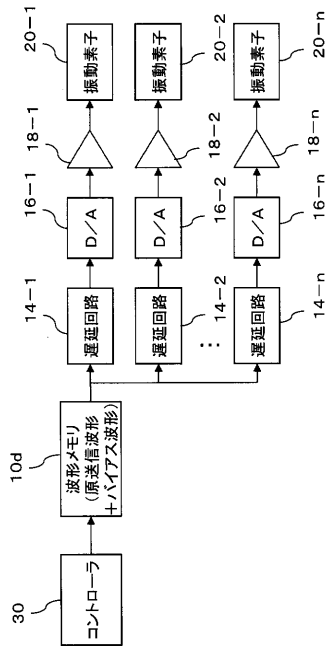
【 図 5 】



【 図 6 】



【 図 7 】



---

フロントページの続き

(72)発明者 川島 紹英

東京都三鷹市牟礼 6丁目 2番 1号 アロカ株式会社内

Fターム(参考) 4C601 EE12 HH04 HH05

专利名称(译)	超声诊断设备的发射电路		
公开(公告)号	<a href="#">JP2011239983A</a>	公开(公告)日	2011-12-01
申请号	JP2010115363	申请日	2010-05-19
[标]申请(专利权)人(译)	日立阿洛卡医疗株式会社		
申请(专利权)人(译)	日立アロカメディカル株式会社		
[标]发明人	網野和宏 尾形太 川島紹英		
发明人	網野 和宏 尾形 太 川島 紹英		
IPC分类号	A61B8/00		
FI分类号	A61B8/00		
F-TERM分类号	4C601/EE12 4C601/HH04 4C601/HH05		
代理人(译)	吉田健治 石田 纯		
其他公开文献	JP5558914B2		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

要解决的问题：为了简化相对于超声波诊断装置的发送电路内部的驱动电路（放大器电路）施加偏置的电路配置。解决方案：原始发送波形存储器10a存储原件的数据。偏置波形存储器10b存储偏置波形数据，该偏置波形数据指示要施加到驱动电路18的偏置波形。原始传输信号波形数据和偏置波形数据由加法器数字地相加。如图12所示，作为附加结果的偏置相加波形数据被D/A转换电路16转换成模拟信号并输入到驱动电路18。因此，驱动电路18放大原始发送信号波形，其状态与应用偏见的地方。

