

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4940120号
(P4940120)

(45) 発行日 平成24年5月30日(2012.5.30)

(24) 登録日 平成24年3月2日(2012.3.2)

(51) Int.Cl. F 1
A 6 1 B 8/00 (2006.01) A 6 1 B 8/00

請求項の数 5 (全 9 頁)

(21) 出願番号	特願2007-320315 (P2007-320315)	(73) 特許権者	000005108 株式会社日立製作所 東京都千代田区丸の内一丁目6番6号
(22) 出願日	平成19年12月12日(2007.12.12)	(74) 代理人	100100310 弁理士 井上 学
(65) 公開番号	特開2009-142352 (P2009-142352A)	(74) 代理人	100098660 弁理士 戸田 裕二
(43) 公開日	平成21年7月2日(2009.7.2)	(72) 発明者	須田 晃一 茨城県日立市幸町三丁目1番1号 株式会社 日立製作 所 日立事業所内
審査請求日	平成22年3月11日(2010.3.11)	(72) 発明者	相沢 淳一 茨城県日立市幸町三丁目1番1号 株式会社 日立製作 所 日立事業所内

最終頁に続く

(54) 【発明の名称】 高耐圧アナログスイッチ IC

(57) 【特許請求の範囲】

【請求項 1】

複数の超音波振動子を有する電子スキャン型超音波診断装置に用いられ、複数の高耐圧アナログスイッチ出力部と、それを駆動する制御回路と、外部付加の余剰電荷放電用のブリーダ抵抗とを備え、それらを1チップに集積した高耐圧アナログスイッチ IC において、

前記高耐圧アナログスイッチ出力端子とは独立しているブリーダ抵抗端子を備えていることを特徴とする高耐圧アナログスイッチ IC。

【請求項 2】

請求項 1 に記載の高耐圧アナログスイッチ IC において、

出力スイッチは双方向のスイッチであり、各チャンネル毎に2端子の出力端子が備わり、各チャンネルに独立したブリーダ抵抗端子は、搭載基板のパターンによって出力端子の2端子のうちどちらか一方への接続を選択可能なことを特徴とする高耐圧アナログスイッチ IC。

【請求項 3】

請求項 1 に記載の高耐圧アナログスイッチ IC において、

複数の前記高耐圧アナログスイッチは、複数の出力チャンネル数分の独立したブリーダ抵抗用のパッドを備えていることを特徴とする高耐圧アナログスイッチ IC。

【請求項 4】

請求項 1 に記載の高耐圧アナログスイッチ IC において、

10

20

複数の前記高耐圧アナログスイッチは、複数の出力チャンネル数分の2倍の独立したブリーダー抵抗と、それに対応した数のパッドを備え、ワイヤーボンディングにより、各チャンネル当たりのブリーダー抵抗を1つないしは、2並列接続が選択可能なことを特徴とする高耐圧アナログスイッチIC。

【請求項5】

請求項1又は2に記載の高耐圧アナログスイッチICは、表面実装形パッケージにパッケージされていることを特徴とする高耐圧アナログスイッチIC。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は高耐圧アナログスイッチICに係り、特に、被検体に超音波信号を送信し、反射波を受信して被検体の内部情報を得る超音波診断装置に用いられる高耐圧アナログスイッチICに関する。

【背景技術】

【0002】

超音波診断装置は、圧電素子である超音波振動子が内蔵されたプローブを被検体にあてることにより、超音波信号を送信し、反射波を受信して画像処理をして超音波断層像を得るものである。

【0003】

電子スキャン型超音波診断装置では、超音波振動子を切り替えるスイッチとして、送信パルスが高圧であるために高耐圧アナログスイッチICが用いられている。

【0004】

図7を用いて、従来例の構成と動作について説明する。

【0005】

図7は超音波診断装置の一例を示す構成図である。該図に示す如く、超音波診断装置1は、装置本体2と被検体に直接あてがうための超音波プローブ3から概略構成されている。装置本体2には、送信回路4と受信回路9およびリミッタ10を備え、これらは信号線6と制御回路7および高耐圧アナログスイッチ5a~5hを介して超音波プローブ3に備えられた超音波振動子8と接続されている。超音波プローブ3は、通常60~200素子程度の超音波振動子8により構成されている。それに対応した数の高耐圧アナログスイッチIC、即ち超音波振動子の数を1IC当たりのチャンネル数で除した数分のICが使用されている。

【0006】

制御回路7によって、高耐圧アナログスイッチ5a~5hのうち複数のチャンネルが選択されてオン状態となり、その期間送信回路4と選択された超音波振動子および受信回路9が信号線6によって導通状態となる。その間、高圧のパルス信号が送信回路4から入力され、選択された高耐圧アナログスイッチを通して、同じく選択された超音波振動子に印加される。このとき選択された超音波振動子は電気信号を超音波信号に変換して被検体に超音波信号を送信する。被検体内では、反射波が発生して選択された超音波振動子に戻り、電気信号に変換されて受信信号としてリミッタ10を介して受信回路9に入力される。ここでリミッタ10は、送信回路4の高圧パルス信号は通さず、受信信号のみを通す役目をなす。次に制御回路7によって、別の複数のチャンネルが選択されて、上記と同様の動作がなされる。高耐圧アナログスイッチの切替えは順次行われる。図7には省略されているが、受信回路9に戻った受信信号は、増幅されて画像処理され、超音波診断画像として装置本体に備えられた画面上に表示される。

【0007】

高耐圧アナログスイッチICの既存製品としては、8チャンネルないし16チャンネルのものがある。超音波装置の小型化の目的で、超音波振動子の余剰電荷を放電するためのブリーダー抵抗を内蔵するタイプの高耐圧アナログスイッチICがある。図8はブリーダー抵抗を内蔵する高耐圧アナログスイッチICのブロック図、図9はそれを複数個接続した状

10

20

30

40

50

態の超音波診断装置の構成を示したブロック図を示す。

【0008】

図8によりこのICの機能を簡単に説明する。この例では、8チャンネルの出力スイッチが内蔵された例を示す。シフトレジスタ12とラッチ13により、出力スイッチ15のオンオフが制御される。出力スイッチは高圧パルス信号を通す必要上から定格220Vの高耐圧アナログスイッチで構成されている。レベルシフタ14は、制御信号を高耐圧アナログスイッチ駆動信号に変換する役目を担っている。ブリーダー抵抗16は、高耐圧アナログスイッチの出力端子17a, 17bの両方に接続され、R G N D端子18により、外部で接地できる様になっている。図8の構成のICは、出力スイッチ15が双方向のスイッチであるため、ブリーダー抵抗16は出力端子17a及び17bの両方に備わっている。このとき、アナログスイッチICを複数個接続した場合の超音波診断装置の構成を図9に示す。

10

【0009】

【特許文献1】特開平8-131440号公報

【特許文献2】特開2006-87602号公報

【発明の開示】

【発明が解決しようとする課題】

【0010】

図8の構成のICは、出力スイッチ15が双方向のスイッチであるため、ブリーダー抵抗16は出力端子17a及び17bの両方に備わっている。このときの、アナログスイッチICを複数個接続した場合の超音波診断装置の構成を図9に示すが、ブリーダー抵抗16が出力スイッチの両側についているために、圧電素子側のみならず、信号送信回路4側にも付加されることになる。送信回路4側からみると、ブリーダー抵抗16が複数個のチャンネル数分並列接続されることになる。このため、送信回路から送られる高圧パルス信号が、アナログスイッチを通過する前にブリーダー抵抗で消費電流としてロスしてしまうという問題が生じる。

20

【0011】

本発明は上述の点に鑑みなされたもので、その目的とするところは、上記問題点を解決し、ユーザがプリント基板のパターン設計の際に、ブリーダー抵抗を本来必要な負荷で有る圧電素子側のみに接続できるようIC内部ブリーダー抵抗をチャンネル当たり1素子にしてかつパッド配置と面実装タイプのパッケージの端子を工夫した高耐圧アナログスイッチICを提供することにある。

30

【課題を解決するための手段】

【0012】

本発明の高耐圧アナログスイッチICは、上記目的を達成するために、複数の超音波振動子を有する電子スキャン型超音波診断装置に用いられ、複数の高耐圧アナログスイッチ出力部と、それを駆動する制御回路と、外部付加の余剰電荷放電用のブリーダー抵抗とを備え、それらを1チップに集積した高耐圧アナログスイッチICにおいて、前記高耐圧アナログスイッチ出力端子とは独立しているブリーダー抵抗端子を備えていることを特徴とする。つまり、IC内部の各チャンネル毎にブリーダー抵抗を1個として、各チャンネル出力スイッチ素子に対応した出力端子の一方及び出力端子のもう一方から独立したブリーダー抵抗用端子を設けて、ユーザがプリント基板設計の際に任意に圧電素子側のみにブリーダー抵抗を接続できるようにしたものである。

40

【発明の効果】

【0013】

本発明によれば、ブリーダー抵抗内蔵の高耐圧アナログスイッチICを用いた超音波診断装置において、負荷である圧電素子側のみブリーダー抵抗を接続できるので、送信回路からの高圧パルス信号をアナログスイッチの手前側で減衰することなく効率良く伝達することができる。

【発明を実施するための最良の形態】

50

【 0 0 1 4 】

以下、本発明の一実施例を図面を用いながら説明する。

【実施例 1】

【 0 0 1 5 】

図 1 は、本実施例の高耐圧アナログスイッチ IC を示すブロック図である。該図に示す如く、ブリーダー抵抗を各チャンネル毎に 1 つとして、アナログスイッチ出力端子 17 a , 17 b から切り離した新たに独立した端子 22 を設けている。

【 0 0 1 6 】

図 2 に本実施例の高耐圧アナログスイッチ IC を複数個接続した超音波診断装置を示す。圧電素子と送信回路部の以外は省略してある。ブリーダー抵抗をアナログスイッチ出力端子から切り離し、さらに独立した端子を設けたことにより、図 2 に示す様に IC を搭載するプリント基板上で圧電素子側に対応するアナログスイッチ出力端子側のみに、ブリーダー抵抗を接続することが可能となる。送信回路 4 側にはブリーダー抵抗が接続されないために、高圧パルス信号を減衰させることなく負荷である圧電素子側に伝達することができる。

10

【 0 0 1 7 】

図 3 は、図 2 で示した本実施例の高耐圧アナログスイッチ IC の出力部を示すチップ平面図、図 4 は IC チップ 31 にワイヤーボンディングした状態の模式図である。

【 0 0 1 8 】

本実施例のブロック図では出力は 8 チャンネルで構成されているが、図 3 は、そのうちの 1 チャンネル分を示しており、残りのチャンネルは同様であるので省略している。本 IC は、高耐圧が必要な出力素子が複数個必要なため、誘電体分離による素子分離構造の IC を使用したが、pn 接合分離あるいは、SOI (Silicon on Insulator) 分離技術を使用しても良い。IC チップ 31 のアナログ出力スイッチの領域を 32 a 及び 33 a に示している。この例では、MOSFET 32 b , 33 b で構成している。双方向スイッチであるため、32 b のソースが 33 b のソースと共通、32 b のドレインと 33 b のドレインがそれぞれ出力パッド 34 , 35 と接続されている。一方、ブリーダー抵抗 36 は片側がパッド 37、もう片方は R G N D 端子に配線で接続される。出力端子はインナーリード 39 a と 41 a にワイヤ 38 で接続され、樹脂 30 で封止されアウターリード 39 b が出力の片方の端子、アウターリード 41 b が出力のもう一方の端子、アウターリード 40 が独立したブリーダー抵抗の端子となる。

20

30

【 0 0 1 9 】

図 4 は図 3 の IC 部分の断面構造を示す。この実施例では表面実装型のパッケージに実装した例を示す。図 5 にこの IC をプリントパターンに実装した例を示す。アナログスイッチ出力の 1 チャンネル分を示しており、他のチャンネル部は同様であるので省略する。図 5 に示す様に、ブリーダー抵抗の出力端子 40 b が高耐圧アナログスイッチ出力端子 39 b または、41 b と独立にしていることにより、プリントパターンの 43 a を負荷となる超音波振動子側に選んだ場合、アナログスイッチ IC 31 のアウターリードの 39 b と 40 b を共通のパターンとし、もう一方のアナログスイッチ出力端子である 41 b を送信回路側と選んだパターン 43 b と接続することによって、ブリーダー抵抗は負荷である超音波振動子側のみに接続することができる。また、41 b 側を超音波振動子側に選ぶ場合にはプリント基板のパターンを上記と逆にすれば良い。

40

【 0 0 2 0 】

本実施例では、8 チャンネルのマルチ出力高耐圧アナログスイッチ IC の例を示したが、複数チャンネル例えば 4 チャンネル、16 チャンネル等の高耐圧アナログスイッチ IC であっても良い。また、本実施例では出力デバイスは高耐圧 N チャンネル MOSFET であるが、高耐圧 P チャンネル MOS またはバイポーラトランジスタであってもよい。

【実施例 2】

【 0 0 2 1 】

図 6 は本発明の第 2 の実施例を示す IC チップ平面図を示す。図 3 と同様にアナログス

50

イッチ出力 1 チャンネル分のみを示している。本実施例では、ブリーダー抵抗を 1 チャンネル当たり 2 個備えており、ワイヤーボンディングによりブリーダー抵抗 36 a と 36 b とを並列接続してインナーリード 40 a に接続可能なように IC チップ内に配置されている。このようにすれば、ブリーダー抵抗 36 a もしくは 36 b の片方のみインナーリード 30 a に接続する場合と両方を接続する場合を選択でき、ブリーダー抵抗 36 a または 36 b 1 個分の抵抗値を R とすれば並列接続した場合に $1/2R$ の抵抗値の IC と 2 種類のバージョンを得ることができる。ブリーダー抵抗 36 a と 36 b の抵抗値は同じでなくすれば、2 並列時に所望の抵抗値とすることも可能である。これにより、ブリーダー抵抗値に対してはユーザにより異なる値のニーズが有った場合でも、本実施例によりそれらに柔軟に対応することができる。また、本実施例では、ワイヤーボンディングで選択するとしているが、チップ上の電極工程（たとえば AL）にて、その工程のみのマスクを 2 種類用意することでも実現できる。

10

【図面の簡単な説明】

【0022】

【図 1】本発明の実施例 1 の高耐圧アナログスイッチ IC を示すブロック図である。

【図 2】本発明の実施例 1 の高耐圧アナログスイッチ IC を複数個接続した超音波診断装置を示す構成図である。

【図 3】本発明の実施例 1 の高耐圧アナログスイッチ IC を示す 1 チャンネル分の IC 構成図である。

【図 4】図 3 に示した IC 部分の断面図である。

20

【図 5】図 3 及び図 4 に示した IC をプリントパターンに実装した例を示す図である。

【図 6】本発明の実施例 2 を示す 1 チャンネル分の IC 構成図である。

【図 7】従来の超音波診断装置の一例を示す構成図である。

【図 8】従来のブリーダー抵抗を内蔵した高耐圧アナログスイッチ IC を示すブロック図である。

【図 9】図 8 の高耐圧アナログスイッチ IC を複数個接続した状態の超音波診断装置の構成を示すブロック図である。

【符号の説明】

【0023】

- 1, 2, 3 超音波診断装置
- 4 送信回路
- 5 a ~ 5 h 高耐圧アナログスイッチ
- 6 信号線
- 7 制御回路
- 8 超音波振動子
- 9 受信回路
- 10 リミッタ
- 11, 21 高耐圧アナログスイッチ IC
- 12 シフトレジスタ
- 13 ラッチ
- 14 レベルシフタ
- 15 出力スイッチ
- 16 ブリーダー抵抗
- 17 出力端子
- 18 R G N D 端子
- 22 ブリーダー抵抗端子
- 30 樹脂
- 31 高耐圧アナログスイッチ IC チップ
- 32 a, 32 b, 33 a, 33 b 出力 MOSFET
- 34, 35 アナログ出力パッド

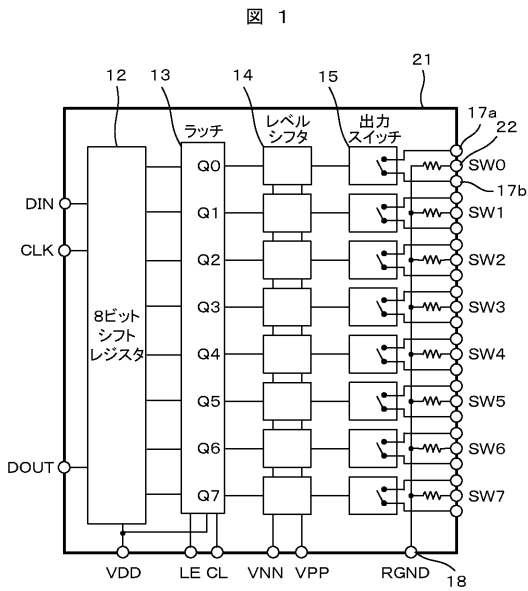
30

40

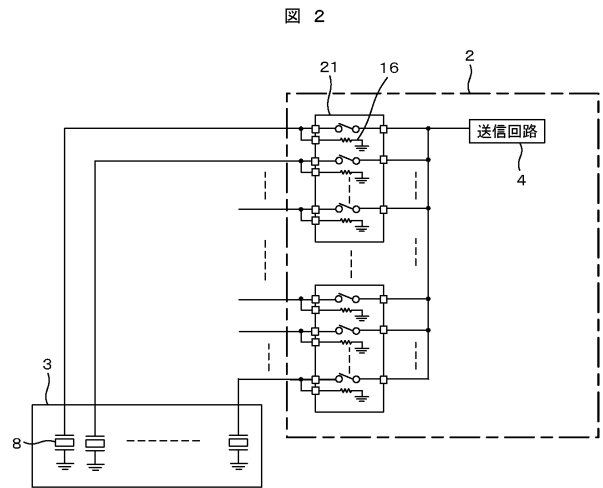
50

- 36, 36a, 36b プリーダー抵抗
- 37, 37a, 37b プリーダー抵抗パッド
- 38 ワイヤ
- 39a, 40a, 41a インナーリード
- 39b, 40b, 41b アウターリード
- 42 ICタブ
- 43a, 43b プリントパターン

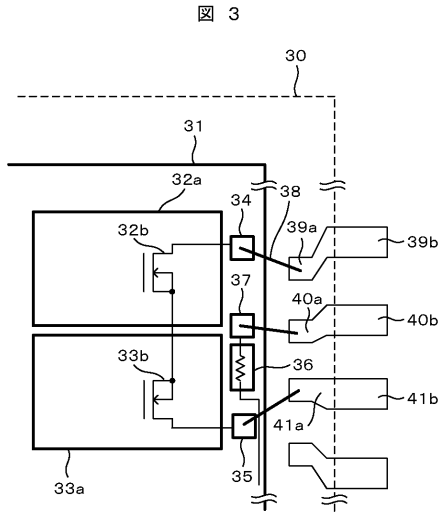
【図1】



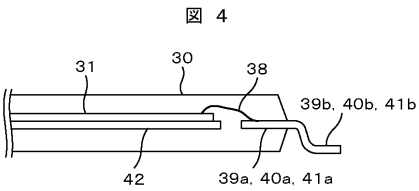
【図2】



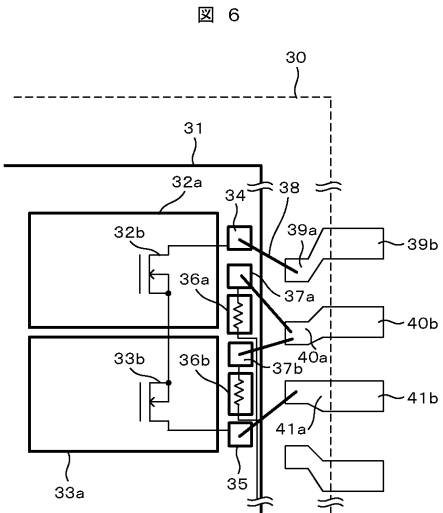
【図3】



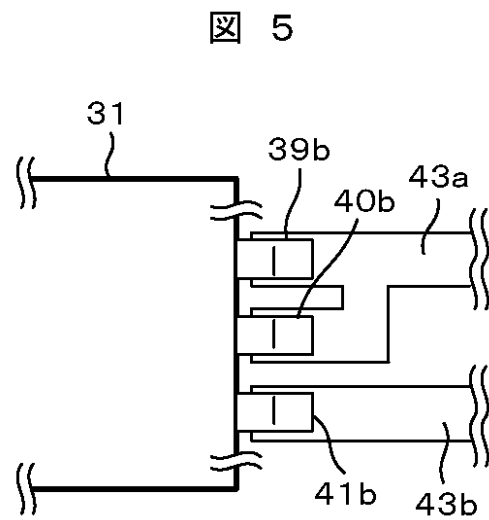
【図4】



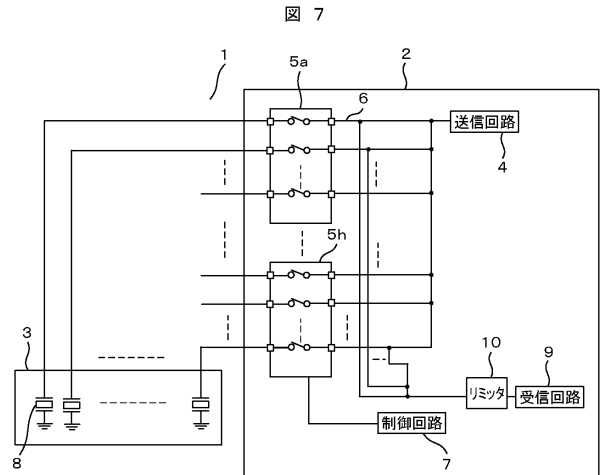
【図6】



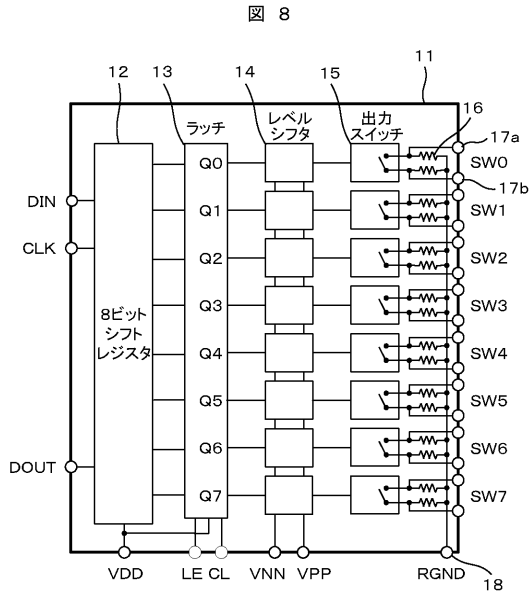
【図5】



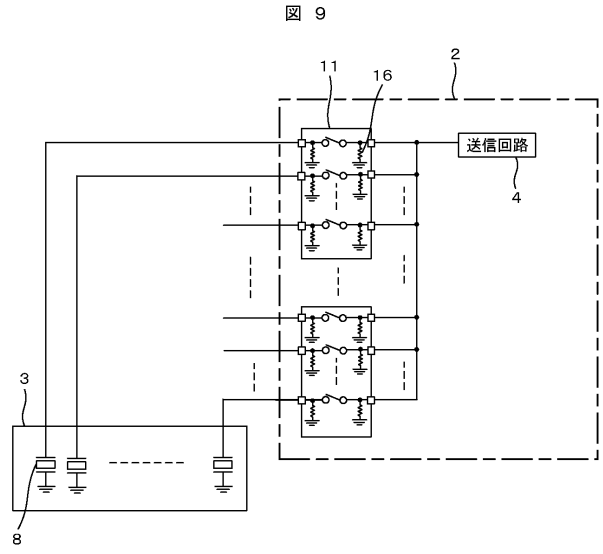
【図7】



【図 8】



【図 9】



フロントページの続き

(72)発明者 本多 啓伸

茨城県日立市幸町三丁目1番1号
所内

株式会社 日立製作所 日立事業

(72)発明者 菅山 茂

茨城県日立市弁天町三丁目10番2号

日立原町電子工業株式会社内

審査官 右 高 孝幸

(56)参考文献 特開昭62 - 231187 (J P , A)

特開平8 - 131440 (J P , A)

特開平10 - 5222 (J P , A)

特開2006 - 87602 (J P , A)

特開2006 - 288547 (J P , A)

(58)調査した分野(Int.Cl. , D B名)

A 6 1 B 8 / 0 0

H 0 3 K 1 7 / 0 0

专利名称(译)	高耐压模拟开关IC		
公开(公告)号	JP4940120B2	公开(公告)日	2012-05-30
申请号	JP2007320315	申请日	2007-12-12
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	株式会社日立制作所		
当前申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	須田晃一 相沢淳一 本多啓伸 菅山茂		
发明人	須田 晃一 相沢 淳一 本多 啓伸 菅山 茂		
IPC分类号	A61B8/00		
FI分类号	A61B8/00		
F-TERM分类号	4C601/EE03 4C601/EE12 4C601/GB21		
代理人(译)	井上 学 户田裕二		
其他公开文献	JP2009142352A		
外部链接	Espacenet		

摘要(译)

要解决的问题：通过提供独立的泄放电阻端子，有效地将高压传输脉冲信号从外部传输到负载。
 解决方案：这种用于超声诊断设备的模拟开关IC包括：用于八个通道的高击穿强度模拟开关元件，八个输出端子；八个独立的泄放电阻端子；移位寄存器，锁存器和电平移位功能，用于根据从控制信号输入端输入的串行控制信号控制8个开关元件。模拟开关IC采用树脂密封在一个封装中。

