

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4631399号
(P4631399)

(45) 発行日 平成23年2月16日(2011.2.16)

(24) 登録日 平成22年11月26日(2010.11.26)

(51) Int.Cl. F1
A61B 8/00 (2006.01) A61B 8/00

請求項の数 2 (全 9 頁)

(21) 出願番号	特願2004-324834 (P2004-324834)	(73) 特許権者	000005821
(22) 出願日	平成16年11月9日(2004.11.9)		パナソニック株式会社
(65) 公開番号	特開2006-130202 (P2006-130202A)		大阪府門真市大字門真1006番地
(43) 公開日	平成18年5月25日(2006.5.25)	(74) 代理人	100109667
審査請求日	平成19年10月17日(2007.10.17)		弁理士 内藤 浩樹
		(74) 代理人	100109151
			弁理士 永野 大介
		(74) 代理人	100120156
			弁理士 藤井 兼太郎
		(72) 発明者	福喜多 博
			大阪府門真市大字門真1006番地 松下電器産業株式会社内
		審査官	後藤 順也

最終頁に続く

(54) 【発明の名称】 超音波診断装置

(57) 【特許請求の範囲】

【請求項1】

トランスデューサを駆動する送信回路を有し、前記送信回路のプルダウン回路がNチャンネルMOSトランジスタを直列接続したものであり、前記プルダウン回路の前記各トランジスタのゲートとソースがそれぞれ抵抗により接続され、前記各トランジスタのゲートにはコンデンサが設けられ、前記各コンデンサには共通のゲート信号Nが供給され、前記プルダウン回路の隣接するトランジスタのドレインとソースの接続点にはそれぞれ異なるバイアス電圧が供給される超音波診断装置。

【請求項2】

トランスデューサを駆動する送信回路を有し、前記送信回路のプルアップ回路がNチャンネルMOSトランジスタを、前記送信回路のプルアップ回路がPチャンネルMOSトランジスタを直列接続したものであり、前記プルアップ回路の前記各トランジスタのゲートとソースがそれぞれ抵抗により接続され、前記各トランジスタのゲートにはコンデンサが設けられ、前記各コンデンサには共通のゲート信号Pが供給され、前記プルアップ回路の隣接するトランジスタのドレインとソースの接続点にはそれぞれ異なるバイアス電圧が供給される超音波診断装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

20

本発明は低耐圧のMOSトランジスタを用いた高電圧送信回路を有した超音波診断装置に関するものである。

【背景技術】

【0002】

従来の超音波診断装置は、送信回路の出力段が高耐圧のMOSトランジスタで構成されており、超音波トランスデューサを高電圧の駆動パルスで駆動している（例えば特許文献1参照）。

【特許文献1】特開2004-89512号公報（第3-4頁、第2図）

【発明の開示】

【発明が解決しようとする課題】

10

【0003】

しかしながら、従来の超音波診断装置の送信回路においては、2個の高耐圧のMOSトランジスタをプッシュプル動作させるため、一方のトランジスタをオンさせると、他方のトランジスタには100ボルト程度以上の高電圧がかかることになり、送信回路をモノリシック集積回路にしようとした場合、高耐圧MOSトランジスタを形成するプロセスを用いなければならないという問題があった。

【0004】

本発明は、従来の問題を解決するためになされたもので、低電圧MOSプロセスのみで高電圧の駆動パルスを発生できる送信回路を実現することのできる超音波診断装置を提供することを目的とする。

20

【課題を解決するための手段】

【0005】

本発明の超音波診断装置は、トランスデューサを駆動する送信回路を有し、前記送信回路のプルダウン回路がNチャンネルMOSトランジスタを直列接続する構成を有している。

【0006】

この構成により、低耐圧のMOSトランジスタで送信回路を実現することができる。

【0007】

また、本発明の超音波診断装置は、送信回路のプルアップ回路がPチャンネルMOSトランジスタを直列接続する構成を有している。

30

【0008】

この構成により、低耐圧のMOSトランジスタでより良好な出力波形を有する送信回路を実現することができる。

【0009】

さらに、本発明の超音波診断装置は、プルダウン回路の各トランジスタのゲートとソースがそれぞれ抵抗により接続され、前記各トランジスタのゲートにはコンデンサが設けられ、前記各コンデンサには共通のゲート信号Nが供給される構成を有している。

【0010】

この構成により、各トランジスタのゲートを駆動するゲート信号を共通にすることができ、かつ低耐圧のMOSトランジスタで送信回路を実現することができる。

40

【0011】

さらに、本発明の超音波診断装置は、プルダウン回路の隣接するトランジスタのドレインとソースの接続点にはそれぞれ異なるバイアス電圧が供給される構成を有している。

【0012】

この構成により、低耐圧のMOSトランジスタでより安定な動作をする送信回路を実現することができる。

【0013】

さらに、本発明の超音波診断装置は、プルアップ回路の各トランジスタのゲートとソースがそれぞれ抵抗により接続され、各トランジスタのゲートにはコンデンサが設けられ、各コンデンサには共通のゲート信号Pが供給される構成を有している。

50

【0014】

この構成により、この構成により、各トランジスタのゲートを駆動するゲート信号を共通にすることができ、かつ低耐圧のMOSトランジスタでより良好な出力波形を有する送信回路を実現することができる。

【0015】

さらに、本発明の超音波診断装置は、プルアップ回路の隣接するトランジスタのドレインとソースの接続点にはそれぞれ異なるバイアス電圧が供給される構成を有している。

【0016】

この構成により、この構成により、低耐圧のMOSトランジスタでより安定な動作をし、より良好な出力波形を有する送信回路を実現することができる。

10

【0017】

さらに、本発明の超音波診断装置は、送信回路がモノリシックの集積回路の構成を有している。

【0018】

この構成により、送信回路を高密度、低コストで実現されることとなる。

【発明の効果】

【0019】

本発明は、トランスデューサを駆動する送信回路を有し、前記送信回路のプルダウン回路がNチャンネルMOSトランジスタを直列接続する構成とすることにより、低耐圧のMOSトランジスタで送信回路を実現することができるという効果を有する超音波診断装置を提供することができるものである。

20

【発明を実施するための最良の形態】

【0020】

以下、本発明の実施の形態の超音波診断装置について、図面を用いて説明する。

【0021】

(実施の形態1)

本発明の第1の実施の形態の超音波診断装置の送信回路のブロック図を図1Aに示す。

【0022】

図1において、ゲート信号N発生回路1は、複数n個のコンデンサNC-1~NC-nに接続される。n個のコンデンサNC-1~NC-nはそれぞれn個のNMOSトランジスタNT-1~NT-nのゲートに接続される。n個の抵抗NBR-1~NBR-nはそれぞれn個のNMOSトランジスタNT-1~NT-nのゲートとソースに接続される。

30

【0023】

トランジスタNT-1のソースは電位GNDに接続され、ドレインはトランジスタNT-2のソースに接続される。このようにしてn個のNMOSトランジスタNT-1~NT-nは直列接続される。トランジスタNT-nのドレインは出力であり抵抗3に接続される。出力はトランスデューサにも接続される。抵抗3の他方の端子は電位HVに接続される。n個の抵抗NBR-1~NBR-nは直列接続される。

【0024】

抵抗NBR-1~NBR-nの間の各接続点のバイアス電圧は、NMOSトランジスタNT-1~NT-nの間の各接続点に接続される。抵抗NBR-1の他方の端子は電位GNDに接続され、抵抗NBR-nの他方の端子は電位HVに接続される。コンデンサNC-1~NC-n、抵抗NBR-1~NBR-n、NMOSトランジスタNT-1~NT-nによりプルダウン回路2を構成する。

40

【0025】

以上のように構成された超音波診断装置の送信回路について、図1A、1Bを用いてその動作を説明する。

【0026】

まず、ゲート信号N発生回路1は、図1Bのゲート信号Nを発生する。ゲート信号NはLレベルとHレベルを有しHレベルのパルス幅はTWである。ゲート信号Nはコンデンサ

50

NC - i (1 i n) を介して NMOS トランジスタ NT - i のゲートに供給される。NMOS トランジスタ NT - i のゲートとソースは抵抗 NBR - i で接続されており、ゲート信号 N が L レベルにおいては NMOS トランジスタ NT - i はオフ状態にある。

【 0 0 2 7 】

また、コンデンサ NC - i と抵抗 NBR - i の積からなる時定数はパルス幅 TW より十分に大きく、ゲート信号 N が H レベルの期間で NMOS トランジスタ NT - i はオン状態にある。

【 0 0 2 8 】

また、NMOS トランジスタ NT - i がオフ状態にある場合のソースとドレイン間の抵抗値は抵抗 NBR - i より十分に大きく、そのドレイン電圧は抵抗 NBR - i により決定され、オン状態にある場合のソースとドレイン間の抵抗値は抵抗 NBR - i より十分に小さく、そのドレイン電圧は GND 電位、略 0 V となる。NMOS トランジスタ NT - i がオフ状態にある場合をプルダウン回路 2 がオフ、NMOS トランジスタ NT - i がオン状態にある場合をプルダウン回路 2 がオンにあるという。

【 0 0 2 9 】

図 1 B に示すように例えば、NMOS トランジスタ NT - 1 のドレイン電圧はオフ状態では、抵抗 NBR - i による電位 V1 に保たれ、またオン状態では電位 GND、略 0 V となる。

【 0 0 3 0 】

従って、NMOS トランジスタ NT - 1 のドレインソース間の最大電位差は電位 HV より小さい値 V1 となる。また、NMOS トランジスタ NT - 2 のドレイン電圧はオフ状態では、抵抗 NBR - i による電位 V2 に保たれ、またオン状態では電位 GND、略 0 V となる。

【 0 0 3 1 】

従って、NMOS トランジスタ NT - 2 のドレインソース間の最大電位差は電位 HV より小さい値 (V2 - V1) となる。そして、NMOS トランジスタ NT - n のソース電圧はオフ状態では、抵抗 NBR - i による電位 Vn - 1 に保たれ、ドレイン電圧は抵抗 3 による電位 HV に保たれ、またオン状態では電位 GND、略 0 V となる。

【 0 0 3 2 】

従って、NMOS トランジスタ NT - n のドレインソース間の最大電位差は電位 HV より小さい値 (HV - Vn - 1) となる。抵抗 NBR - i は等しい抵抗値が選ばれ、各バイアス電圧 Vi の差、Vi - Vi - 1 が等しくなるように異なるバイアス電圧 Vi が供給される。再び、ゲート信号 N が L レベルに戻るとプルダウン回路 2 はオフとなり、出力は抵抗 3 と負荷の容量成分で決まる時定数で電位 HV に収束する。

【 0 0 3 3 】

このような本発明の第 1 の実施の形態の超音波診断装置の送信回路によれば、n 個のコンデンサ NC - 1 ~ NC - n はそれぞれ n 個の NMOS トランジスタのゲートに接続され、n 個の抵抗 NR - 1 ~ NR - n はそれぞれ n 個の NMOS トランジスタのゲートとソースに接続され、トランジスタ NT - 1 のソースは電位 GND に接続され、ドレインはトランジスタ NT - 2 のソースに接続される。

【 0 0 3 4 】

このようにして n 個の NMOS トランジスタ NT - 1 ~ NT - n を直列接続することにより、n 個の NMOS トランジスタのドレインソース間の最大電位差を電位 HV より小さい値にすることができ、NMOS トランジスタを低電圧のトランジスタで構成し、回路の出力を電位 HV から電位 GND まで変化させることができ、振幅 HV のパルスを得ることができる。あるいは、低電圧の MOS 集積回路プロセスで送信回路をモノリシックに実現することができる。

【 0 0 3 5 】

(実施の形態 2)

次に、本発明の第 2 の実施の形態の超音波診断装置の送信回路のブロックを図 2 A に示

す。図 2 A において、第 1 の実施の形態で参照した図 1 A と同じ構成および機能を有する部分については同一の符号または記号を付して説明を省略する。

【 0 0 3 6 】

図 2 A において、ゲート信号 P 発生回路 5 は、複数 n 個のコンデンサ PC - 1 ~ PC - n に接続される。n 個のコンデンサ PC - 1 ~ PC - n はそれぞれ n 個の PMOS トランジスタ PT - 1 ~ PT - n のゲートに接続される。

【 0 0 3 7 】

n 個の抵抗 PBR - 1 ~ PBR - n はそれぞれ n 個の PMOS トランジスタ PT - 1 ~ PT - n のゲートとソースに接続される。トランジスタ PT - 1 のソースは電位 HV に接続され、ドレインはトランジスタ PT - 2 のソースに接続される。このようにして n 個の PMOS トランジスタ PT - 1 ~ PT - n は直列接続される。

10

【 0 0 3 8 】

トランジスタ PT - n のドレインは出力であり、プルダウン回路 2 の NMOS トランジスタ NT - n のドレインに接続されるとともに、初期値設定抵抗 6 に接続される。初期値設定抵抗 6 の他の端子は電位 HV に接続される。n 個の抵抗 PBR - 1 ~ PBR - n は直列接続される。

【 0 0 3 9 】

抵抗 PBR - 1 ~ PBR - n の間の各接続点のバイアス電圧は、PMOS トランジスタ PT - 1 ~ PT - n 間の各接続点に接続される。抵抗 PBR - 1 の他方の端子は電位 HV に接続され、抵抗 PBR - n の他方の端子は出力に接続される。コンデンサ PC - 1 ~ PC - n、抵抗 PBR - 1 ~ PBR - n、PMOS トランジスタ PT - 1 ~ PT - n によりプルアップ回路 4 を構成する。

20

【 0 0 4 0 】

以上のように構成された超音波診断装置の送信回路について、図 2 B を用いてその動作を説明する。

【 0 0 4 1 】

まず、ゲート信号 P 発生回路 5 は、図 2 B のゲート信号 P を発生する。ゲート信号 P は H レベルと L レベルを有し、L レベルのパルス幅は TW である。ゲート信号 P はコンデンサ PC - i を介して PMOS トランジスタ PT - i のゲートに供給される。PMOS トランジスタ PT - i のゲートとソースは抵抗 PBR - i で接続されており、ゲート信号 P が H レベルにおいては PMOS トランジスタ PT - i はオフ状態にある。

30

【 0 0 4 2 】

また、コンデンサ PC - i と抵抗 PBR - i の積からなる時定数はパルス幅 TW より十分に大きく、ゲート信号 P が L レベルの期間で PMOS トランジスタ PT - i はオン状態にある。

【 0 0 4 3 】

また、PMOS トランジスタ PT - i がオフ状態にある場合のソースとドレイン間の抵抗値は抵抗 PBR - i より十分に大きく、そのドレイン電圧は抵抗 PBR - i により決定され、オン状態にある場合のソースとドレイン間の抵抗値は抵抗 PBR - i より十分に小さく、そのドレイン電圧は電位 HV となる。PMOS トランジスタ PT - i がオンにある状態をプルアップ回路 4 がオン、PMOS トランジスタ PT - i がオフにある状態をプルアップ回路 4 がオフにあるという。

40

【 0 0 4 4 】

ゲート信号 N が L レベル、ゲート信号 P が H レベルにおいてはプルダウン回路 2 とプルアップ回路 4 はオフであり、出力は初期値設定抵抗 6 により電位 HV となる。次に、ゲート信号 N が H レベルになるとプルダウン回路がオンになり、出力は電位 GND、略 0 V となる。次に、ゲート信号 N が L レベルになり、ゲート信号 P が L レベルになるとプルダウン回路がオフになり、プルアップ回路がオンになり、出力は急速に電位 HV となる。次に、ゲート信号 P が L レベルになるとプルアップ回路がオフになり、出力は電位 HV に保たれる。

50

【0045】

以上のように本発明の第2の実施の形態の超音波診断装置の送信回路によれば、 n 個のコンデンサ $PC-1 \sim PC-n$ はそれぞれ n 個のPMOSトランジスタのゲートに接続され、 n 個の抵抗 $PR-1 \sim PR-n$ はそれぞれ n 個のPMOSトランジスタのゲートとソースに接続され、トランジスタ $PT-1$ のソースは電位 HV に接続され、ドレインはトランジスタ $PT-2$ のソースに接続される。

【0046】

このようにして n 個のPMOSトランジスタ $PT-1 \sim PT-n$ を直列接続することにより、 n 個のPMOSトランジスタのドレインソース間の最大電位差を電位 HV より小さい値にすることができ、PMOSトランジスタを低電圧のトランジスタで構成し、初期値設定抵抗 6 を用いることにより回路の出力を電位 HV から電位 GND まで急速に変化させることができ、振幅 HV の良好な波形のパルスを得ることができる。

10

【0047】

次に、本発明の第3の実施の形態の超音波診断装置の送信回路のブロックを図2Aに示す。図3Aにおいて、第1の実施の形態で参照した図1A、あるいは第2の実施の形態で参照した図2Aと同じ構成および機能を有する部分については同一の符号または記号を付して説明を省略する。

【0048】

図3Aにおいて、トランジスタ $PT-n$ のドレインは出力であり、プルダウン回路2のNMOSトランジスタ $NT-n$ のドレインに接続されるとともに、初期値設定抵抗 7 に接続される。初期値設定抵抗 7 の他の端子は電位 GND に接続される。プルダウン回路2の抵抗 $NBR-n$ の一方の端子は出力に接続され、プルアップ回路4の抵抗 $PBR-n$ の一方の端子は電位 GND に接続される。

20

【0049】

以上のように構成された超音波診断装置の送信回路について、図3Bを用いてその動作を説明する。

【0050】

まず、ゲート信号 N が L レベル、ゲート信号 P が H レベルにおいてはプルダウン回路2とプルアップ回路4はオフであり、出力は初期値設定抵抗 7 により電位 GND となる。次に、ゲート信号 P が L レベルになるとプルアップ回路がオンになり、出力は電位 HV となる。次に、ゲート信号 N が H レベルになり、ゲート信号 P が H レベルになるとプルダウン回路がオンになり、プルアップ回路がオフになり、出力は急速に電位 GND となる。次に、ゲート信号 N が L レベルになるとプルダウン回路がオフになり、出力は電位 GND に保たれる。

30

【0051】

以上のように本発明の第2の実施の形態の超音波診断装置の送信回路によれば、直列接続されたPMOSトランジスタからなるプルアップ回路4と、直列接続されたNMOSトランジスタからなるプルダウン回路2と初期値設定抵抗 7 を用いることにより出力を電位 GND から電位 HV まで急速に変化させることができ、振幅 HV の良好な波形のパルスを得ることができる。

40

【産業上の利用可能性】

【0052】

以上のように、本発明にかかる超音波診断装置は、出力を電位 GND と電位 HV の間で急速に変化させることができ、振幅 HV の波形のパルスを得ることができるという効果を有し、低耐圧のMOSトランジスタを用いた高電圧送信回路を有した超音波診断装置等として有用である。

【図面の簡単な説明】

【0053】

【図1】本発明の第1の実施の形態における超音波診断装置の送信回路のブロック図と送信回路の波形を示す図

50

【図2】本発明の第2の実施の形態における超音波診断装置の送信回路のブロック図と送信回路の波形を示す図

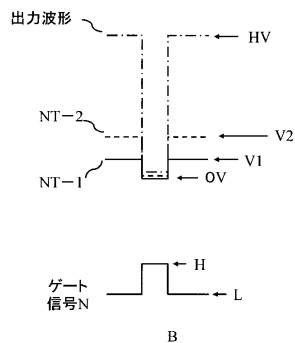
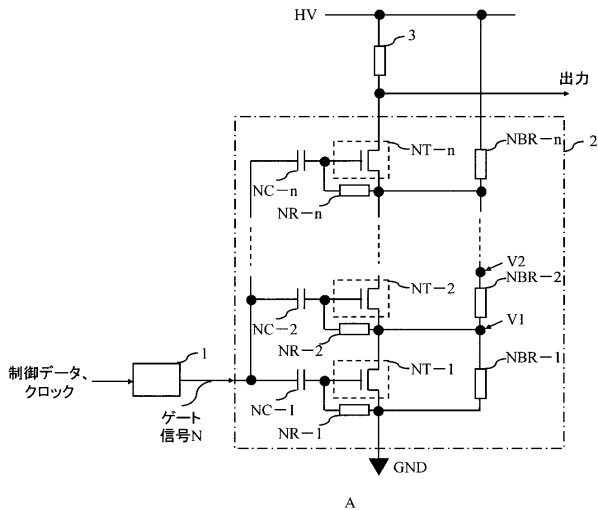
【図3】本発明の第3の実施の形態における超音波診断装置の送信回路のブロック図とを示す図

【符号の説明】

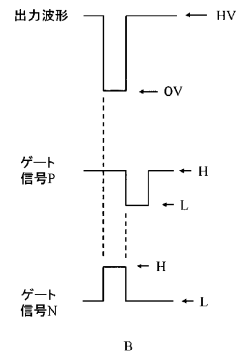
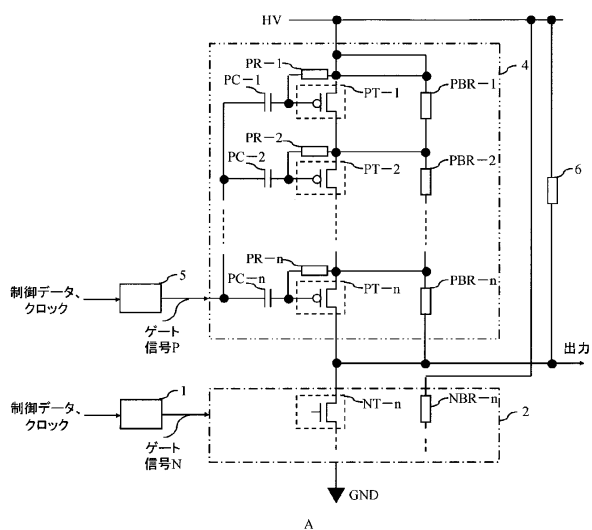
【0054】

- 1 ゲート信号N発生回路
- 2 ブルダウン回路
- 3 抵抗
- NC-1 コンデンサ
- NR-1 抵抗
- NT-1 MOSトランジスタ
- NBR-1 抵抗

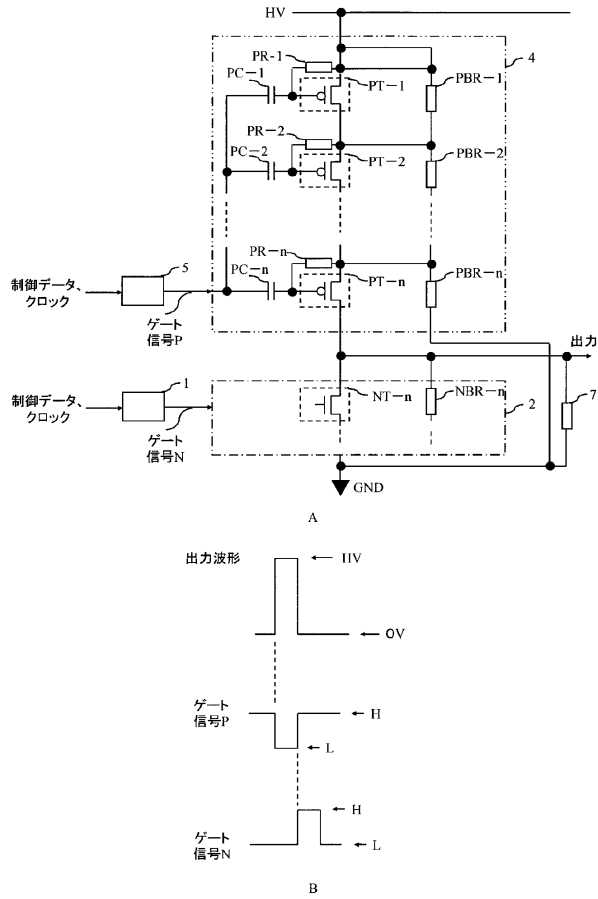
【図1】



【図2】



【 図 3 】



フロントページの続き

(56)参考文献 特開平07-231247(JP,A)
特開平04-256739(JP,A)
特開昭58-202563(JP,A)

(58)調査した分野(Int.Cl., DB名)
A61B 8/00

专利名称(译)	超声诊断设备		
公开(公告)号	JP4631399B2	公开(公告)日	2011-02-16
申请号	JP2004324834	申请日	2004-11-09
申请(专利权)人(译)	松下电器产业有限公司		
当前申请(专利权)人(译)	松下电器产业株式会社		
[标]发明人	福喜多博		
发明人	福喜多博		
IPC分类号	A61B8/00		
FI分类号	A61B8/00		
F-TERM分类号	4C601/EE13 4C601/EE15 4C601/HH01 4C601/HH04		
代理人(译)	内藤裕树 长野大辅 藤井 兼太郎		
其他公开文献	JP2006130202A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够产生具有低耐压晶体管的高压传输脉冲的超声诊断设备。传输电路的下拉电路被配置为N沟道MOS晶体管或上拉电路与P沟道MOS晶体管串联连接，以及每个晶体管的栅极和源极 - 通过电阻器彼此连接。在各个晶体管的栅极处提供电容器，并且将N和P共栅极信号提供给各个电容器，由此利用低耐压MOS晶体管实现传输电路。 点域1

【 图 2 】

