

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2017-508315

(P2017-508315A)

(43) 公表日 平成29年3月23日(2017.3.23)

(51) Int.Cl.

H04R 19/00	(2006.01)
B81B 3/00	(2006.01)
A61B 8/14	(2006.01)

F 1

H04R	19/00
B81B	3/00
A61B	8/14

3 3 0

テーマコード(参考)

3 C 0 8 1

4 C 6 0 1

5 D 0 1 9

審査請求 未請求 予備審査請求 未請求 (全 21 頁)

(21) 出願番号 特願2016-536176 (P2016-536176)
 (86) (22) 出願日 平成26年12月4日 (2014.12.4)
 (85) 翻訳文提出日 平成28年6月2日 (2016.6.2)
 (86) 國際出願番号 PCT/EP2014/076475
 (87) 國際公開番号 WO2015/086413
 (87) 國際公開日 平成27年6月18日 (2015.6.18)
 (31) 優先権主張番号 13196881.0
 (32) 優先日 平成25年12月12日 (2013.12.12)
 (33) 優先権主張國 歐州特許庁 (EP)

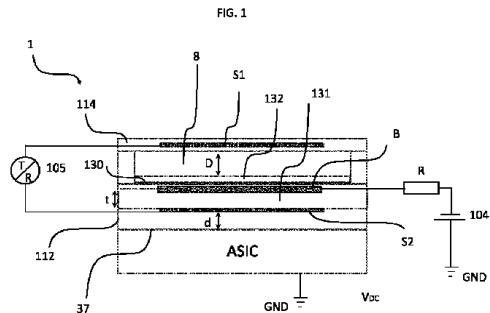
(71) 出願人 590000248
 コーニンクレッカ フィリップス エヌ
 ヴェ
 KONINKLIJKE PHILIPS
 N. V.
 オランダ国 5656 アーネー アイン
 ドーフェン ハイテック キャンパス 5
 High Tech Campus 5,
 NL-5656 AE Eindhoven
 (74) 代理人 100122769
 弁理士 笛田 秀仙

最終頁に続く

(54) 【発明の名称】モノリシックに集積された三電極CMUT装置

(57) 【要約】

容量性マイクロマシン超音波トランステューサ (CMUT) セルは、3つの電極、すなわち、セル膜に結合された第1の電極、前記第1の電極に対向するようにセルフロア内に埋め込まれ、気体又は真空キャビティにより前記第1の電極から分離された第2の電極、及び前記キャビティ側において前記第2の電極に対向する第3の電極を有し、誘電層が、前記第2の電極と前記第3の電極との間に挟まれ、前記第2の電極と前記第3の電極との間の容量関係を作成する。三電極CMUTセルは、超音波トランステューサに2つの能動的に駆動(制御)される電極を提供する。



【特許請求の範囲】**【請求項 1】**

基板と、

前記基板に対向し、その間にギャップが存在する、セル膜と、

前記セル膜に結合された第1の電極と、

前記第1の電極に対向するようにセルフロア内に埋め込まれ、気体又は真空キャビティにより前記第1の電極から分離され、前記セルフロアが前記基板の上面を有する、第2の電極と、

第3の電極と、

を有する容量性マイクロマシン超音波トランスデューサセル。

10

前記第3の電極が、前記第1又は第2の電極と容量的に結合され、容量結合が、前記容量的に結合された電極と直接的に接触し、前記容量的に結合された電極の間に挟まれた誘電層により実現される、

容量性マイクロマシン超音波トランスデューサセル。

【請求項 2】

前記第3の電極が、キャビティ側から前記第2の電極に対向する前記セルフロア内に配置される、請求項1に記載の容量性マイクロマシン超音波トランスデューサセル。

【請求項 3】

前記第2の電極と前記第3の電極との間の容量関係が、前記第3の電極と前記第1の電極との間の容量関係より大きいか又は等しい、請求項2に記載の容量性マイクロマシン超音波トランスデューサセル。

20

【請求項 4】

前記誘電層が、高誘電率を持つ材料の層を有する、請求項1乃至3のいずれか一項に記載の容量性マイクロマシン超音波トランスデューサセル。

【請求項 5】

前記第3の電極と前記第1の電極との間の容量関係が、前記基板に対する前記CMUTセルの寄生容量より大きい、請求項3に記載の容量性マイクロマシン超音波トランスデューサセル。

【請求項 6】

接地電位に関して前記第3の電極に対するDCバイアス電圧を生じるDC電源と、

30

前記第1の電極及び前記第2の電極に結合され、前記膜の振動を引き起こす/感知する信号送信器/受信器と、

を有する、請求項1又は2に記載の容量性マイクロマシン超音波トランスデューサセル。

【請求項 7】

前記DCバイアス電源が、抵抗器を介して前記第3の電極に結合される、請求項6に記載の容量性マイクロマシン超音波トランスデューサセル。

【請求項 8】

前記抵抗器が、オンチップ抵抗器である、請求項7に記載の容量性マイクロマシン超音波トランスデューサセル。

【請求項 9】

前記DCバイアス電源が、前記CMUT装置の動作中に前記セルフロアに対してつぶされるように前記CMUT膜をセットするように構成される、請求項8に記載の容量性マイクロマシン超音波トランスデューサセル。

40

【請求項 10】

請求項1又は2に記載のCMUTセルを少なくとも1つ有する超音波プローブ。

【請求項 11】

前記プローブが、前記CMUTセルのアレイを有し、前記アレイが、前記CMUTセルの第1及び第2のサブグループを有し、前記CMUTセルの第1のサブグループが、2つの方向の一方沿って相互接続された前記第1の電極を持ち、前記CMUTセルの第2のサブグループが、他方の方向に沿って相互接続された前記第2の電極を持つ、請求項10

50

に記載の超音波プローブ。

【請求項 1 2】

前記アレイ内の前記 C M U T セルの前記第 3 の電極が、直列抵抗器を介して D C バイアス電圧源に結合される、請求項 1 1 に記載の超音波プローブ。

【請求項 1 3】

前記バイアス電極が前記 D C バイアス電源に相互接続する方法が、前記第 2 のサブグループの相互接続の方向である、請求項 1 2 に記載の超音波プローブ。

【請求項 1 4】

前記 2 つの方向の一方に沿って相互接続された前記アレイ内の前記 C M U T セルの前記サブグループのいずれかの前記第 3 の電極が、各相互接続に対して 1 つの直列抵抗器を介して前記 D C バイアス電圧源に結合される、請求項 1 3 に記載の超音波プローブ。

10

【請求項 1 5】

請求項 1 1 乃至 1 4 のいずれか一項に記載の超音波プローブを有する超音波撮像システム。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、基板と、前記基板に対向し、前記基板との間にギャップを持つセル膜と、前記セル膜に結合された第 1 の電極と、前記第 1 の電極に対向するセルフロアに埋め込まれ、気体又は真空キャビティにより前記第 1 の電極から分離された第 2 の電極とを有する容量性マイクロマシン超音波トランスデューサ (C M U T) セルに関し、前記セルフロアは、前記基板の上面を有する。更に、本発明は、本発明による C M U T セルのアレイを有するプローブ、及び本発明によるこのようなプローブを有する超音波撮像システムに関する。

20

【背景技術】

【0 0 0 2】

このような容量性マイクロマシン超音波トランスデューサセル、プローブ及び撮像システムは、E P 1 9 4 4 0 7 0 に開示されている。

【0 0 0 3】

これらの製品は、医療診断スキャンに対して使用される。

30

【0 0 0 4】

C M U T トランスデューサは、通常は互いに対向する 2 つの電極を有する数十個のマイクロメートルサイズの振動板のようなセルである。送信に対して、前記電極に加えられる容量電荷は、前記装置の振動板（膜）を振動 / 移動するように変調され、これにより音波を送信する。音波伝搬の途中に配置された対象は、波を反射する。反射された音波は、前記膜の振動を生じ、前記 C M U T トランスデューサの 2 つの電極の間の容量を変調し、これにより電気信号を生成する。この信号は、前記膜に当たる前記反射された音波を表す。

【0 0 0 5】

前記 C M U T セルは、高周波ビーム形成に対してアレイ内に配置される。

【0 0 0 6】

良好な性能のために、C M U T は、前記電極間に加えられる高いバイアス電圧（例えば 1 0 0 V）を要求する。

【0 0 0 7】

3 D 撮像が（例えばコストの理由、限定的な利用可能領域又は要求されるフレームレートのため）実行可能ではない場合、二面（bi-plane）2 D 撮像が、適用されうる。

【0 0 0 8】

二面撮像において、C M U T のアレイは、実質的に 2 つの方向に沿って配置されたトランスデューサ素子の 2 つのグループに分割され、各 C M U T 素子は、両方のグループ内で駆動されることができる。従来技術において、これは、アレイ内の素子の全ての上部電極を x 軸に沿った主要方向（main orientation）を持つ金属化パターンに接続し、全ての底

40

50

部電極を y 軸に沿った主要方向を持つ金属化パターンに接続することにより実現される。D C 電源は、R C フィルタ（バイアス T フィルタとしても知られる）を介して前記グループの各素子に供給される。このバイアス T フィルタは、前記信号の A C 成分を D C 成分から分離し、前記プローブの検出信号を処理する A S I C 技術は、前記信号の A C 成分に対処しなければならないだけであり、高電圧にさらされることを防止される。

【0009】

前記アレイ内の前記バイアス T フィルタは、各相互接続された素子に対して個別の高電圧結合キャパシタ及び個別の高インピーダンス抵抗器を有する。前記グループ内の「N」個の素子の場合、「N」個の個別の高電圧キャパシタ及び同量の個別の抵抗器が、備えられなければならない。これらの高電圧コンポーネントの比較的大きな寸法のため、C M U T アレイにおける前記 T バイアスフィルタの適用は、小型化の得られる利益を除去し、例えば、超音波カテーテルに実装されることはほとんどできない。更に、これらの個別のコンポーネントの寄生効果は、前記アレイの性能を制限するかもしれない。

10

【発明の概要】

【発明が解決しようとする課題】

【0010】

本発明の目的は、小型により適した C M U T アレイに対する改良された及び効率的な高電圧供給を可能にする、冒頭の段落に記載された種類の容量性マイクロマシン超音波トランステューサセルを提供することである。

20

【課題を解決するための手段】

【0011】

本発明によると、この目的は、第 3 の電極を有する容量性マイクロマシン超音波トランステューサセルを提供することにより実現され、これにより前記第 1 又は第 2 の電極は、前記第 3 の電極と容量結合され、これにより前記容量結合が、前記容量結合された電極の間に挟まれ、前記容量結合された電極と直接的に接触する誘電層により実現される。

【0012】

前記セル内に組み込まれた 3 つの電極を有する、前記 C M U T セルのこの有利な設計は、改良された C M U T 装置を提供し、前記超音波トランステューサ及び前記 R C フィルタの容量性コンポーネントは、1 つの C M U T セル内に実装される。前記別個の第 3 の電極は、前記 2 つの電極の間に配置され、前記 C M U T セルの 2 つの電極のいずれかと容量関係を持ち、前記 2 つの電極は、前記キャビティにより分離される。この容量結合は、前記容量結合された電極の間に挟まれた前記誘電層により実現される。したがって、前記第 3 の電極は、前記 C M U T キャビティを介して前記 2 つの電極の一方に及び前記誘電層を介して他方の電極に容量結合され、後者の関係は、前記 C M U T セル R C フィルタ内に組み込まれたものに対するキャパシタを規定する。したがって、高バイアス電圧に関する蓄積された電荷は、2 つの導電性金属板によりユーザ / 患者から分離することができる。

30

【0013】

本発明の一実施例において、前記第 3 の電極は、前記キャビティ側から前記第 2 の電極に対向する前記セルフロア内に配置される。この実施例は、三電極 C M U T セルの特定の実現を記載し、前記 3 つの電極は、前記キャビティ側から前記第 2 の電極に対向するような前記セルフロア内に配置される。この場合、前記第 2 及び第 3 の電極の両方に対して、前記第 1 の電極に対する分離距離は、前記 C M U T キャビティを有する。この構成の可能な利点は、C M U T 製造プロセスの単純化でありえ、3 つのうち 2 つの電極は、前記 C M U T キャビティの非振動フロア内に配置される。

40

【0014】

本発明の一実施例において、前記第 2 の電極と前記第 3 の電極との間の容量関係は、前記第 3 の電極と前記第 1 の電極との間の容量関係より大きいか又は等しい。

【0015】

前記 R C フィルタ容量性コンポーネントの効率的な実施を提供し、信号減衰を防止するために、前記第 2 及び第 3 の電極により形成されたキャパシタは、前記 C M U T キャビテ

50

イにより規定されたキャパシタより大きいか又は等しくなくてはならない。

【0016】

本発明の他の実施例において、前記誘電層は、高誘電率を持つ材料の層を有する。

【0017】

この条件は、前記第2及び第3の電極の間の容量関係に対する要件の結果である。この容量を前記CMUTの容量より上に保つために、前記誘電層は、高誘電率を持つ材料（いわゆるハイ-k誘電体）でありうる。これは、前記電極間の漏れ電流を防止し、前記CMUTの動作の安定性を達成することも可能にする。漏れ電流は、望ましくもなく故障でもないので、誘電体の厚さを減少することを制限してもよく（加えられたバイアス電圧に耐えることが望ましい）、したがって、前記容量の比（Cc/Cf）を制限する。

10

【0018】

本発明の他の実施例において、前記容量性マイクロマシン超音波トランスデューサセルは、接地電位との関連で前記第3の電極に対するDCバイアス電圧を生じるDC電源と、前記第1の電極及び前記第2の電極に結合され、前記膜の振動を生じる／感知する信号送信器／受信器（105）とを有する。

【0019】

前記DCバイアス電圧は、前記別個の第3の電極を介して与えられるのに対し、（ASIC電子工学により提供される）前記信号送信器／受信器は、別個の信号（第1及び第2の）電極に対する結合を介して駆動及び／又は感知することができる。この電極の構成は、前記信号成分からDCバイアス成分を分離することを可能にする。結果として、ASIC技術の高電圧要件は、前記第1及び第2の電極の両方が能動的に制御される場合に、低減されることができる。これは、両方の側から前記CMUTセルを駆動する利点を利用することも可能にする。

20

【0020】

本発明の更に他の実施例において、前記DCバイアス電源は、前記CMUTセルの共振周波数において前記第1の電極と前記第3の電極との間のインピーダンスより大きいインピーダンスを持つ抵抗器（R）を介して前記第3の電極に接続される。

【0021】

この実施例は、前記CMUTセル内に完全に組み込まれたRCフィルタを可能にする。容量性コンポーネントは、前記第2の電極と前記第3の電極との間の前記誘電層により実装され、高インピーダンスコンポーネントは、前記第3の電極と直列に接続された前記抵抗器により実装され、前記抵抗器を介して、前記DC電圧が印加されることができる。したがって、この実施例において、トランスデューサCMUTセルごとに、バイアスノード接続内に独自の高インピーダンス遮蔽抵抗器を持ってもよい。これは、大きな短絡電流を生じず、したがって、接続されたASICのアレイ全体の故障を生じない「欠陥CMUTセル」をもたらす。

30

【0022】

本発明の他の実施例において、前記プローブは、前記CMUTセルのアレイを有し、前記アレイは、前記CMUTセルの第1及び第2のサブグループを有し、前記CMUTセルの第1のサブグループは、前記2つの方向の一方に沿って相互接続された前記第1の電極を持ち、前記CMUTセルの第2のサブグループは、他方の方向に沿って相互接続された前記第2の電極を持つ。

40

【0023】

この実施例は、アレイ内の前記第1及び第2の電極の両方を介して前記プローブ内の各CMUTセルを駆動する機会を探る。前記第1のサブグループにおける前記第1の電極及び前記第2のサブグループにおける前記第2の電極の相互接続は、両方のサブグループに対して同じCMUTセルを使用する可能性及び各サブグループを個別に駆動する能力を提供する。

【0024】

本発明の更に他の実施例において、前記アレイ内のCMUTセルの前記第3の電極は、

50

直列抵抗器を介して同じDCバイアス電圧源に接続される。同じDCバイアス電圧源を印加することは、前記プローブ内の電子相互接続を単純化し、前記超音波プローブの寸法の更なるスケールダウンを可能にする。

【0025】

本発明のこれら及び他の態様は、以下に記載される実施例を参照して説明され、明らかになる。

【図面の簡単な説明】

【0026】

【図1】本発明の原理による3つの電極を有するCMUTセルを示す。

10

【図2】セルフロアに対してつぶれた膜を持つCMUTセルを示す。

【図3】(a)組み込まれたRCフィルタを持つCMUTセルの機能図を描写し、(b)本発明のCMUTセルのシンボル表現を描写し、(c)本発明の原理によるCMUTセルの主な要素の概略的表現を示す。

【図4】(a)CMUTセル内への高インピーダンス抵抗器のオンチップ実装を示し、(b)CMUTセルの基板内への抵抗器の集積を示し、(c)第3の電極及び高インピーダンス抵抗器の結合された集積を示す。

【図5】(a)信号の送信中に異なる回路構成を使用する信号送信器/受信器の実装を示し、(b)エコー信号の受信中に異なる回路構成を使用する信号送信器/受信器の実装を示し、(c)別々の送信及び受信ノードを持つシングルエンド回路構成を使用する信号送信器/受信器の実装を示す。

20

【図6】二面構成に構成されたCMUTセルの2Dアレイを描写する。

【図7】本発明の一実施例による3つの電極及び追加のバイアス電極B2を有するCMUTセルを示す。

【図8】本発明の原理によって動作されるように構成された超音波撮像システムをブロック図形式で示す。

【発明を実施するための形態】

【0027】

本発明の実施において、超音波トランステューサアレイ10' (図8) の素子は、CMUTセルを有する。図1は、本発明によるCMUTセル1の一実施例を示す。可撓性膜又は振動板114は、基板112の上に(又は対向して)懸架され、その間にギャップ8が存在する。前記基板は、シリコン又はガラスのような他のCMOS互換材料のいずれかで作成されることができる。第1の電極S1は、セル膜114に結合され、膜114とともに移動することができる。図1に示された実施例において、第3の電極Bは、基板112の上面を有する前記セルのフロア130内に埋め込まれる。電極S1設計の他の実現が検討されることが可能で、電極S1は、膜114に埋め込まれてもよく、又は追加の層として膜114上に堆積されてもよい。この例において、底部電極Bは、セルフロア130内に埋められ、円形に構成される。加えて、膜層114は、基板層112の上面に対して固定され、膜層114と基板層112との間の球形又は円筒形キャビティ8を規定するように構成され、そのような寸法にされる。

30

【0028】

前記セル及びキャビティ8は、代替的な幾何構成を持ちうる。例えば、キャビティ8は、長方形若しくは正方形断面、六角形断面、橢円形断面、又は不規則な断面を規定することができる。ここで、前記CMUTセルの直径に対する基準は、前記セルの最大の横寸法と理解されるべきである。

【0029】

第3の電極Bは、典型的には、追加の絶縁層132を用いてキャビティに面する面において絶縁される。好適な絶縁層は、第3の電極Bの上かつ第1の電極S1の下に形成された、テトラエチルオキシシラン(TEOS)ベースのPECVDプロセスにおいて堆積された二酸化ケイ素(SiO₂)誘電層である。絶縁層132に対する代替材料は、酸化窒化酸化(ONO)、ハイk誘電体及び酸化物(参加アルミニウム、シリコン、SiH)

50

4を含む様々なグレードに基づくPECVD (SiO₂) であることができる。ハイ-k誘電体及び酸化物は、原子層堆積 (ALD) 技術を使用して堆積されることもできる。前記絶縁層は、装置不安定性並びに音響出力圧のドリフト及び減少を生じる電荷蓄積を有利に減少させてもよい。前記絶縁層の使用は、図2を参照してここに記載される、つぶれた (collapsed) 膜を持つCMUTに対してもよい。このタイプのCMUTは、懸架膜で動作されるCMUTより電荷保持の影響を受けやすい。開示されたコンポーネントは、CMOS互換材料、例えば、Al、Ti、窒化物 (例えば、窒化ケイ素)、酸化物 (様々なグレード、熱酸化物又はTEOS/SiH₄ LPCVD/PECVDベース)、ケイ素のみ等から製造される。CMOS製造において、例えば、酸化物及び窒化物層は、化学蒸着により形成され、金属化 (電極) 層は、スパッタリングプロセスにより置かれうる。適切なCMOSプロセスは、LPCVD及びPECVDであり、後者は、400より低い比較的低い動作温度を持つ。開示されたキャビティ8を生成する典型的な技術は、膜層114の上面を加える前に膜層114の初期部分において前記キャビティを規定することを含む。図1に描写された典型的な実施例において、キャビティ8の直径は、第2の電極Bの直径より大きくてよい。第1の電極S1は、第3の電極Bと同じ外径を持つてもよいが、このような適合性は必須ではない。したがって、本発明の典型的な実施において、第1の電極S1は、下の第3の電極Bとアラインするように膜層114の上面に対して固定される。

10

【0030】

前記CMUT製造プロセスは、前記膜の下の前記キャビティが、まず前記基板上に犠牲層を付着し、次いで前記膜層を付着し、続いて選択的エッチャントを用いて前記犠牲層を除去することにより形成される、「犠牲除去プロセス」、又は前記キャビティが、ブライムウェハ及び他のウェハ内の前記膜上に形成され、次いで両方のウェハが、一緒に結合され、前記膜により閉じ込められる前記キャビティが形成される (B.T. Khuri-Yakub, J. Micromech. Microeng. 21 (2011) 054004)、「ウェハ結合プロセス」のいずれかを有することができる。

20

【0031】

本発明の原理によると、前記CMUTセルの第2の電極S2は、キャビティ8に対向する側において第3の電極Bに対向して基板112上に堆積される。したがって、第3の電極Bは、第1の電極S1と第2の電極S2との間に配置される。厚さ「t」を持つ誘電層131は、前記第2及び第3の電極の間に挟まれ、直接的に接触し、したがって、これら2つの電極の間の容量関係を提供する。

30

【0032】

前記CMUTセルの第1電極S1及び第3電極Bは、前記CMUT装置の容量性板を提供し、追加の絶縁層132と組み合わせて厚さ「D」を持つキャビティ8のギャップは、前記キャパシタの板の間の誘電体を形成する。

30

【0033】

第1の電極 (S1) は、第2の電極S2及び第1の電極S1に対してAC電圧を印加するように構成された信号送信器 / 受信器105を用いて振動するようにされることが可能、これは、音響ビームの生成の結果となる。後で前記膜が、受信された音響信号の結果として振動する場合、前記電極の間の誘電ギャップの変化する寸法は、前記CMUTの変化する容量を生じ、これは、受信された音響エコーに対する前記CMUTの応答として、前記膜及び第2の電極に結合された信号送信器 / 受信器105により検出される。

40

【0034】

CMUT装置感度は、キャビティ8を通る電場を増加することにより改良されることが可能、これは、以下の方法、すなわち、1) 前記第1及び第3の電極の間の誘電体の誘電率及び間隔により規定される前記CMUTの減少された有効誘電体厚、及び2) 前記電極上に集められた「自由」電荷の増加された量で達成される。前記有効誘電体厚は、つぶれたモードにおいて減少され、これは、十分なDC電圧を印加することにより達成され、前記集められた電荷の量は、増加する前記DCバイアス電圧とともに増加されることがで

50

きる。

【0035】

前記 CMUT 電極 (S1 及び B) の間の間隔は、DC バイアス電源 104 から第 3 の電極 B に DC バイアス電圧を印加することにより制御される。送信に対して、第 1 の電極 S1 及び第 2 の電極 S2 は、(信号送信器 / 受信器 105 として一般化される) r.f. 生成器により駆動 (制御) され、その a.c. 信号は、前記膜を振動させ、音響信号を送信する。CMUT セル 1 の基板 112 は、特定用途向け集積回路 (ASIC) 層の上面 37 に結合することができ、第 2 の電極 S2 と前記 ASIC 層の上面 37 との間の距離は、「d」として示される。一般に、距離「d」は、集積回路電子装置 (この例において ASIC) に対して第 2 の電極 S2 に対する絶縁機能を持ついわゆる「埋め込み酸化物 (buried oxide)」層 (図示されない) により規定されることができる。前記「埋め込み酸化物」層は、約 2 マイクロメートルの厚さを持つ酸化ケイ素層であることができる。図 1 において、信号送信器 / 受信器 105 は、別の要素として描写されるが、信号送信器 / 受信器 105 が、ASIC により設けられた回路電子素子の一部として実装されてもよいと理解されるべきである。前記 CMUT セルは、一連の CMOS プロセスにおいて前記 ASIC の上に製造されるか、又は例えばフリップチップ技術により前記 ASIC に付着されるかのいずれかであることができる。

10

【0036】

図 3 は、前記 CMUT セルの動作の好適かつ非限定的な例を示し、CMUT セル 1' の膜 114 は、つぶれた膜である。CMUT 動作中のつぶれた膜 7 は、セルフロア 130 に対してつぶされ、前記膜の懸架部分 7 は、電極間の印加された電気信号の下で移動 / 振動するように構成することができる。技術の観点から、つぶれた膜を持つ前記 CMUT は、原理的に、CMUT に膜を備えるステップと、前記膜をつぶれた状態にするために、電気 (バイアス電圧)、機械、膜応力又は圧力のような異なる手段を適用するステップとを有する従来の方法で製造することができる。

20

【0037】

前記つぶれたモードにおいて、CMUT 容量は、主に、追加の絶縁層 132 及び印加された電圧により決定される。例えば、60 マイクロメートルの直径を持つ円形 CMUT 装置は、500 nm 厚の追加の絶縁層を持ちうる。CMUT 容量は、ゼロ印加 DC 電圧において約 0.04 pF であり、140 V の DC バイアス電圧における前記つぶれたモードにおいて約 0.1 pF (2.5 倍高い) である。他の CMUT 幾何構成に対して、この比は異なりうる。

30

【0038】

前記 CMUT セルの前記基板における第 2 の電極 S2 の実装は、前記 CMUT 装置に一般に印加される DC バイアス電圧から a.c. 信号成分を分離することを可能にする。これは、両方の信号 (膜及び基板) 電極が能動的に制御される場合に、超音波プローブにおいて CMUT 関連電子装置の寸法を減少する。

【0039】

特に二面撮像に対する、アレイにおいて前記 CMUT 装置を構成する方法の 1 つは、RC フィルタのネットワークを前記 CMUT アレイに設けることであり、DC バイアス電圧は、前記 RC フィルタを介して各 CMUT 装置に印加される。この構成において、前記 CMUT アレイは、各相互接続された CMUT 装置に対して個別の高電圧結合キャパシタ及び個別の高インピーダンス抵抗器を有する。個別の RC フィルタコンポーネントの寸法は、前記 CMUT アレイを有する超音波プローブをスケールダウンするのに不利でありうる。

40

【0040】

本発明の原理による三電極 CMUT セルは、図 3 を参照して以下に詳細に記載されるように前記 RC フィルタの集積容量部を持つ CMUT 装置を表す。第 3 の電極 B は、前記 CMUT セルに DC バイアス電圧を提供するのに使用され、前記集積 RC フィルタの容量部は、誘電層 131 により分離される第 2 の電極 S2 及び第 3 の電極 B の導電板により実現

50

される。

【0041】

図3Aを参照すると、好適な実施例において、効率的なRCフィルタリングを提供するために、第3の電極Bと第2の電極S2との間の容量関係 C_f は、膜電極S1と第3の電極Bとの間のCMUT容量関係 C_c （すなわちCMUT装置容量）より大きいか又は等しくなくてはならない。この条件は、高周波数に対して、 C_c 及び C_f の直列接続が $(C_c + C_f) / C_f$ による前記信号の減衰を引き起こし、 C_f が高いほど信号が低く減衰されるという事実によって生じる。前記信号減衰は、送信及び受信の両方の間に起こり、 C_f を増加することにより制限されうる。固定の C_c の場合、 $C_f < C_c$ の条件は、誘電層131の厚さ「 t 」及び/又は前記層の材料の誘電率を調整することにより実現することができる。前記組み込まれたRCフィルタの容量 C_f の値は、前記第1の電極に関連して第3の電極B及び第2の電極S2の重複領域を増加することにより更に改良されることができる。これの一例が、（単純化の理由で、現在の実施例に関するCMUTセルの主要な要素のみが示される）図3Cに示され、円形形状の第1の電極S1は、両方とも等しい正方形形状を持つ第3の電極B及び第2の電極S2の寸法より小さい直径を持つ。典型的な C_c 値が、前記アレイ内の前記CMUTセルの数に対応することに注意する。

10

【0042】

誘電層131は、二酸化ケイ素、窒化物（例えば、窒化ケイ素）又はハイ-k誘電体のような広く知られた絶縁材料で作成されることができる。誘電層131は、多層（例えばONO）を有することもできる。CMOS製造において、例えば前記酸化物及び窒化物層は、化学蒸着により形成されてもよい。適切なCMOSプロセスは、LPCVD及びPECVDであり、後者は、400より低い比較的低い動作温度を持つ。

20

【0043】

例えば、60マイクロメートルの直径を持つ楕円断面CMUTセルの典型的な容量は、それぞれ、0VのDCバイアス電圧（非つぶれモード）又は140V（つぶれモード）において $C_c = 0.04 \text{ pF}$ 又は 0.1 pF である。したがって、最適な三電極CMUTの動作に対して、前記RCフィルタの容量は、少なくとも前述の C_c 値に等しくなくてはならない。好適な容量値から、及び誘電層131の誘電率を知って、層131の好適な厚さ「 t 」を計算することができる。この例において、二酸化ケイ素（ $\epsilon = 3.9$ ）を使用すると、前記CMUTセルの非つぶれモードにおいて $t < 2630 \text{ nm}$ であり、又は前記CMUTセル動作の前記つぶれモードにおいて $t < 1050 \text{ nm}$ である。実際に、5の比が、 C_c と C_f との間で好適であり、ここで $C_f > 5 \times C_c$ である。同じ幾何構成及び層スタックに対して、これは、動作の非つぶれモードにおいて $t < 525 \text{ nm}$ 又はつぶれモードにおいて $t < 210 \text{ nm}$ の好適な二酸化ケイ素の厚さを意味する。低い側の層厚が、絶縁破壊/バイアス電圧により制限されることに注意する。

30

【0044】

前記 C_f 値を最適化しながら考慮されることができる他の必須の因子は、（主に厚さ d により規定される）基板112に対する寄生容量 C_p である。この C_p は、第2の電極S2に対して駆動する又はそれから受信する間に、前記回路電子装置において追加の負荷を引き起こしうる。基板112に対する $a \cdot c \cdot$ 信号漏れを防止するために、前記 C_p 値は、前記CMUTの容量 C_c 以下、すなわち $C_p < C_c$ であることが好ましい。したがって、前記RCフィルタの組み込まれた容量部を有する前記CMUTセルの改良された性能は、最適なRCフィルタ性能の条件（ $C_f < C_c$ ）及び寄生容量の影響の制限（ $C_p < C_c$ ）を組み合わせることにより達成されうる。前記楕円CMUTセルの上述の例に対して、酸化ケイ素層の適切な厚さは、前記つぶれモードにおいて2.5マイクロメートル又は2.1マイクロメートルより上である。実際に、 C_p と C_c との間で係数2又は5が好適であり、 $C_p < C_c / 2$ 又は $C_p < C_c / 5$ である。後者の場合、これは、2.5より高い係数の好適な酸化物の厚さ（すなわち前記つぶれモードにおいて13.1マイクロメートルより上又は5.2マイクロメートルより上）を意味する。

40

【0045】

50

しかしながら、他の厚さ「 t 」及び「 d 」も可能である。これらの正確な値は、各所定のC M U Tセル(アレイ)に対する前記R Cフィルタ実装に対して要求されるカットオフ周波数に依存する。

【0046】

本発明は、特定の実施例に限定されなくてもよい。前記第3の電極が膜層114内に実装されてもよいと当業者により理解されるべきであり、誘電層131は、膜層114内に配置され、第1の電極S1及び前記第3の電極を容量的に絶縁してもよい。前記R Cフィルタの容量部(C_f)は、前記第3の電極及び前記第1の電極の容量関係により規定される。

【0047】

本発明の他の実施例において、DCバイアス源(104)は、図3Aに概略的に示されるように高インピーダンス抵抗器(R)を介して前記第3の電極に接続される。利便性のために、前記三電極C M U Tセルのシンボル表現が、図3Bに示される。この実施例は、前記C M U Tセルに対する全てのR Cフィルタコンポーネントの完全な組み込みを記載する。前記抵抗器は、例えば蛇行して成形された、導電層として実装されることができる。前記蛇行(meander)の抵抗器は、使用された導電材料の抵抗率と、前記導電層の断面積により除算された導電経路長との積に等しい。蛇行の場合、前記抵抗器の抵抗は、前記蛇行の長さ、厚さ及び導電材料選択を変更することにより調整されてもよい。

【0048】

第3の電極Bによる信号漏れを防止するために、高インピーダンス抵抗器Rの抵抗の好適な値は、所定の動作周波数において前記C M U Tセルのインピーダンスより約1桁高い。

【0049】

例えば、周波数 $f = 5 \text{ M H z}$ において動作する前記2Dアレイに対して、前記C M U T容量値は、(120マイクロメートルの直径及び動作のつぶれモードに対して)約 $C_c = 0.5 \text{ p F}$ である。 $C M U T$ セルインピーダンス $Z = 1 / (2 \pi f C_c) = 63 \text{ k \Omega}$ である。したがって、抵抗Rの好適な値 500 k \Omega 以上でありうる。

【0050】

他の例において、以前の例と同じ直径を持ち、同じ周波数において動作する42のC M U Tセルを有る1Dアレイに対して、前記 C_c 値は、セル数に対応し、 $C_c = 0.5 \times 42 = 21 \text{ p F}$ である。したがって、以前の例と比較して、前記好適な値の高インピーダンス抵抗器は、1Dアレイ内の素子の数だけ減少され、 $R = 500 / 42 = 11.9 \text{ k \Omega}$ である。前記組み込まれたR Cフィルタのカットオフ周波数も、前記抵抗器の値により決定されることに注意する。

【0051】

図4Aに示されるように、前記抵抗器は、例えば前記C M U Tセルの隣に配置された、(基板114内に組み込まれた)オンチップ抵抗器でありうる。図4Bにおいて、他の実施例が示され、抵抗器Rは、第2の電極S2の下の前記基板内に深く(前記A S I Cの上面37に面する方向に)組み込まれる。この実施例は、前記C M U Tアレイの更なる最小化を可能にし、第3の電極S2と高インピーダンス抵抗器Rとの間の相互接続は、層間金属接点(すなわちビア)により実装されうる。

【0052】

前記抵抗器の実装に対する好適な導電材料は、 $70 / 100 - 150 / > 250$ マイクロオーム・cmの抵抗率を持つTiW、NiCr又はポリシリコンのような、比較的高い抵抗率を持ち、CMOS互換のある材料である。

【0053】

図5Aを参照すると、本発明の他の実施例は、完全差動(fully differential)電子装置を用いる超音波信号の送信中の信号送信器/受信器105の特定の実施を記載する。前記DCバイアス電圧の減結合の可能性は、前記トランスデューサにおける差動電子装置の実装を単純化する。前記三電極C M U Tに加えられる前記差動電子装置の重要な利点は、

10

20

30

40

50

信号送信を作動するのに要求される供給電圧の減少である。第1の電極S1及び第2の電極S2は、高電圧送信パルサの差動出力部Txに結合されてもよく、駆動信号の有効振幅は、第1の電極S1に印加されるa.c.信号(Vout+)と第2の電極S2に印加されるa.c.信号(Vout-)との間の差であり、前記供給電圧の振幅の2倍(2×Vout)であることができる。送信モードにおけるこの電子装置構成は、第2の高調波の最小化された歪み及び明確に定義された電流ループの結果となり、信号は、バイアスノードを通過しない。

【0054】

実際に、これは、a.c.供給電圧がより低い(例えば60Vの代わりに30V)ことが可能であり、これが前記ASIC技術の電圧要件及びクリーページのようなトランズデューサシステムの電圧制御に関する要件を減少することを意味する。要求されるバイアス電圧が依然として高いが、この第3の電極Bが、関連する電流を提供する必要がないことに注意する。したがって、例えば1Mオームの高インピーダンス直列抵抗器は、安全性の理由で前記システムに組み込まれてもよい。

10

【0055】

前記エコー信号の受信中の信号送信器/受信器105の実現に同様の差動電子装置を使用するために、第1の電極S1及び第2の電極S2は、図5Bに示されるように低ノイズ受信増幅器の差動入力部Rxに結合されうる。送信の場合のように、これは、第2の信号高調波の歪を最小化し、明確に定義された電流ループ、より良好な電源除去比(PSRR)及び前記CMUTセルの間の減少されたクロストークをもたらす。本発明の原理による前記信号の送信及び受信を実施する他の可能性は、図5Cに示される。送信中に、信号電極の1つ(本例において第1の電極S1)は、出力部Tx1(高電圧送信パルサ)に結合されうる。受信中に、他方の信号電極(本例において第2の電極S2)は、入力部Rx2(低ノイズ受信増幅器)に結合されうる。前記DCバイアス電圧の減結合のため、前記Tx及びRxの「接地」(GND)は、同一であることができ、これは、前記電子装置を単純化し、電源除去比を改良する。更に、定電圧コンポーネントのみを使用して受信器電子装置を実現することが可能であり、これは、受信器性能を改良する。この次に、前記送信器により引き起こされる寄生容量は、前記受信器の性能にほとんど影響を与えない。最終的に、一般に使用される送信受信スイッチ16(図8)は、2つの信号電極(S1及びS2)の間の受信機能及び送信機能の分離のため、本実施例において必要とされない。

20

【0056】

本発明の他の実施例において、三電極CMUTの二次元(2D)アレイ10'は、図6に提示される。前記アレイにおける前記CMUTセルは、二面撮像構成に構成される。アレイ10'は、実質的に2つの方向(図6の非限定的な例において水平及び垂直)に沿って配置されたCMUTセルの2つのサブグループ33、34を有する。前記CMUTセルの第1のサブグループ34は、前記2つの方向の一方(与えられた例において水平)に沿って相互接続された第1の電極S1を持ち、前記CMUTセルの第2のサブグループ35は、他方の方向(与えられた例において垂直)に沿って相互接続された第2の電極S2を持つ。この実施例において、前記アレイの全てのCMUTセルが、第1の電極S1及び第2の電極S2のいずれかにより前記信号を制御することにより両方の「サブグループ」33、34において能動的に使用されうる。

30

【0057】

第1のサブグループ34内で、水平方向(行)に沿った全てのセルが、相互接続され、第2のサブグループ33内で、垂直方向(列)に沿った全てのセルが、相互接続される。この相互接続構成は、前記超音波プローブにおける前記二面撮像の実施を可能にする。各行(列)の複数のCMUTセルは、並列に作動されることができ、1つのトランズデューサ素子を表すことができる。したがって、前記CMUTの各サブグループの素子は、一次元超音波アレイを表してもよい。このようなサブグループを有する二次元アレイ10'は、N×Mの素子を持ち、Nは、前記第1のサブグループ内の素子(行)の数であり、Mは、前記第2のサブグループ内の素子(列)の数である。前記行及び列は、第1のサブグル

40

50

ープ 3 1 及び第 2 のサブグループ 3 2 の信号送信器 / 受信器回路に接続され、列回路 3 2 を接地しながら、行回路 3 1 を作動することにより、ビームステアリングは、垂直方向において「面外」(out of plane) で可能であり、行回路 3 1 を接地しながら、列回路 3 2 の差動により、ビームステアリングは、水平方向において「面外」で可能である。アレイ 1 0 'において、前記セルの前記第 3 の電極は、別の DC バイアス電源 (図示されない) に接続されるか、又は 1 つの DC バイアス電源 1 0 4 に対する共通の接続を持つかのいずれかであります。後者の場合、1 つの高インピーダンス抵抗器 3 5 のみが、前記サブグループのいずれか一方の各素子に対して実装されうる。バイアス電極接続の方向の向きは、第 2 の電極 S 2 相互接続の方向に等しい。

【 0 0 5 8 】

二面 2 D 撮像のこの実施例は、(例えはコストの理由、限定的な利用可能エリア又は要求されるフレームレートのため) 3 D 撮像が実行可能ではない場合、及び例えは体内超音波撮像に対して通常の 2 D 撮像が十分ではない場合に、特定の見込みがある。

【 0 0 5 9 】

本発明の更に他の実施例において、前記 CMUT セルは、第 3 の電極 B 及び追加のバイアス電極 B 2 が図 7 に示されるように前記 CMUT セルのキャビティを介して互いに対向するように配置された追加のバイアス電極 B 2 を有してもよい。利便性のため、繰り返す参照符号のいくつかは、示されない。この実施例において、前記 DC バイアス電圧は、第 3 の電極 B と追加のバイアス電極 B 2 との間に印加される。前記追加のバイアス電極は、前記膜内に埋め込まれてもよく、膜誘電層 1 3 3 を用いて第 1 の電極 S 1 から電気的に分離されてもよい。

【 0 0 6 0 】

図 8 を参照すると、CMUT アレイプローブ 1 0 を持つ超音波診断撮像システムが、ブロック図形式で示される。CMUT トランスデューサアレイ 1 0 'は、2 D 面において又は 3 D 撮像に対して三次元において操作することができるトランスデューサ素子の二次元アレイである。3 D 撮像の場合及び時々 2 D 撮像において、前記トランスデューサアレイは、前記 CMUT アレイセルによる信号の送信及び受信を制御する前記プローブ内のマイクロビームフォーマ 1 2 に結合される。マイクロビームフォーマは、米国特許 5 9 9 7 4 7 9 (Savord 他) 、6 0 1 3 0 3 2 (Savord) 、及び 6 6 2 3 4 3 2 (Powers 他) に記載されるようにトランスデューサ素子のグループ又は「パッチ」により受信された信号の少なくとも部分的なビーム形成をすることができる。前記マイクロビームフォーマは、送信モードと受信モードとの間で切り替える送信 / 受信 (T / R) スイッチ 1 6 にプローブケーブルにより結合される。マイクロビームフォーマ 1 2 の制御下のトランスデューサアレイ 1 0 からの超音波ビームの送信は、ユーザインタフェース又は制御パネル 3 8 のユーザの動作からの入力を受信するメインシステムビームフォーマ 2 0 及び前記 T / R スイッチに結合されたトランスデューサコントローラ 1 8 により方向付けされる。前記トランスデューサコントローラにより制御される機能の 1 つは、ビームがステアリング及び集束される方向である。ビームは、前記トランスデューサアレイから真っ直ぐに (直交して) 、又はより幅広い視野に対して異なる角度にステアリングされてもよい。トランスデューサコントローラ 1 8 は、CMUT アレイ 1 0 'に対する DC バイアス制御部 4 5 を制御するように結合されることができる。DC バイアス制御部 4 5 は、前記 CMUT セルに印加されることができる DC バイアス電圧を設定するために DC バイアス電圧源 1 0 4 を制御する。前記 CMUT アレイの信号送信器 / 受信器 1 0 5 は、マイクロビームフォーマ 1 2 を介して又は直接的にビームフォーマ 2 0 に結合されることができる。

【 0 0 6 1 】

受信中に、(使用される場合に) マイクロビームフォーマ 1 2 により生成された部分的にビーム形成された信号は、トランスデューサ素子の個別のパッチからの部分的にビーム形成された信号が完全にビーム形成された信号に結合されるメインビームフォーマ 2 0 に結合される。例えば、メインビームフォーマ 2 0 は、1 2 8 のチャネルを持ちえ、前記チャネルの各々は、数ダース又は数百の CMUT トランスデューサセルのパッチから部分的

10

20

30

40

50

にビーム形成された信号を受信する。このようにして、C M U T トランステューサアレイの数千のトランステューサ素子により受信された前記信号は、単一のビーム形成された信号に効率的に寄与することができる。

【 0 0 6 2 】

前記ビーム形成された信号は、信号プロセッサ 2 2 に結合される。信号プロセッサ 2 2 は、バンドパスフィルタリング、デシメーション、I 及び Q 成分分離、及び組織及びマイクロバブルから返された非線形（基本周波数のより高次の高周波）エコー信号の識別を可能にするように線形信号及び非線形信号を分離するように機能する高調波信号分離のような、様々な方法で受信されたエコー信号を処理することができる。前記信号プロセッサは、スペックル減少、信号合成、及びノイズ除去のような追加の信号強化を実行してもよい。

10

【 0 0 6 3 】

前記処理された信号は、B モードプロセッサ 2 6 及びドップラプロセッサ 2 8 に結合される。B モードプロセッサ 2 6 は、体内の血管及び器官の組織のような体内の構造の撮像に対して前記受信されたエコー信号の振幅の検出を採用する。体の構造の B モード画像は、米国特許 6 2 8 3 9 1 9 (Roundhill 他) 及び米国特許 6 4 5 8 0 8 3 (Jago 他) に記載されるように、高調波画像モード又は基本画像モード又は両方の組み合わせのいずれかで形成されうる。ドップラプロセッサ 2 8 は、画像フィールドにおいて血液細胞の流れのような物質の運動の検出に対して血流及び組織運動から時間的に区別できる信号を処理する。前記ドップラプロセッサは、典型的には、体内の選択されたタイプの材料から返されるエコーを通過及び / 又は拒絶するように設定されるパラメータを持つ壁フィルタを含む。例えば、前記壁フィルタは、高速度材料からの比較的低い振幅の信号を通過し、低い又はゼロ速度材料からの比較的強い信号を拒絶する通過帯域特性を持つように設定されることができる。この通過帯域特性は、流れる血液からの信号を通過し、心臓の壁のような近くの静止した又はゆっくり動く対象からの信号を拒絶する。逆の特性は、組織の運動を検出及び描写する組織ドップラ撮像と称されるものに対して、心臓の動く組織からの信号を通過し、血流信号を拒絶する。前記ドップラプロセッサは、画像フィールド内の異なる点からの時間的に離散的なエコー信号のシーケンスを受信及び処理し、前記エコーのシーケンスは、アンサンブルと称される特定の点からのものである。比較的短い間隔にわたり立て続けに受信されたエコーのアンサンブルは、流れる血液のドップラシフト周波数を推定するのに使用されることができ、速度に対する前記ドップラ周波数の対応は、血流速度を示す。より長い時間間にわたり受信されたエコーのアンサンブルは、ゆっくり流れる血液又はゆっくり動く組織の速度を推定するのに使用される。

20

【 0 0 6 4 】

前記 B モード及びドップラプロセッサにより生成された構造及び運動信号は、スキャンコンバータ 3 2 及び多面リフォーマッタ (multiplanar reformatter) 4 4 に結合される。前記スキャンコンバータは、所望の画像フォーマットにおいて前記エコー信号を、これらが受信された空間関係に配置する。例えば、前記スキャンコンバータは、前記エコー信号を二次元 (2 D) セクタ形状フォーマット、又はピラミッド形三次元 (3 D) 画像内に配置しうる。前記スキャンコンバータは、前記画像フィールド内の組織の運動及び血流を描写するカラードップラ画像を生成するようにドップラ推定速度に対応する前記画像フィールド内の点における運動に対応する色で B モード構造画像を重ねることができる。前記多面リフォーマッタは、米国特許 6 4 4 3 8 9 6 (Detmer) に記載されるように、体の体積領域内の共通の面内の点から受信されたエコーを当該面の超音波画像に変換する。体積レンダラ 4 2 は、米国特許 6 5 3 0 8 8 5 (Entrekin 他) に記載されるように、3 D データセットの前記エコー信号を、所定の基準点から見られる投影された 3 D 画像に変換する。前記 2 D 又は 3 D 画像は、更なる強化、バッファリング及び画像ディスプレイ 4 0 上の表示に対する一時的記憶のために、スキャンコンバータ 3 2 、多面リフォーマッタ 4 4 及び体積レンダラ 4 2 から画像プロセッサ 3 0 に結合する。撮像に使用されるのに加えて、ドップラプロセッサ 2 8 により生成された血流速度値及び B モードプロセッサ 2 6 により

30

40

50

生成された組織構造情報は、定量化プロセッサ34に結合される。流れ定量化プロセッサは、体積血流量のような異なる流れ条件の尺度並びに器官のサイズ及び在胎期間のような構造的測定値を生成する。前記定量化プロセッサは、測定がなされるべきである画像の身体構造内の点のような、ユーザ制御パネル38からの入力を受信してもよい。前記定量化プロセッサからの出力データは、ディスプレイ40上の画像とともに測定グラフィック及び値の再生のためにグラフィックプロセッサ36に結合される。グラフィックプロセッサ36は、超音波画像とともに表示するグラフィックオーバレイを生成することもできる。これらのグラフィックオーバレイは、患者名、日付及び前記画像の時間、及び撮像パラメータ等のような標準的な識別情報を含むことができる。これらの目的に対して、前記グラフィックプロセッサは、タイプされた患者名のような、ユーザインタフェース38からの入力を受信する。前記ユーザインタフェースは、トランスデューサアレイ10'からの超音波信号及び前記トランスデューサアレイ及び前記超音波システムにより生成された画像の生成を制御するように送信コントローラ18に結合される。前記ユーザインタフェースは、MPR画像の画像フィールドにおいて定量化された測定を実行するのに使用される複数の多面リフォーマット(MPR)画像の面の選択及び制御に対して多面リフォーマット44に結合される。

10

【0065】

本発明は、

cMUTバイアス関連電子装置の小型化、

20

ユーザ安全性改良。高バイアス電圧に関連した蓄積された電荷は、非常に高いインピーダンスの直列抵抗器の可能な実装とともに前記第3及び第1の電極の2つの導電性金属板により前記ユーザ/患者から分離される。

システム供給電圧の減少、

のため、カテーテルの超音波アレイにおけるcMUTセルの応用に対して特に関心がある。

30

【0066】

本発明は、歩留まりに関しても有益である。トランスデューサcMUTセルごとに、バイアスノード接続内に独自の高インピーダンス遮蔽抵抗器を持つので、「欠陥cMUTセル」は、大きな短絡電流を引き起こさず、したがって、前記アレイ全体又は前記接続されたASICの故障を引き起こさない。

【0067】

本発明は、図面及び先行する記載において詳細に図示及び記載されているが、このような図示及び記載は、例示的又は典型的であり、限定的ではないと見なされるべきであり、本発明は、開示された実施例に限定されない。開示された実施例に対する他の変形例は、図面、開示及び添付の請求項の検討から、請求された発明を実施する当業者により理解及び達成されることができる。

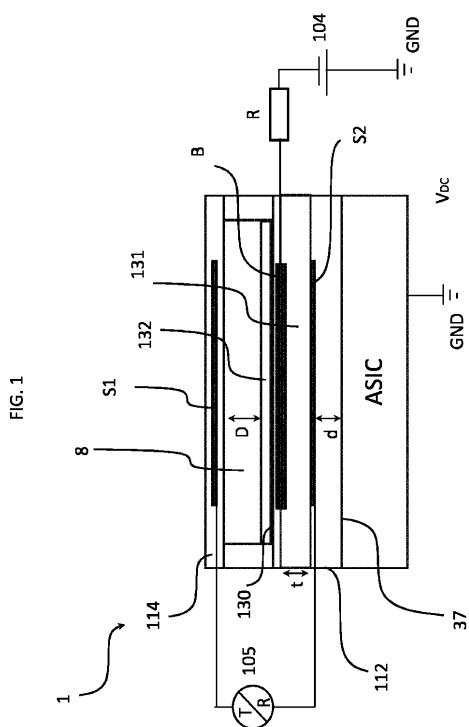
30

【0068】

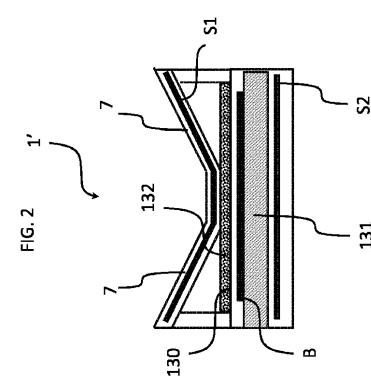
請求項において、単語「有する」は、他の要素又はステップを除外せず、不定冠詞"a"又は"an"は、複数を除外しない。单一の要素又は他のユニットが、請求項に記載された複数のアイテムの機能を満たしてもよい。特定の方策が相互に異なる従属請求項に記載されているという单なる事実は、これらの方策の組み合わせが有利に使用されることができないことを示さない。

40

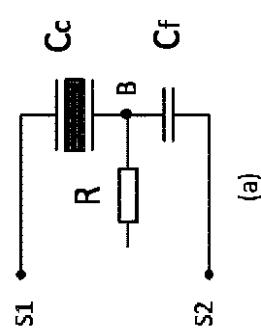
【図1】



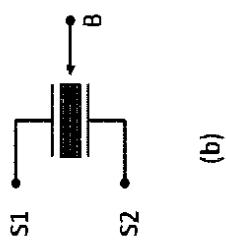
【図2】



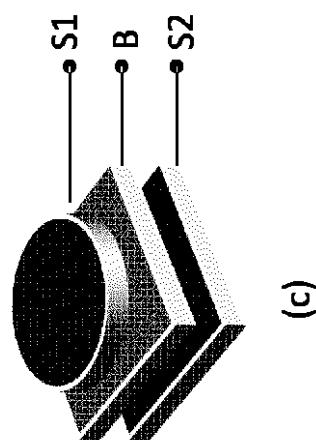
【図3(a)】



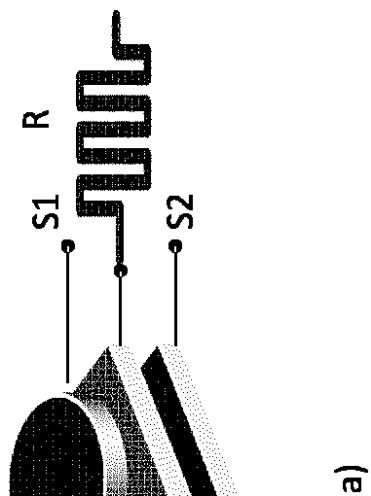
【図3(b)】



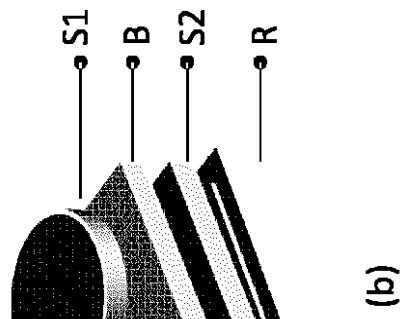
【図3(c)】



【図4(a)】

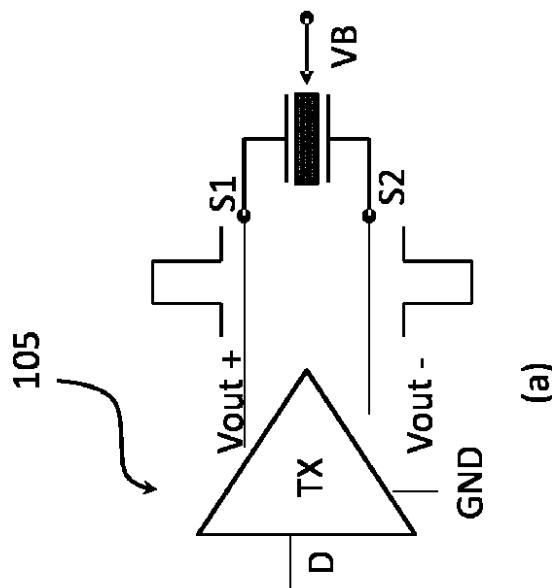


【図 4 (b)】



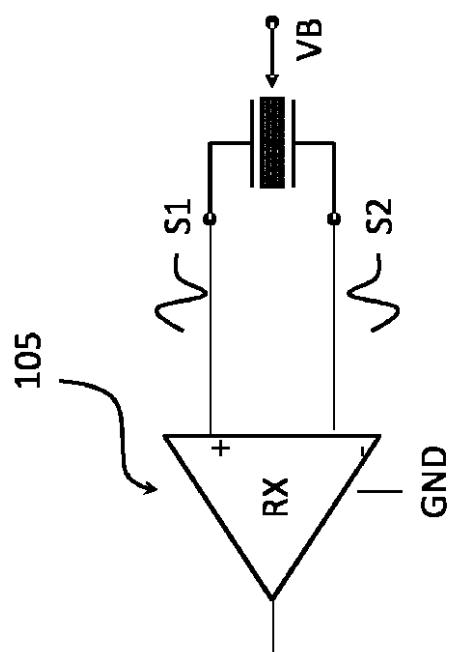
(b)

【図 5 (a)】



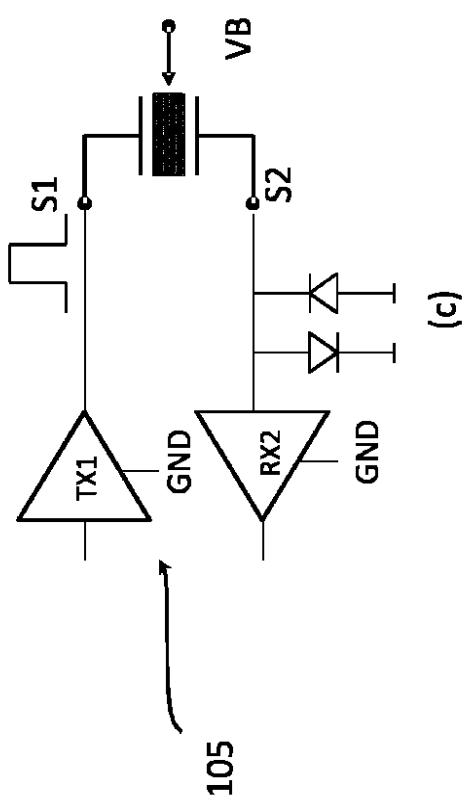
(a)

【図 5 (b)】



(b)

【図 5 (c)】



(c)

【図6】

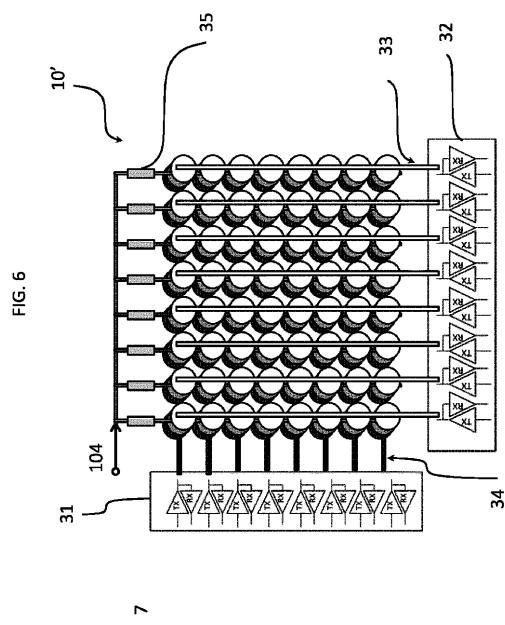


FIG. 6

【図7】

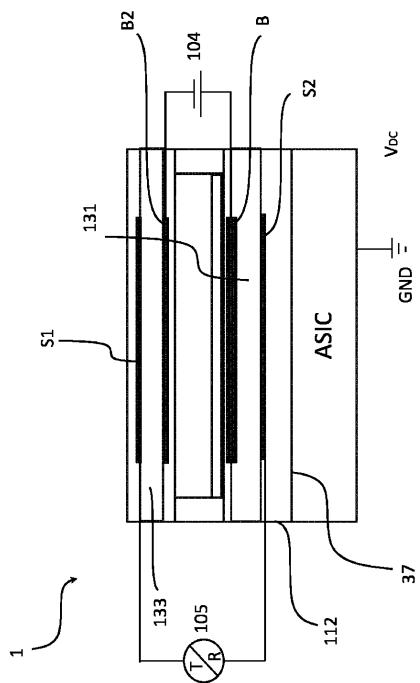
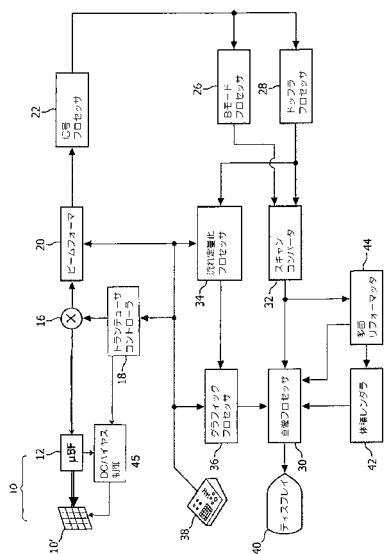


FIG. 7

【図8】



【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No PCT/EP2014/076475												
A. CLASSIFICATION OF SUBJECT MATTER INV. B06B1/02 ADD.														
According to International Patent Classification (IPC) or to both national classification and IPC														
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H04R B06B														
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched														
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) EPO-Internal, WPI Data														
C. DOCUMENTS CONSIDERED TO BE RELEVANT <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th style="text-align: left; padding: 2px;">Category*</th> <th style="text-align: left; padding: 2px;">Citation of document, with indication, where appropriate, of the relevant passages</th> <th style="text-align: left; padding: 2px;">Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td style="padding: 2px;">X</td> <td style="padding: 2px;">WO 2009/016606 A2 (KONINKL PHILIPS ELECTRONICS NV [NL]; ROEST AARNOUD LAURENS [NL]; REIMA) 5 February 2009 (2009-02-05) abstract; figures 4-8 page 1, line 3 - line 4 page 3, line 4 - line 26 page 4, line 13 - page 6, line 19 page 7, line 28 - page 9, line 5 page 10, line 1 - line 24 -----</td> <td style="padding: 2px;">1,4,6-10</td> </tr> <tr> <td style="padding: 2px;">X</td> <td style="padding: 2px;">WO 2006/123301 A2 (KOLO TECHNOLOGIES INC [US]; HUANG YONGLI [US]) 23 November 2006 (2006-11-23) abstract; figures 5C,7,8 paragraphs [0008], [0079], [0096] - [0097], [0110], [0112], [0142] - [0151] -----</td> <td style="padding: 2px;">1-10</td> </tr> <tr> <td style="padding: 2px;">Y</td> <td style="padding: 2px;">----- -/-</td> <td style="padding: 2px;">11-15</td> </tr> </tbody> </table>			Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	X	WO 2009/016606 A2 (KONINKL PHILIPS ELECTRONICS NV [NL]; ROEST AARNOUD LAURENS [NL]; REIMA) 5 February 2009 (2009-02-05) abstract; figures 4-8 page 1, line 3 - line 4 page 3, line 4 - line 26 page 4, line 13 - page 6, line 19 page 7, line 28 - page 9, line 5 page 10, line 1 - line 24 -----	1,4,6-10	X	WO 2006/123301 A2 (KOLO TECHNOLOGIES INC [US]; HUANG YONGLI [US]) 23 November 2006 (2006-11-23) abstract; figures 5C,7,8 paragraphs [0008], [0079], [0096] - [0097], [0110], [0112], [0142] - [0151] -----	1-10	Y	----- -/-	11-15
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.												
X	WO 2009/016606 A2 (KONINKL PHILIPS ELECTRONICS NV [NL]; ROEST AARNOUD LAURENS [NL]; REIMA) 5 February 2009 (2009-02-05) abstract; figures 4-8 page 1, line 3 - line 4 page 3, line 4 - line 26 page 4, line 13 - page 6, line 19 page 7, line 28 - page 9, line 5 page 10, line 1 - line 24 -----	1,4,6-10												
X	WO 2006/123301 A2 (KOLO TECHNOLOGIES INC [US]; HUANG YONGLI [US]) 23 November 2006 (2006-11-23) abstract; figures 5C,7,8 paragraphs [0008], [0079], [0096] - [0097], [0110], [0112], [0142] - [0151] -----	1-10												
Y	----- -/-	11-15												
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.														
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed														
T later document published after the international filing date or priority date and not in conflict with the application but added to understand the principle or theory underlying the invention *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art *&* document member of the same patent family														
Date of the actual completion of the international search 15 April 2015		Date of mailing of the international search report 29/04/2015												
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016		Authorized officer Scappazzoni, E												

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2014/076475

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	EP 1 944 070 A1 (ESAOTE SPA [IT]; PAPPALARDO MASSIMO [IT]; CALIANO GIOSUE [IT]; CARONTI) 16 July 2008 (2008-07-16) cited in the application abstract; figures 7-9 -----	11-15
A	US 5 396 143 A (SEYED-BOLORFOROSH MIR S [US] ET AL) 7 March 1995 (1995-03-07) the whole document -----	1-15

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2014/076475

Patent document cited in search report		Publication date		Patent family member(s)		Publication date
WO 2009016606	A2	05-02-2009	CN	101772383 A		07-07-2010
			EP	2170531 A2		07-04-2010
			JP	5260650 B2		14-08-2013
			JP	2010535445 A		18-11-2010
			US	2010202254 A1		12-08-2010
			WO	2009016606 A2		05-02-2009
<hr/>						
WO 2006123301	A2	23-11-2006	CA	2607887 A1		23-11-2006
			CA	2607916 A1		23-11-2006
			CA	2607918 A1		23-11-2006
			EP	1881822 A2		30-01-2008
			EP	1882127 A2		30-01-2008
			JP	4791534 B2		12-10-2011
			JP	4885211 B2		29-02-2012
			JP	2008546239 A		18-12-2008
			JP	2009503918 A		29-01-2009
			US	2008194053 A1		14-08-2008
			US	2008197751 A1		21-08-2008
			US	2009140606 A1		04-06-2009
			US	2012299439 A1		29-11-2012
			WO	2006123299 A2		23-11-2006
			WO	2006123300 A2		23-11-2006
			WO	2006123301 A2		23-11-2006
<hr/>						
EP 1944070	A1	16-07-2008	EP	1944070 A1		16-07-2008
			US	2010137718 A1		03-06-2010
			WO	2008083876 A2		17-07-2008
<hr/>						
US 5396143	A	07-03-1995	EP	0682989 A2		22-11-1995
			JP	H07322396 A		08-12-1995
			US	5396143 A		07-03-1995
<hr/>						

フロントページの続き

(81)指定国 AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,R0,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DK,DM,D0,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IR,IS,JP,KE,KG,KN,KP,KR,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TH,TJ,TM,TN,TR,TT,TZ,UA,UG,US

(72)発明者 ファン レンス アントニア コルネリア
オランダ国 5 6 5 6 アーエー アインドーフェン ハイ テック キャンパス 5

(72)発明者 グローンランド アルフォンス ウォウター
オランダ国 5 6 5 6 アーエー アインドーフェン ハイ テック キャンパス 5

F ターム(参考) 3C081 AA13 BA22 BA30 BA45 BA48 BA53 CA03 CA28 CA29 DA03
DA06 DA27 DA30 EA21 EA39
4C601 GB06 GB16 GB19 GB41
5D019 AA21 DD01 FF04 GG11 HH01

专利名称(译)	<无法获取翻译>		
公开(公告)号	JP2017508315A5	公开(公告)日	2017-12-14
申请号	JP2016536176	申请日	2014-12-04
[标]申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
申请(专利权)人(译)	皇家飞利浦NV哥德堡		
[标]发明人	ファンレンスアントニアコルネリア グローンランドアルフォンスウォウター		
发明人	ファンレンスアントニアコルネリア グローンランドアルフォンスウォウター		
IPC分类号	H04R19/00 B81B3/00 A61B8/14		
CPC分类号	B06B1/0292 A61B8/4444 A61B8/4494 B06B2201/20		
FI分类号	H04R19/00.330 B81B3/00 A61B8/14		
F-TERM分类号	3C081/AA13 3C081/BA22 3C081/BA30 3C081/BA45 3C081/BA48 3C081/BA53 3C081/CA03 3C081/CA28 3C081/CA29 3C081/DA03 3C081/DA06 3C081/DA27 3C081/DA30 3C081/EA21 3C081/EA39 4C601/GB06 4C601/GB16 4C601/GB19 4C601/GB41 5D019/AA21 5D019/DD01 5D019/FF04 5D019/GG11 5D019/HH01		
优先权	2013196881 2013-12-12 EP		
其他公开文献	JP2017508315A JP6482558B2		

摘要(译)

电容式微机械超声换能器 (CMUT) 电池具有三个电极 : 与细胞膜相连的第一电极 , 与第一电极相对地嵌入细胞底部 , 以及气体或真腔。与第一电极分离的第二电极 , 以及在腔体一侧面对第二电极的第三电极 , 介电层 , 第二电极和第三电极 夹在之间并在第二电极和第三电极之间建立电容关系。三电极CMUT单元为超声换能器提供了两个主动驱动 (受控) 的电极。