

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-88865

(P2010-88865A)

(43) 公開日 平成22年4月22日(2010.4.22)

(51) Int.Cl.	F I	テーマコード (参考)
<b>A61B 8/00 (2006.01)</b>	A61B 8/00	4C601
<b>H04R 17/00 (2006.01)</b>	H04R 17/00 332B	5D019
<b>H01L 41/08 (2006.01)</b>	H01L 41/08 Z	
<b>H01L 41/09 (2006.01)</b>	H01L 41/08 U	
<b>H01L 41/187 (2006.01)</b>	H01L 41/18 101B	

審査請求 未請求 請求項の数 10 O L 外国語出願 (全 18 頁) 最終頁に続く

(21) 出願番号 特願2009-125908 (P2009-125908)  
 (22) 出願日 平成21年5月26日 (2009. 5. 26)  
 (31) 優先権主張番号 12/180, 873  
 (32) 優先日 平成20年7月28日 (2008. 7. 28)  
 (33) 優先権主張国 米国 (US)

(71) 出願人 390041542  
 ゼネラル・エレクトリック・カンパニー  
 GENERAL ELECTRIC CO  
 MPANY  
 アメリカ合衆国、ニューヨーク州、スケネクタデー、リバーロード、1番  
 (74) 代理人 100137545  
 弁理士 荒川 聡志  
 (74) 代理人 100105588  
 弁理士 小倉 博  
 (74) 代理人 100129779  
 弁理士 黒川 俊久

最終頁に続く

(54) 【発明の名称】 ローカル設定スイッチ構成の再構成可能アレイ

(57) 【要約】

【課題】超音波トランスデューサアレイ内で要素を動的に再構成するための方法が提供される。

【解決手段】アレイ内の各要素が夫々第1スイッチと第2スイッチからなるアレイ内で、二つ以上の要素からなるグループを定義する工程と、前記二つ以上のグループに対して境界を定義するためにアレイ内の要素に境界定義を提供する工程と、前記境界定義に基づいて一つ以上の要素の第1と第2スイッチに対してアレイ内部でスイッチ構成状態をローカルに定義する工程とを有する方法。更にローカルにスイッチセッティングを定義するように構成されたマトリックススイッチが提供される。更に、超音波トランスデューサ部分要素のアレイからなるシステムが提供される。

【選択図】 図1

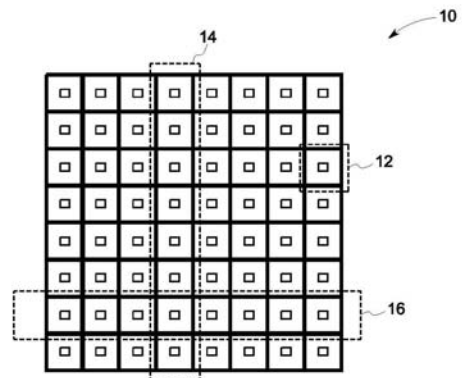


FIG. 1

**【特許請求の範囲】****【請求項 1】**

超音波トランスデューサアレイの要素を動的に再構成する方法であって、

各要素が個々に第 1 スイッチと第 2 スイッチとを含む前記要素を、前記アレイにおいて、二つ又はそれ以上のグループに定義する工程と、

前記二つ又はそれ以上のグループについて境界を定義するために、前記アレイ内の前記要素に境界定義情報を与える工程と、

一つ又はそれ以上の要素の前記第 1 及び第 2 スイッチについての、前記アレイ内でのスイッチ構成状態を、前記境界定義に基づいて、ローカルに決定する工程と、

を具備することを特徴とする超方法

10

**【請求項 2】**

前記二つ又はそれ以上のグループは、前記アレイの外側に置かれた外部ソースから前記要素に値を割り当てることにより、定義されることを特徴とする請求項 1 に記載の方法。

**【請求項 3】**

前記境界定義は、ビーム形成遅延、共通位相遅延、ビーム上昇、ターゲットの深さ、ステアリング及び開口移動、の一つかそれ以上に基づいて提供されることを特徴とする請求項 1 に記載の方法。

**【請求項 4】**

前記スイッチ構成をローカルに決定する工程は、アレイを横断する電圧分布を生成する工程と、境界を前記アレイを横断する等電位線として定義する工程と、を具備する請求項 1 に記載の方法。

20

**【請求項 5】**

複数グループを連続的に選択することにより、一つ又はそれ以上の要素の前記第 2 スイッチを構成する工程と、

前記第 2 スイッチが、選択された 1 つのグループに重なるとき、上記一つ又はそれ以上の要素の前記第 2 スイッチをオンにするように割り当てる工程と、

を更に含むことを特徴とする請求項 1 に記載の方法。

**【請求項 6】**

前記一つ又はそれ以上の要素の前記第 1 スイッチについて、アレイ内部でのスイッチ構成状態をローカルに決定することを特徴とする請求項 1 に記載の方法であって、

30

二つ又はそれ以上のグループに対するセルの相対位置に応じて、二つ又はそれ以上の超音波トランスデューサセルにリングビット情報を割り当てる工程と、

二つ又はそれ以上のセルの前記第 1 スイッチのスイッチ設定を決定するために X N O R ゲートを使用する工程と、を有する請求項 1 に記載の方法。

**【請求項 7】**

前記境界定義は、アレイ内の一つ又はそれ以上の要素に送信される広域パラメーターに基づくことを特徴とする請求項 1 に記載の方法。

**【請求項 8】**

超音波トランスデューサアレイの要素を動的に再構成するための方法であって、

それぞれの対応する要素の位置に基づいて、前記要素に異なる値を与えることにより前記トランスデューサアレイ内でグループ境界を生成する工程と、

40

前記境界定義に基づき前記アレイ内のスイッチ構成データを、同じグループ境界内のスイッチは他のスイッチと動作連関しているように、ローカルに定義する工程と、

を具備する、再構成方法。

**【請求項 9】**

スイッチ設定をローカルに決定するように構成されたスイッチマトリックスであって、グループ境界情報の格納記憶を提供し、スイッチ設定を、前記グループ境界情報により自動的にローカルに設定するように適合化されたマトリックススイッチ。

**【請求項 10】**

超音波トランスデューサ部分要素のアレイであって、その各々トランスデューサ部分要素

50

が超音波トランスデューサセルを有するように構成された、超音波トランスデューサ部分要素アレイと、

一つ又はそれ以上の超音波トランスデューサセルに接続された複数のアクセスラインと

ローカルに再構成される第1及び第2セットのスイッチとを有するスイッチネットワークであって、前記第1セットのスイッチは、選択された超音波トランスデューサ部分要素を互いに電氣的に接続してグループを定義し、前記第2セットのスイッチは、選択されたアクセスラインに前記グループを電氣的に結合する、ように構成されたスイッチネットワークと、

を備えるシステム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は再構成可能なアレイに関するものであり、更に詳しくは再構成可能なアレイの構成をローカルに設定するための方法及びシステムに関するものである。

【0002】

従来の超音波画像診断システムは、超音波ビームを送信し、対象物から反射されたビームを受信する超音波トランスデューサのアレイを有する。超音波スキャンは、集束超音波が発信され、短時間のインターバル後にシステムを受信モードに切替え、そして反射超音波を受信し、ビーム形成され、そして表示用に処理される、という一連の測定からなる。一般的に、送信と受信とは、同一方向に集束されて、各々の測定において、音響ビーム又はスキャンライン上の一連の点からのデータを収集する。受信部は、反射超音波が連続的に受信される毎に、それらのスキャンライン各々に沿って集束し直される。

【0003】

超音波画像診断のためのアレイは、一般的に、一つ又はそれ以上の列に並ぶように配置され、且つ、送信時に個々別々の信号で駆動される複数のトランスデューサを有する。印加信号に対する時間遅延（または位相）とその振幅を選択制御することにより、ある1列に並ぶトランスデューサが夫々の超音波を生成して、最終的に、目的のベクトル方向に沿って伝搬し且つそのビームに沿うところの選択した領域に集束する1つの超音波を形成するようにすることが可能となる。

【0004】

受信モードで反射音波を受信するようにトランスデューサプロップを使用するときも、同じ原理が適用される。受信トランスデューサで生成される夫々の電圧は、最終の信号が対象物体内の単一の焦点ゾーンから反射された超音波エネルギーを表すこととなるように、集約される。この超音波エネルギーの集束受信は、送信モードにおける場合と同様に、トランスデューサに個別に時間遅延（及び/又は位相シフト）を与え、個々のトランスデューサからの受信信号に対してゲインを与えることにより得られる。この時間遅延は、戻り信号の深さが増すにつれて調整されて、受信時における動的な集束を可能にする。

【0005】

生成された画像の品質又は解像度は、トランスデューサアレイの送受信夫々の開口を構成するトランスデューサの数に依存する。従って、二次元及び三次元画像のアプリケーション分野においては、高画像品質を得るためには膨大な数のトランスデューサが望ましい。超音波トランスデューサは一般的にトランスデューサプロップの中に配置されており、柔軟性のあるケーブルを介して、トランスデューサ信号を処理し超音波画像を生成する電子装置に接続されている。トランスデューサプロップは超音波の送信回路と受信回路の双方を有していてもよい。

【0006】

一般的な超音波システムにおいては、ビーム形成は、各トランスデューサ要素が単一の処理チャンネルにリンクされ、膨大な数のこのような処理チャンネルにより行われる。再構成可能なアレイの超音波トランスデューサにおいては、多数のトランスデューサが互いに

10

20

30

40

50

リンクされ、同時に単一チャンネルの超音波システムによって処理される。この特徴は、必要とするシステムチャンネルの数を軽減するので、システムの電力、サイズ及びコストを軽減する。

【先行技術文献】

【特許文献】

【0007】

【特許文献1】米国特許4537074号

【特許文献2】米国特許4550606号

【特許文献3】米国特許5121361号

【特許文献4】米国特許6865140号

【特許文献5】米国特許7361145号

【特許文献6】米国特許公開第20050243812号

【特許文献7】米国特許公開第20070016026号

【発明の概要】

【発明が解決しようとする課題】

【0008】

再構成可能な超音波アレイは、複数グループの部分要素を動的に互いに結合することを可能にするので、得られる素子の形状を波面の形状に一致するように形成することができるので、性能を高め及び/又はチャンネル総数を減らすことに役立つ。再構成可能なアレイは、半導体スイッチを使用して互いにリンクされる膨大な数のトランスデューサからなる。再構成能力はスイッチングネットワークを使用することで得られる。スイッチ設定をプログラミングするためのデータは、典型的には、計算され、コントローラシステムに保管され、その後、デジタルデータバスを介して再構成アレイに転送される。しかしながら、膨大な数のスイッチを利用して互いにリンクされる必要がある膨大な数のトランスデューサを仮定すると、情報スループットにボトルネック（隘路）が生じる。このボトルネックは、現時点で利用可能な技術に著しい負荷をかけ、データビットの記憶格納問題、データバスルーティングの複雑性、最大要求演算速度、電力消費を含む困難な問題に至る。

【課題を解決するための手段】

【0009】

一つの実施形態において、超音波トランスデューサアレイにおいて動的に再構成可能な要素のための方法が提供される。その方法は、アレイの中で二つ又はそれ以上のグループの要素を定義する工程を含み、その各要素は個々に第1スイッチ及び第2スイッチからなる。その方法は、アレイにおいて二つ又はそれ以上のグループの境界を定義するために境界定義情報を要素に提供する工程と、境界定義に基づいて一つ又はそれ以上の要素の第1及び第2スイッチのためのアレイ内部でのスイッチ構成状態をローカルに定義するための工程と、を更に含む。

更に他の実施形態において、超音波トランスデューサアレイにおける動的に要素を再構成するための方法が提供される。その方法は、トランスデューサアレイにおいて其々対応した要素位置に基づいて異なる値を要素に提供することでグループ境界を形成する工程と、同じグループ境界内部のスイッチは互いに関連して操作可能である境界定義に基づいたアレイ内部のスイッチ構成データをローカルに定義するための工程と、を含む。

【0010】

更に他の実施形態において、スイッチ設定をローカルに定義づけるために構成されたマトリックススイッチが提供される。マトリックススイッチはグループ分けされた情報の保管を提供し、マトリックススイッチは、グループ境界情報に基づいて自動的にスイッチ設定をローカルに定義するために導入される。

【0011】

その他の実施形態において、超音波トランスデューサ部分要素のアレイからなるシステムが提供される。其々のトランスデューサ部分要素は、超音波トランスデューサセルと、

10

20

30

40

50

一つ又はそれ以上の超音波トランスデューサセルに結合された複数のアクセスラインと、グループを定義するため選択された超音波トランスデューサ部分要素との電気的接続のための第1セットのスイッチ及び選択されたアクセスラインにグループを電気的に結合するための第2セットのスイッチからなるスイッチングネットワークと、からなる。第1及び第2セットのスイッチはローカルに構成されている。

【0012】

本発明の特性、特徴、及び利点は、図を通して部品などを示す符合のような後述の詳細な説明が付属の図を参照して読まれたときにより理解されるであろう。

【図面の簡単な説明】

【0013】

【図1】本技術の実施形態に従ったユニットセルの再構成可能なアレイを示した図である。

【図2】本技術の実施形態に従ったCMOSユニットセルの概略を示した図である。

【図3】本技術の実施形態に従った複数の副要素を有した再構成可能なアレイを示した図である。

【図4】再構成可能なアレイにおけるリング境界の定義方法を示した図である。

【図5】広域の等遅延線地形マップに基づいたリングトポロジーの派生方法を示した図である。

【図6】関連するスキャン順列の異なる部分に基づいて形成された開口突起を示した図である。

【図7】関連するスキャン順列の異なる部分に基づいて形成された開口突起を示した図である。

【図8】アクセススイッチをプログラミングする方法を示す概略図である。

【発明を実施するための形態】

【0014】

本技術の実施形態は、再構成可能な超音波トランスデューサを対象とする。一つの実施形態において、再構成可能なアレイはスイッチ設定をローカル（局所的）に決定するマトリックススイッチを用いる。一旦ローカルに決定された複数のスイッチ設定は、この再構成可能なアレイを再構成するために、境界定義に基づいて採用され、次々と変更される開口パターンを構成する。この境界定義は、規定要素からなるリングのようなフォーメーション構成を可能にする。特定の実施形態において、境界定義は各送信/受信サイクルの前に、このマトリックススイッチにプログラミングされてもよい。

【0015】

一般的に、超音波トランスデューサのアクティブな開口は、より小さい部分要素のアレイに分割される。特定の実施形態においては、異なる形状の要素は、これらの電子スイッチを用いてこれらの部分要素を相互接続させることで、形成される。このようにして生成された複数の要素は、スイッチ構成を変えることにより、アレイの表面に沿って電子的に“移動”されることとなり、スキャンを実現している。他の要素構成によれば、容量データセットを獲得する能力を提供するビームステアリングを可能にする。多重の同心環状形状の要素構成は、最適な音響画像品質を、音響位相面に要素形状を一致させることで提供することができる。本技術の一つの特徴は、結果として得られたアレイの再構成が可能なことである。要素を再構成して要素を位相面に一致させることは、これが、高性能のシステム画像品質を得るために必要な要素（またはチャンネル）の数を著しく減らすことからも、上記特徴により得られる能力である。より少ないチャンネル数にすることで、ビーム形成用電子回路により処理されなくてはならない信号の数も比較的減らすことができる。そのため、再構成可能なアレイ用システムの電子回路の容量及び電気消費は、移動性の良い超音波システムに通じる。

特定の実施形態において、様々な部分要素を有するモザイクアレイが提供され、その各部分要素は、各々に多様なマイクロマシン超音波トランスデューサ（micromachined ultr

10

20

30

40

50

asound transducer: MUT)セルを含む。更に、各MUTセルは上部電極と下部電極とを有していてもよい。特定の部分要素を形成するMUTセルの上部電極は一般的に配線で接続されており、一方でこれらの同じMUTセルの下部電極もまた一般的には配線で接続されている。

#### 【0016】

ここに使用されるように、“ローカルに決定される”又は“ローカルに計算される”又は“ローカルに構成される”という表現は、マトリックススイッチ内部のスイッチ設定のその場(insitu)での決定を表現する。言い換えると、ある位置で決定されたスイッチ設定はそのマトリックススイッチに渡されず、スイッチ設定のあるローカルな設定は、当該アレイを構成するために用いられる。当然のことながら、このマトリックススイッチの外部でスイッチ設定を計算することは、この計算データを転送するために、システム内に、より大きい帯域幅の入力・出力(I/O)を必要とする。例えば、超音波トランスデューサのプローブバンドルのためのスイッチ設定を計算するために、本システムは、特定制御関連集積回路(ASIC)からこのマトリックススイッチASICにデータを移動するために、より大きい帯域幅入力・出力(I/O)を必要とする。ところが、スイッチ設定の局所計算は、システムにおいてそのような莫大なスケールでのデータ移動を必要としないので、データ移動を敏速にする。

#### 【0017】

説明のために、容量性マイクロマシン超音波トランスデューサ(cMUTs)を使用して本発明の様々な実施形態が説明される。しかしながら、当然のことであるが、ここに開示される本技術の観点は、cMUTsの使用に限定されない。むしろ圧電型超音波トランスデューサ(pMUTs)又はさいの目状の圧電セラミック配置であってもよく、それらの各さいの目状の部分要素は、下層のスイッチング層に相互接続方法で接続される。

#### 【0018】

そのようなcMUTトランスデューサセルのアレイは、一般的には高濃度ドーピングシリコン(すなわち半導体)ウエハのような基板上に組み立てられる。各cMUTトランスデューサセルには、薄膜又はシリコン窒化物から生成されてもよい隔膜が基板の上部に取り付けられる。薄膜と基板との間の空洞は、空気又はガスで満たされる。あるいは、薄膜と基板の間の空洞は、完全に又は部分的に真空にされる。アルミニウム合金又はその他の適当な伝導物質などのフィルム又は伝導物質の層は、膜上に電極を形成し、一方の伝導物質で形成されたフィルム又は層は基板の反対側に電極(下部電極)を形成する。あるいは、下部電極は半導体基板の適切なドーピングによって形成されてもよい。

#### 【0019】

空洞により離間されている二つの電極は静電容量(キャパシタンス)を形成する。衝撃音響信号が膜の振動を引き起こすと、静電容量内でのその振動は周辺電子回路を使用して感知され、よって音響信号は電気信号に変換される。反対に、電極の一つに加えられるAC信号は、その電極上の電荷を変調し、これにより、電極間の静電気力の変調を引き起こす。後者はダイアフラムを移動させ、よって音響信号を送信することとなる。

#### 【0020】

個別のセルは、円形、三角形、六角形、又は他の周囲の形状を有していてもよい。六角形のセルは、トランスデューサ部分要素のcMUTセルの緻密パッキングを提供する。cMUTセルは異なるサイズを有していてもよく、そのためトランスデューサ部分要素はトランスデューサにブロードバンド特性を与えるので、異なるセルサイズに対応する要素特性を有するであろう。

#### 【0021】

特定の実施形態において、システムは超音波トランスデューサ部分要素のアレイを有し、各トランスデューサ部分要素が1つの超音波トランスデューサセルを有する。システムは、一つ又はそれ以上の超音波トランスデューサセルに接続された複数のアクセスラインと、選択された超音波トランスデューサ部分要素を互いに電氣的に接続するための第1セットのスイッチ(又は「マトリックススイッチ」)からなるスイッチネットワークとを含

10

20

30

40

50

む。例えば、部分要素は、境界定義に基づいて互いに結合することにより、グループを定義するようにしてもよい。本マトリックススイッチは、複数のグループの部分要素を、ある選択されたアクセスライン又はバスラインに電氣的に結合するために、第2セットのスイッチ（又は「アクセススイッチ」）を含んでもよい。一つの実施形態において、第1セットと第2セットのスイッチはローカルに構成される。すなわち、第1及び第2セットのスイッチの状態は、マトリックススイッチの内部でローカルに決定される。

#### 【0022】

一つの実施形態において、各超音波トランスデューサ部分要素は、それに関連したユニットスイッチセルを有する。各ユニットスイッチセルは、少なくとも一つのアクセススイッチ、少なくとも一つのマトリックススイッチ、及び制御論理からなってもよい。スイッチの状態は、それぞれのスイッチ制御回路により制御される。更に、デジタル回路はゲートターンオフ電圧及びゲートターンオン電圧を制御する場合がある。このデジタル回路はスイッチ状態のローカルメモリーを有する。高電圧スイッチの場合、プログラム回路のような内部制御システムは全てのスイッチメモリーがオン、オフ、又はノーチャージ状態になるようにプログラムする。その後、実際のスイッチ制御回路にその状態を適用するために広域選択ラインが使用される。従って、広域選択ラインが作動されるまで、ターンオフ及びターンオン電圧双方ともゼロである場合がある。この状態では、スイッチ自体はその最後の状態に維持される。広域選択ラインが作動されたとき、保存されたスイッチ状態は、スイッチ自体に移動される。これはターンオフ電源を低い状態（例えばスイッチを切る）に、又はターンオン電圧を低い状態（例えばスイッチを入れる）に、又はターンオフ電源及びターンオン電圧両方を低い状態（例えばスイッチ状態にチャージがない）に変えることにより行われる。スイッチングマトリックスにおいて低電圧スイッチを使用するとき、スイッチの状態は、例えばSRAM又はDRAMのようなメモリーにローカルに保存され、スイッチのオン又はオフにする効果がすぐに現れる。一つの実施形態において、マトリックススイッチはセルが直接プログラミングされるかを決定するために広域選択ラインと関連して操作可能である。他の実施形態において、プログラミングされたデータに基づいてセルはセル自体のマッピングを決定する。

10

20

#### 【0023】

特定の実施形態において、スイッチは現状のスイッチ状態を保存するためのメモリーを有していてもよい。しかしながら、スイッチは値を保存又は保存しない場合もある。一つの実施形態において、マトリックススイッチはスイッチ設定を保存しない。この実施形態において、スイッチ設定はマトリックススイッチの内部でローカルに決定される。

30

#### 【0024】

一つの実施形態において、超音波トランスデューサアレイ内で動的に要素を再構成するための方法は、トランスデューサアレイ内で各要素の位置に基づき、要素に異なる値を提供することによりトランスデューサアレイの中でのグループ境界を形成する工程を含む。グループ境界は境界定義により決定される。一つの例において、境界定義とは、異なる要素の電圧に基づいていて、ある幅内の電圧値を有する複数要素は一つのグループ境界に収まるというように、定義してもよい。更に、この方法は、境界定義に基づいてアレイ内でローカルにスイッチ構成データを、同じグループ境界内にあるスイッチが互いに関連して動作するというように、決定する工程を含む。

40

#### 【0025】

特定の実施形態において、超音波トランスデューサアレイにおいて動的に要素を再構成する方法は、アレイの中で一つ又はそれ以上の要素のグループを定義する工程を含む。一つの例において、一つ又はそれ以上のグループは、外部ソースから値を要素に割り当てることで定義され、その外部ソースはアレイの外に位置している。一つの他の実施形態において、グループは要素に対して値をローカルに割り当てることにより定義される。

#### 【0026】

続いて、境界定義がアレイの中の要素に提供されると、そグループに境界を提供することになる。境界定義は、いくつかの方式で提供される。例えば、「境界定義」とは、アレ

50

イ全域にわたる電圧分布を生成することによる等電位線として定義され、そして、「境界」を、アレイ全域にわたる等電位線として定義する。例えば、等電位線はコンパレータを使用して定義されてもよい。一つの例において、境界定義は、ビーム形成遅延、共通位相遅延、ビーム上昇、及びターゲット深さ、の少なくとも一つかそれ以上に基づいて提供される。一つの実施形態において、境界定義は、アレイの中の一つ又はそれ以上の要素に送信される広域パラメータに基づくもので、ここで、この広域パラメータは前もって決定されるか、または、広域パラメータはこの操作中に決定される。有利なことに、アレイの各要素は、スイッチの状態を定義する1ビット(シングルビット)のデータを必要とする。実施形態のあるものでは、各セルの各スイッチの状態は、外部コントローラから転送されて各セル内部のローカルメモリーに保存されるシングルビットのデータで「直接的」に定義される。本技術では、スイッチ設定は、スイッチ設定を、より少ない情報からローカルに計算する、というように「間接的」に保存されてもよい。

10

20

30

40

50

#### 【0027】

スイッチ設定又はスイッチ構成状態は、上記境界定義に基づいて、マトリックススイッチ内部にローカルに定義される。一つの例では、スイッチ設定はアナログもしくはデジタル方式、又はアナログとデジタル方式との組み合わせを利用してローカルに決定される。一つの例において、一つ又はそれ以上の要素からなるマトリックススイッチ設定は、それらの要素に値を割り当てることによりデジタル的に算出されてもよい。ここで、割り当てるべき値は、それら要素の境界に対する位置に基づいて提供される。一つの実施例において、境界を定義するための値の割り当ては、代わりに、要素へ2進値を割り当てることを含む。本実施形態において、第1の2進値が、ある境界(例えばリング境界)の一つの側辺上にある要素に割り当てられ、第2の2進値が、その境界の第2の側辺上の要素に割り当てられる。

#### 【0028】

一つの実施形態において、スイッチ構成データをローカルに設定する工程は、制御信号を、アクセスラインを通して、決定すべきグループ内で選択された1つのアクセススイッチへ伝搬する工程を含む。続いて、制御信号が、当該決定グループ内の一つ又はそれ以上の要素にマトリックススイッチ結合を介して転送される。一旦制御信号がこれら一つ以上の要素に転送されると、最初のスイッチが決定対象グループのこれらの要素内でオンされる。更に、制御信号を有するアクセスラインに接続されていない最初のスイッチがオフにされる。

#### 【0029】

一つの実施形態においては、上記構成データの決定方法は、次々とグループを選択することにより要素のアクセススイッチを構成する工程を含む。それに続いて、この方法は、この一つ以上の要素のアクセススイッチに、選択されたグループとアクセススイッチが重なるところでオンされる役割を割り当てることを含む。これらの実施形態において、要素を、例えば波面の形状に基づいて、環状リング、楕円形、四角形、三角形、または他の幾何学形に形成するためグループ分けを含む。

#### 【0030】

特定の実施形態において、トランスデューサアレイの要素は単一システムチャンネルに結合されていてもよい。更に、アレイ内の境界定義情報は、開口のシフトに対応して変更されてもよい。それに続き、スイッチ設定も開口のシフトに適応してローカルに決定される。境界情報もまた、開口を移動させるために、アレイ内でシフトするようにしてもよい、ここで、この開口上に、新しいマトリックススイッチ設定が、シフトする開口のそれぞれの新しい状態について自動的にローカルに計算される。

#### 【0031】

図1は、縦列14及び横列16によって定義されたユニットセル12からなる再構成可能アレイ10を例示的に描いた図である。各トランスデューサ部分要素は、CMOSユニットセルのようなユニットセルを使用してアクセスされる。図2は代表的なCMOSユニットセル18の概略を示したものである。ユニットセル18は、少なくとも二つのスイッ

チ（マトリックススイッチ）20、一つ又はそれ以上の第2スイッチ（アクセススイッチ）22、及びセル18の内部でローカルに一体化された一つ又はそれ以上の行方向マルチプレクサスイッチ（図示せず）を有する。これらのスイッチ20及び22は、各送信/受信サイクルに再プログラミングされる。通常、各スイッチは自体の状態をセットするためにデータのシングルビットを必要とする。一般的な超音波アレイは40000ものそのようなセルを必要とするので、移動されるビットの数は大きくなる。

#### 【0032】

図2に戻ると、ユニットセル18はアクセスライン24とトランスデューサ接続26とを更に含む。アクセススイッチ22がオンにされると、ユニットセル18のアクセススイッチ22はセンサー部分要素をアクセスライン24に電氣的に接続する。他方、マトリックススイッチ20がオンにされたとき、マトリックススイッチ20は、各センサー部分要素をそれぞれの隣接するセンサー部分要素の一つに接続する。

10

#### 【0033】

図3は、各セルが合計で僅か1ビットデータを必要とするだけの例示的な実施形態を描いたものである。描かれた実施形態において、再構成可能アレイ30は、複数の部分要素32を含み、それらの各々は、例えばユニットセル18のような対応するCMOSセルを有する。アレイ30は、グループ36及び38の境界34を含む。図示されてはいないが、グループ36及び38は、再構成可能アレイ30の中に形成されたリング部分である。たとえば、部分要素40はリング部36の一部であり、一方で部分要素42はリング部38の一部である。境界上に載るような部分要素44の場合には、その部分要素の大きい方の部分が収まるグループに割り当てられる。従って、部分要素44は物理的にリング36及び38の間に位置していても、部分要素44は、理想のグループ境界の近似としてリング36に名目上割り当てられる。

20

#### 【0034】

描かれた実施形態において、部分要素40及び42はそれぞれ異なるリング36及び38上にある。従って、部分要素40及び42を接続するマトリックススイッチ20はオフにされる。部分要素40及び44が同じリング36に割り当てられるのに対し、部分要素40及び44の間のマトリックススイッチがオンにされる。本技術に従って、部分要素40及び42が異なるリング上にある一方で、40及び44は同じリング上にあるという情報が明確に与えられているので、部分要素40を42に、そして、40を44に結合するようなスイッチ状態のプログラミングする必要はない。リング境界に関する情報をセルにプログラミングし、セル自身にどのスイッチをオンにするべきか決定させることで十分である。

30

#### 【0035】

これらのリングビット（又はグループビット）から、実際のスイッチ設定が直接計算されてもよい。一つの実施形態において、スイッチ設定はXNORを使用して計算される、ここで、例えば、 $1 \oplus 0$ が0であるため、部分要素40及び42の間のスイッチはオフであり、一方で、 $0 \oplus 0$ が1であるために、部分要素40及び44の間のスイッチはオンである。より複雑な基準を前提に、その他の計算が行われてもよい。

40

#### 【0036】

図4は、再構成可能アレイ50において境界52を定義するための方法の代表例を描いたものである。描かれた実施形態において、一連の“1”及び“0”グループデータビット、即ち、リングデータビットは、セル54及び56にそれぞれプログラミングされる。これらのリングビットは、セル54及び56のリングへの割り当ての変形例を表す。リング58が、第1のビット値（例えば1）を有するようプログラミングされたセルを有するよう割り当てられる一方で、リング60が第2のビット値（例えば0）を有するようプログラミングされたセルを有するよう割り当てられる、というように。この方法では、グループ境界は、自身とは異なる割り当てグループビットを有する隣接のこれらのセルの間に位置していると明確に定義される。

#### 【0037】

50

このようなタイプのプログラミング構造では、単一データビットのみが各セルのマトリックススイッチのために必要とされることは当然である。それに対して、従来利用可能な設計においては1データビットが各マトリックススイッチに必要であった。8マトリックススイッチが使用されている場合の設計の最悪のケースでは、各セルに8データビットが必要とされていた。本技術はそのため、必要とされるデータの量を8から1に抑える結果をもたらす。当然のことながら、このような節約は、プログラミング処理能力及びセルロジックエリアに必要な電力という観点において直接その節約に関連してくるので重大である。また、電力に関する節約、必須のプログラミング処理能力及びセルロジックエリアは、高い携帯性、高い統合再構成可能トランスデューサアレイのために望ましい。

**【0038】**

10

リングビットをセルに割り振るための他の実施形態において、リング境界の位置がアナログ回路を利用して計算されてもよい。図5を参照すると、ユニバーサルな等遅延線地形マップ64に基づいてリングトポロジーを派生する方法が示される。所定の開口構成には、ユニバーサル等遅延線地形マップが算出されてもよい。このマップは開口66及び68のような個別の開口を更に計算するために使用されてもよいが、これは、図示のように、開口ウィンドウ上にリング等遅延線を投影することによりスキャンシーケンスの間に使用されることになる。図6及び7に示されるように、異なる開口投影70及び72が、互いに関連するスキャンシーケンスの異なる部分に基づいて、それぞれ形成される。

**【0039】**

20

開口投影を知った上で、開口投影データが、セルマトリックス内に類似の電圧分布を生成することにより、アレイ内に転送され、結果的に、アレイの電圧分布内部に特定の等電位線としてリング境界を配置する。一つの実施形態において、等電位線は、例えば抵抗メッシュなどを使用するアレイを通じて配分される特定の広域電圧レベルに関連してセットされたコンパレータを使用してセル内部にローカルに決定されてもよい。コンパレータに動的にバイアスをかけて、短時間の間オンにしてリングビットを計算し、その後すぐにオフにして電源をセーブするようにすることもできる。従って、リングビットはととても短い時間でローカルに、また外部メモリからリングビットを直接的にプログラミングするよりも、潜在的に電力効率のよい方法で、ローカルに計算できる。構成を変えるために、開口の境界上の電圧はデジタル-アナログコンバータを使用して変えてもよく、リングビットが、電圧プロファイルが十分に安定した時点で、アナログ方式で再計算される。一つの実施形態において、デジタル-アナログコンバータは装置に対して外付けでもよい。他の実施形態において、デジタル-アナログコンバータはアレイに隣接したアレイASIC上でローカルに統合される。

30

**【0040】**

一つの実施形態において、アレイが広域選択ラインを有するようにして、スイッチを直接的にプログラミングするか、あるいは、セルにどのスイッチをプログラミングするかを決定させるかを、システムが決定することを許すようにしてもよい。一つの例では、この特徴的構成は、全てのスイッチが正確に作動しているかを確認するために、アレイのテストの最中に用いられる場合がある。一旦マトリックススイッチ設定が計算されると、アクセススイッチ及び行方向マルチプレクサスイッチを計算する必要があることが注意されるべきである。これらはまた、後述の方法を用いてアレイ自体の内部においてローカルに決定される。

40

**【0041】**

アクセススイッチのプログラミングの一つの代表的な方法に従って、まず、全てのマトリックススイッチが上述されたように構成される。次に、デジタルトークンが、マトリックススイッチを通じてリングからリングへ連続した動作で伝搬されて、各リングが順に選択される。あるリングが選択されると、そのリング内の全てのアクセススイッチはオンにされる。次に、選択されたリングに接続されるこれらのアクセスラインのみ、アレイの外部の回路を使用して選択される。これらのラインの選択において、高電圧(例えば“1”ビットにより示される)がそれらの跡に適用される。この“1”ビットは選択されたリン

50

グに対してアクセスラインに沿って伝播し、オンにされたアクセススイッチを介して、選択されたアクセスラインに自然な結びつきを有するこれらのセルに入る。

【0042】

一旦“1”ビットがセルの内部に到達すると、これが、セル内のアクセススイッチについてのハイ状態として保存される。その他の全てのアクセススイッチはロー状態を保存し、その後の操作中にオンにされない。次に、広域制御信号は切り替えられ、プログラミングされたこれらを含んだ全てのアクセススイッチはオフになる。最後に、その他の広域選択ラインは、順番に現在選択されたリングから次のリングにリングトークンの伝播を引き起こしながら切り替えられる。その他の実施形態において、広域制御電圧は、リングトークンビットの伝播の変わりに連続してリングの選択に使用されてもよい。

10

【0043】

アクセススイッチのプログラミングの第2の方法が図8に示される。描かれた実施形態では、オン-チップチャンネルライン(図示せず)とアクセスライン78が直接制御され、座標アドレス構造(abscissa-ordinate addressing structure)80及び82を介して直接個々のセルを選択するために使用される。リング84のような各リングの内部で、シングルターゲットセル86が選択され、それに対応するアクセススイッチがオンにされる。一旦各リングのターゲットセル86がオンにされると、個々のリングはターゲットセル86に接続するアクセスライン78を駆動することにより引き続き選択されてもよい。

【0044】

特定の実施形態において、各リングのアクセススイッチは後述される方法によって引き続きオンにされる。まず、リング84のためにターゲットセル86に接続されるアクセスライン78が選択される。これは、選択されたリング84に沿ってターゲットセル86からリング内の全てのセルへ伝播される高ビットを引き起こす。次に、リング84に接続される全てのアクセスライン78もまた選択される。ターゲットセル86からの信号を受信し、且つそれらに接続される選択されたアクセスライン78を有するセル88及び90は、アクセススイッチをオンにするためにプログラミングされる。これらの状態は保存され、そして選択電気回路は、開口における一連のリング92又は94などの次のリングの処理に取り掛かる。

20

【0045】

一つの実施形態において、マトリックススイッチに対して上述された方法に類似して、アクセススイッチをプログラミングするために順にリングを選択するためにアナログ制御を使用することも可能である。アクセススイッチをプログラミングするためのその他の方法は、各アクセスラインのグループに一連の異なる電圧レベルを加えるためであってもよい。セルの内部では、電圧コンパレータがアクセスライン電圧をそれらの広域リング電圧と比較し、その比較の結果を所定のアクセススイッチをオンにするべきかどうかを決定するために使用する場合がある。一つの代表的な例において、32のリングを有し、最高電圧が5ボルトのレイでは、最も重要でないビットは電圧レベル $5 / 32 = 150$  mボルトを有するであろう。当然のことながら、低ノイズ入力電気回路又は正確な結果を生成するためのオフセット修正を必要としない非常にシンプルなコンパレータ電気回路が使用されてもよい。この方式にアクセスラインをプログラミングすることは、全ての様々な電圧が同時に加えられる場合があるので、全てのスイッチを同時にプログラミングすることを可能にするであろう。

30

40

【0046】

一つの実施形態において、アクセススイッチがプログラミングされた時点で、低多重通信回路スイッチの状態をセットする方法が提供される。全てのアクセスライン及びチャンネルラインが互いに直接クロスオーバーするセル内で論理回路を駆動できるように、ユニットセルは設計される。

【0047】

オンチップ循環シフトレジスタを使用したとき、例えば、各64アクセスラインは、“1”に等しい電圧を押し進めるアクセスラインにドライバーを結合することにより順に選

50

扱われてもよい。循環シフトレジスタの各ステップに対して、“1”電圧は対応するアクセスラインに接続されるチャンネル上で稼動されてもよい。例えば、オン-チップカウンタが5番目のアクセスラインに到達したとき、5番目のアクセスラインが3番目のチャンネルに接続されると、高ビットが3番目のチャンネルラインで駆動される。高ビットは、その中に相対する低多重通信回路スイッチを有するセルにまで伝播され保存されるであろう。既に“オン”とプログラミングされたセルは広域リセットが選択されるまで、その状態を記憶しているであろう。最後に、これらのステップは、必要な低多重通信回路スイッチがオンにされるまで繰り返される。上述されたアクセススイッチ及びマトリックススイッチのプログラミングに対する方法と同様に、複数チャンネルを同時に選択するためにアナログ電圧が使用される場合がある。この特性は、各セルでの局所コンパレータを必要とする経費でのプログラミングのレート、及び一連のコンパレータ基準電圧の配給を増加する場合がある。

【0048】

本発明の特定の特性のみがここに描写され説明されている一方で、当業者にとって多数の修正と変更とが生じるであろう。従って、添付の請求の範囲は、本発明の真実の精神の範囲において、全てのそのような修正と変更とを網羅する。

【 図 1 】

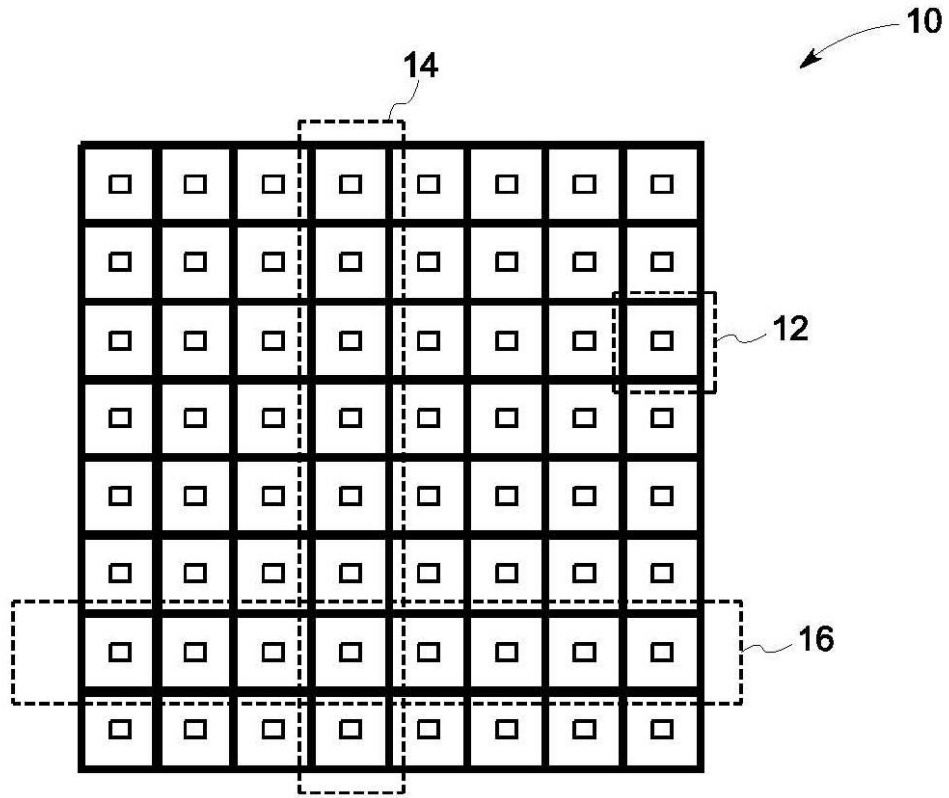


FIG. 1

【 図 2 】

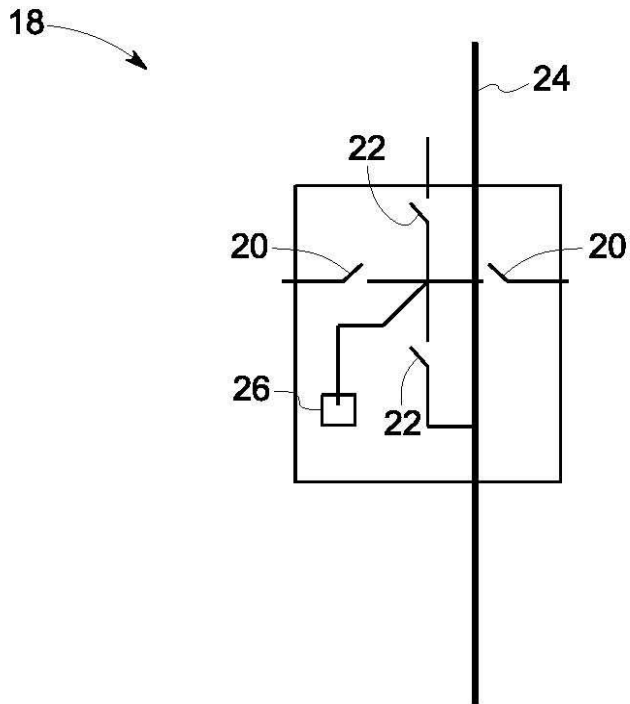


FIG. 2

【 図 3 】

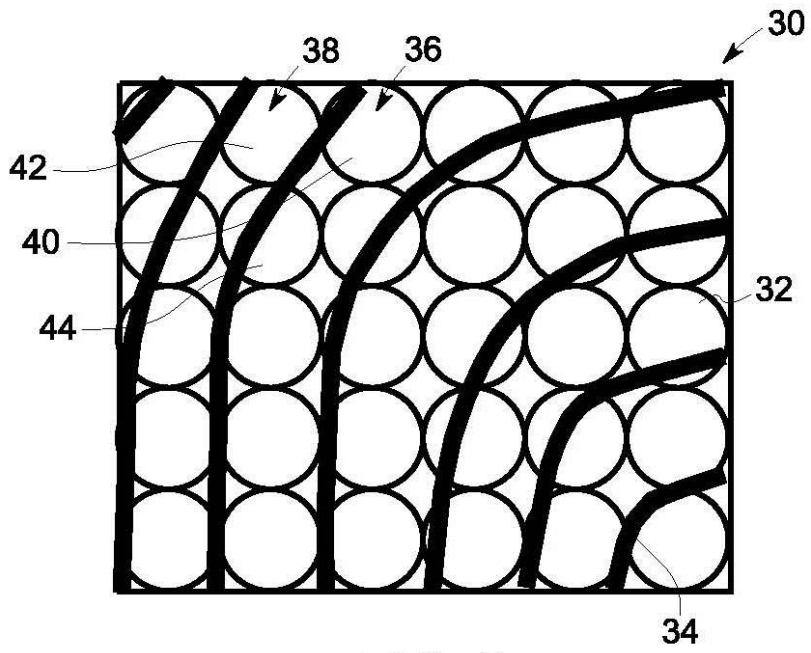


FIG. 3

【 図 4 】

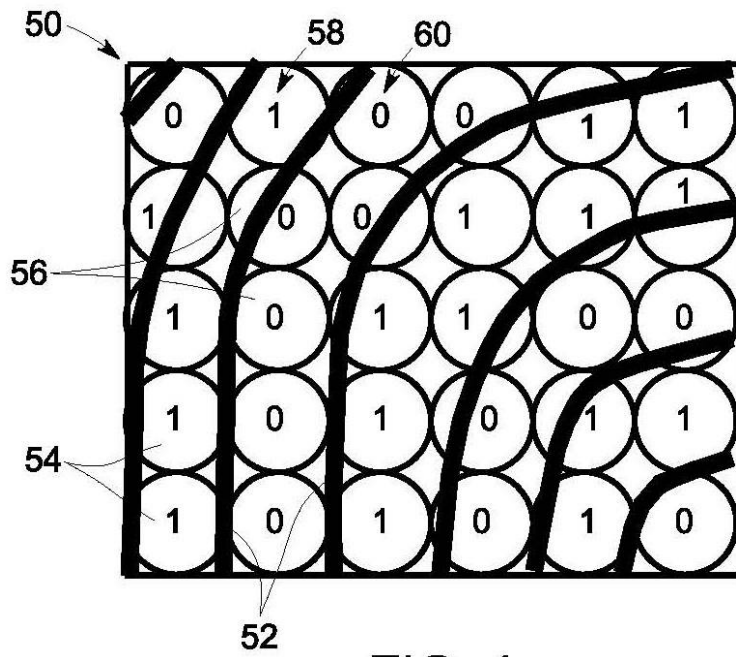


FIG. 4

【 図 5 】

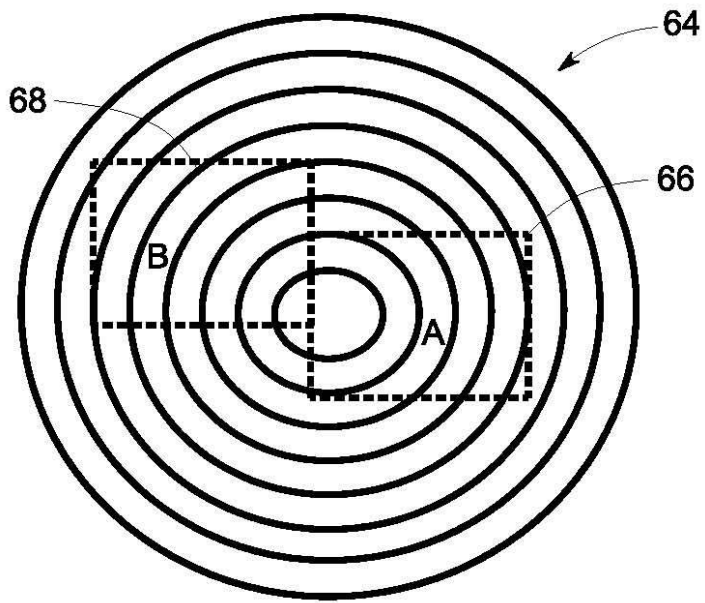


FIG. 5

【 図 6 】

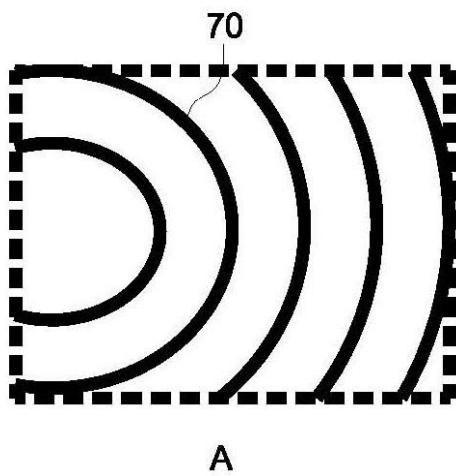


FIG. 6

【 図 7 】

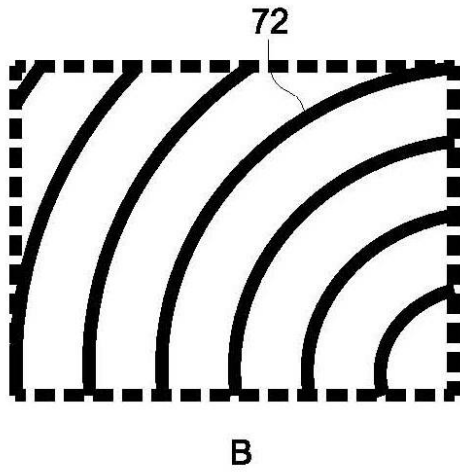


FIG. 7

【 図 8 】

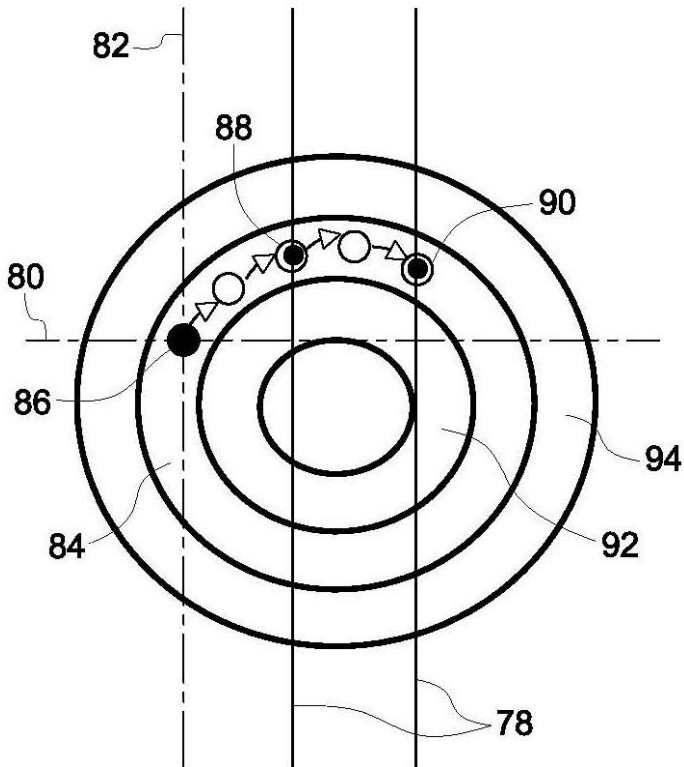


FIG. 8

## フロントページの続き

(51)Int.Cl. F I テーマコード(参考)  
H 0 4 R 3/00 (2006.01) H 0 4 R 3/00 3 3 0

(72)発明者 ロバート・ギデオンのウッドニッキ  
アメリカ合衆国、ニューヨーク州、ニスカユナ、ドーウォルド・ブールバード、1509番

(72)発明者 スコット・ダニエル・コーガン  
アメリカ合衆国、ニューヨーク州、スコティア、サンダース・アベニュー、22番

Fターム(参考) 4C601 BB03 EE07 EE12 EE15 GB06 GB21  
5D019 BB19 EE06 FF04

【外国語明細書】

2010088865000001.pdf

专利名称(译)	具有本地配置开关配置的可重配置阵列		
公开(公告)号	<a href="#">JP2010088865A</a>	公开(公告)日	2010-04-22
申请号	JP2009125908	申请日	2009-05-26
[标]申请(专利权)人(译)	通用电气公司		
申请(专利权)人(译)	通用电气公司		
[标]发明人	ロバートギデオウンオドニッキ スコットダニエルコーガン		
发明人	ロバート・ギデオウン・ウオドニッキ スコット・ダニエル・コーガン		
IPC分类号	A61B8/00 H04R17/00 H01L41/08 H01L41/09 H01L41/187 H04R3/00		
CPC分类号	B06B1/0629 G01S7/5208 G01S15/8927 G10K11/004		
FI分类号	A61B8/00 H04R17/00.332.B H01L41/08.Z H01L41/08.U H01L41/18.101.B H04R3/00.330		
F-TERM分类号	4C601/BB03 4C601/EE07 4C601/EE12 4C601/EE15 4C601/GB06 4C601/GB21 5D019/BB19 5D019/EE06 5D019/FF04		
代理人(译)	小仓 博		
优先权	12/180873 2008-07-28 US		
其他公开文献	JP5400477B2		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

提供了一种用于动态地重新配置超声换能器阵列内的元件的方法。解决方案：定义一个由数组中的两个或多个元素组成的组，其中数组中的每个元素分别由第一个开关和第二个开关组成，定义两个或更多组的边界为数组中的元素提供边界定义，以基于边界定义在一个或多个元素的第一和第二开关的数组内本地定义开关配置状态；具有的方法。还提供了一种矩阵开关，被配置为本地定义开关设置。还提供了一种包括超声换能器子元件阵列的系统。点域1

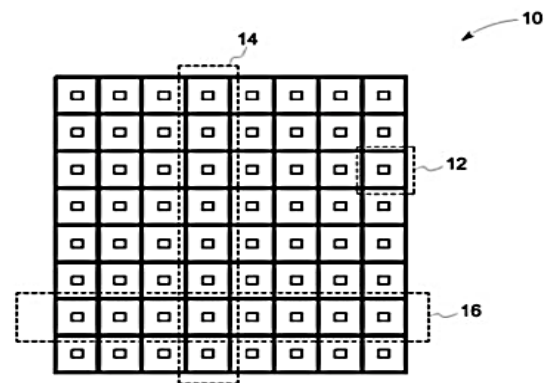


FIG. 1