

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第5649576号
(P5649576)

(45) 発行日 平成27年1月7日(2015.1.7)

(24) 登録日 平成26年11月21日(2014.11.21)

(51) Int.Cl.
A 6 1 B 8/00 (2006.01)

F I
A 6 1 B 8/00

請求項の数 24 (全 30 頁)

(21) 出願番号	特願2011-527046 (P2011-527046)	(73) 特許権者	501494481
(86) (22) 出願日	平成21年9月15日 (2009. 9. 15)		テラテク・コーポレーション
(65) 公表番号	特表2012-502692 (P2012-502692A)		アメリカ合衆国マサチューセッツ州〇 1 8 〇
(43) 公表日	平成24年2月2日 (2012. 2. 2)		3バーリントン・テラスホールアベニュー
(86) 国際出願番号	PCT/US2009/056995		7 7
(87) 国際公開番号	W02010/031057	(74) 代理人	110000741
(87) 国際公開日	平成22年3月18日 (2010. 3. 18)		特許業務法人小田島特許事務所
審査請求日	平成24年8月31日 (2012. 8. 31)	(72) 発明者	チアング, アリス
(31) 優先権主張番号	61/192, 063		アメリカ合衆国マサチューセッツ州〇 2 4 9
(32) 優先日	平成20年9月15日 (2008. 9. 15)		3ウエストン・グレンフェルドイースト 4
(33) 優先権主張国	米国 (US)	(72) 発明者	ヘー, シンバイ
(31) 優先権主張番号	12/286, 555		アメリカ合衆国マサチューセッツ州〇 1 8 1
(32) 優先日	平成20年9月30日 (2008. 9. 30)		〇アンドーバー・ローウェルストリート 4
(33) 優先権主張国	米国 (US)		9 4

最終頁に続く

(54) 【発明の名称】 3次元超音波画像形成システム

(57) 【特許請求の範囲】

【請求項 1】

プローブハウジング内の 2 次元トランスデューサアレイと及び該プローブハウジング内の第 1 の複数のサブアレイビーム形成器であって、プローブハウジング内で第 1 段階ビーム形成動作を制御するためのビーム形成器制御データを記憶するプローブハウジング内のメモリーデバイスに接続された該第 1 の複数のサブアレイビーム形成器と、

第 2 ハウジング内の第 2 の複数のビーム形成器であって、該第 2 の複数のビーム形成器は該プローブハウジングと通信し、該第 2 の複数のビーム形成器は第 2 段階ビーム形成動作を行うために画像データを該第 1 の複数のサブアレイビーム形成器から受信し、第 2 段階ビーム形成動作を行い及びビーム形成された画像データを生成するために該第 2 の複数のビーム形成器が第 1 段階ビーム形成動作から画像データを受信するように該複数の第 1 のサブアレイビーム形成器が並列動作により第 1 段階ビーム形成動作を行う、該第 2 の複数のビーム形成器と、そして

3 次元超音波画像データを提供するためにビーム形成された画像データを処理するデータ処理システムと、を具備する

医療用超音波画像形成システム。

【請求項 2】

該プローブハウジング内に複数のマルチプレクサー回路を更に具備しており、該システムが少なくとも毎秒 2 0 の 3 次元画像を発生する請求項 1 に記載のシステム。

【請求項 3】

トランスデューサ素子のアレイがスパースアレイとして動作する請求項 1 に記載のシステム。

【請求項 4】

ビーム形成器デバイスが粗い及び細密な遅延素子を備える請求項 1 に記載のシステム。

【請求項 5】

該第 2 ビーム形成器が 3 次元超音波画像のタイムドメイン処理を提供するサブアレイプロセッサに接続された第 2 段階ビーム形成器を備える請求項 1 に記載のシステム。

【請求項 6】

第 3 段階ビーム形成器を更に具備する請求項 5 に記載のシステム。

【請求項 7】

該システムがコード化された送信信号システム及びデコードする受信器システムを具備する請求項 1 に記載のシステム。

【請求項 8】

該システムがプロセッサハウジングに接続されたプローブハウジング内にトランスデューサアレイを具備しており、該トランスデューサアレイは複数の少なくとも 4 行のトランスデューサ素子を備え、各行は少なくとも 64 個のトランスデューサ素子を有する請求項 7 に記載のシステム。

【請求項 9】

スパースアレイシステムを更に具備する請求項 1 に記載のシステム。

【請求項 10】

トランスデューサ素子の各行が複数のサブアレイビーム形成器を有する回路基板に接続される請求項 8 に記載のシステム。

【請求項 11】

整合フィルタを更に具備する請求項 1 に記載のシステム。

【請求項 12】

オーバーサンブルされた送信波形を提供する、データ処理システムで使用可能なコンピュータプログラムを更に具備する請求項 1 に記載のシステム。

【請求項 13】

該プローブハウジングが複数のフレキシブルケーブルを更に備えており、各ケーブルがトランスデューササブアレイを対応するビーム形成器サブアレイを有する回路基板に接続する請求項 1 に記載のシステム。

【請求項 14】

該プローブハウジングが複数の回路基板を囲んでおり、各回路基板が、第 1 の複数のサブアレイビーム形成器の少なくとも 1 つと、そしてマルチプレクサー回路とを有する請求項 1 に記載のシステム。

【請求項 15】

フレキシブル回路を更に具備する請求項 1 に記載のシステム。

【請求項 16】

該フレキシブル回路が複数のフレキシブルケーブル又はフレキシブルプリント回路を備える請求項 15 に記載のシステム。

【請求項 17】

該整合フィルタが数段の遅延線と関連した複数の重みを有する請求項 11 に記載のシステム。

【請求項 18】

該複数のサブアレイビーム形成器内の各ビームが圧縮される請求項 1 に記載のシステム。

【請求項 19】

該第 2 の複数のビーム形成器が複数のデジタルビーム形成器を備える請求項 1 に記載のシステム。

【請求項 20】

10

20

30

40

50

該第 1 の複数のビーム形成器がチャージドメインプロセッサを備える請求項 1 に記載のシステム。

【請求項 2 1】

メモリー内に記憶されたスペクトル拡散励振波形を用いてデータ処理するようにプログラムされたデータ処理システムを更に具備する請求項 1 に記載のシステム。

【請求項 2 2】

ドップラー処理及び走査変換を行うために該第 2 ハウジング内にシステムプロセッサを更に具備する請求項 1 に記載のシステム。

【請求項 2 3】

該システムが、プローブハウジング内の少なくとも 16 のサブアレイビーム形成器を使い対象の心臓の画像を形成するために、少なくとも 16 本のパラレル伝送ビームを有する心臓画像形成システムを具備する請求項 1 に記載のシステム。

10

【請求項 2 4】

該第 2 ハウジングがプロセッサハウジング、ディスプレイ及び制御パネルを有し、約 6 . 8 1 k g (1 5 ポンド) より少ない重さである請求項 1 に記載のシステム。

【発明の詳細な説明】

【関連出願の相互参照】

【0001】

本出願は 2008 年 9 月 30 日出願の米国特許出願第 12 / 286 , 555 号の一部継続出願であり、“ 3 次元超音波画像形成システム ” の名称の、チャン他 (Chiang et al .) による 2008 年 9 月 15 日出願の米国特許出願第 61 / 192 , 063 号の優先権を主張するものである。本出願は又 2006 年 6 月 23 日出願の米国特許出願第 11 / 474 , 098 号及び 2007 年 6 月 22 日出願の国際出願 PCT / US2007 / 014526 号の優先権を主張する。上記出願の内容全体は引用によりここに組み入れられる。

20

【技術分野】

【0002】

本発明は一般的に 3 次元超音波画像形成システムに関し、特にプローブハウジング内のトランスデューサ素子の 2 次元配列を使って 3 次元画像形成を行う医療用超音波画像形成システムに関する。

30

【背景技術】

【0003】

医療用超音波画像形成法は多くの医療用画像形成応用の業界標準になりつつある。2 次元 (2 デー) トランスデューサアレイを用いたプロセスと体内器官の 3 次元 (3 デー) 画像を提供する技術が開発されて来た。これらのシステムは数千のビーム形成チャンネルを要する。このようなシステムを動作させるのに要する能力は、デジタル遅延ビーム形成器に依るアナログ位相シフト技術の利用に帰着するが、該技術では画像品質を妥協する結果となる。

【0004】

改良された実時間 3 次元画像形成能力を可能にする超音波画像形成技術の更に進んだ改良が引き続き必要である。加えて、この改良された能力は 4 次元 (4 デー) 機能用に実時間連続表示をサポートすべきである。

40

【先行技術文献】

【特許文献】

【0005】

【特許文献 1】米国特許出願第 12 / 286 , 555 号明細書、2008 年 9 月 30 日出願

【特許文献 2】米国特許出願第 61 / 192 , 063 号明細書、“ U l t r a s o u n d 3 D I m a g i n g S y s t e m . ”、Chiang et al .、2008 年 9 月 15 日出願

50

【特許文献3】米国特許出願第11/474,098号明細書、2006年6月23日出願

【特許文献4】国際出願第PCT/US2007/014526号、2007年6月22日出願

【特許文献5】米国特許第6,292,433号明細書

【特許文献6】米国を指定国としている国際出願第PCT/US2007/014526号、2007年6月22日出願

【特許文献7】米国特許出願第11/474,098号明細書、2006年6月23日出願

【特許文献8】米国特許第6,721,235号明細書

10

【特許文献9】米国特許第6,106,472号明細書

【特許文献10】米国特許第6,869,401号明細書

【発明の概要】

【0006】

本発明は、プローブハウジング内のトランスデューサ素子の2次元(2デー)配列を使って3次元(3デー)画像形成を提供する医療用超音波画像形成システムに関する。本発明の実施例は高解像度と多数の画像モダリティを有する医療用画像形成のシステムと方法を提供する。

【0007】

好ましい実施例では、該プローブハウジングは第1ビーム形成回路を有し、該第1ビーム形成回路は第2ビーム形成回路を有する第2ハウジングへビーム形成されたデータを送信する。該第1ビーム形成回路は遠方場サブアレイビーム形成動作を提供する。最終のビーム形成されたデータは、走査ヘッドから、該第2ビーム形成回路を有する第2ハウジングへ送信される、該第2ビーム形成回路は近接場のビーム操向とビーム集束を提供する。

20

【0008】

好ましい実施例は従来の超音波システムへ接続することができる走査ヘッドを提供し、該システムでは該走査ヘッドは該従来のビーム形成処理機能への入力を提供する。該走査ヘッドビーム形成器は少なくとも32のビーム形成チャンネルを有する低電力チャージドメインプロセッサを利用することが出来る。

【0009】

30

本発明の好ましい実施例はトランスデューサ素子のごく一部分のみが作動される必要があるスパースアレイ(sparse array)を使う。適当な平均ローブバンド幅を提供するよう該アレイの4隅要素を選択し、平均サイドローブエネルギー及びクラッタを最小化し、周期性を除去しそしてピーク対サイドローブ比を最大化することにより、高品質画像が作られる。関心体積又は関心領域に亘りビームを操向するために、ピーク対サイドローブ比を保持するよう種々のトランスデューサ素子が適切な順序で駆動されねばならない。システムプロセッサはビームを種々の角度で向けるためにトランスデューサ駆動用の望ましい順序を提供するようプログラムされてもよい。代わりに、個別制御器が、スパースアレイ駆動を制御するよう使われてもよい。好ましい実施例は、シーケンシャルな多重ビーム形成用にスパースアレイ駆動素子をシーケンシャルに選択するために、集積化スイッチ回路付き走査ヘッドを提供する。該走査ヘッドは従来の超音波システムに接続されてもよく、該超音波システムでは該走査ヘッドが従来のビーム形成処理機能へ入力を提供する。もう1つの実施例では、送信アレイ素子と受信アレイ素子とは独立に操作され、該送信素子はスパースアレイを有し、受信素子は略全部充填されたアレイ(nearly fully populated array)である。好ましい実施例では、マルチプレクサーとビーム形成器回路はインターフェースシステム内、又は代わりにホスト処理システム内、に一体化され、該プローブハウジング内に設置された2次元トランスデューサアレイを残している。

40

【0010】

本発明はビーム形成器内の各段階の遅延素子に於ける非破壊検出を利用する。それで、

50

例えば、6 5 段階の遅延線を用いれば、各段階に 1 つを有する 6 4 の使用可能出力がある。その時間分解能は 8 分の 1 λ から 1 6 分の 1 λ の範囲内にある。

【0 0 1 1】

プローブ内の高電圧マルチプレクサーと該非破壊検出法の使用は時間多重化されたシーケンシャルなビーム形成を可能にする。今や多重ビームを形成するために各遅延線のタップ選択をシーケンシャルに変えることが可能である。

【0 0 1 2】

3 次元 (3 デー) 表示能力に加えて、例えば毎秒 1 0 フレーム以上で記録される一連の画像を記録及び表示するために、第 4 次元又は時間分解された、画像表示が使われ得る。これは毎秒 3 0 フレームのビデオフレーム速度で、血流又は流量；心臓壁運動他の様な急激に変わる特徴を見ることを可能にする。

10

【0 0 1 3】

本発明のもう 1 つの好ましい実施例は、3 段階のビーム形成器システムを利用し、該システムでは、第 1 段階はトランスデューサアレイから受信したデータに基づき第 1 ビーム形成動作を行い第 1 ビーム形成データを発生し、該第 1 ビーム形成データは第 2 段階ビーム形成データを提供するため第 2 ビーム形成動作を行う第 2 段階により引き継がれ、該第 2 段階ビーム形成データは次いで第 3 ビーム形成動作を行う第 3 ビーム形成段階へ送られる。

【0 0 1 4】

諸段階はチャージドメインプロセッサを使って行われてもよい。データは又、第 1 段階又は第 2 段階の前に、第 3 段階で、或いはその後でアナログからデジタル形式に変換されてもよい。1 つの段階は並列ビーム形成動作を利用し、第 2 段階は直列ビーム形成作用を提供してもよい。

20

【図面の簡単な説明】

【0 0 1 5】

【図 1】本発明の超音波画像形成用の 2 次元タイル状アレイの使用法を図解する。

【図 2】本発明の操向可能な 2 次元アレイを図解する。

【図 3 A】遠方場のビーム操向及び集束用第 1 ビーム形成器デバイスと、近接場のビーム形成用第 2 時間遅延ビーム形成器と、の使用法を図解する。

【図 3 B】デジタルビーム形成器へデータを送る第 1 アナログサブアレイビーム形成器を図解する。

30

【図 3 C】2 次元トランスデューサプローブ用走査ヘッドを図解する。

【図 3 D】フレキシブル回路基板とケーブル組立体を利用する好ましい実施例を図解する。

【図 4】集積化サブアレイ走査ヘッド発明に依る 3 次元画像形成システムの好ましい実施例を図解する。

【図 5】第 2 時間遅延ビーム形成用チャージドメインプロセッサを使う集積化サブアレイ走査ヘッド発明の好ましい実施例を図解する。

【図 6 A】第 2 段階ビーム形成超音波プロセッサを有する本発明の集積化サブアレイ走査ヘッドプローブの使用法を図解する。

40

【図 6 B】デジタルビーム形成プロセッサを有する集積化サブアレイ走査ヘッドの使用法を図解する。

【図 7】本発明の超音波システムを図解する。

【図 8 A】本発明で使用するスパーアレイを図解する。

【図 8 B】該スパーアレイ動作をグラフで図解する。

【図 9 A】チャージドメインビーム形成処理付きホストシステムに接続された本発明の集積化スパーアレイ走査ヘッドプローブの使用法を図解する。

【図 9 B】m 個の平行ビーム形成部品を有する従来のデジタル超音波システムに接続された本発明の集積化スパーアレイ走査ヘッドプローブの使用法を図解する。

【図 1 0】本発明の好ましい実施例のポータブルコンピュータに接続された走査ヘッドを

50

図解する。

【図 1 1】略全部が充填された受信アレイを図解するが、該アレイでは受信素子は送信アレイから独立し、かつ送信アレイと重なり合わない。

【図 1 2】受信アレイビームパターンの方位断面及び仰角断面をグラフで図解する。

【図 1 3】図 1 2 の方位ビームパターンの拡大部分であり、主ローブ及びサイドローブ構造を示す。

【図 1 4】略全部充填された受信アレイビームパターンを図解する。

【図 1 5】本発明のスパースアレイについて選択された送信位置を示す。

【図 1 6】図 1 5 の実施例の送信スパースアレイビームパターンの断面図を図解する。

【図 1 7】スパース送信アレイビームパターンを図解する。

【図 1 8】平均サイドローブエネルギーをビームパターンの中央ピークに対し - 3 5 デシベルより小さく限定することが可能であることを図解する。

【図 1 9】2 次元微分遅延方程式を図解する。

【図 2 0】遅延差プロファイルを図解する。

【図 2 1】遅延差誤差を図解する。

【図 2 2 A - 2 2 C】4 本平行ビーム形成システム内のシステムプロセッサの実施例を図解する。

【図 2 3 A - 2 3 B】スペクトル拡散超音波送信用のコード化されない及びコード化された送信波形を図解する。

【図 2 4 A - 2 4 C】送信信号を形成する過程を図解する。

【図 2 5 A - 2 5 D】整合フィルタを有する好ましい実施例を図解する。

【実施例 1】

【0 0 1 6】

ビーム形成システムの目的は画像点から受信した信号をトランスデューサアレイ上に集束することである。特定の方向に伝播する波頭にビーム形成器内で適当な遅延を挿入することにより、関心のある方向から到着する信号はコヒーレントに加算される一方、他の方向からの信号はコヒーレントには加算されないか又は打ち消される。実時間の 3 次元応用のためには、各トランスデューサ素子用に別々の電子回路が必要である。従来の実施法を使うと、素子数が増加するにつれ、最終電子機器は急激に嵩張りかつコスト高になる。従来、高解像度ビーム形成器のコスト、寸法、複雑さ及び電力要求は“ワークアラウンド”により避けられて来た。実時間の 3 次元高解像度超音波画像形成応用のために、“遅延和 (delay - and - sum)” の計算アルゴリズムに基づく電子的に操向可能な 2 次元ビーム形成プロセッサが選ばれた。

【0 0 1 7】

電子的に調整可能な音響的コンフォーマルレンズの概念は、2 次元トランスデューサアレイの面を、比較的小さいサブアレイの平面“タイル”に分けることである。その内容全体が引用によりここに組み入れられる特許文献 5 で説明され、図 1 で図解される様に、タイル / サブアレイ 1 2 0 は充分小さくされるので、対象が画像形成システムの視野内に置かれる時、該対象から各“タイル”に向かう入射放射 1 2 2 は遠方場近似を使って扱われてもよい。全サブアレイがコヒーレントに加算され得るよう、追加の遅延素子が第 2 段階処理として組み入れられる (すなわち、全サブアレイからの出力を単純に遅延させ、次いで加算することによりグローバル近接場ビーム形成が達成される)。該遅延和ビーム形成器は各サブアレイが特定方向から放射する信号を“見る”ことを可能にする。該アレイの各素子と関連する遅延を調整することにより、該アレイの見る方向は放射源の方へ電子的に操向される。かくして、1 2 4 a で見られる 1 方向で見る代わりに、タイル 1 2 0 の方向は種々の方向 1 2 4 b に操向され得る。サブアレイ内の各素子用の遅延線要求は 1 0 0 段階より少なくてもよい。グローバルな加算用の長い遅延のみが最後の近接場集束用に必要になる。

【0 0 1 8】

操向可能なビーム形成器システムを使って画像平面を走査するために、図 2 で示す様な

10

20

30

40

50

過程が使われてもよい。２次元操向可能なトランスデューサアレイ ２ ６ ４ を使って画像平面 ２ ６ ２ を走査するためラスタ走査 ２ ６ ０ が使われる。

【 ０ ０ １ ９ 】

本発明の電子制御ビーム形成システムの詳細図が図 ３ Ａ で示される。このシステムは並列時間遅延ビーム形成プロセッサのバンク ３ ３ ０_１ - ３ ３ ０_N から成る。各プロセッサ ３ ３ ０ は ２ つの要素、すなわち、遠方場ビーム操向 / 集束用 ２ 次元サブアレイビーム形成器 ３ ３ ２ と、各対応するサブアレイからの出力の階層的近接場ビーム形成を可能にする付加的時間遅延プロセッサ ３ ３ ４ と、から成る。該サブアレイ ３ ３ ２ はタップセクター ３ ４ ２ を有する m 個のプログラマブル遅延線 ３ ４ ０、マルチプレクサー ３ ４ ４ そして加算された出力 ３ ４ ６ を備える。図 ３ Ａ で見られる様に、 n 個のサブアレイを有するシステムについて、個別遅延調整用に n 個の並列プログラマブル第 ２ 段階近接場時間遅延が必要であり、該時間遅延は全部で n 個の並列出力がコヒーレントに加算 ３ ５ ４ されることが出来るよう A/D コンバータ ３ ５ ２ で変換されるが、順にこの加算された出力は ３ ３ ８ でフィルターされ、目標対象の ３ 次元画像を提供する。プロセッサ ３ ３ ６ はサブアレイ動作を制御する。

10

【 ０ ０ ２ ０ 】

第 ２ 段階デジタルビーム形成器を有する走査ヘッドの使用法が図 ３ Ｂ で示される。この実施例では、好ましい実施例の近接場ビーム形成器であってもよい複数の N 個のサブアレイビーム形成器 ４ ０ ０ の各々は、別々の遅延線を持つ m 個のトランスデューサ素子から信号を受信するが、該遅延線の出力は加算され、ビーム形成器 ４ ２ ０ に提供されるので、このビーム形成器は従来のプロセッサ ４ ８ ０ を有する従来のシステムであってもよい。別々のサブアレイプロセッサ ４ ６ ０ がビーム形成器 ４ ０ ０ を制御する。

20

【 ０ ０ ２ １ 】

80×80 素子の ２ 次元アレイ用に、この階層的な、サブアレイ遠方場、次いで近接場のビーム形成アプローチを使わなければ、該トランスデューサアレイを従来のビーム形成システムへ接続するために、 6400 本のワイヤから成るケーブルが必要になる。図 ３ Ａ に示す様に、各サブアレイプロセッサへの入力数は該サブアレイ内の遅延素子の合計数に等しく、各サブアレイは １ つの出力しか有しない。サブアレイバンクへの入力数は、２次元アレイ素子の数に等しく、該サブアレイバンクからの出力数は、該サブアレイ素子数で割り算した合計トランスデューサアレイ素子数に等しく、すなわち、入力数基準のサブアレイバンクからの出力数はサブアレイのサイズに等しい倍数で減少する。例えば、もしこの階層的ビーム形成概念を実施するために 5×5 サブアレイの使用を選ぶなら、第 １ 段階サブアレイビーム形成後、第 ２ 段階近接場ビーム形成部に接続するのに要するワイヤの総数は ２ ５ 分の １ に減少する。特に、上記で述べた様に、この ２ 次元サブアレイビーム形成部を使うことが無ければ、 80×80 素子の ２ 次元トランスデューサアレイを従来のバックエンドビーム形成システムに接続するには 6400 本のワイヤを要する。 5×5 サブアレイ処理バンクを最初に使うと、該バックエンドビーム形成システムに接続するのに要するワイヤ数は ２ ５ ６ に減じられる。本発明に基づき、 256 個の 5×5 素子サブアレイビーム形成器のバンクは走査ヘッド内の 80×80 素子 ２ 次元アレイと集積化され得るので、 256 本のワイヤから成るケーブルは、該集積化走査ヘッドをバックエンド近接場ビーム形成システムと接続するのに好適である。 5×5 サブアレイ遠方場ビーム形成プロセッサは １ つの小型シリコン集積回路内に容易に集積化され、 8 つのこの様な 5×5 サブアレイビーム形成器は １ つのチップ上に集積化され得ることを言及することは重要である。この実施例では、 32 以下のチップしか走査ヘッド内に集積化されず、それによりケーブルサイズを 6400 本のワイヤから 256 本のワイヤに減じられる。

30

40

【 ０ ０ ２ ２ 】

ビーム形成器処理システムは大きな ２ 次元アレイのリターンを同時処理することが出来るタイムドメインプロセッサであり、ポータブルシステム内のアレイ全体の実時間処理が出来る低電力、高集積ビーム形成システムを提供する。 192 の並列受信チャンネルを有するシステムは実時間の ３ 次元 / ４ 次元画像形成応用のためのマトリックス ２ 次元アレイ

50

プローブをサポートし、該階層的多段ビーム形成法は低電力でコンパクトな超音波システムと共に使われてもよい。

【 0 0 2 3 】

図 3 B は隣り合う受信素子のグループのビーム形成が 2 段階で実施される階層的ビーム形成アーキテクチャーを示しており、すなわち、受信素子の各々用の 1 つの長い遅延の代わりに、1 つの共通の長い遅延が該グループ内の全素子により共有されるが、各々は該長い遅延の前に該受信素子自身の短い、プログラマブルな遅延を有する。各グループ内では、該短い遅延の各々からの出力は一緒になるよう加算され、次いで該共通の長い遅延に印加される。この共通の長い遅延特性を有する隣り合う受信素子の小グループは、トランスデューサの“サブアレイ”と規定される。例えば、実時間 3 次元画像形成用の 2 次元マトリックスアレイを使う応用のためには、該サブアレイは 4×4 又は 5×5 の隣接素子を有する小アレイであってもよい。このサブアレイ内の各素子の第 1 段階のプログラマブルな遅延はトランスデューサプローブの内部に一体化され、次いで各サブアレイからの加算された出力はバックエンドプロセッサに接続される。それ故、 64×48 素子の 2 次元アレイ (3072 以上のトランスデューサ素子) 用では、もし 4×4 サブアレイが第 1 段階ビーム形成用に使われるなら、該先端プローブを該バックエンドプロセッサに接続するには 192 本の入力 / 出力ケーブル要素しか要しない。

【 0 0 2 4 】

好ましい実施例では、該階層型ビーム形成はまた、実時間 2 次元画像形成応用のための 1 次元 (1 デー) アレイに適用されてもよい。例えば、128 素子 1 次元アレイ用には、8 つの隣り合う素子のグループがサブアレイとして一緒にグループ化されてもよい。各サブアレイ内では、該 8 つの素子の各々は該素子自身の短いプログラマブルな遅延を有し、次いで該 8 つの遅延の出力は一緒に加算され、次いで共通の長い遅延に印加される。2 つの異なる方法がこの 2 段階実施法に使われ得ることに言及することが重要である。第 1 実施法では、該短い遅延及び長い遅延の両者を有する全ビーム形成回路がバックエンドプロセッサ内に置かれ、それで 128 素子 1 次元アレイ用に、トランスデューサプローブと該バックエンドプロセッサ間の入力 / 出力ケーブルとして 128 本の接続ケーブルが使われる。代替の実施法は全部のサブアレイプロセッサをトランスデューサプローブ内に一体化することであり、すなわち、128 素子アレイ用に、各々が 8 つのプログラマブルな遅延を有する全部で 16 のサブアレイプロセッサが該トランスデューサプローブ内に一体化されるので、フロントエンド一体化プローブをバックエンドプロセッサと接続するのに 16 本のケーブル要素しか要しない。ビーム形成機能を完成するにはバックエンド内に 16 個の長い遅延ビーム形成回路しか要しない。同様に、プローブ内に 8 つの集積化 8 素子サブアレイプロセッサを有する 64 素子アレイ用では、バックエンドプロセッサは 8 つのビーム形成回路だけに簡単化され、フロントエンド一体化プローブをバックエンドプロセッサに接続するには 8 本のケーブル要素しか要しない。更に、低電力送信回路及び A / D コンバータが該フロントエンドプローブ内に一体化されるので、該フロントエンドプローブと該バックエンドプロセッサを接続するために無線通信が使われてもよい。無線のユーエスビー (USB) 接続又は無線のファイヤワイヤ (FireWire) 接続が使われてもよい。

【 0 0 2 5 】

集積化 4×4 サブアレイプロセッサを有する 64×48 素子 2 次元トランスデューサプローブ 485 の構造が図 3 C で図解される。該 64×48 素子 2 次元アレイ 487 は、各々が 64 素子を有する 1 次元アレイの 48 行のスタッキングを備える。各 64 素子 1 次元トランスデューサアレイの素子への接続はフレキシブルケーブルを通して行われるので、トランスデューサヘッド組立体は 2 次元トランスデューサアレイと 48 本のフレキシブルケーブル 486 とを有する。図 3 C で示す様に、各サブアレイは 4×4 素子 (又は、サブアレイ当たり少なくとも 16 素子から 256 素子までを有するのが好ましい他の長方形又は 2 次元形状の) を有し、該 48 本のフレキシブルケーブルは 12 グループにグループ分けされ、各隣り合う 4 本のフレキシブルケーブルはプリント回路基板に接続されるが、す

なわち行 1 から行 4 の 1 次元トランスデューサアレイに対応するフレキシブルケーブルは第 1 プリント回路基板 4 8 8 に接続され、行 5 から行 8 のフレキシブルケーブルは第 2 プリント回路基板 4 8 7 に接続され、そして以下、行 4 5 から行 4 8 のフレキシブルケーブルが第 1 2 プリント回路基板に接続されるまで、順に続く。各フレキシブルケーブルの 1 端は該トランスデューサ素子に接続され、該フレキシブルケーブルの他端は該プリント回路基板上に設置された 6 4 素子のフレキシブルコネクタに接続される。各プリント回路基板内には、1 6 個の 4 × 4 素子サブアレイプロセッサ 4 8 9 と高電圧マルチプレクサチップ 4 9 1 とがある。該サブアレイプロセッサは、各々がその入力部にある低雑音前置増幅器を有する 1 6 の並列プログラマブル遅延線と、アポダイザーとしての別々のプログラマブル掛け算器と、から成り、そして該 1 6 個の掛け算器の出力は 1 つの出力を形成するよう一緒に加算される。各基板内にはまた、4 × 6 4 素子トランスデューサが送信モードか又は受信モードか何れかで動作することを可能にするために高電圧マルチプレックスチップがある。また、遅延線の各々用にプログラムされる遅延を記憶するためにメモリーチップ 4 9 0 が各プリント回路基板上に設置される。また、電源供給ケーブルと、インターフェース 4 9 5 を通して各プリント回路基板に接続されるデジタル入力部 4 9 2 と、がある。

【 0 0 2 6 】

1 つの 6 4 素子トランスデューサアレイ 4 9 1 がフレキシブルケーブル 4 9 7 に接続され、該フレキシブルケーブルの 1 端が該トランスデューサ素子の各々に接続され、該ケーブルの他端が 6 4 ピンフレキシブルコネクタに接続されることを除けば、統合第 1 段階サブアレイプロセッサを有する 6 4 素子 1 次元アレイの実施例もまた、図 3 C の設計を用いて実現され得る。該コネクタはプリント回路基板上に設置される。該プリント回路内には、8 つの 8 素子サブアレイプロセッサがある。各サブアレイプロセッサは 8 つのプログラム可能な遅延線から成り、各遅延線はその分離された低雑音前置増幅器を有し、そして該遅延線の出力にはアポダイザー (a p o d i z e r)、すなわち、ビーム成形機能用掛け算器がある。該 8 つの掛け算器の出力は 1 つのアナログ出力を形成するために一緒に加算される。高電圧マルチプレクサー回路チップがまた、該プリント回路基板上に含まれ、該 6 4 素子トランスデューサが送信か又は受信か何れかのモードで動作することを可能にする。遅延線の各々用のプログラムされる遅延を記憶するためにメモリーチップがまた、該プリント回路基板上に設置される。また、電源供給ケーブルと各プリント回路基板に接続されるデジタル入力部とがある。

【 0 0 2 7 】

統合サブアレイプロセッサを有する 6 4 素子 (またはそれ以上、例えば 1 2 8 又は 2 5 6 素子) 1 次元アレイ 4 9 6 の好ましい実施例が図 3 D で示される。この実施例では、プリント回路基板を使う代わりに、該サブアレイ処理チップ 4 9 9 a、高電圧マルチプレクサー回路チップ 4 9 9 b 及びメモリーチップ 4 9 9 c がフレキシブルプリント回路又はケーブルに直接設置される (4 9 7 , 4 9 8)。ここに説明されるシステムは、心臓画像形成 (4 次元) 用の体腔又は他の体内器官内への挿入用のカテーテル又はプローブと共に使われる。該プローブ又はカテーテル組立体はここで説明した第 1 の複数のビーム形成器を有する回路ハウジングを備える。

【 0 0 2 8 】

各々が改良された S N 比性能を有し、雑音及びケーブル損失を最小化する、2 次元アレイビーム形成用の本発明の好ましい実施例が図 4 , 5 及び 6 で説明される。全部の 3 つの実施例で、コンパクトで低雑音の走査ヘッド 5 0 0 を創るために、m 個の並列サブアレイビーム形成プロセッサ 5 2 0 及びマルチプレクサー 5 2 8 のバンクが 2 次元トランスデューサアレイ 5 2 5 と統合される。図 4 はコンパクトな走査ヘッドが専用処理モジュールに接続されるシステムを画き、該システム内には、m 個の並列の前置増幅器 / テーゲーシーエス (T G C s) 5 2 2、送信 / 受信チップ 5 2 4 及び第 2 段階時間遅延処理ユニット 5 2 6 が納められる。この専用処理モジュールは、ファイヤワイヤアイイーイーイー (F i r e W i r e I E E E) 1 3 9 4 又はユーエスピー又はピーシーアイバス 5 4 2 を經由

10

20

30

40

50

してホストコンピュータ540と通信する。制御及び同期化は処理モジュール又はハウジング546内に配置されたシステム制御器544により行われる。図5は図4で述べたものと同じアーキテクチャーを画いているが、例外は該専用処理モジュール内部で、第2段階時間遅延処理ユニットが、手持ちプローブ660及びコンピュータハウジング648に接続されるハウジング620内のチャージドメインプログラマブル{シーデーピー(CDP)}時間遅延線600を使うことにより特別に実施されることである。図6Bは、コンパクトなスパースアレイ走査ヘッド700が、 n 個の並列ビーム形成チャンネル760を有する従来の、商業的に入手可能なタイムドメインデジタル超音波画像形成システム780に接続されるシステムを画く。図6Aで、時間遅延プロセッサ720はまた、シーデーピー時間遅延線740を使うことにより実現されてもよいことは容易に分かる。これらの実施例では、近接場ビーム形成部は他の画像処理機能と同じハウジング内に収容される720, 780。これらのシステムは、両出願がそれら全体の引用によりここに組み入れられる特許文献6及び7で説明されている。

【0029】

2次元トランスデューサアレイの視角に沿い、ビーム形成器遅延と、シェーディングと、をシステム的に変えることにより、3次元放射源を表す視線に沿う戻りエコーは、走査角での走査画像を創るため使われ得る。該システムは毎秒20フレーム以上で、広視野中の連続的実時間大面積被走査画像を提供することが出来る。このフレーム速度では、該システムは連続的3次元画像対時間を表示するため使われ、かくして被走査対象の4次元情報を提供する。図7で示す様に、シーデーピービーム形成チップ810、すなわち時間多重化された計算構造体が多重ビームを発生するため使われ、すなわち、各送信パルス用に、2次元サブアレイビーム形成器818とその対応する第2段階近接場時間遅延線とのバンクは多重ビームをシーケンシャルに提供することが出来る。該計算回路は k 個のビームを形成するため必要な遅延をシーケンシャルに発生する。該デバイスは次の様に動作する。一旦サンプルされた戻りエコーのセットが、時刻 t_1 にサンプリング回路814を有する遅延線内に負荷されると、ビーム1を形成するのに要する遅延は各モジュール822内で計算され812、全遅延線に並列に印加される。適当な遅延を有する該サンプルされた戻りエコーはコヒーレントに加算され802、第1ビームを形成するようフィルターされる804。時刻 t_2 には、ビーム2を形成するのに要する遅延が各モジュール内で計算され、全遅延線に並列に印加される。適当な遅延を有する該サンプルされた戻りエコーは第2ビームを形成するようコヒーレントに加算される。該手順は K 番目のビームがコヒーレントに形成されるまで繰り返される。

【0030】

例えば、もし16の直列のアドレス可能な出力を有する計算回路がシーデーピーサブアレイ及び第2段階時間遅延線と共に組み入れられるなら、各送信パルス用に、各々が種々の走査角に沿う16のビーム又は走査線が創られる。15cmのダウンレンジ(down-range)深さを有する256パルス用には、該システムは毎秒20フレームのフレーム速度で 64×64 の画素解像度を有する4096ビームを発生出来る。該システムは完全にプログラマブルであり、ビーム形成電子機器は高解像度又はより高いフレーム速度画像用により小さい視野ヘズームインするよう調整され得る。例えば、同じ15cmのダウンレンジ深さを有する192の送信パルスを使って、該システムは毎秒30フレームのフレーム速度で 64×48 画素解像度で3072本のビームを発生する。

【0031】

説明されたアレイは、3MHzの周波数で2次元の $2\text{ cm} \times 2\text{ cm}$ アレイを使う超音波画像形成応用に取り組む。半波長より短いオーダーの解像度の要求は、コンパクトなパッケージ内に収容され得る出来るだけ大きなアパーチャーを指定する。90度の走査容積を調べ、グレーティングロープの影響を最小化するために、0.25mmより小さい素子ピッチ又は間隔が望ましいので、 80×80 素子アレイに行き着く。上記説明のサブアレイ処理技術を使い、第2段階近接場ビーム操向/ビーム集束システムが後続する統合サブアレイビーム形成回路付き走査ヘッドが実用的実施例を提供する。しかしながら、該実施例

はなお走査ヘッド上に統合されるべき少なくとも32のサブアレイチップを要する。走査ヘッド内に遙かに少ない量の処理部品を有してこの解像度を達成するために、代わりの擬似ランダムアレイ設計アプローチが使われ得る。

【0032】

スパースアレイを実用化するためには、低い照度レベルでの受け入れ可能な画像形成性能を実現するよう低挿入損失と広いバンド幅性能と組み合わせが重要である。4分の1波表整合層は、低い音響インピーダンスを有し、物理的に固体状の裏張り、受信信号エネルギーの電気エネルギーへの変換で3-4デシベルしか失わないロバストなアレイをもたらす。75%以上のアレイバンド幅はこの設計及び製作過程で典型的である。該トランスデューサアレイはまた、ビーム形成器回路用に好適な素子位置づけと相互接続システムを使う。電子機器はフレキシブルケーブルを経由して該トランスデューサ素子に取り付けられたプリント回路基板上に設置される。実際は、アレイ素子の大半はフレキシブルケーブルを使い出力部に接続される。しかしながら、全素子数のごく一部のみが回路基板に配線される。それにも拘わらず、多数のアレイ素子接続は最終アレイの能動素子位置の独特なパターンを保証するのに充分である。

【0033】

スパースアレイの例として、256の能動素子を有する2×2cmアレイを仮定すると、最終充填率は4%である。該アレイの出力のSN比は能動素子の数に比例するので、この充填率は、同じ寸法の充填済みアレイに比較した時、-13デシベルの感度損失に対応する。この損失を補償するために、より広いバンド幅の被送信信号がアレイ感度を高めるよう選ばれる。ここに提示したアプローチでは、感度は約10デシベルのオーダーで高められる。スパースアレイデバイスに関する更に進んだ詳細は内容が引用によりここに組み入れられる特許文献8で見出される。

【0034】

アレイの素子の位置づけは、主ローブに対抗するグレーティングローブをもたらす何等かの周期性を除去するよう注意が払われねばならない手法を取る。擬似ランダム又はランダムアレイが使われてもよい(図8A)。グレーティング及びサイドローブのクラッターを最小化しながら、ビーム形成器の効率を最大化する活性素子配置の形状が展開される。走査される関心領域又は関心体積に対して種々のビーム角度で最も効率的ビームパターンを提供するために複数の異なるアレイパターンの間の切り替えが行われる。かくして、第1パターンは図8Aに図解するパターンを使用するが、該パターンは次いで異なる走査角用の第2パターンに切り替えられる。これは第2角度で走査するために与えられたアレイを囲む近傍880内のトランスデューサ素子を選択する過程を含んでもよい。

【0035】

最適化方法の第1の目標は平均サイドローブエネルギーを最小化することである。特に、これは最適基準をインタラクティブに評価することにより行われる：

【0036】

【数1】

$$(1) \quad J = \frac{1}{2u_{\max}^2} \iint_S W(u_x, u_y) B(u_x, u_y) du_x du_y,$$

【0037】

ここで重み付け関数、 $W(u_x, u_y)$ 、はサイドローブ減少を求めるアレイ応答内領域にもっと多くの重みを付ける。該最適化方法は重み付け無し(すなわち、 $W(u_x, u_y) = 1$)で始まり、該最適化基準を充たすもっと良い重み付け関数を次々と選ぶことにより進行する。最大の減少を求めるサイドローブはあらかじめ計算されたビームパターン、 $B(u_x, u_y)$ 、に関係付けられるので、該重み付けは $W(u_x, u_y) = B(u_x, u_y)$ となるよう選ばれる。これは収束するまでインタラクティブの仕方で行われる。

【0038】

基本的に、ランダムアレイは、Nを該アレイ内の能動素子の総数とした場合、Nの主口

10

20

30

40

50

ーブ対平均サイドローブ比を有する画像形成点像分布関数 (i m a g i n g p o i n t s p r e a d f u n c t i o n) を作ることが出来る。256素子のスパースアレイ例については、最終比は - 13 デシベルである。広いバンド幅アプローチの使用はこの比を 10 デシベルだけ改善する。前記最適化基準に基づき、アレイ素子の擬似ランダム配置が発生された (図 8 A)。

【 0 0 3 9 】

図 8 B は 3 M H z における 256 素子のまばらにサンプルされたアレイについてのアレイ性能、感度対クロス範囲のプロットである。ピークから最大サイドローブレベルまでは約 30 デシベルである。この性能を改善するために、該システムは可能な最大の主ローブ対クラッターレベル比を達成するように構成され、該比は独立に検証された。

10

【 0 0 4 0 】

図 9 B はスパースアレイ走査ヘッド 900 が m 個の平行ビーム形成チャンネルを有する従来の商業的に入手可能なタイムドメインデジタル超音波画像形成システム 940 に接続されたシステムを画いている。図 9 A で、時間遅延プロセッサがまた、別のコンピュータ 927 に接続されたハウジング 925 内のシーデーピー時間遅延線 920 を使うことにより実現されることを分かることは容易である。m 個のマルチプレクサー 906 のアレイは、ソフトウェアプログラムとシステム制御器 940 又はプロセッサ 950 を使って実行される走査パターンのシーケンス間切り替えを行うため使われる。スパースアレイパターンのシーケンスはかくして、それらの 3 次元超音波画像形成を提供するため画像形成される対象を種々の走査角度で走査するように選択される。

20

【 0 0 4 1 】

電子的に調整可能な音響的コンフォーマルレンズシステムにより発生される 3 次元多重ビームボリューム画像データを可視化、操作、及び解析するため商業的に入手可能なウィンドウベースの 3 次元可視化ソフトウェアが使われる。従来、診断用の 2 次元超音波画像部を有する臨床医は 2 次元走査画像をスライス毎に見て、患者の組織を判断するためにその情報を頭の中で 3 次元表現に再生する。この手順は臨床医が根拠の十分な経験のみならず人体組織の高度に洗練された理解を有することを要求する。“完成した”画像から 3 次元構造体を創るために、臨床医は全ての利用可能なスライスを考慮せねばならない。数百のスライスを見ることは、例え 1 人の患者についてでも、余りに時間を費やす。3 次元ボリュームデータに基づく 3 次元可視化は、多重走査されたビーム形成データのセットから再構成された患者の組織の 3 次元表現を臨床医に提供することによりこの問題の克服を助ける。

30

【 0 0 4 2 】

インド、チェンナイ市のケービーブイアイエステクノロジー (K B - V I S t e c h n o l o g i e s , C h e n n a i , I n d i a) のケービー - ブォル 3 デー (K B - V o l 3 D) の様な商業的に入手可能なソフトウェアツールは

- ・高速ボリュームレンダリング (F a s t V o l u m e - R e n d e r i n g)
- ・シェーデッドサーフェイスディスプレイ (S h a d e d S u r f a c e D i s p l a y)

の様な、3 次元的特徴の表示又は視認を提供する。

40

【 0 0 4 3 】

シェーデッドサーフェイスモジュールはボリューム内の面の容易な可視化を可能にする。面は輝度ベースのしきい値設定 (I n t e n s i t y - b a s e d t h r e s h o l d i n g) で創られる。代わりに、シーディング (S e e d i n g) オプションは関心のある特定結合構造体の選択を可能にする。

【 0 0 4 4 】

- ・ラディアルス (R a d i a l s) を用いたエムアイピー (最大値投影法)
- ・斜め及び 2 重斜めと 3 次元相関を用いたエムピーアール (多断面変換表示法)
- ・エムアールピースラブアンドマルチカット (M R P S l a b s & M u l t i - C u t s)

50

- ・カーブドエムピーアール（曲面変換表示法）
- ・エディターを用いたカラー及び不透明性プリセット
- ・領域拡張及び立体測定
- ・スラブ立体を用いたカットアウェイビューイング（Cutaway Viewing）とインタラクティブ実時間バイオーアイ（VOI）

【0045】

立体内部は“カットアウェイビューイング”ツールを使って容易に可視化される。切断面（Cut-Plane）は該立体を通るようスライスし、内部領域を示すため使われる。該切断面はマウスを使って容易に位置付けられ、配向される。

【0046】

バイオーアイ（関心体積）ツールはインタラクティブに、実時間で、関心体積を表示することを可能にする。ユーザーは容易なクリックアンドドラッグのマウス操作を行って、関心部分体積を非常に容易に、そして実時間で分離して、見ることが出来る。

【0047】

- ・多数フォーマットでの画像保存

【0048】

ケービー-フォル3デー（KB-Vol3D）により表示された画像は種々の画像フォーマット{ダイコム（DICOM）、JPEG）及びビーエムピー（BMP）他を含む}に取り込まれ得る。

【0049】

- ・エイブイアイフォーマットでのムービー取り込み

【0050】

可視化操作はまた、エイブイアイムービー エルイー（AVI movie.le）に取り込まれ、ウィンドウズメディアプレイヤー（Windows Media Player）、クイックタイム（Quick-Time）、及びリアルプレイヤー（Real Player）他上で再生され得る。

【0051】

本発明は図10で示される様にポータブルコンピュータ14に接続された走査ヘッド12を使って実施され得る。超音波システム10はまた、プローブ12をプロセッサハウジング14に接続するケーブル16を有する。或る実施例は、ビーム形成器デバイスを有するインターフェースユニット13を使ってもよい。これらの特許の内容全体が引用によりここに組み入れられる特許文献9, 10で詳細に説明される様に、走査ヘッド12はトランスデューサアレイ15A（2デー）と、マルチプレクサー及び/又はビーム形成部品を収容出来る回路ハウジング15Bと、を有してもよい。

【0052】

送信用スパースアレイと非重なり合い完全実装アレイとを使う2次元アレイ構成が受信用に使われる。N×M素子アレイについては、最適のスパースアレイ配置を有するm個の素子のみが送信用に使われ、次いで残りのNM-m個の素子が受信アレイとして使われる。例えば、40×60素子の2次元アレイについては、256素子が送信素子として使われ、該送信素子の配置は選択基準に基づき最適化され、残りの2144素子は受信素子として使われる。この実施例は2次元アレイ用に必要なマルチプレクサー要求を簡単化し、その場合該マルチプレクサーはインターフェースハウジング内に設置されてもよい。

【0053】

ほぼ完全実装した40対60の受信アレイ50用の素子配置の例が図11に示される。該2400素子アレイは256個のスパースアレイ送信素子により立ち退かされ、2144個の受信素子配置を生ずる。これらの受信素子は独立しており、該スパースアレイ送信素子と重なり合わない。好ましい実施例では、該送信素子は総アレイ素子数の25%より少なく、好ましくは15%より少なく構成するのがよい。

【0054】

上述の受信アレイのビームパターンの方位及び仰角の断面は図12で示される。第1サ

10

20

30

40

50

イドローブは中央ピークに対して約 - 13 デシベルである。グレーティングローブは該ピークに対し - 30 デシベルより小さい。2次元アレイの高さより幅が広い場合、方位ビーム幅 { 青 (実線) でプロットされる } は仰角ビーム幅 { 緑 (点線) でプロットされる } より僅かに狭い。

【 0055 】

図13では、上述の方位ビームパターンの拡大図が詳細な主ローブ及びサイドローブ構造を示す。この場合についてはビーム幅が約 1.5 度である。該ビームパターンは完全実装した 60 × 40 素子ビームパターンと略同一である。受信アレイビームパターンは図14で示される。上述の様に、受信スパスアレイは 2144 素子から成る。256 (送信) 素子による該アレイの中央部の立ち退かせによりサイドローブはない。

10

【 0056 】

該 256 個の送信スパスアレイ 60 用の最終素子配置の例が図15で示される。該 256 素子の配置は完全実装したアレイの中央の 32 × 32 素子に限定される。これらの素子は独立しており、受信アレイ素子と重なり合わない。送信スパスアレイビームパターンの断面図は図16で示される。第1サイドローブは中央ピークに対し約 - 17 デシベルである。グレーティングローブは該ピークに対し - 27 デシベルより小さい。該スパスアレイ最適化アルゴリズムは方位は + / - 45 度で、仰角は + / - 45 度でサイドローブエネルギーを最小化する。

【 0057 】

図17は図15で示すスパス送信アレイのビームパターンを示す。該送信ビームパターンは 4 × 4 ビームデータピラミッドを均一にカバーするように設計される。該送信スパスアレイは完全実装した 2400 素子アレイの 256 素子副集合から成る (約 10 % を充たす)。送信及び受信サイドローブエネルギーを + / - 45 度方位領域、+ / - 45 度仰角領域内で最小化するために、送信 / 受信アレイ設計アルゴリズムによる配置は 750 回以上の繰り返しを要した。図18に示す様に 750 回の繰り返し後、最終のスパス送信アレイ素子配置は平均サイドローブエネルギーをビームパターンの中央ピークに対し - 35 デシベルより小さく限定する。

20

【 0058 】

毎秒 20 より多い 3 次元画像を 64 × 64 の 4096 走査ビームを用いて 3 次元の立体画像を実時間で発生するために、2次元のマトリックス配列を電子的に走査出来る低電力超音波システムが説明される。各送信パルス用に、該システムは 16 の被受信ビームを発生出来る。加えて、該設計は 1.5 次元アレイをドライブし、システムの感度を改良するために、パルス圧縮用に広いバンド幅の符号化された送信波形をサポートすることが出来る。広いバンド幅は、距離分解能損失無しに、低電力送信パルスの長さを伸ばすことが出来るチャープ化又はコード化波形 (ピーエヌシーケンス) の使用を可能にする。これらの特徴の組み合わせは携帯型手持ち式デバイス内に填る電子システム付き画像形成アレイをもたらす。

30

【 0059 】

該ビーム成形器処理システムは大きな 2 次元アレイの応答を同時処理するタイムドメインプロセッサであり、アレイ全体の実時間処理を提供し、かくして手で持てる、低コストユニットを提供する低電力、高集積ビーム形成器である。

40

【 0060 】

2 次元マトリックスアレイを使う実時間 3 次元超音波画像形成を求める強い要求がある。この節では、実時間 3 次元画像形成をサポートするために超音波システムに必要な受信ビーム形成チャンネルの最小数を解析する。48 × 64 素子アレイの様な合理的な寸法をサポートするために最小で 192 の並列受信ビーム形成チャンネルが必要なことが示される。

【 0061 】

2 次元トランスデューサアレイの面を比較的小さいサブアレイの平面 “ タイル ” に分けるために電子的に調整可能な音響的コンフォーマルレンズを有するシステムの例が、内容

50

が引用によりここに組み入れられる特許文献5で形成されるが、アレイ全体のビーム形成は2つの段階に分けられ、第1は小アパーチャのサブアレイビーム形成であり、それに続く第2段階の該サブアレイの各々からの出力の大アパーチャコヒーレント加算がある。画かれている様に、タイル/サブアレイは、対象が画像形成システムの視野内に置かれた時、該対象から各“タイル”への入射放射が遠方場近似を使って取り扱われるよう、十分に小さくされ得る。しかしながら、より広い応用を可能にするよう、近接場ビーム形成能力は該サブアレイビーム形成システムの現実の実施例に組み入れられた。全てのサブアレイがコヒーレントに加算されることを可能にするため追加の遅延素子が第2段階処理として組み入れられた。該遅延和 (delay - and - sum) ビーム形成器は各サブアレイが特定の方向から放射する信号を“探す”ことを可能にする。該アレイの各素子と関連する遅延を調整することにより、該アレイの見る方向は放射源に向かうよう電子的に操向され得る。該サブアレイ内の各素子用の遅延線要求は百段階より少なくてもよい。最終の近接場集束用にはグローバル加算用の長い遅延だけが必要となる。本発明の電子制御ビーム形成システムの詳細線図は特許文献5の図14Aで示される。このシステムは並列の時間遅延ビーム形成プロセッサのバンクから成る。各プロセッサは2つの部品、すなわち小アパーチャビーム操向/集束用の2次元サブアレイビーム形成器と、各対応するサブアレイからの出力の階層的近接場ビーム形成を可能にする追加的時間遅延プロセッサと、から成る。m個のサブアレイを有するシステム用に上記で参照した図14Aで見られる様に、m個の並列のプログラマブルな第2段階近接場時間遅延は全てのm個の並列出力がコヒーレントに加算されることを可能にするために個別遅延調整用に必要である、一方この加算された出力は目標対象の3次元画像を提供する。

【0062】

80×80素子2次元アレイ用で、この階層的なサブアレイ小アパーチャ、次いで大アパーチャのビーム形成アプローチを使わなければ、6400本のワイヤから成るケーブルが、該トランスデューサアレイを従来のビーム形成システムに接続するために、必要であることを理解することは容易である。上記で参照した特許文献5の図14Aで示す様に、各サブアレイプロセッサへの入力の数該サブアレイ内の遅延素子の合計数と等しく、各サブアレイは1つの出力しか有しない。すなわち、サブアレイへの入力数はそのサブアレイと関連したトランスデューサ素子の数に等しい。サブアレイ出力の数は、サブアレイの数で割り算した合計トランスデューサアレイ素子数に等しい。例えば、もしこの階層的ビーム形成システムを実現するために5×5サブアレイの使用を選択するならば、第1段階サブアレイビーム形成後、該第2段階近接場ビーム形成部に接続するのに要するワイヤの合計数は25分の1に減少する。特に、上述の様に、この2次元サブアレイビーム形成を使わなければ、80×80の2次元トランスデューサアレイを従来のバックエンドビーム形成部に接続するために6400本のワイヤが必要である。最初に5×5サブアレイ処理バンクを使うと、該バックエンドビーム形成システムへ接続するために必要なワイヤの数は256に減じられる。本発明のこの例に基づいて、256の5×5素子サブアレイビーム形成器のバンクが走査ヘッドの80×80素子2次元アレイと一体化されると、256本のワイヤから成るケーブルが集積化された走査ヘッドとバックエンド近接場ビーム形成システムを適切に接続する。

【0063】

5×5サブアレイ小アパーチャビーム形成プロセッサは小サイズのシリコン集積回路内に容易に集積化され、8つのこの様な5×5サブアレイビーム形成部は1つの集積回路上に集積化され得ることを言及することは重要である。サブアレイは一般に、3×3サブアレイから8×8サブアレイまでに対応する9と64の間のトランスデューサ素子を有することを注意されたい。好ましい範囲は正方形アレイ形状については4×4及び6×6アレイであるか、それらの間である。長方形サブアレイはまた、好ましくは3×4、4×5、又は4×6が使われるのがよい。4分の1λ誤差最小基準が使われることを注意されたい。僅か32の集積回路デバイスが走査ヘッド内に組み入れられる必要があるだけで、ケーブルサイズを6400本のワイヤから256本のワイヤに減じ得る。同様に、64×4

8素子の2次元アレイについては、最初にトランスデューサハウジング内の4×4サブアレイ処理バンクを使うと、バックエンドビーム形成チャンネルの数は192に減じられる。

【0064】

本発明では、各々が、改良されたSN比性能を有する雑音及びケーブル損失を最小化する2次元アレイビーム形成用の好ましい実施例が、図4-6Bで説明される。これらの実施例では、m個の並列サブアレイビーム形成プロセッサのバンクが、コンパクトな、低雑音走査ヘッドを創るために2次元トランスデューサアレイと一体化される。図4はコンパクトな走査ヘッドが専用処理モジュールに接続され、m個の並列前置増幅器/テージーシーエス(TGCs)、送信/受信チップ及び第2段階時間遅延処理ユニットが収容される。この専用処理モジュールはファイヤワイヤ、ユーエスピー又はピーシーアイバスを経由してホストコンピュータ540と通信する。制御及び同期化は該処理モジュール内に配置されたシステム制御器により行われる。図5は図4で述べられたと同じアーキテクチャーを画くが、例外事項は該専用処理モジュール内部で、該第2段階時間遅延処理ユニットは特にチャージドメインプログラマブル時間遅延線を使うことにより実施されることである。図6A及び6Bは、該コンパクトな走査ヘッドが、m個の並列ビーム形成チャンネルを有する従来の、商業的に入手可能なタイムドメインデジタル超音波画像形成システムと接続されるシステムを画いている。図6Aと6Bで、該時間遅延プロセッサが又シーデーピー時間遅延線を用いて実現され得ることは容易に分かる。

【0065】

該システムの好ましい実施例では、図19-24Bと連携して示される様に、大アパーチャービーム形成システムが超音波画像形成システムの主プロセッサハウジング内に組み入れられる。

【0066】

組織内の音の速度は約1500cm/秒なので、15cmの深さを貫入する音波の往復伝播時間は約20マイクロ秒である。診断品質画像を提供するには、実時間3次元画像形成用として、毎秒20個より多いフレーム速度の3次元立体画像向けの少なくとも64×64の走査ビームを必要とする。各送信ビーム用に、該実時間3次元画像形成システムは、好ましい3次元フレーム速度要求を充たすために、各送信パルスのための少なくとも16ビームを形成出来ねばならない。この節では直列時間多重送信ビーム形成と、並列同時タイムドメインビーム形成実施と、の両者を取り扱う。

【0067】

16ビーム走査の要求を達成するために、直列及び並列アーキテクチャーの組み合わせが使われてもよく、すなわち、該システムは2つのビームを形成するためにフロントエンドの時間多重化された直列ビーム形成要素技術を使い、次いで、バックエンドプロセッサでの8個の並列ビーム形成法が続くか、又は該システムは各直列出力ビーム用に、4つの直列ビームを形成し、次いで該バックエンドプロセッサが4つの並列ビームを形成する等である。

【0068】

2次元トランスデューサアレイの視認角度に沿い、ビーム形成器遅延とシェーディングをシステムチックに変化させることにより、該3次元放射源を表す視線に沿う戻りエコーが、その走査角度での走査画像を創るため使われてもよい。該システムは毎秒20フレーム以上で広視野内の連続実時間大面積走査画像を提供出来る。図7で示す様に、シーデーピービーム形成チップ内では、多重ビームを発生するために時間多重化された計算構造が使われ、すなわち、各送信パルス用に、2次元サブアレイとその対応する第2段階近接場時間遅延線とのバンクはシーケンシャルに多重ビームを提供することが出来る。該計算回路はK個のビームを形成するために要する遅延をシーケンシャルに発生する。該デバイスは下記シーケンスを使って動作するが、すなわち：一旦サンプルされた戻りエコーのセットが該遅延線内に負荷されると、時刻 t_1 でビーム1を形成するのに要する遅延が各モジュール内で計算され、全遅延線に並列に印加される。サンプルされた適当な遅延付き戻り

エコーは第 1 ビームを形成するためにコヒーレントに加算される。時刻 t_2 でビーム 2 を形成するため必要な遅延が各モジュール内で計算され、並列に全遅延線に印加される。サンプルされた適当な遅延付き戻りエコーは第 2 ビームを形成するためコヒーレントに加算される。該手順は K 番目のビームがコヒーレントに形成されるまで繰り返される。

【 0 0 6 9 】

例えば、もし 16 の直列のアドレス可能な出力を有する計算回路が、プロセッササブレイ及び第 2 段階時間遅延線と組み合わせられるなら、各送信パルス用に、各々が異なる走査角度に沿う 16 のビーム又は走査線が創られ得る。15 cm の深さのダウンレンジを有する 256 のパルス用に、該システムは毎秒 20 フレームのフレーム速度で 64×64 画素解像度を有する 4096 ビームを発生出来る。該システムは完全にプログラマブルで、該ビーム形成電子機器は高解像度の又はより高いフレーム速度の画像用に、より小さい視野へズームインするよう調整されることが出来る。例えば、15 cm の同じダウンレンジ深さを有する 192 の送信パルスを使って、該システムは毎秒 30 フレームのフレーム速度で 64×48 画素解像度を有する 3072 ビームを発生出来る。

【 0 0 7 0 】

ビーム形成システムの目的は画素点から受信した信号をトランスデューサアレイ上に集束することである。特定の方向に伝播する波頭を整合させるようビーム形成器内に適当な遅延を挿入することにより、関心のある方向から到着する信号はコヒーレントに加算される一方、他の方向からの信号はコヒーレントに加算されないか、又は打ち消される。放射源から焦点までの飛行時間 (time-of-flight) は計算され、並列の多数の到来方向からの全てのチャンネル用のメモリー内に記憶される。従来の実施例では、各ビーム用に別々の電子回路が必要であり、多重ビームシステム用では、最終電子機器はビーム数が増えたと急激に嵩張り、コスト高になる。例えば、線形の 192 素子アレイ用のビーム形成部は各々が 128λ より大きいプログラマブル遅延長さを有する 192 の並列遅延線を要する。4 つの平行ビームを形成するために、例えば、合計 768 のプログラマブルの長い遅延線が必要である。多重ビーム用に必要な電子機器を簡単化するために、階層的 2 段階ビーム形成システムを説明する。

【 0 0 7 1 】

階層的ビーム形成の概念は飛行時間計算を 2 部分に分けることであり、第 1 部分は、粗い解像度で、小アパーチャーのビーム形成用の短い遅延であり、これに精細な解像度で、大アパーチャーのビーム形成用の長い遅延が続く。図 19 には 2 次元アレイ用の 3 次元微分遅延方程式が示されている。この方程式はアレイ素子 (x_m , y_m) の遅延差を (該 2 次元アレイの中心に対する) 距離と角度、シータ及びファイ、との関数として示す。該方程式は全ての y_m (素子位置の y 座標) を 0 に設定することにより 1 次元配列に変えられる。該遅延差は、角度ファイ = 0 に設定することにより (立体の代わりに) 単一平面に限定され得る。

【 0 0 7 2 】

2 段階遅延の操作を例示するためには、遅延差プロファイルが該 1 次元又は 2 次元アレイ内の全素子用に発生されねばならない。これを行うために、該微分遅延方程式が計算され、全ての遅延差が与えられた距離での角度シータ及びファイの関数として作表された。例えば、図 20 に示す様に、2 次元アレイの中心の近くの素子について遅延差プロファイルがプロットされた。

【 0 0 7 3 】

2 段階遅延システムでは、前記過程からの作表されたデータが粗い遅延と細密な遅延とに分けられる。該粗い遅延と細密な遅延とを分ける方法を決定するため、最大遅延差誤差が制限される (典型的には、1 サンプル以下の最大遅延差誤差を有するよう設定する)。(前記過程からの) 該作表された遅延はまた、受信要素が有効にされる時期を決定するためにも使われる。例えば、図 21 は少数の素子について遅延差誤差を距離の関数として書く。最悪ケースの遅延差 (青でプロットされたデータ) は、シータ = -45 度、ファイ = -45 度の方向から画像データを受信しようと企てる 2 次元アレイの隅部 (シータ = +4

10

20

30

40

50

5度、ファイ = + 45度)の素子用である。この場合については、最大遅延差は制限より大きく(> 1サンプル誤差)、従って該素子は、約100サンプルより大きい範囲まで受信することを有効にされない。

【0074】

階層的2段階平行ビーム形成システム958のブロック線図が図22Aで示される。約6.81kg(15ポンド)より軽い重さの、図10の12の様な手持ちプローブの2次元トランスデューサアレイ960がビーム形成システム964の入力に接続される前に増幅器962に接続される。該ビーム形成システムは複数の短い遅延線を有しており、該遅延線の出力は加算回路968でコヒーレントに加算されるが、該加算回路の加算出力は長い遅延線970に供給され、該長い遅延線の出力はまた、加算回路972で加算される。第1段階の粗いビーム形成は、例えば、この特定の実施例の8つの隣り合う受信器に於ける小アパーチャからの戻りエコーをコヒーレントに加算する過程を有する。該アパーチャの小さい寸法のために、各短い遅延の遅延長さは約8λにしか過ぎない。それで、192素子入力、24のこの様な小アパーチャについて、粗いビームが形成される。それから24のビームの各々は次いで、大アパーチャの、精細解像度のビーム形成用に、その対応するプログラマブルな長い遅延線に印加される。4本の平行ビームを形成するには、4つのこの様なビーム形成構造体が必要である。図22A見られる様に、この階層的実施例は、24本の粗いビームを形成するために、192の短い遅延しか必要とせず、次いでこれに、各1つが128λより短いプログラマブルな遅延長さを有する24の長い遅延線が続く。4本の平行ビーム用に、192の短い遅延にプラスして96の長い遅延しか必要でなく、このことは電子部品及び電力の意味で大きな節約を提供する。

【0075】

更に、各小アパーチャの、短い遅延線内では、チャージドメイン処理回路からのタップ位置出力を選択するため飛行時間制御回路が使われるが、該制御回路はタップ付けされた遅延線出力を非破壊的に検出する。各受信器はビームシェーディング/アポディゼーション用の掛け算器を有する。各プロセッサ内では、全ての掛け算器は共通の出力を共有する。加算された電荷は、減じられたSN比を有する画像形成パルスを作るよう戻りエコーをデコードし、圧縮するために整合フィルタに印加される。階層的加算がデジタル式に行われるようA-D変換器又はオンチップチャージドメインA-D変換器が使われてもよい。

【0076】

好ましい実施例では、ビーム形成器出力とバックエンドプロセッサの間で高速デジタル通信接続を使うことが重要である。前に説明した様に、各トランスデューサ素子で受信したアナログ戻りエコーは信号処理時A-D変換器(A/D)によりデジタル信号に変換される。図22Bのビーム形成器974で示す様に、A-D変換器976は各短い遅延線の入力で使用され、時間遅延はデジタル式に行われる。或いは代わりに、図22Cの実施例980で示す様に、該A-D変換器982は各粗いビームの出力で使われてもよく、該長い遅延はデジタル式に行われてもよい。該A-D変換は入手可能な個別部品を使って行われてもよく、或いは好ましい実施例では、チャージドメインA-D変換器が、デジタル式に行われる階層的加算を伴う該チャージドメインビーム形成器と同じ集積回路上に形成されてもよい。

【0077】

コード化された又はスペクトラム拡散式の信号の使用法は通信社会で大きな愛顧を得て来た。該使用法は今や衛星、セルラー、そして有線デジタル通信システムで日常的に使われている。スペクトラム拡散コード化無しの3MHz正弦曲線の5サイクルの例が図23Aで示される。コード化された又はスペクトル拡散式のシステムは有限の時間-バンド幅積を有する、ブロードバンドの、1時的に延ばされた励振信号を送信する。その受信信号は改良したSN比を有する画像形成パルスを作るようデコードされる。超音波画像形成システムでコード化信号を使う利点は、ピーク音響出力を著しく下げながら、高解像度画像形成の使用法を提供することである。これらの信号はまた、システム全体の受信感度を改

10

20

30

40

50

良する信号処理利得を提供する。直接シーケンス変調はコードシーケンスによる搬送波の変調である。実際は、この信号はA M (パルス)、F M、振幅、位相又は角度変調とすることが出来る。該信号はまた、指定時間の後に繰り返す2進値のシーケンスを含む擬似ランダムな又はピーエヌ(P N)のシーケンスであってもよい。

【0078】

超音波で、スペクトル拡散/コード化励振送信波形を使う概念は、長さPの送信パルスの基本シーケンスを、コード長さNを有するコードシーケンスで、変調する過程を有する。NバーストのコードパルスシーケンスはNチャープコードと呼ばれることが多い。5つのチャープバーカー(Chirp Barker)コーディング[111-11]を有するゲートされた3MHz正弦曲線の例が図23Bで示される。各“チャープ”はゲートされた送信波形の1サイクルに対応する。かくして、図23Bは第4サイクルが反転されていることを除けば、図23Aのそれと略一致して見える。図23A及び図23Bの両者では、連続線は連続的にサンプルされた正弦曲線波形を表すが、クロスハッチされた点はサンプルされた信号であり、そこではサイクル当たり10サンプルが取られている。長さ $N \times P$ を有するコード化パルスシーケンスは、出力スペクトルをより長い持続時間に亘り拡散することにより、送信メディア内のピーク出力を有効に減ずることが出来る。スペクトル拡散の/コード化された戻りエコーを受信すると、改良されたSN比(SNR)を有する画像形成パルスを作るために、受信信号をデコードするようパルス圧縮整合フィルタが使われてもよい。 $N \times P$ コード化パルスシーケンスのSN比改善は $10 \log(NP)$ である。それで、長さ7のバーカーコードと2サイクルバースト送信波形については、11.4デシベルのSN比改善が達成される。しかしながら、本システムでは、送信及び受信波形はSのオーバーサンプル比でオーバーサンプルされる。典型的に、 $S = 4$ のオーバーサンプル比が使われた。そこで次いで、 $10 \log(NPS)$ のSN比改良を有する画像形成パルスを作るために、戻りエコーをデコードし、圧縮するよう受信端で、 $N \times P \times S$ のタップ長さを有する整合フィルタが使われてもよい。上記例では、 $N = 7$ 、 $P = 2$ 、 $S = 4$ で、17.5デシベルのSN比が達成される。

【0079】

送信信号を形成する好ましい方法が図24A-24Cで示される。基本シーケンスは図24Aで見られる様な単一パルスである。5チャープバーカーコード[111-11]を使って、該バーカーコードを用いた該基本シーケンスのたたみ込み(convolution)が図24Bで表わされる。最後に、該システムは図24Cで示す様に該連続波形のオーバーサンプルされた版を送信し、6回オーバーサンプルされた波形が送信波形として使われる。

【0080】

各、送信され、拡散、コード化され、励振される波形用に、4つの平行な、圧縮されたビームを形成出来る192チャンネル受信ビーム形成システムが図25Aのビーム形成器システム985で示される。この実施例では、2段階の階層的ビーム形成アーキテクチャーが使われ、最初に、小アパーチャ短遅延ビーム形成器986が信号を出力するが、該信号は8つの隣り合うトランスデューサからの戻りエコーのコヒーレント式に加算されたものであり、次いでパルス圧縮整合フィルタ987が該受信信号をデコードするよう追随し、この圧縮された信号988は長遅延線に印加され、ビーム形成要求を完了する。図25Bのシステム990では、A-D変換器992が該整合フィルタ出力の各々で組み入れられる。次いで、長い遅延が第2段階デジタル遅延線実施例を使ってデジタル式に行われる過程が続く。

【0081】

整合フィルタの実施例は図25Cで示される。該フィルタ994はサンプリング回路995から信号を受信するK段階のタップ付き遅延線と、K個のプログラマブル掛け算器と、から成る。拡散され、粗くビーム形成された信号である、 f_n は該遅延線の入力に連続的に印加される。該遅延の各段階で該信号は非破壊的に検出され、タップ重み996である、 W_k を掛け算され、ここで $k = 1, 2, 3, \dots, K-2, K-1, K$ である。

該重み付けられた信号は圧縮された出力 g_n 998を創るために、加算回路997で一緒に加算される。時刻 $t = n$ で

$$g_n = f_{n-1} W_1 + f_{n-2} W_2 + f_{n-3} W_3 + \dots + f_{n-K-2} W_{K-2} + f_{n-K-1} W_{K-1} + f_{n-K} W_K$$

【0082】

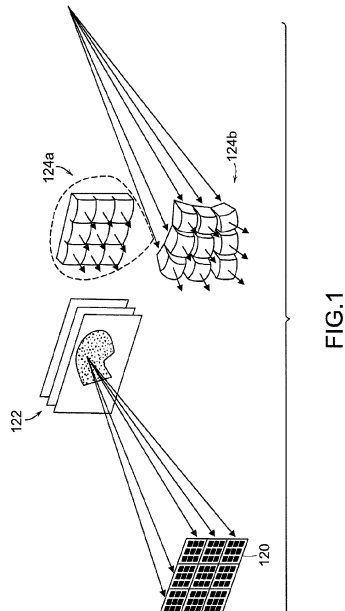
図24A - 24Cに示す例を使うと、もし該システムが6回オーバーサンプルされた、5つのチャープのバーカーコードを送信し、該整合フィルターの重みが該送信された5つのチャープのバーカーコード励振波形の時間的反転として選択されるなら、該整合フィルターは、 $10 \log(5 \times 6) = 15$ デシベルのフィルター利得を有する、圧縮され、デコードされ、パルス化された信号(図25D参照)である相互相関出力999を作る。

10

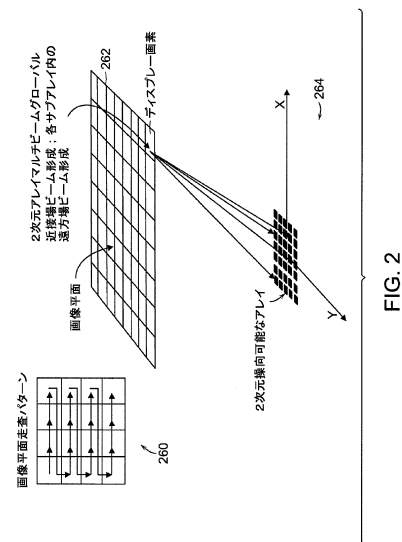
【0083】

請求項は、その結果に向け述べられてない限り、詳述された順序又は要素に限定されるとして読まれるべきでない。次の請求項とそれの等価物の範囲と精神の中に入る全ての実施例は本発明として請求される。

【図1】



【図2】



【図 3 A】

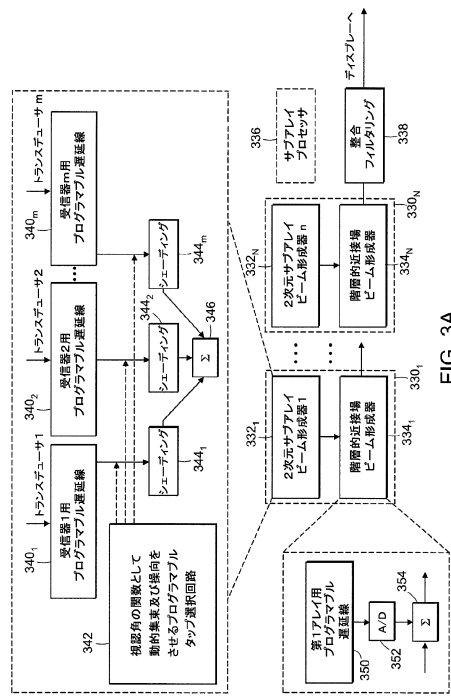


FIG. 3A

【図 3 B】

- プログラマブルサブアレイのバンクを使うビーム形成
- 各サブアレイ内のダイナミックなビーム指向及び集束
- 各サブアレイ出力を備うダイナミックなビーム指向集束
- m個のトランスデューサ素子用単一接続ケーブル

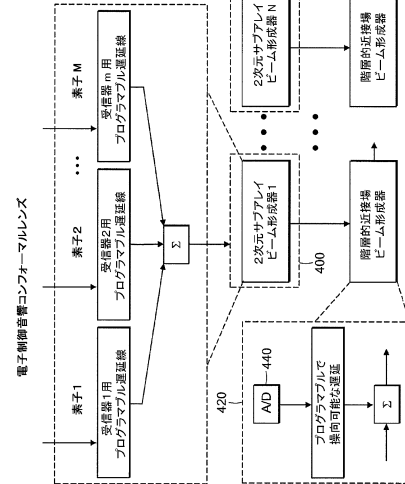


FIG. 3B

【図 3 C】

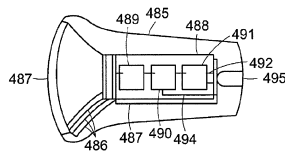


FIG. 3C

【図 3 D】

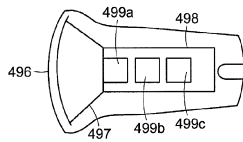


FIG. 3D

【図 4】

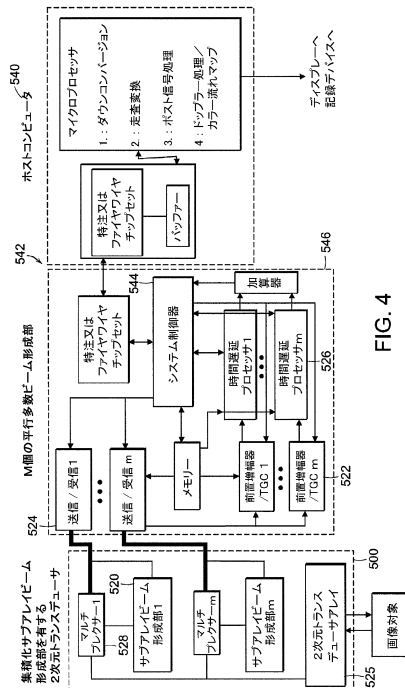


FIG. 4

【図 5】

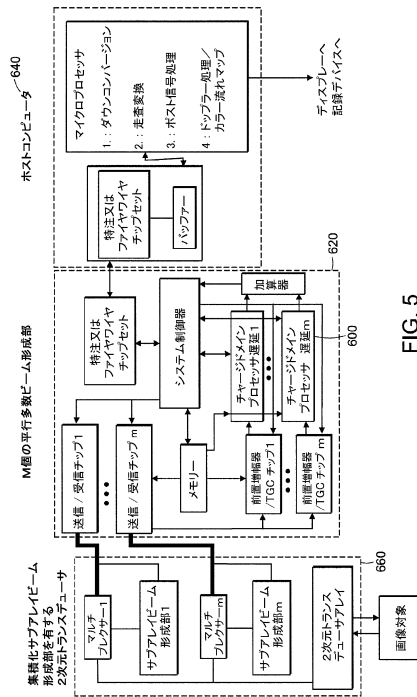


FIG. 5

【図 6 B】

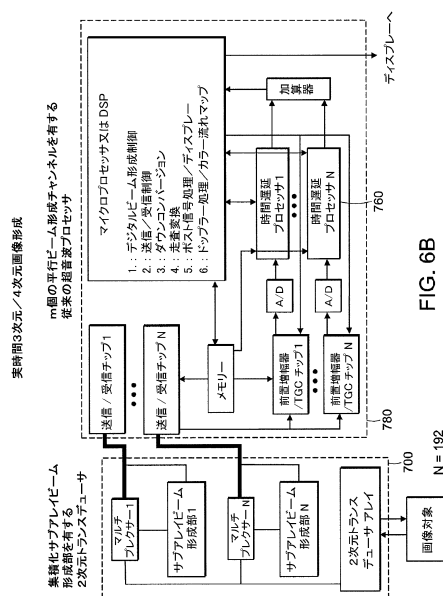


FIG. 6B

【図 6 A】

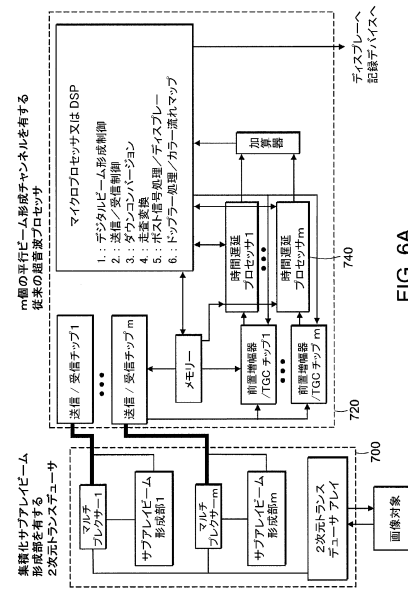


FIG. 6A

【図 7】

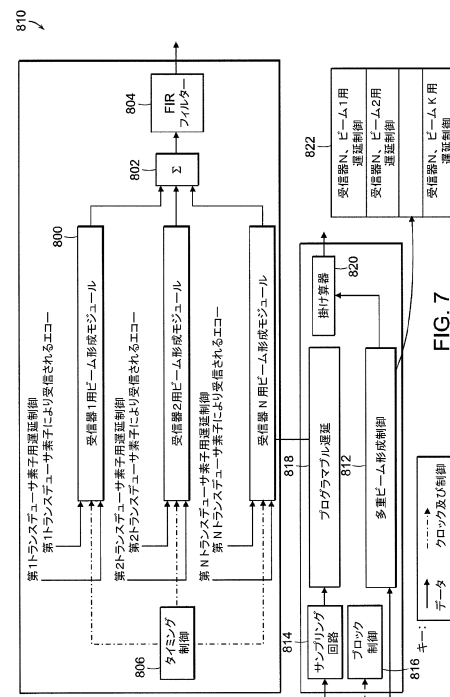


FIG. 7

【図 8 A】

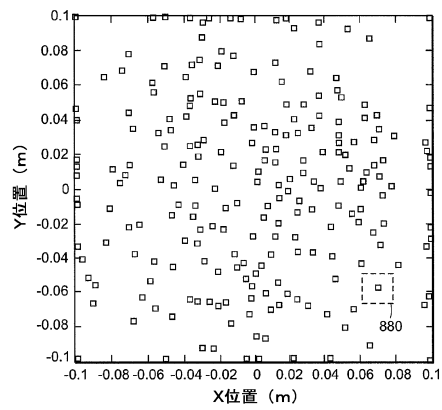


FIG. 8A

【図 8 B】

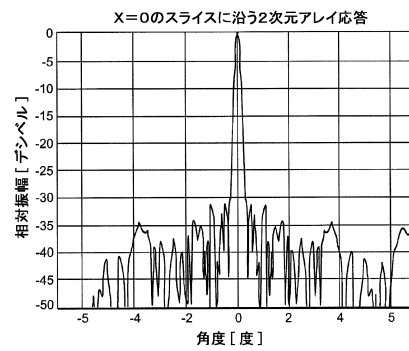


FIG. 8B

【図 9 A】

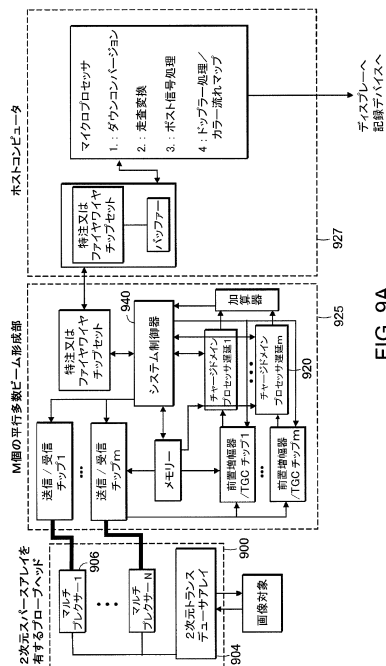


FIG. 9A

【図 9 B】

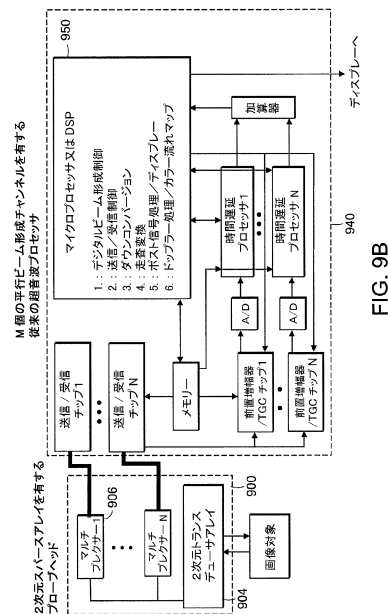


FIG. 9B

【図 10】

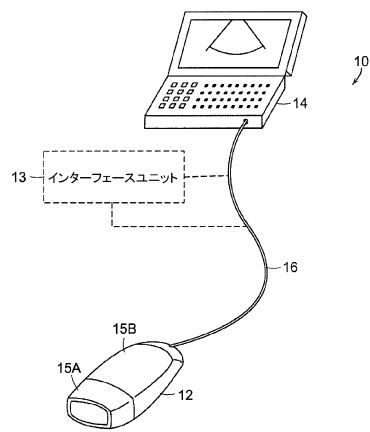


FIG. 10

【図 11】

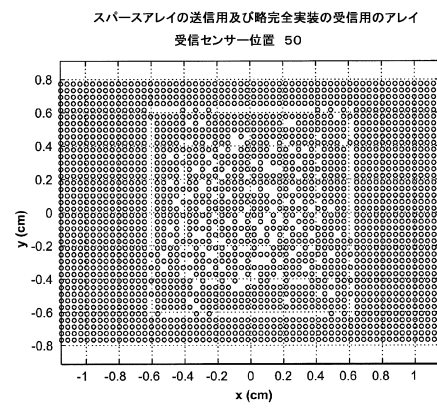


FIG. 11

【図 12】

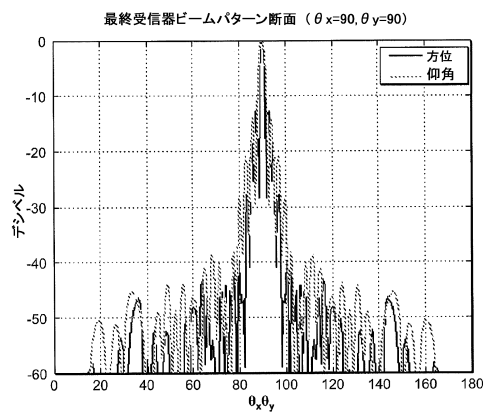


FIG. 12

【図 13】

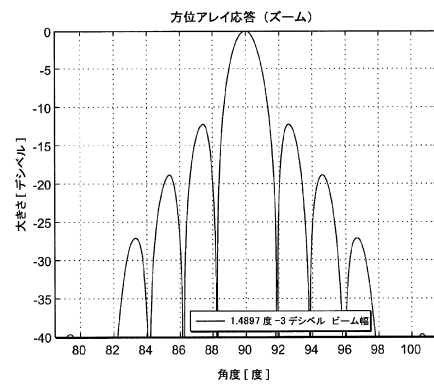


FIG. 13

【図 14】

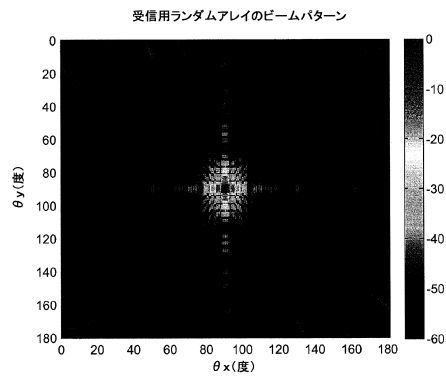


FIG. 14

【図 15】

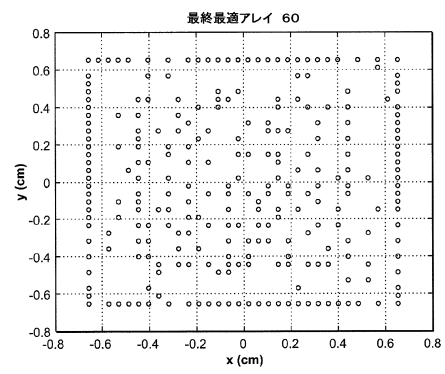


FIG. 15

【図 16】

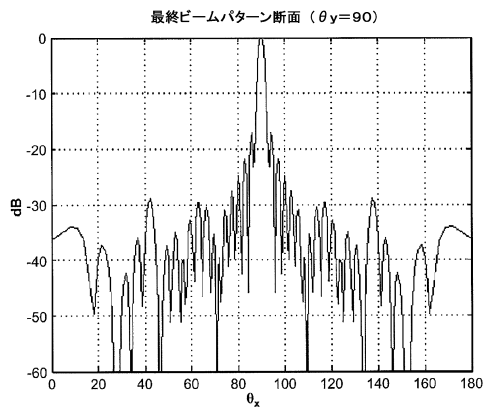


FIG. 16

【図 17】

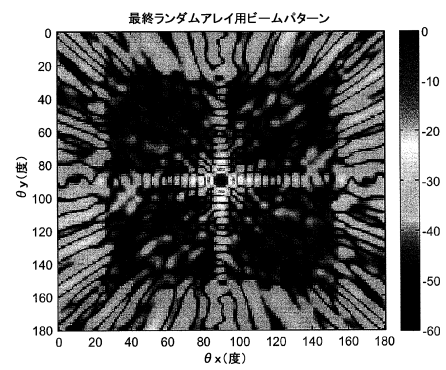


FIG. 17

【図 18】

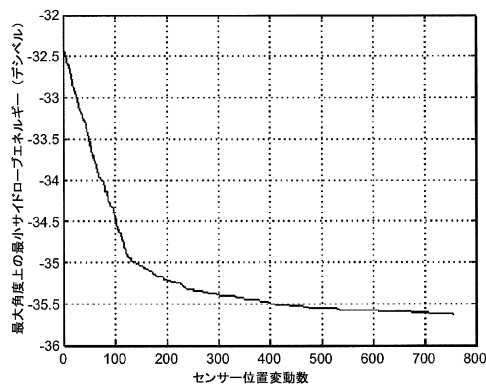


FIG. 18

【図 19】

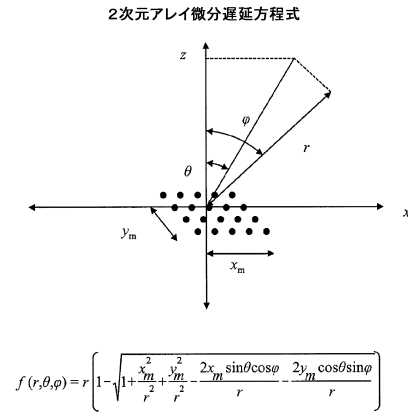


FIG. 19

【図 20】

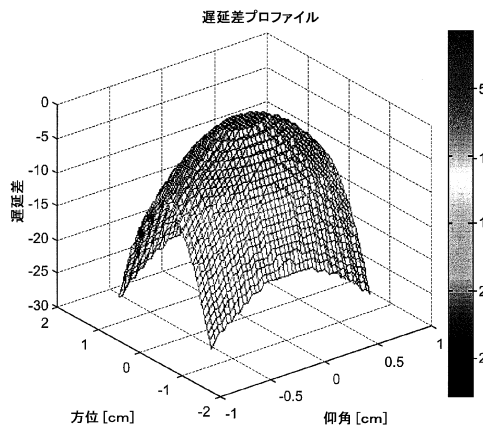


FIG. 20

【図 21】

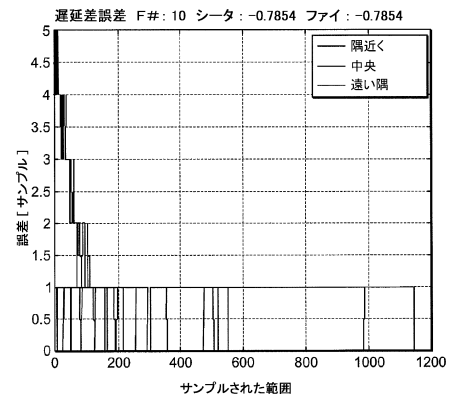
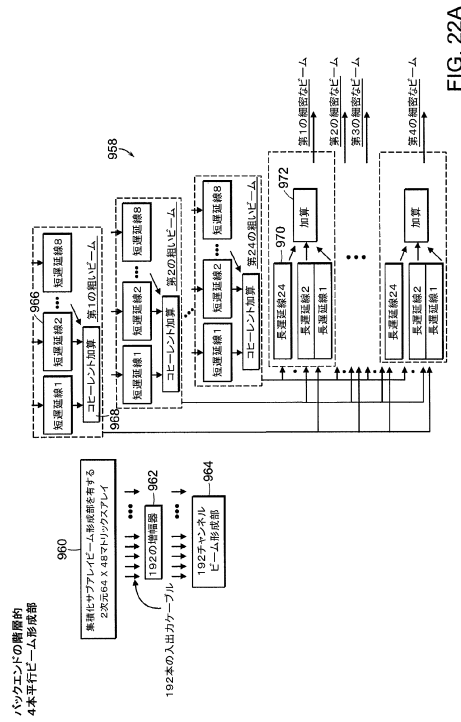
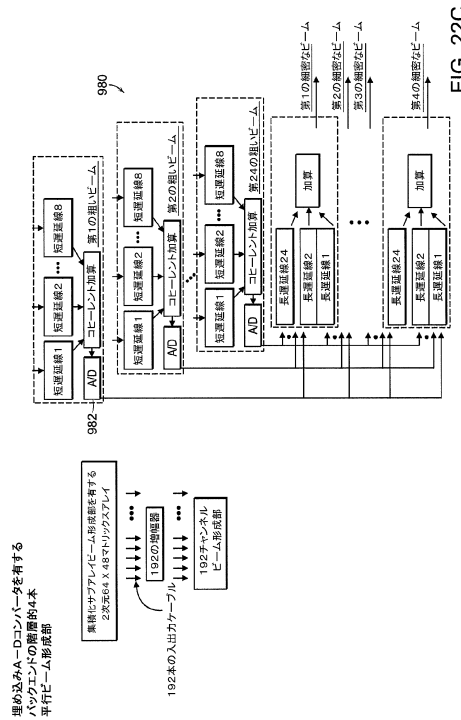


FIG. 21

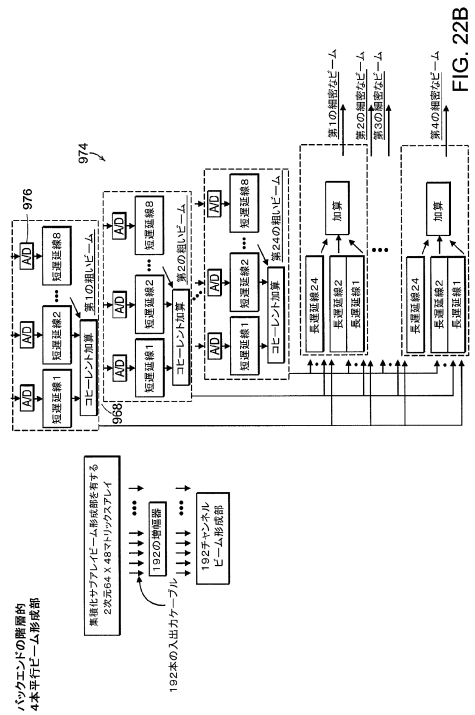
【 図 2 2 A 】



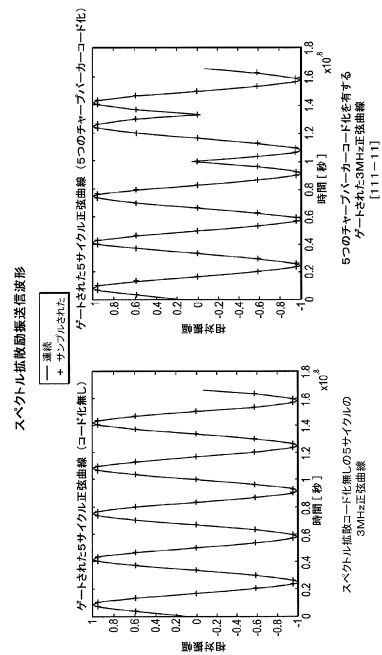
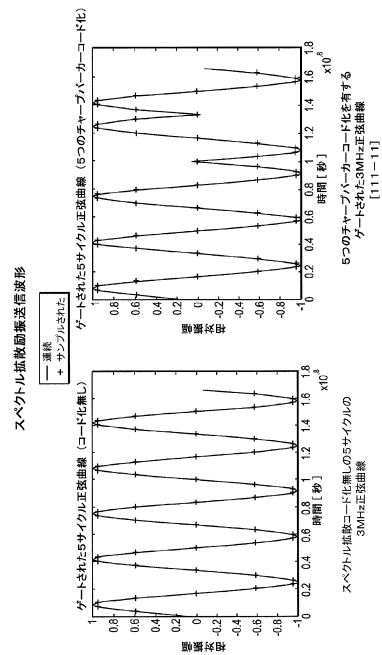
【 図 2 2 C 】



【圖 2 2 B】

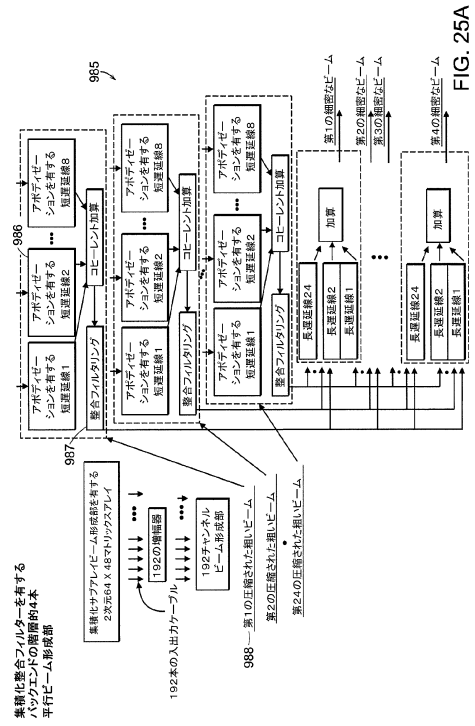
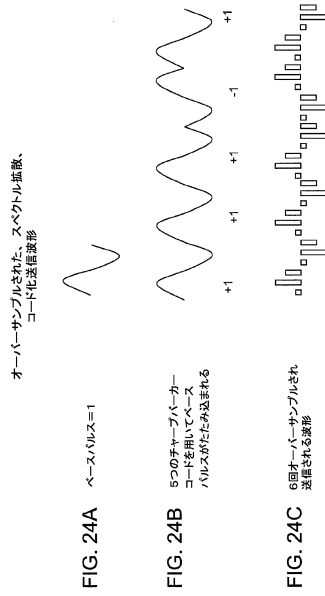


【 図 2 3 A - 2 3 B 】



【 ㊦ 2 4 A - 2 4 C 】

【 図 2 5 A 】



【 図 2 5 B 】

【図 2 5 C】

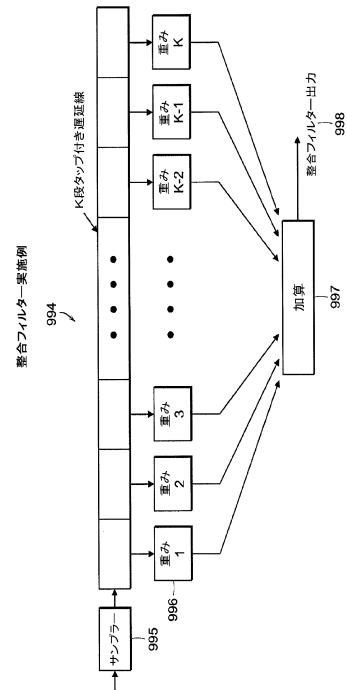
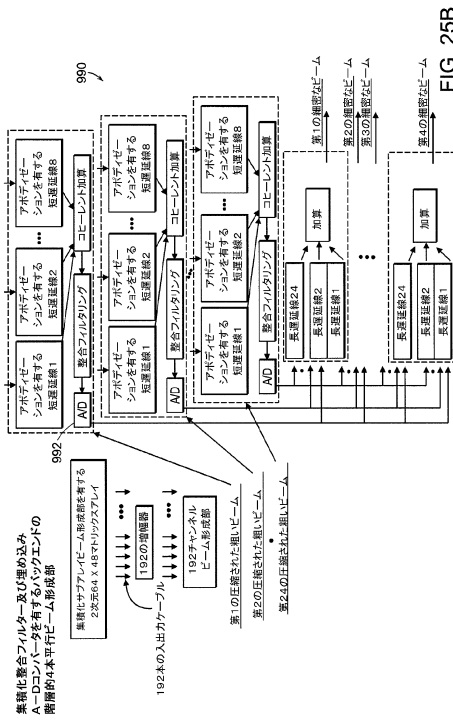


FIG. 25C

【図 25 D】

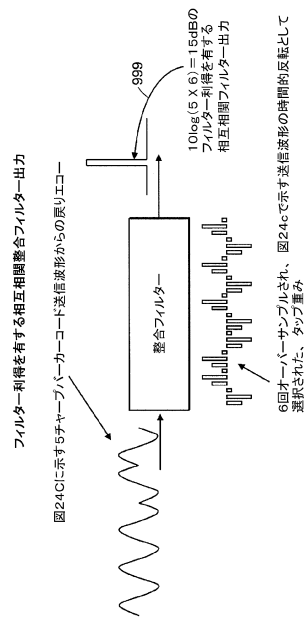


FIG. 25D

フロントページの続き

(72)発明者 ウォング, ウィリアム

アメリカ合衆国マサチューセッツ州02186ミルトン・ランドルフアベニュー1041

(72)発明者 バーガー, ノア

アメリカ合衆国マサチューセッツ州01701フラミンガム・メドウストリート137

審査官 富永 昌彦

(56)参考文献 国際公開第2008/002464(WO, A2)

特開2005-034634(JP, A)

米国特許出願公開第2005/0288588(US, A1)

国際公開第98/034294(WO, A2)

米国特許出願公開第2002/0091317(US, A1)

米国特許第05938611(US, A)

特開平09-313487(JP, A)

特開2005-040418(JP, A)

特表2005-517515(JP, A)

特表2003-506172(JP, A)

特開昭63-272330(JP, A)

特開2000-316860(JP, A)

特開2005-270423(JP, A)

特開2008-188423(JP, A)

特開2000-041980(JP, A)

特開2002-045359(JP, A)

特開2005-028166(JP, A)

特開平04-254754(JP, A)

(58)調査した分野(Int.Cl., DB名)

A61B 8/00 - 8/15

专利名称(译)	三维超声成像系统		
公开(公告)号	JP5649576B2	公开(公告)日	2015-01-07
申请号	JP2011527046	申请日	2009-09-15
[标]申请(专利权)人(译)	泰拉科技公司		
申请(专利权)人(译)	Terateku·企业庸率		
当前申请(专利权)人(译)	Terateku·企业庸率		
[标]发明人	チアングアリス ヘーシンバイ ウオングウィリアム バーガーノア		
发明人	チアング,アリス ヘー,シンバイ ウオング,ウィリアム バーガー,ノア		
IPC分类号	A61B8/00		
CPC分类号	A61B8/00 A61B8/4444 A61B8/4472 A61B8/4483 A61B8/483 G01S7/52082 G01S7/52095 G01S15/8925 G01S15/8927 G01S15/8959 G01S15/8993 G10K11/346		
FI分类号	A61B8/00		
优先权	61/192063 2008-09-15 US 12/286555 2008-09-30 US		
其他公开文献	JP2012502692A		
外部链接	Espacenet		

摘要(译)

超声成像系统技术领域本发明涉及一种超声成像系统，其中扫描头或者包括执行远场子阵列波束成形的波束形成器电路，或者包括激励所选元件的稀疏阵列选择电路。当与第二级波束形成系统一起使用时，可以生成三维超声图像。

