

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3828758号
(P3828758)

(45) 発行日 平成18年10月4日(2006.10.4)

(24) 登録日 平成18年7月14日(2006.7.14)

(51) Int. Cl. F I
A 6 1 B 8/06 (2006.01) A 6 1 B 8/06

請求項の数 20 (全 14 頁)

<p>(21) 出願番号 特願2001-73896 (P2001-73896) (22) 出願日 平成13年3月15日(2001.3.15) (65) 公開番号 特開2002-291742 (P2002-291742A) (43) 公開日 平成14年10月8日(2002.10.8) 審査請求日 平成15年2月6日(2003.2.6)</p>	<p>(73) 特許権者 300019238 ジーイー・メディカル・システムズ・グローバル・テクノロジー・カンパニー・エルエルシー アメリカ合衆国・ウィスコンシン州・53188・ワウケシャ・ノース・グランドビュー・ブルバード・ダブリュー・710・3000 (74) 代理人 100085187 弁理士 井島 藤治 (74) 代理人 100090424 弁理士 鮫島 信重</p>
---	---

最終頁に続く

(54) 【発明の名称】 信号処理回路および超音波ドップラ装置

(57) 【特許請求の範囲】

【請求項1】

複数の連続波入力信号をそれぞれ増幅して各連続波入力信号ごとに位相が互いに逆な1対の増幅信号を出力する複数の増幅回路と、

前記複数の増幅回路のおのおのについて前記1対の増幅信号についての択一的な選択をそれぞれ行う複数の選択回路と、

互いに交差する複数の入力信号経路および信号出力経路並びにそれら経路の交差部ごとに設けられたスイッチを有し、前記複数の信号入力経路に前記複数の選択回路の出力信号がそれぞれ導かれるマトリクススイッチと、を具備することを特徴とする信号処理回路。

【請求項2】

前記複数の増幅回路と前記複数の選択回路の間に前記複数の増幅回路の1対の増幅信号の出力経路ごとに設けられた電圧・電流変換回路、を具備することを特徴とする請求項1に記載の信号処理回路。

【請求項3】

前記複数の選択回路と前記マトリクススイッチの間に前記複数の選択回路ごとに設けられた電圧・電流変換回路、を具備することを特徴とする請求項1に記載の信号処理回路。

【請求項4】

前記電圧・電流変換回路は抵抗である、ことを特徴とする請求項2または請求項3に記載の信号処理回路。

【請求項5】

10

20

前記選択回路および前記マトリクススイッチのスイッチを制御する制御回路、を具備することを特徴とする請求項 1 ないし請求項 4 のうちのいずれか 1 つに記載の信号処理回路。

【請求項 6】

信号遅延線のそれぞれ異なる位置から引き出された複数の信号入力タップおよび少なくとも一端から引き出された信号出力タップを有し、前記複数の信号入力タップに前記マトリクススイッチの複数の信号出力経路の信号がそれぞれ導かれる信号遅延回路、を具備することを特徴とする請求項 1 ないし請求項 5 のうちのいずれか 1 つに記載の信号処理回路。

【請求項 7】

前記信号遅延回路は、切換可能な少なくとも 2 つの遅延特性を有する、ことを特徴とする請求項 6 に記載の信号処理回路。

【請求項 8】

前記信号遅延回路は、
前記信号遅延線の両端にそれぞれ接続されたマッチング抵抗と、
前記マッチング抵抗ごとに並列に接続されたスイッチと抵抗の直列回路と、
前記信号遅延線の両端および前記複数の信号入力タップの引き出し位置のおのおののグラウンドの間にそれぞれ設けられたキャパシタとスイッチの直列回路と、を具備することを特徴とする請求項 7 に記載の信号処理回路。

【請求項 9】

前記スイッチを制御する制御回路、を具備することを特徴とする請求項 8 に記載の信号処理回路。

【請求項 10】

前記マトリクススイッチと前記信号遅延回路の間に前記複数の信号出力経路ごとに設けられたバッファ増幅回路、を具備することを特徴とする請求項 6 ないし請求項 9 のうちのいずれか 1 つに記載の信号処理回路。

【請求項 11】

前記バッファ増幅回路はベース接地型トランジスタ回路である、ことを特徴とする請求項 10 に記載の信号処理回路。

【請求項 12】

連続波超音波を送波してそのエコーを複数の超音波トランスデューサで受波する超音波送受波手段と、

前記複数の超音波トランスデューサから導かれる複数の連続波入力信号をそれぞれ増幅して各連続波入力信号ごとに位相が互いに逆な 1 対の増幅信号を出力する複数の増幅手段と、

前記複数の増幅手段のおのおのについて前記 1 対の増幅信号についての択一的な選択をそれぞれ行う複数の選択手段と、

互いに交差する複数の入力信号経路および信号出力経路並びにそれら経路の交差部ごとに設けられたスイッチを有し、前記複数の信号入力経路に前記複数の選択手段の出力信号がそれぞれ導かれる信号経路編集手段と、

信号遅延線のそれぞれ異なる位置から引き出された複数の信号入力タップおよび少なくとも一端から引き出された信号出力タップを有し、前記複数の信号入力タップに前記信号経路編集手段の複数の信号出力経路の信号がそれぞれ導かれる信号遅延手段と、

前記選択手段および前記信号経路編集手段のスイッチを制御する制御手段と、

前記信号遅延手段の信号出力タップから導かれる信号に基づいて前記エコーのドップラシフトを求めるドップラ処理手段と、

前記求めたドップラシフトを表示する表示手段と、を具備することを特徴とする超音波ドップラ装置。

【請求項 13】

前記複数の増幅手段と前記複数の選択手段の間に前記複数の増幅手段の 1 対の増幅信号

10

20

30

40

50

の出力経路ごとに設けられた電圧・電流変換手段、を具備することを特徴とする請求項 1 2 に記載の超音波ドップラ装置。

【請求項 1 4】

前記複数の選択手段と前記信号経路編集手段の間に前記複数の選択手段ごとに設けられた電圧・電流変換手段、を具備することを特徴とする請求項 1 2 に記載の超音波ドップラ装置。

【請求項 1 5】

前記電圧・電流変換手段は抵抗である、ことを特徴とする請求項 1 3 または請求項 1 4 に記載の超音波ドップラ装置。

【請求項 1 6】

前記信号経路編集手段と前記信号遅延手段の間に前記複数の信号出力経路ごとに設けられたバッファ増幅手段、を具備することを特徴とする請求項 1 2 ないし請求項 1 5 のうちのいずれか 1 つに記載の超音波ドップラ装置。

【請求項 1 7】

前記バッファ増幅手段はベース接地型トランジスタ回路である、ことを特徴とする請求項 1 6 に記載の超音波ドップラ装置。

【請求項 1 8】

前記信号経路編集手段はマトリクススイッチである、ことを特徴とする請求項 1 4 ないし請求項 1 9 のうちのいずれか 1 つに記載の超音波ドップラ装置。

【請求項 1 9】

前記信号遅延手段は、切換可能な少なくとも 2 つの遅延特性を有する、ことを特徴とする請求項 1 2 ないし請求項 1 8 のうちのいずれか 1 つに記載の超音波ドップラ装置。

【請求項 2 0】

前記信号遅延手段は、
前記信号遅延線の両端にそれぞれ接続されたマッチング抵抗と、
前記マッチング抵抗ごとに並列に接続されたスイッチと抵抗の直列回路と、
前記信号遅延線の両端および前記複数の信号入力タップの引き出し位置のおのおのラウンドの間にそれぞれ設けられたキャパシタとスイッチの直列回路と、
前記スイッチを制御する制御手段と、を具備することを特徴とする請求項 1 9 に記載の超音波ドップラ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、信号処理回路および超音波ドップラ装置に関し、特に、複数の連続波 (CW: Continuous Wave) 信号を処理する信号処理回路、および、CWドップラ法 (Continuous Wave Doppler Method) により診断を行うための超音波ドップラ装置に関する。

【0002】

【従来の技術】

CWドップラ法による超音波診断を行うときは、連続波超音波のエコー (echo) のドップラシフト (Doppler shift) を求め、それを周波数スペクトラム (spectrum) 像あるいは音響として表示する。周波数スペクトラム像あるいは音響は血流等の速度を表す情報となる。

【0003】

エコー受信の方位をフェーズドアレイ (phased array) の技法により電子的に設定する場合は、超音波プローブ (probe) の複数の超音波トランスデューサ (transducer) が受信したエコーの整相加算が行われる。

【0004】

エコー受信信号の整相加算にはアナログディレイライン (analog delay line) が用いられる。アナログディレイラインは、信号遅延線の長手方向のそれぞれ異

10

20

30

40

50

なる位置に設けられた複数の入力タップ (t a p) と信号遅延線の一端に設けられた出力タップを有する。入力タップに入力された信号はタップ位置に応じた遅延が付されて出力タップから出力される。信号遅延線の最大遅延量は入力信号の 1 波長相当である。

【 0 0 0 5 】

複数の入力信号をそれらの位相差に応じて適切な入力タップに入力することにより、出力タップにおける位相を全て同相にすることができる。出力タップでは同相信号が全て重畳されることにより全入力信号の整相加算信号が得られる。

【 0 0 0 6 】

受信方位の切換を可能にするために、個々のエコー受信信号は複数の入力タップのいずれにも任意に入力できるようになっている。そのための手段としてマトリクススイッチ (m a t r i x s w i t c h) が用いられる。マトリクススイッチは、互いに絶縁して格子状に配列した複数の行信号線と複数の列信号線の各交差部にそれぞれスイッチを設けたものである。

10

【 0 0 0 7 】

行信号線と列信号線はスイッチを閉じた箇所で電氣的に接続されるので、スイッチを選択的に閉じることにより複数の行信号線のうちの任意のものを複数の列信号線のうちの任意のものに接続することができる。

【 0 0 0 8 】

このようなマトリクススイッチにおいて、複数の行信号線と複数の列信号線のうちのいずれか一方に複数のエコー受信信号を入力し、他方をアナログディレイラインの複数の入力タップに接続して各スイッチの開閉を制御することにより、複数のエコー受信信号の任意のものをアナログディレイラインの複数の入力タップの任意のものに入力することができる。すなわち、マトリクススイッチは、エコー受信信号をアナログディレイラインに入力する信号経路を編集するものとなる。

20

【 0 0 0 9 】

【 発明が解決しようとする課題 】

マトリクススイッチにおけるスイッチの数は、整相加算するエコー受信信号の数とアナログディレイラインの入力タップ数との積となる。エコー受信信号の数はエコー受信のチャンネル (c h a n n e l) 数に相当する。

【 0 0 1 0 】

エコー受信のチャンネル数は超音波トランスデューサの微素子化に伴って多チャンネル化しており、現状では例えば 4 8 チャンネル程度となっている。アナログディレイラインの入力タップ数は 8 ないし 1 6 程度である。このため、マトリクススイッチとしては、 3 8 4 ないし 7 6 8 個のスイッチを持つものが必要とされ、大型化することが避けられない。

30

【 0 0 1 1 】

そこで、本発明の課題は、より少ないスイッチを用いて連続波信号経路の編集を行う信号処理回路および超音波ドップラ装置を実現することである。また、連続波信号の周波数変化に適応する信号処理回路および超音波ドップラ装置を実現することを課題とする。

【 0 0 1 2 】

【 課題を解決するための手段 】

(1) 上記の課題を解決するためのひとつの観点での本発明は、複数の連続波入力信号をそれぞれ増幅して各連続波入力信号ごとに位相が互いに逆な 1 対の増幅信号を出力する複数の増幅回路と、前記複数の増幅回路のおのおのについて前記 1 対の増幅信号についての択一的な選択をそれぞれ行う複数の選択回路と、互いに交差する複数の信号入力経路および信号出力経路並びにそれら経路の交差部ごとに設けられたスイッチを有し、前記複数の信号入力経路に前記複数の選択回路の出力信号がそれぞれ導かれるマトリクススイッチと、を具備することを特徴とする信号処理回路である。

40

【 0 0 1 3 】

(1) に記載の発明では、複数の連続波入力信号をそれぞれ増幅する複数の増幅回路が各入力信号ごとに位相が互いに逆な 1 対の増幅信号を出力するので、実質的に互いに半波長

50

相当の遅延が付与された1対の増幅信号を、各入力信号ごとに得ることができる。

【0014】

このため、複数の入力信号を整相加算するための遅延回路は最大遅延量が半波長相当のものでよく、これによって遅延回路の入力タップ数が半減するので、マトリクススイッチにおけるスイッチの数を半減することができる。

【0015】

(1)に記載の発明において、前記複数の増幅回路と前記複数の選択回路の間に前記複数の増幅回路の1対の増幅信号の出力経路ごとに設けられた電圧・電流変換回路を具備することが、選択回路の入力信号を電流信号とする点で好ましい。

【0016】

(1)に記載の発明において、前記複数の選択回路と前記マトリクススイッチの間に前記複数の選択回路ごとに設けられた電圧・電流変換回路を具備することが、マトリクススイッチの入力信号を電流信号とする点で好ましい。

【0017】

前記電圧・電流変換回路は抵抗であることが、構成を簡素化する点で好ましい。

(1)に記載の発明において、前記選択回路および前記マトリクススイッチのスイッチを制御する制御回路を具備することが、信号入力経路と信号出力経路の接続関係を適宜に組み替える点で好ましい。

【0018】

(1)に記載の発明において、信号遅延線のそれぞれ異なる位置から引き出された複数の信号入力タップおよび少なくとも一端から引き出された信号出力タップを有し、前記複数の信号入力タップに前記マトリクススイッチの複数の信号出力経路の信号がそれぞれ導かれる信号遅延回路を具備することが、複数の入力信号の整相加算を行う点で好ましい。

【0019】

前記信号遅延回路は、切換可能な少なくとも2つの遅延特性を有することが、入力信号の周波数変化に適応する点で好ましい。

前記信号遅延回路は、前記信号遅延線の両端にそれぞれ接続されたマッチング抵抗と、前記マッチング抵抗ごとに並列に接続されたスイッチと抵抗の直列回路と、前記信号遅延線の両端および前記複数の信号入力タップの引き出し位置のおのおのとグラウンドの間にそれぞれ設けられたキャパシタとスイッチの直列回路とを具備することが、入力信号の周波数変化に適応可能にする点で好ましい。

【0020】

前記スイッチを制御する制御回路を具備することが、入力信号の周波数変化に適応する点で好ましい。

前記マトリクススイッチと前記信号遅延回路の間に前記複数の信号出力経路ごとに設けられたバッファ増幅回路を具備することが、信号出力経路と号遅延回路が相互に相手の内部インピーダンスに影響されない点で好ましい。

【0021】

前記バッファ増幅回路はベース接地型トランジスタ回路であることが、構成を簡素化する点で好ましい。

(2)上記の課題を解決するための他の観点での本発明は、信号遅延線と、前記信号遅延線の両端にそれぞれ接続されたマッチング抵抗と、前記信号遅延線のそれぞれ異なる位置から引き出された複数の信号入力タップと、前記信号遅延線の少なくとも一端から引き出された信号出力タップと、前記マッチング抵抗ごとに並列に接続されたスイッチと抵抗の直列回路と、前記信号遅延線の両端および前記複数の信号入力タップの引き出し位置のおのおのとグラウンドの間にそれぞれ設けられたキャパシタとスイッチの直列回路と、を具備することを特徴とする信号処理回路である。

【0022】

(2)に記載の発明では、マッチング抵抗ごとに並列に接続されたスイッチと抵抗の直列回路と、信号遅延線の両端および複数の信号入力タップの引き出し位置のおのおのとグラ

10

20

30

40

50

ウンドの間にそれぞれ設けられたキャパシタとスイッチの直列回路とを有するので、スイッチの開閉により信号遅延回路を複数の周波数に適応させることが可能になる。

【0023】

(2)に記載の発明において、前記スイッチを制御する制御回路を具備することが、信号遅延回路を複数の周波数に適応させる点で好ましい。

(3)上記の課題を解決するための他の観点での本発明は、連続波超音波を送波してそのエコーを複数の超音波トランスデューサで受波する超音波送受波手段と、前記複数の超音波トランスデューサから導かれる複数の連続波入力信号をそれぞれ増幅して各連続波入力信号ごとに位相が互いに逆な1対の増幅信号を出力する複数の増幅手段と、前記複数の増幅手段のおのおのについて前記1対の増幅信号についての択一的な選択をそれぞれ行う複数の選択手段と、互いに交差する複数の信号入力経路および信号出力経路並びにそれら経路の交差部ごとに設けられたスイッチを有し、前記複数の信号入力経路に前記複数の選択手段の出力信号がそれぞれ導かれる信号経路編集手段と、信号遅延線のそれぞれ異なる位置から引き出された複数の信号入力タップおよび少なくとも一端から引き出された信号出力タップを有し、前記複数の信号入力タップに前記信号経路編集手段の複数の信号出力経路の信号がそれぞれ導かれる信号遅延手段と、前記選択手段および前記信号経路編集手段のスイッチを制御する制御手段と、前記信号遅延手段の信号出力タップから導かれる信号に基づいて前記エコーのドップラシフトを求めるドップラ処理手段と、前記求めたドップラシフトを表示する表示手段と、を具備することを特徴とする超音波ドップラ装置である。

10

20

【0024】

(3)に記載の発明では、複数の連続波入力信号をそれぞれ増幅する複数の増幅手段が各入力信号ごとに位相が互いに逆な1対の増幅信号を出力するので、実質的に互いに半波長相当の遅延が付与された1対の増幅信号を、各入力信号ごとに得ることができる。

【0025】

このため、複数の入力信号を整相加算するための遅延手段は最大遅延量が半波長相当のものでよく、これによって遅延回路の入力タップ数が半減するので、信号経路編集手段におけるスイッチの数を半減することができる。

【0026】

(3)に記載の発明において、前記複数の増幅手段と前記複数の選択手段の間に前記複数の増幅手段の1対の増幅信号の出力経路ごとに設けられた電圧・電流変換手段を具備することが、選択手段の入力信号を電流信号とする点で好ましい。

30

【0027】

(3)に記載の発明において、前記複数の選択手段と前記信号経路編集手段の間に前記複数の選択手段ごとに設けられた電圧・電流変換手段を具備することが、信号経路編集手段の入力信号を電流信号とする点で好ましい。

【0028】

前記電圧・電流変換手段は抵抗であることが、構成を簡素化する点で好ましい。

(3)に記載の発明において、前記信号経路編集手段と前記信号遅延手段の間に前記複数の信号出力経路ごとに設けられたバッファ増幅手段を具備することが、信号出力経路と信号遅延手段が相互に相手の内部インピーダンスに影響されない点で好ましい。

40

【0029】

前記バッファ増幅手段はベース接地型トランジスタ回路であることが、構成を簡素化する点で好ましい。

(3)に記載の発明において、前記信号経路編集手段はマトリクススイッチであることが、汎用の半導体集積回路が利用可能な点で好ましい。

【0030】

(3)に記載の発明において、前記信号遅延手段は、切替可能な少なくとも2つの遅延特性を有することが、入力信号の周波数変化に適応する点で好ましい。前記信号遅延手段は、前記信号遅延線の両端にそれぞれ接続されたマッチング抵抗と、前記マッチング抵抗ご

50

とに並列に接続されたスイッチと抵抗の直列回路と、前記信号遅延線の両端および前記複数の信号入力タップの引き出し位置のおのおのとグラウンドの間にそれぞれ設けられたキャパシタとスイッチの直列回路と、前記スイッチを制御する制御手段とを具備することが、入力信号の周波数変化に適應する点で好ましい。

【0031】

【発明の実施の形態】

以下、図面を参照して本発明の実施の形態を詳細に説明する。なお、本発明は実施の形態に限定されるものではない。図1に超音波ドップラ装置のブロック(block)図を示す。本装置は本発明の実施の形態の一例である。本装置の構成によって、本発明の装置に関する実施の形態の一例が示される。

10

【0032】

図1に示すように、本装置は、超音波プローブ2を有する。超音波プローブ2は、図示しない複数の超音波トランスデューサのアレイ(array)を有する。個々の超音波トランスデューサは例えばPZT(チタン(Ti)酸ジルコン(Zr)酸鉛)セラミックス(ceramics)等の圧電材料によって構成される。超音波プローブ2は、使用者により対象100に当接して使用される。

【0033】

超音波プローブ2には送信部4および受信部6が接続されている。送信部4は、超音波プローブ2に駆動信号を与えて超音波を送波させる。駆動信号は所定の周波数の連続波信号である。これによって連続波超音波が送波される。

20

【0034】

送波された連続波超音波のエコーが超音波プローブ2によって受波される。超音波プローブ2および送信部4からなる部分は、本発明における超音波送受波手段の実施の形態の一例である。

【0035】

受信部6には、超音波プローブ2の複数の超音波トランスデューサが受波した信号が個別に入力される。すなわち、多チャンネルのエコー受波信号が個別に入力される。エコー受波信号は連続波信号となる。以下、連続波信号をCW信号ともいう。

【0036】

受信部6は、多チャンネルの連続波エコー受波信号を整相加算して所定の方位におけるエコー受信信号を形成する。受信部6および後述の制御部14からなる部分は、本発明の信号処理回路の実施の形態の一例である。受信部6および制御部14からなる部分の構成によって、本発明の回路に関する実施の形態の一例が示される。

30

【0037】

図2に、受信部6のブロック図を示す。同図に示すように、受信部6は複数の増幅回路602を有する。増幅回路602の数はエコー受波信号のチャンネル数に等しく例えば48である。増幅回路602は、本発明における増幅回路の実施の形態の一例である。また、本発明における増幅手段の実施の形態の一例である。

【0038】

増幅回路602は、互いに逆な位相の2つの出力信号を同時に生じるものである。これによって、2つの出力信号は一方が例えば入力信号と同位相であるとすると他方は逆位相となる。

40

【0039】

CW信号に関しては、逆位相の信号は半波長遅れた信号と見なして差し支えない。したがって、各増幅回路602はそれぞれの入力信号に関して、遅れのない増幅信号と実質的に半波長遅れた増幅信号とを同時に出力することになる。

【0040】

増幅回路602の2つの出力信号は選択回路604に入力される。選択回路604は、本発明における選択回路の実施の形態の一例である。また、本発明における選択手段の実施の形態の一例である。選択回路604は複数の増幅回路602に対応して複数個設けられ

50

、それぞれ対応する増幅回路 602 の出力信号が入力される。

【0041】

選択回路 604 は、後述の制御部 14 による制御の下で 2 つの入力信号のいずれか一方を選択する。選択回路 604 により逆位相の信号を選択したときは、実質的に半波長遅れた信号を選択したことになる。以下、入力信号の波長を λ で表し、半波長を $\lambda/2$ で表す。

【0042】

選択回路 604 の出力信号は電圧・電流変換回路 606 に入力される。電圧・電流変換回路 606 は、本発明における電圧・電流変換回路の実施の形態の一例である。また、本発明における電圧・電流変換手段の実施の形態の一例である。

【0043】

電圧・電流変換回路 606 は複数の選択回路 604 に対応して複数個設けられ、それぞれ対応する選択回路 604 の出力信号が入力される。なお、電圧・電流変換回路 606 は選択回路 604 の入力側に増幅回路 602 の 2 系統の出力ごとに設けるようにしてもよい。

【0044】

電圧・電流変換回路 606 としては、例えば図 3 の (a) に示すような、トランジスタ回路 (transistor circuit) が用いられる。トランジスタのベース (base) に入力された電圧は、エミッタ (emitter) に直列に接続された抵抗の値によって定まる電流に変換されて、コレクタ (collector) から出力される。電圧・電流変換回路 606 は、同図の (b) に示すような単なる抵抗であって良い。入力電圧は抵抗の値によって定まる電流に変換される。

【0045】

複数の電圧・電流変換回路 606 の出力信号はマトリクススイッチ 608 に入力される。マトリクススイッチ 608 は例えば半導体集積回路として構成されたものが用いられる。マトリクススイッチはクロスポイントスイッチ (crosspoint switch) とも呼ばれる。マトリクススイッチ 608 は、本発明におけるマトリクススイッチの実施の形態の一例である。また、本発明における信号経路編集手段の実施の形態の一例である。

【0046】

図 4 に、マトリクススイッチ 608 の概念図を示す。同図に示すように、マトリクススイッチ 608 は、複数の行信号線 682 および複数の列信号線 684 を有する。複数の行信号線 682 および複数の列信号線 684 は互いに交差して格子を形成する。両者の交差部は電氣的に絶縁されている。各交差部には、行信号線 682 と列信号線 684 にまたがるスイッチ 686 が設けられる。なお、スイッチへの符号付けは 1 箇所代表する。

【0047】

スイッチ 686 を閉じることにより、行信号線 682 と列信号線 684 が電氣的に接続される。閉じるスイッチ 686 を選ぶことにより、複数の行信号線 682 の任意のものを複数の列信号線 684 の任意のものに接続することができる。スイッチ 686 の開閉は後述の制御部 14 によって制御される。

【0048】

行信号線 682 は例えば入力信号線として用いられる。列信号線 684 は例えば出力信号線として用いられる。入出力関係はこの逆であってもよい。入力信号線すなわち複数の行信号線 682 に、複数の電圧・電流変換回路 606 の出力信号がそれぞれ入力される。行信号線 682 の数は電圧・電流変換回路 606 の数に等しく例えば 48 である。

【0049】

出力信号線すなわち複数の列信号線 684 は、図 2 に示すように、それぞれ、複数のバッファ (buffer) 回路 610 を介してアナログディレイライン 612 の複数の入力タップに接続される。列信号線 684 およびバッファ回路 610 の数はアナログディレイライン 612 の入力タップ数に等しく、例えば 4 ないし 8 である。

【0050】

バッファ回路 610 は、本発明におけるバッファ増幅回路の実施の形態の一例である。ま

10

20

30

40

50

た、本発明におけるバッファ増幅手段の実施の形態の一例である。アナログディレイライン612は、本発明における信号遅延回路の実施の形態の一例である。また、本発明における信号遅延手段の実施の形態の一例である。

【0051】

図5に、バッファ回路610の回路図を示す。同図に示すように、バッファ回路610はベース接地型のトランジスタ回路となっている。エミッタに電流を入力することにより、それに等しい電流をコレクタから出力することができる。

【0052】

このようなバッファ回路610を設けることにより、マトリクススイッチ608とアナログディレイライン612は、互に相手の内部インピーダンス(impedance)の影響を受けなくなる。

10

【0053】

図6に、アナログディレイライン612の概念図を示す。同図に示すように、アナログディレイライン612はLC回路を用いて構成される。LC回路は、複数のインダクタ(inductor)702の直列回路と、この直列回路の両端および各インダクタの直列接続点とグラウンド(ground)とを接続する複数のキャパシタ(capacitor)704からなる。LC回路は、本発明における信号遅延線の実施の形態の一例である。

【0054】

LC回路の両端にはマッチング(matching)抵抗706が接続される。マッチング抵抗706の他端にはプルアップ(pull-up)電圧Vccが与えられている。マッチング抵抗706は、本発明におけるマッチング抵抗の実施の形態の一例である。

20

【0055】

インダクタの直列回路の両端および各インダクタの直列接続点からそれぞれタップ708が引き出されている。これらのタップ708がアナログディレイライン612の入力タップとなる。また、両端のタップのいずれか一方が出力タップとなる。出力タップとは反対側の端にあるタップに入力された信号に、最大の遅延が付与される。それ以外のタップに入力された信号には、出力タップからの距離の応じた遅延が付与される。入力タップは、本発明における信号入力タップの実施の形態の一例である。出力タップは、本発明における信号出力タップの実施の形態の一例である。

【0056】

アナログディレイライン612の最大遅延量は $\frac{1}{2}$ である。すなわち、アナログディレイライン612の最大遅延量は従来のアナログディレイラインの半分でよい。その理由は、前述したように、選択回路604によって $\frac{1}{2}$ 遅延した入力信号を選択することができるので、アナログディレイライン612で $\frac{1}{2}$ を超える遅延をする必要がないためである。

30

【0057】

厳密には最大遅延量は $\frac{1}{2}$ よりもやや小さく、タップ間の遅延を $\frac{1}{8}$ として入力タップ数を4としたときは最大遅延量は $\frac{3}{8}$ となり、タップ間の遅延を $\frac{1}{16}$ として入力タップ数を8としたときは $\frac{7}{16}$ となる。

【0058】

このように、最大遅延量が従来の半分になるので、タップ間の遅延を同一にした場合、アナログディレイライン612のタップ数が半減する。例えば、タップ間遅延を $\frac{1}{8}$ としたときタップ数は従来の8から4に半減し、 $\frac{1}{16}$ としたときは16から8に半減する。

40

【0059】

このようにアナログディレイライン612のタップ数が半減するので、マトリクススイッチ608の出力信号線の数も半減し、したがって、入力信号線を出力信号線に接続するスイッチの数も半減する。すなわち、マトリクススイッチ608は従来の半分のスイッチを持つもので十分である。

【0060】

50

アナログディレイライン 612 は、例えば図 7 に示すように、各キャパシタ 704 ごとに、キャパシタ 712 とスイッチ 714 の直列回路を並列に接続し、かつ、各マッチング抵抗 706 に抵抗 722 とスイッチ 724 の直列回路を並列接続したのもとしてもよい。スイッチ 714、724 の開閉は後述の制御部 14 によって制御される。

【0061】

アナログディレイライン 612 と制御部 14 からなる部分は、本発明の信号処理回路の実施の形態の一例である。アナログディレイライン 612 と制御部 14 からなる部分の構成によって、本発明の回路に関する実施の形態の一例が示される。

【0062】

キャパシタ 712 とスイッチ 714 の直列回路は、本発明におけるキャパシタとスイッチの直列回路の実施の形態の一例である。抵抗 722 とスイッチ 724 の直列回路は、本発明におけるスイッチと抵抗の直列回路の実施の形態の一例である。

10

【0063】

このようにすることにより、アナログディレイライン 612 を周波数の異なる 2 種類の入力信号に適合させることができる。すなわち、スイッチ 714、724 全て開にした状態で周波数が例えば 3.5 MHz の入力信号に適合するものとした場合、スイッチ 714、724 を全て閉じることにより、キャパシタ 712 をキャパシタ 704 に並列接続するとともにマッチング抵抗 702 に抵抗 722 を並列接続して、周波数が例えば 2 MHz の入力信号に適合するものとするができる。適応周波数の種類をさらに増やすには、上記に準じてキャパシタとスイッチの直列回路および抵抗とスイッチの直列回路を増やせばよい。

20

【0064】

適応周波数の切換は、キャパシタの代わりにインダクタを変えることによって行うようにしても良いのはいうまでもない。また、アナログディレイライン 612 は、適応周波数を異にするものを複数系統設け、入力信号の周波数に応じて切り換えて使用するようにしても良い。

【0065】

このような構成の受信部 6 がドップラ処理部 8 に接続されている。これによって、受信部 6 で整相加算されたエコー受信信号がドップラ処理部 8 に入力される。ドップラ処理部 8 はエコー受信信号に基づいてドップラ画像データを生成する。ドップラ処理部 8 はまた音響信号をも出力する。音響信号はドップラ音とも呼ばれる。ドップラ処理部 8 は、本発明におけるドップラ処理手段の実施の形態の一例である。

30

【0066】

図 8 に、ドップラ処理部 8 のブロック図を示す。同図に示すように、ドップラ処理部 8 は検波回路 802 を有する。検波回路 802 はエコー受信信号の検波を行う。検波された信号はローパスフィルタ (low-pass filter) 804 でローパスフィルタリングされる。検波およびローパスフィルタリングによってドップラ信号が抽出される。

【0067】

ドップラ信号は周波数分析回路 806 に入力され、また、後述する音響出力部 12 に入力される。周波数分析回路 806 はドップラ信号の周波数分析を行う。周波数分析結果は画像生成回路 808 に入力される。画像生成回路 808 はドップラ信号の周波数スペクトラム像を生成する。

40

【0068】

ドップラ処理部 8 には表示部 10 および音響出力部 12 が接続されている。表示部 10 は、ドップラ処理部 8 から入力されたスペクトラム像を表示する。音響出力部 12 はドップラ信号を音響として出力する。表示部 10 および音響出力部 12 は、本発明における表示手段の実施の形態の一例である。

【0069】

以上の送信部 4、受信部 6、ドップラ処理部 8 および表示部 10 には制御部 14 が接続されている。制御部 14 は、それら各部に制御信号を与えてその動作を制御する。制御部 1

50

4 は、本発明における制御手段の実施の形態の一例である。また、本発明における制御回路の実施の形態の一例である。

【0070】

送信部4については送信周波数の制御が行われる。受信部6については整相加算の制御すなわち選択回路604およびマトリクススイッチ608の制御が行われる。また、周波数変更に伴うアナログディレイライン612のスイッチ714, 724の制御が行われる。

【0071】

以上、本発明の信号処理回路で超音波エコーの整相加算を行う例を説明したが、本発明の信号処理回路は超音波エコーばかりでなく、その他の連続的な波動のエコー、例えば電波等のエコーについて整相加算を行うことができるのはいうまでもない。

10

【0072】

以上、好ましい実施の形態の例に基づいて本発明を説明したが、本発明が属する技術の分野における通常の知識を有する者は、上記の実施の形態の例について、本発明の技術的範囲を逸脱することなく種々の変更や置換等をなし得る。したがって、本発明の技術的範囲には、上記の実施の形態の例ばかりでなく、特許請求の範囲に属する全ての実施の形態が含まれる。

【0073】

【発明の効果】

以上詳細に説明したように、本発明によれば、より少ないスイッチを用いて連続波信号経路の編集を行う信号処理回路および超音波ドップラ装置を実現することができる。また、連続波信号の周波数変化に適應する信号処理回路および超音波ドップラ装置を実現することができる。

20

【図面の簡単な説明】

【図1】本発明の実施の形態の一例の装置のブロック図である。

【図2】受信部のブロック図である。

【図3】電圧・電流変換回路の回路図である。

【図4】マトリクススイッチの概念図である。

【図5】バッファ回路の回路図である。

【図6】アナログディレイラインの概念図である。

【図7】アナログディレイラインの概念図である。

30

【図8】ドップラ処理部のブロック図である。

【符号の説明】

2 超音波プローブ

4 送信部

6 受信部

8 ドップラ処理部

10 表示部

12 音響出力部

14 制御部

100 対象

40

602 増幅回路

604 選択回路

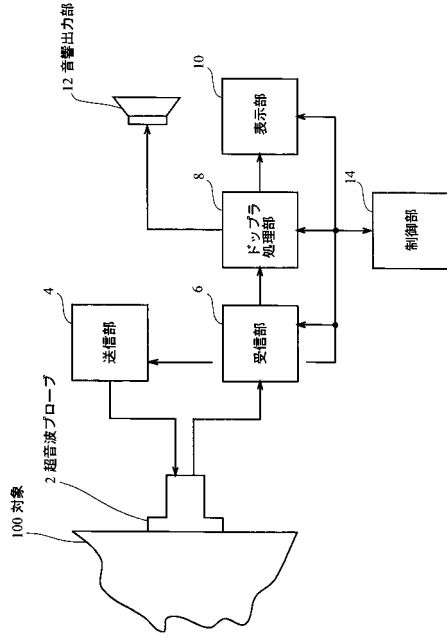
606 電圧・電流変換回路

608 マトリクススイッチ

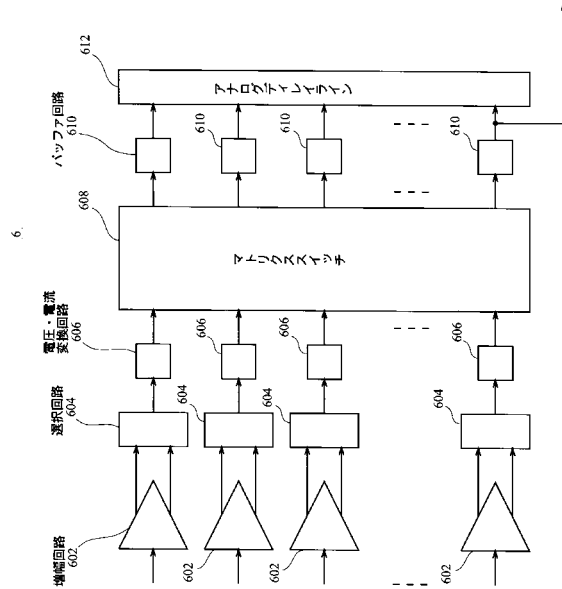
610 バッファ回路

612 アナログディレイライン

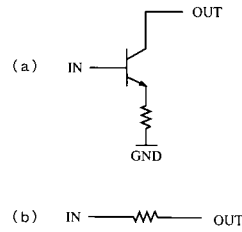
【図1】



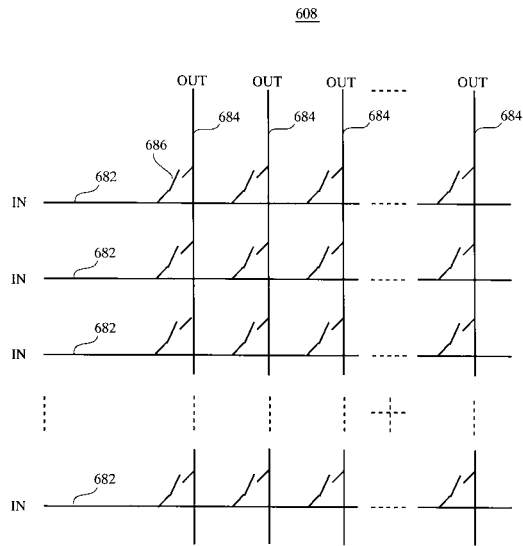
【図2】



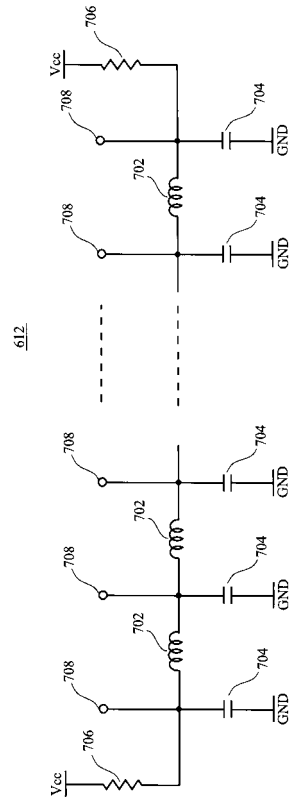
【図3】



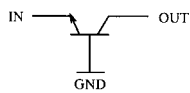
【図4】



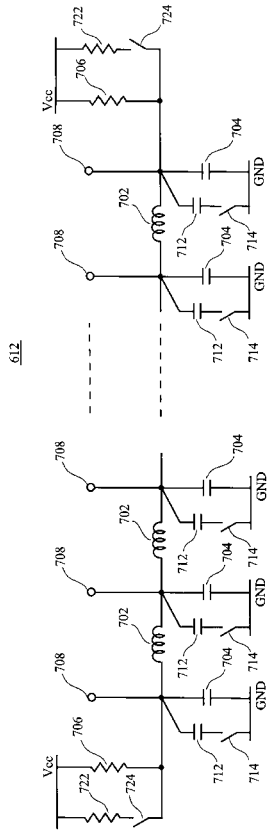
【図6】



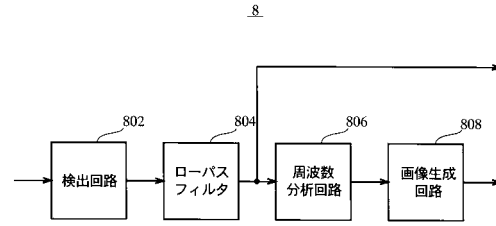
【図5】



【 図 7 】



【 図 8 】



フロントページの続き

(72)発明者 雨宮 慎一

東京都日野市旭が丘四丁目7番地の127 ジーイー横河メディカルシステム株式会社内

審査官 後藤 順也

(56)参考文献 特開平10-005219(JP,A)

特開平09-084795(JP,A)

特開平10-155797(JP,A)

特開昭62-084747(JP,A)

特開2000-308641(JP,A)

(58)調査した分野(Int.Cl., DB名)

A61B 8/00-8/15

专利名称(译)	信号处理电路和超声波多普勒装置		
公开(公告)号	JP3828758B2	公开(公告)日	2006-10-04
申请号	JP2001073896	申请日	2001-03-15
申请(专利权)人(译)	GE医疗系统环球技术公司有限责任公司		
当前申请(专利权)人(译)	GE医疗系统环球技术公司有限责任公司		
[标]发明人	雨宫慎一		
发明人	雨宫 慎一		
IPC分类号	A61B8/06 G01S15/50 G01S15/89 G10K11/34		
CPC分类号	G01S15/8979 G10K11/346		
FI分类号	A61B8/06		
F-TERM分类号	4C301/AA03 4C301/BB22 4C301/DD03 4C301/EE15 4C301/EE16 4C301/GB03 4C301/HH32 4C301/ JB01 4C301/ JB24 4C301/ JB29 4C301/ JB43 4C301/ KK09 4C601/ BB05 4C601/ BB06 4C601/ DE01 4C601/ DE02 4C601/ EE12 4C601/ EE13 4C601/ GB01 4C601/ GB03 4C601/ GB04 4C601/ GB21 4C601/ JB01 4C601/ JB02 4C601/ JB34 4C601/ JB35 4C601/ JB37 4C601/ JB45		
代理人(译)	信茂Sameshima		
其他公开文献	JP2002291742A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种信号处理电路和超声波多普勒装置，其编译相对于延迟电路输入的连续波信号路径，用于在超声波连续波多普勒装置中使用较少的开关来控制超声波束。解决方案：该超声波多普勒装置具有多个放大电路602，分别放大多个连续波输入信号，并为每个连续波输入信号输出一对具有相反相位的放大信号，多个选择电路604交替选择一对放大信号每个多个放大电路和矩阵开关608设置多个选择电路的输出信号作为输入信号。

【 図 1 】

