

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02015/159427

発行日 平成29年4月13日 (2017. 4. 13)

(43) 国際公開日 平成27年10月22日 (2015. 10. 22)

(51) Int.Cl.	F I	テーマコード (参考)
HO4R 19/00 (2006.01)	HO4R 19/00 330	2G047
HO4R 31/00 (2006.01)	HO4R 31/00 330	4C601
GO1N 29/24 (2006.01)	GO1N 29/24	5D019
A61B 8/00 (2006.01)	A61B 8/00	

審査請求 有 予備審査請求 未請求 (全 23 頁)

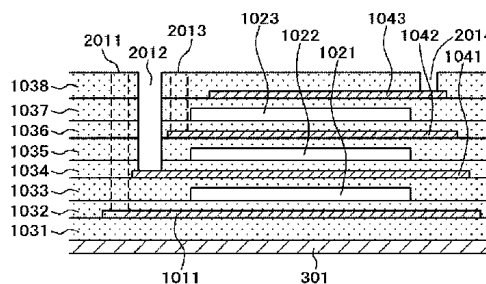
出願番号 特願2016-513595 (P2016-513595)	(71) 出願人 000005108 株式会社日立製作所 東京都千代田区丸の内一丁目6番6号
(21) 国際出願番号 PCT/JP2014/061048	(74) 代理人 110000350 ポレール特許業務法人
(22) 国際出願日 平成26年4月18日 (2014. 4. 18)	(72) 発明者 町田 俊太郎 東京都千代田区丸の内一丁目6番6号 株式会社日立製作所内
(81) 指定国 AP (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA (AM, AZ, BY, KG, KZ, RU, TJ, TM), EP (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US	(72) 発明者 龍崎 大介 東京都千代田区丸の内一丁目6番6号 株式会社日立製作所内
	Fターム(参考) 2G047 AA10 AA12 AC13 CA01 CB01 EA05 GB02 GB21 GB32 4C601 EE03 GB03 GB41 5D019 AA21 DD01 FF04 FF05 GG11 HH01

(54) 【発明の名称】 超音波トランスデューサ及びその製造方法、並びに超音波検査装置

(57) 【要約】

静電容量型の超音波トランスデューサでの駆動電圧の増大を抑制し、CMUTの超音波の送信音圧を増大することができる構造とその製造方法を提供することである。静電容量型の超音波トランスデューサのセルを、基板の第1主面の上面からみて、最上層の超音波トランスデューサセルの空洞層の領域に、下層の全ての超音波トランスデューサセルの空洞層の領域が内包されるように積層することを特徴とする。

図3A



【特許請求の範囲】

【請求項 1】

基板上に設けられた積層体で構成された超音波受信・発生ユニットを備え、
前記積層体は、
前記基板の第 1 主面上に設けられた第 1 電極と、
前記第 1 電極上に設けられた第 1 絶縁膜と、
前記第 1 絶縁膜上に設けられた第 2 絶縁膜により周囲を囲まれてなる空洞領域を有する
空洞部と、

前記第 2 絶縁膜及び前記空洞部上に設けられた第 3 絶縁膜と、

前記第 3 絶縁膜上に設けられた第 2 電極と、を備え、

前記超音波受信・発生ユニットは、前記基板上に前記積層体が複数積層されてなる積層
構造体を有し、

前記積層構造体は、該積層構造体を構成する下側の積層体が有する前記第 2 電極が、該
積層体の上側に積層された積層体の前記第 1 電極を兼ねると共に、
該積層体の上側に積層された積層体の前記第 2 電極が、該積層体のさらに上側に積層され
た別の積層体の前記第 1 電極を兼ねながら順次繰り返して積層されてなり、

前記積層構造体を構成する各積層体における前記第 2 電極と第 3 絶縁膜とを含む薄膜部
が前記超音波を受信、もしくは発生する振動膜となり、

前記積層体それぞれの空洞領域は、前記第 1 主面の上面側から見て、最上層の前記積層
体の空洞領域に、該積層体より下層にある前記積層体の空洞領域のいずれもが内包される
ように配置される

ことを特徴とする超音波トランスデューサ。

【請求項 2】

前記第 1 主面の上面側から見て、前記最上層の積層体の空洞領域が、該積層体より下層
にある前記積層体の空洞領域のいずれもと重なる大きさに配置される

ことを特徴とする請求項 1 記載の超音波トランスデューサ。

【請求項 3】

前記第 1 主面の上面側から見て、前記積層体の一つの空洞領域が、該積層体の一つより
も上層にある積層体の空洞領域のいずれよりも小さくなるように配置される

ことを特徴とする請求項 1 記載の超音波トランスデューサ。

【請求項 4】

前記最上層の積層体における前記振動膜の最大振幅点が、前記第 1 主面の上面側から見
て、前記最上層の積層体より下層にある積層体の空洞領域のいずれにも内包されること
を特徴とする請求項 3 記載の超音波トランスデューサ。

【請求項 5】

前記積層体のそれぞれにおける前記振動膜の最大振幅点が、前記積層体の空洞領域の高
さとなるように設定されていることを特徴とする請求項 4 記載の超音波トランスデューサ
。

【請求項 6】

(a) 基板を準備する工程と、

(b) 前記基板の第 1 主面上に堆積された第 1 絶縁膜上に第 1 電極を形成する工程と、

(c) 前記第 1 電極上に第 2 絶縁膜を堆積する工程と、

(d) 平坦化された前記第 2 絶縁膜上に犠牲層を形成する工程と、

(e) 前記第 2 絶縁膜及び前記犠牲層上に第 3 絶縁膜を堆積する工程と、

(f) 前記第 1 主面の上面側から見て前記犠牲層の平面形状と重なるように、平坦化され
た前記第 3 絶縁膜上に第 2 電極を形成する工程と、

(g) 前記 (c) から (f) の工程を繰り返して、前記第 1 主面上に積層構造を形成する
工程と、

(h) 前記積層構造のそれぞれの前記犠牲層に到達する貫通孔を形成する工程と、

(i) 前記貫通孔を介してエッチング材を注入し、前記それぞれの犠牲層を該エッチング

10

20

30

40

50

材を用いて除去することで前記第 1 及び第 2 電極に挟持された絶縁膜中に空洞領域を形成する工程と、

(j) 前記貫通孔に絶縁材料を埋め込んで、前記積層されたすべての空洞領域を密封し、該空洞層と前記第 3 絶縁膜と前記第 2 電極とで構成される振動膜を含む積層体が積層された積層構造を有する超音波トランスデューサを形成する工程と、を有し、

前記第 1 主面の上面側から見て、最上層の前記積層体の空洞領域に、該積層体より下層にある前記積層体の空洞領域のいずれもが内包されるように配置されることを特徴とする超音波トランスデューサの製造方法。

【請求項 7】

前記工程 (d) で形成される犠牲層の最上層の領域が、前記第 1 主面の上面側から見て、前記最上層より下層に形成される犠牲層の領域のいずれとも重なる大きさに配置されることを特徴とする請求項 6 に記載の超音波トランスデューサの製造方法。

10

【請求項 8】

前記工程 (d) で形成される犠牲層の領域の一つが、前記第 1 主面の上面側から見て、該犠牲層の領域よりも上層に形成される犠牲層の領域のいずれよりも小さくなるように配置されることを特徴とする請求項 6 に記載の超音波トランスデューサの製造方法。

【請求項 9】

前記工程 (j) で形成される最上層の積層体における振動膜の最大振幅点が、前記第 1 主面の上面側から見て、前記最上層の積層体より下層に形成される積層体の空洞領域のいずれにも内包されるように、前記工程 (d) において犠牲層が形成されることを特徴とする請求項 8 に記載の超音波トランスデューサの製造方法。

20

【請求項 10】

前記工程 (j) で形成される積層体のそれぞれにおける前記振動膜の最大振幅点が、前記積層体の空洞領域の高さとなるように、前記工程 (d) において犠牲層が形成されることを特徴とする請求項 8 に記載の超音波トランスデューサの製造方法。

【請求項 11】

被検体に接触させて該被検体との間で超音波を送受信する超音波探触子と、
前記超音波探触子に駆動信号を供給する送信部と、
前記超音波探触子から出力される反射エコー信号を受信する受信部と、
送信時には前記送信部から前記超音波探触子へ駆動信号を渡し、受信時には前記超音波探触子から前記受信部へ受信信号を渡すよう送信と受信とを切換、分離する送受分離部と、
前記反射エコー信号に基づいて検査画像を構成する画像処理部と、を有し、
前記超音波探触子は、請求項 1 乃至 5 のいずれか一つに記載の超音波トランスデューサを内蔵し、前記送受分離部と電氣的に接続されることを特徴とする超音波検査装置。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、超音波トランスデューサ及びその製造方法、並びに超音波検査装置に関し、特に、MEMS (Micro Electro Mechanical System) 技術により製造した超音波トランスデューサの構造と、その製造方法に適用して有効な技術に関する。

40

【背景技術】

【0002】

超音波トランスデューサは、超音波を送信、受信することにより、人体内の腫瘍の診断や建造物に発生した亀裂の検査など様々な用途に用いられている。

【0003】

これまでは、圧電体の振動を利用した超音波トランスデューサが用いられてきたが、近年の MEMS 技術の進歩により、振動部をシリコン基板上に作製した容量検出型超音波トランスデューサ (Capacitive Micromachined Ultraso

50

nic Transducer、以下にCMUTと略す)が実用化を目指して盛んに開発されている。

【0004】

このCMUTは、従来の圧電体を用いた超音波トランスデューサと比較して、使用できる超音波の周波数帯域が広い、あるいは高感度であるなどの利点がある。またLSI加工技術を用いて作製するので微細加工が可能である。

【0005】

関連する先行技術として例えば、特許文献1には、単体のCMUTとアレイ状に配置したCMUTが開示されている。また、特許文献2には、超音波振動子セルが互い違いに基板に対して垂直方向に積層されたCMUTが開示されている。

10

【先行技術文献】

【特許文献】

【0006】

【特許文献1】米国特許第6320239B1号明細書

【特許文献2】特開2009-197934号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

図1を用いて、CMUTの基本的な構造および動作を説明する。図1は基本的なCMUTの断面構造を示している。下部電極101の上層に絶縁膜103に囲まれた空洞層(空洞部)102が形成されている。空洞層102の上層の絶縁膜103と上部電極104により、メンブレン105が配置される。上部電極104と下部電極101の間に直流電圧と交流電圧を重畳すると、静電気力が上部電極104と下部電極101の間に働き、メンブレン105が印加した交流電圧の周波数で振動することで、超音波を発信する。

20

【0008】

逆に、受信の場合は、メンブレン105の表面に到達した超音波の圧力により、メンブレン105が振動する。すると、上部電極104と下部電極101との間の距離が変化するため、静電容量の変化として超音波を検出できる。

【0009】

上記動作原理からも明らかであるが、送信する超音波の圧力はメンブレン105の振動振幅に依存し、振幅が大きいほど高い圧力の超音波を送信することができる。一方、メンブレン105の振幅を大きくするためには、空洞層102の高さを高くするためがあるため、下部電極101と上部電極104の間の距離が広がり、メンブレン105を振動させるためには大きな静電気力が必要となり、結果的に、下部電極101と上部電極103の間に挟まれる絶縁膜103には高い電界が印加されることになる。

30

【0010】

絶縁膜へ高電界が印加されると、絶縁膜の絶縁破壊や、電極から絶縁膜に電荷が注入され膜中の固定電荷となり、再度、両電極間に電圧を印加しても、絶縁膜中の固定電荷に電極間の電界が遮られ、CMUTを最適に使用する電圧が変動するということになる。したがって、前記特許文献1や特許文献2に開示されたCMUTでは、絶縁膜が絶縁破壊しない、あるいは電荷が注入されない電圧でメンブレンを振動させることが必要であり、結果的に、送信できる超音波の圧力の上限も絶縁膜の耐圧によって制限されることになる。

40

【0011】

そこで、本発明の目的は、CMUTでの駆動電圧の増大を抑制し、CMUTの超音波の送信音圧を増大することができる構造とその製造方法を提供することである。

【課題を解決するための手段】

【0012】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【0013】

50

(1) 本発明による超音波トランスデューサは、基板上に設けられた積層体で構成された超音波受信・発生ユニットを備え、積層体は、基板の第1主面上に設けられた第1電極と、第1電極上に設けられた第1絶縁膜と、第1絶縁膜上に設けられた第2絶縁膜により周囲を囲まれてなる空洞領域を有する空洞部と、第2絶縁膜及び空洞部上に設けられた第3絶縁膜と、第3絶縁膜上に設けられた第2電極とを備え、超音波受信・発生ユニットは、前記基板上に前記積層体が複数積層されてなる積層構造体を有し、積層構造体は、該積層構造体を構成する下側の積層体が有する第2電極が、該積層体の上側に積層された積層体の前記第1電極を兼ねると共に、該積層体の上側に積層された積層体の第2電極が、該積層体のさらに上側に積層された別の積層体の第1電極を兼ねながら順次繰り返して積層されてなり、積層構造体を構成する各積層体における前記第2電極と第3絶縁膜とを含む薄膜部が前記超音波を受信、もしくは発生する振動膜となり、積層体それぞれの空洞領域は、第1主面の上面側から見て、最上層の積層体の空洞領域に、該積層体より下層にある積層体の空洞領域のいずれもが内包されるように配置されることを特徴とする。

10

【0014】

(2) また、本発明による超音波トランスデューサの製造方法は、(a) 基板を準備する工程と、(b) 基板の第1主面上に堆積された第1絶縁膜上に第1電極を形成する工程と、(c) 第1電極上に第2絶縁膜を堆積する工程と、(d) 平坦化された第2絶縁膜上に犠牲層を形成する工程と、(e) 第2絶縁膜及び犠牲層上に第3絶縁膜を堆積する工程と、(f) 第1主面の上面側から見て犠牲層の平面形状と重なるように、平坦化された第3絶縁膜上に第2電極を形成する工程と、(g) 上記(c)から(f)の工程を繰り返して、第1主面上に積層構造を形成する工程と、(h) 積層構造のそれぞれの犠牲層に到達する貫通孔を形成する工程と、(i) 貫通孔を介してエッチング材を注入し、それぞれの犠牲層を該エッチング材を用いて除去することで第1及び第2電極に挟持された絶縁膜中に空洞領域を形成する工程と、(j) 貫通孔に絶縁材料を埋め込んで、積層されたすべての空洞領域を密封し、該空洞層と第3絶縁膜と第2電極とで構成される振動膜を含む積層体が積層された積層構造を有する超音波トランスデューサを形成する工程とを有し、第1主面の上面側から見て、最上層の積層体の空洞領域に、該積層体より下層にある積層体の空洞領域のいずれもが内包されるように配置されることを特徴とするものである。

20

【0015】

(3) また、本発明による超音波検査装置は、被検体に接触させて該被検体との間で超音波を送受信する超音波探触子と、超音波探触子に駆動信号を供給する送信部と、超音波探触子から出力される反射エコー信号を受信する受信部と、送信時には送信部から超音波探触子へ駆動信号を渡し、受信時には超音波探触子から受信部へ受信信号を渡すよう送信と受信とを切換、分離する送受分離部と、反射エコー信号に基づいて検査画像を構成する画像処理部とを有し、超音波探触子は、上記(1)に記載の超音波トランスデューサを内蔵し、送受分離部と電氣的に接続されることを特徴とするものである。

30

【発明の効果】**【0016】**

本発明によれば、CMUTでの駆動電圧の増大を抑制し、CMUTの超音波の送信音圧を増大することができる構造とその製造方法を提供することができる。

40

【図面の簡単な説明】**【0017】**

【図1】本発明に係る基本的なCMUTの断面図である。

【図2】本発明の実施例1に示すCMUTの上面図である。

【図3A】図2のA-A'線で切断した断面図である。

【図3B】図2のB-B'線で切断した断面図である。

【図4A】本発明の実施例1に係るCMUTの電極への電圧印加状態に応じた振動膜の変位を示す模式図である(電圧印加なしの場合)。

【図4B】本発明の実施例1に係るCMUTの電極への電圧印加状態に応じた振動膜の変位を示す模式図である(電圧印加有りの場合)。

50

【図 5 A】本発明に係る C M U T の製造工程を示す断面図（図 2 A - A ' 切断面）である。

【図 5 B】本発明に係る C M U T の製造工程を示す断面図（図 2 B - B ' 切断面）である。

【図 6 A】図 5 A に続く C M U T の製造工程を示した断面図である。

【図 6 B】図 5 B に続く C M U T の製造工程を示した断面図である。

【図 7 A】図 6 A に続く C M U T の製造工程を示した断面図である。

【図 7 B】図 6 B に続く C M U T の製造工程を示した断面図である。

【図 8 A】図 7 A に続く C M U T の製造工程を示した断面図である。

【図 8 B】図 7 B に続く C M U T の製造工程を示した断面図である。

10

【図 9 A】図 8 A に続く C M U T の製造工程を示した断面図である。

【図 9 B】図 8 B に続く C M U T の製造工程を示した断面図である。

【図 10 A】図 9 A に続く C M U T の製造工程を示した断面図である。

【図 10 B】図 9 B に続く C M U T の製造工程を示した断面図である。

【図 11 A】図 10 A 以降の複数工程を経た C M U T の製造工程を示した断面図である。

【図 11 B】図 10 B 以降の複数工程を経た C M U T の製造工程を示した断面図である。

【図 12 A】図 11 A に続く C M U T の製造工程を示した断面図である。

【図 12 B】図 11 B に続く C M U T の製造工程を示した断面図である。

【図 13 A】図 12 A に続く C M U T の製造工程を示した断面図である。

【図 13 B】図 12 B に続く C M U T の製造工程を示した断面図である。

20

【図 14 A】図 13 A に続く C M U T の製造工程を示した断面図である。

【図 14 B】図 13 B に続く C M U T の製造工程を示した断面図である。

【図 15 A】図 14 A に続く C M U T の製造工程を示した断面図である。

【図 15 B】図 14 B に続く C M U T の製造工程を示した断面図である。

【図 16】本発明の実施例 2 に示す C M U T の上面図である。

【図 17 A】図 16 の A - A ' 線で切断した断面図である。

【図 17 B】図 16 の B - B ' 線で切断した断面図である。

【図 18】本発明の実施例 3 に示す C M U T の上面図である。

【図 19 A】図 18 の A - A ' 線で切断した断面図である。

【図 19 B】図 18 の B - B ' 線で切断した断面図である。

30

【図 20】本実施の形態における超音波検査装置の構成図の一例である。

【発明を実施するための形態】

【0018】

下記の実施の形態の記載では、駆動電圧の増大を抑制し、超音波の送信音圧を増大することができる C M U T を作製するという目的を、基本的な C M U T 構造の空洞層の高さを増大させずに、基本的な C M U T 構造を積層し、積層した構造全体でメンブレンを振動させることで、メンブレンの振幅を増大させることで実現する。

【0019】

なお、以下の実施例を説明するための全図において、同一の部材には原則として同一の符号を付し、その繰り返しの説明は省略する。また、以下の実施例においては、便宜上、その必要があるときは、複数のセクションまたは実施例に分割して説明するが、特に明示した場合を除き、それらは互いに無関係なものではなく、一方は他方の一部または全部の変形例、詳細、補足説明等の関係にある。

40

【0020】

また、以下の実施例において、要素の数等（個数、数値、量、範囲等を含む）に言及する場合、特に明示した場合および原理的に明らかに特定の数に限定される場合等を除き、その特定の数に限定されるものではなく、特定の数以上でも以下でもよい。更に、以下の実施例において、その構成要素（要素ステップ等も含む）は、特に明示した場合および原理的に明らかに必須であると考えられる場合等を除き、必ずしも必須のものではないことは言うまでもない。

50

【 0 0 2 1 】

同様に、以下の実施例において、構成要素等の形状、位置関係等に言及するときは、特に明示した場合および原理的に明らかにそうではないと考えられる場合等を除き、実質的にその形状等に近似または類似するもの等を含むものとする。このことは、上記数値および範囲についても同様である。なお、平面図であっても理解を容易にするため、ハッチングを付す場合がある。

【 実施例 1 】

【 0 0 2 2 】

図 2 は、実施例 1 における超音波トランスデューサ (C M U T) を示した上面図であり、基板の上面からみて配置が略一致している六角形の空洞層を有する C M U T の基本セル構造を 3 層積層した場合を示している。基板上に形成した下部電極 1 0 1 1 と、1 層目のセルの上部電極 1 0 4 1、2 層目のセルの上部電極 1 0 4 2、3 層目のセルの上部電極 1 0 4 3 が積層されており、1 層目のセルの上部電極 1 0 4 1 は 2 層目のセルの下部電極を兼ね、2 層目のセルの上部電極 1 0 4 2 は 3 層目のセルの下部電極を兼ねる構造となっている。1 0 2 3 は 3 層目のセルの空洞層であり、1 層目、2 層目のセルの空洞層は、電極 1 0 4 1、1 0 4 2 の下層にあり本図では示していない。また、基板、それぞれの電極、それぞれの空洞層を覆うように絶縁膜は形成されているが、それぞれの絶縁膜の下層の構造を示すために図示していない。2 0 1 1、2 0 1 2、2 0 1 3、2 0 1 4 は各電極へ電圧を印加するためのパッド開口部である。2 0 2 は空洞層を形成するためのウェットエッチング孔 (又は、貫通孔) である (詳細は、後述する図 12、13 の説明を参照)。すなわち、ウェットエッチング孔 2 0 2 は、3 層目のセルの空洞層 1 0 2 3 とともに、1 層目空洞層 1 0 2 1、2 層目空洞層 1 0 2 2 に接続されている (図 1 2 B、1 3 B 参照)。

【 0 0 2 3 】

図 3 A は図 2 の A - A ' 断面を示しており、図 3 B は図 2 の B - B ' 断面を示している。

図 3 A および図 3 B に示すように、基板 3 0 1 に形成された絶縁膜 1 0 3 1 上に 1 層目のセルの下部電極 1 0 1 1 が形成されている。下部電極 1 0 1 1 の上層には絶縁膜 1 0 3 2 を介して空洞層 1 0 2 1 が形成されている。空洞部 1 0 2 1 を囲むように絶縁膜 1 0 3 3 を形成し、絶縁膜 1 0 3 3 の上層に 1 層目のセルの上部電極 1 0 4 1 が形成されている。1 層目のセルの上部電極 1 0 4 1 は 2 層目のセルの下部電極も兼ねることになる。1 層目のセルの上部電極 1 0 4 1 の上層には絶縁膜 1 0 3 4 を介して 2 層目のセルの空洞層 1 0 2 2 が形成されており、空洞層 1 0 2 2 を囲むように絶縁膜 1 0 3 5 が形成され、絶縁膜 1 0 3 5 の上層に 2 層目のセルの上部電極 1 0 4 2 が形成されている。2 層目のセルの上部電極 1 0 4 2 は 3 層目のセルの下部電極も兼ねる。2 層目のセルの上部電極 1 0 4 2 の上層には絶縁膜 1 0 3 6 を介して 3 層目のセルの空洞層 1 0 2 3 が形成されており、空洞層 1 0 2 3 を囲むように絶縁膜 1 0 3 7 が形成され、絶縁膜 1 0 3 7 の上層に 3 層目のセルの上部電極 1 0 4 3 が形成され、上部電極 1 0 4 3 の上層に絶縁膜 1 0 3 8 が形成される。

【 0 0 2 4 】

また、絶縁膜 1 0 3 8、1 0 3 7、1 0 3 6、1 0 3 5、1 0 3 4、1 0 3 3 にはこれらの膜を貫通するウェットエッチング孔 2 0 2 が形成されている (図 3 B 参照)。このウェットエッチング孔 2 0 2 は、空洞層 1 0 2 1、1 0 2 2、1 0 2 3 を形成するために形成されたものであり、空洞層の形成後、絶縁膜 1 0 3 9 によって埋め込まれている。絶縁膜 1 0 3 9 は基板の上面からみて、ウェットエッチング穴の周囲にのみ形成し、3 つの空洞層の上層には形成しない構造となっている。

【 0 0 2 5 】

2 0 1 2 は 1 層目のセルの上部電極 1 0 4 1 へ電圧を供給するためのパッド開口部であり、図 2 に示した他のパッド開口部 2 0 1 1、2 0 1 3、2 0 1 4 も同時に形成されている。2 0 1 4 は 3 層目のセルの上部電極 1 0 4 3 へ電圧を供給するためのパッド開口部である。なお、パッド開口部 2 0 1 1、2 0 1 3 は、図中に点線で示している (図 3 A 参照)

)。

【0026】

本実施例1の特徴は、図2および図3A、Bに示すように、基板の上面からみて、積層されたセルのそれぞれの空洞層の大きさと配置を略一致させた点と、各空洞層の高さを同じにした点である。ここで、空洞層の大きさとはその形状と面積を示し、空洞層の配置とは、座標位置またはレイアウトを示すものとする。また、以下に、最上層セルの空洞層が、下層セルの空洞層を「内包」すると表現した場合、最上層のセルの空洞層と、下層のそれぞれのセルの空洞層の大きさ、及びその配置が内包されることを示し、その大きさと配置が一致している場合も含むものとする。

【0027】

また、空洞層1021の上層の絶縁膜1033、1034と電極1041で構成される1層目のセルの振動膜と、空洞層1022の上層の絶縁膜1035、1036と電極1042で構成される2層目のセルの振動膜と、空洞層1023の上層の絶縁膜1037、1038と電極1043で構成される1層目のセルの振動膜の厚さを同じにした点にある。

【0028】

このような構成にすることにより、下部電極1011と1層目のセルの上部電極1041の間、1層目のセルの上部電極1041と2層目のセルの上部電極1042との間、2層目のセルの上部電極1042と3層目のセルの上部電極1043の間に印加する電位差を、1層のセルのみで振動膜を最大振幅で振動させるための電位差と等しい電位差を印加することにより、各振動膜を同期して振動させることができ、結果的に、絶縁膜1038、1037と3層目の上部電極1043で構成される3層目のセルの振動膜の振幅を各層の空洞層の高さの合計した値まで向上することができる。ここで、空洞層の高さは、図4Aで示すXを指し、基板に対して垂直方向に測定した空洞層の上端と下端との距離を示すものとする。

【0029】

図4A、Bは、3層積層したセルに対して、電圧印加無し、電圧印加有りの場合の各セルの振動膜の振動状態を模式的に示した図であり、図4Aは電圧印加無し、図4Bは電圧印加有りの状態に対応している。図4Aに示した電圧印加無しでは、振動膜は平坦である。

【0030】

下部電極1011と1層目のセルの上部電極1041の間、1層目のセルの上部電極1041と2層目のセルの上部電極1042との間、2層目のセルの上部電極1042と3層目のセルの上部電極1043の間に、1層のセルのみで振動膜を最大振幅で振動させるための電位差と等しい電位差 V_a を印加した場合、下部電極1011と1層目のセルの上部電極1041の間の静電気力により、1層目のセルの振動膜は最大振幅となる1層目の空洞層の高さXの振幅で振動する。振動膜が最大振幅で振動する場合、空洞層の上端が下端に接触する程度の振幅となる。その最大振幅点は、空洞層の下面のほぼ中心(又は重心)となる。

【0031】

2層目のセルの振動膜は、基板の上面からみて、空洞層の大きさを一致させ、かつ1層目のセルと2層目のセルの振動膜の厚さ同じにしたため、2層目のセルの振動膜は、1層目のセルの振動膜と同じパネ定数となる。また、1層目のセルの上部電極1041と2層目のセルの上部電極1042との間にも V_a の電位差が印加されており、さらに電極間に挟まれる空洞の厚さや絶縁膜も同じため、1層目のセルの上部電極1041と2層目のセルの上部電極1042との間に1層目のセルと等しい電界強度が働く。したがって、1層目のセルの振動膜がX変位と同期して2層目のセルの振動膜もX変位する。

【0032】

さらに、2層目のセルの振動膜は、電位差が V_a のまま保たれているため、1層目のセルの上部電極1041と2層目のセルの上部電極1042の間の電位差による電界により、2層目のセルの空洞高さX分もさらに変位して、結果的に1層目のセルの空洞高さXに

10

20

30

40

50

加えて、2層目のセルの空洞高さ X 分の振幅で振動することになる。つまり、2層目のセルの振動膜は、1層目のセルの上部電極1041と2層目のセルの上部電極1042との間に1層のセルのみで振動膜を最大振幅 X で振動させるための電位差と等しい電位差 V_a を印加することで、振幅は空洞層の高さ X の2倍とすることができる。3層目のセルの振動膜についても同様の原理で、結果的に空洞高さ X の3倍に振幅で振動することができる。したがって、1層のセルのみと等しい電位差であり、電極間に印加される電界強度の同第を抑制しながら、超音波の送信に寄与する最上層のセルの振動膜の振幅は、セルを積層した分だけ倍増され、送信音圧も増大することができる。

【0033】

上面からみて、積層されたセルの空洞層の大きさを変えた場合、各セルの振動膜のバネ定数が変化してしまい、同期した振動膜の振動を得ることはできない。また、各電極間に挟まれる絶縁膜の厚さと空洞層の高さを合計した電極間の距離を等しくない場合も、電極間の静電気力が積層されたセル間で異なることになり、同期した振動膜の振動を得ることはできない。

【0034】

超音波の受信に関しては、積層されたセルの中で、最上層のセルの電極間の容量変化で検知する。例えば、図4では電極1042と1043の容量変化で検知する。受信の感度を向上させるためには、検知を行いたい超音波の周波数と最上層のセルの振動膜の共振周波数を合わせることがよい。その場合、基板の上面から見て、最上層の空洞層の大きさを変化させる、あるいは、最上層の振動膜の厚さを変化させることで、最上層の振動膜の共振周波数を制御でき、本実施例1では、積層された全てのセルの空洞層の大きさや振動膜の厚さを最上層のセルの空洞層の大きさや振動膜の厚さに一致させれば良い。

【0035】

次に、図面を用いて本実施例1に記載されたCMUTの製造方法を説明する。図5A～図15Aは、図2中のA-A'断面方向を示しており、図5B～図15Bは、図2中のB-B'断面方向を示している。

【0036】

まず、図5A、Bに示すように、基板301上にシリコン酸化膜による絶縁膜1031とアルミニウム合金膜からなる下部電極1011を100nm形成する。そして、この下部電極1011上にプラズマCVD(Chemical Vapor Deposition)法によりシリコン酸化膜による絶縁膜1032を200nm堆積させる(図6A、B)。

【0037】

次に、シリコン酸化膜からなる絶縁膜1032をCMP(Chemical Mechanical Polishing)法により、平坦化を行う(図7A、B)。この平坦化は、下部電極1011上に絶縁膜1032が残るようにして所望の膜厚で停止しても良いし、絶縁膜1032が残らずに下部電極1011の上面で停止させ、その後平坦化された下部電極1011の上面に絶縁膜1032を再度、所望の膜厚になるように堆積させても良い。

【0038】

次に、シリコン酸化膜からなる絶縁膜1032の上面に多結晶シリコン膜からなる犠牲層801をプラズマCVD法により100nm堆積する。そして、フォトリソグラフィ技術とドライエッチング技術により、多結晶シリコン膜からなる犠牲層801を形成する(図8A、B)。この残された部分がその後の工程で空洞層となる。

【0039】

続いて、犠牲層801、シリコン酸化膜からなる絶縁膜1032を覆うように、プラズマCVD法によりシリコン酸化膜からなる絶縁膜1033を200nm堆積し、シリコン酸化膜からなる絶縁膜1033をCMP法により、平坦化を行う(図9A、B)。

【0040】

次に、1層目のセルの上部電極1041を形成するため、平坦化された絶縁膜1033

10

20

30

40

50

上にスパッタリング法によりアルミニウム合金膜を100nm堆積する。そして、フォトリソグラフィ技術とドライエッチング技術により、1層目のセルの上部電極1041を形成し、上部電極1041、シリコン酸化膜からなる絶縁膜1033を覆うように、プラズマCVD法によりシリコン酸化膜からなる絶縁膜1034を200nm堆積し、シリコン酸化膜からなる絶縁膜1034をCMP法により、平坦化を行う(図10A、B)。

【0041】

以下、図8A、B～図10A、Bで示す工程と同様にして、絶縁膜1034上面に犠牲層802の形成、絶縁膜1035の平坦化、2層目のセルの上部電極1042の形成、絶縁膜1036の平坦化を行う。

【0042】

さらに、引き続き、図8A、B～図9A、Bで示す工程と同様にして、絶縁膜1036上面に犠牲層803の形成、絶縁膜1037の平坦化を行う。

【0043】

次に、3層目のセルの上部電極1043を形成するため、平坦化された絶縁膜1037上にスパッタリング法によりアルミニウム合金膜を100nm堆積する。そして、フォトリソグラフィ技術とドライエッチング技術により、3層目のセルの上部電極1043を形成し、上部電極1043、シリコン酸化膜からなる絶縁膜1037を覆うように、プラズマCVD法によりシリコン酸化膜からなる絶縁膜1038を200nm堆積し、シリコン酸化膜からなる絶縁膜1038をCMP法により、平坦化を行う(図11A、B)。

【0044】

続いて、シリコン酸化膜からなる絶縁膜1038、1037、1036、1035、1034、1033と、それらの絶縁膜に挟まれた犠牲層803、802に、フォトリソグラフィ技術とドライエッチング技術を使用して犠牲層801に到達するウェットエッチング穴を形成する(図12A、B)。

【0045】

その後、ウェットエッチング穴202を介して、犠牲層803、802、801を水酸化カリウムでウェットエッチングすることにより、空洞層1021、1022、1023を形成する(図13A、B)。なお、ここでは、犠牲層のエッチングにウェットエッチングする場合を示したが、等方性を有するエッチングガスを用いれば、ドライエッチングを用いても構わない。

【0046】

次に、ウェットエッチング穴202を埋め込み、空洞層1021、1022、1023を密封するために、プラズマCVD法によりシリコン窒化膜からなる絶縁膜1039を800nm堆積する(図14A、B)。

【0047】

次に、シリコン窒化膜からなる絶縁膜1039をフォトリソグラフィ技術とドライエッチング技術を使用して、基板の上面からみて、ウェットエッチング穴の周囲にのみに残し、積層された3つの空洞層の上層のシリコン窒化膜からなる絶縁膜1039は除去する(図15A、B)。これにより、最上層のセルの振動膜の厚さを他のセルの振動膜の厚さと等しくでき、最上層のセルの振動膜のバネ定数が増大することを防止する。

【0048】

引き続き、フォトリソグラフィ技術とドライエッチング技術を使用して、シリコン酸化膜からなる絶縁膜1038、1037、1036、1035、1034を貫通するパッド開口部を形成する(図3)。この際に、図2で示した下部電極1011、2層目のセルの上部電極1042、3層目のセルの上部電極1043へのパッド開口部2011、2013、2014も同時に形成する。

【0049】

このようにして、本実施例1におけるCMUTを形成することができる。

なお、図2において、CMUTは基板の上面からみて六角形の空洞形状をしているが、形状はこれに限らず、例えば、円形でも矩形形状でも良く、あるいは対称な形状を有する他

10

20

30

40

50

の形状でも構わない。

【0050】

また、本実施例1ではセルを3層積層した構造を示したが、必要な超音波の送信音圧により、2層の積層でも、4層以上に積層しても良いことはいうまでもなく、その製造方法も各セルの製造方法の繰り返しを行えばよい。

【0051】

本実施例1として示したCMUTを構成する材料は、その組み合わせの一つを示したものであり、上部電極、下部電極の材料として、タングステンやその他の導電性を持つ材料にしてもよい。犠牲層の材料も、犠牲層の周りを囲む材料とのウェットエッチング選択性が確保することができればよい。したがって、多結晶シリコン膜の他に、SOG膜(Spin-on-Glass)、あるいは金属膜などであってもよい。

10

【0052】

また、本実施例1では、電極や犠牲層による段差を緩和するために、CMP法を用いて、それらの膜の上部に形成した絶縁膜を研磨することで、段差の平坦化を行っているが、段差を緩和しなくてもよいが、その場合、電極や犠牲層による段差構造が、上層の構造に反映されてしまうため、平坦化を行った方が好ましい。

【0053】

さらに、本実施例1で示した図では、基板の上面からみて、最上層のセルの上部電極の大きさが空洞層の大きさよりも小さい配置となっているが、下層のセルの上部電極と同様に、空洞層を覆うような配置としてもよい。その場合、超音波の受信時に、最上層のセルの電極間の静電容量として、振動膜の振動による静電容量の変化に寄与しない寄生容量成分が含まれるため、超音波の受信感度が低下することになる。したがって、最上層のセルの振動膜のパネ定数が、下層のセルの振動膜のパネ定数と比較して大きく変化しない程度に空洞層よりも小さくすることが好ましい。

20

【実施例2】

【0054】

図16は、実施例2における超音波トランスデューサ(CMUT)を示した上面図であり、CMUTの基本セル構造を3層積層し、基板の上面からみて、最上層である3層目のセルの空洞層のよりも、下層のセルである1層目、2層目の空洞層の大きさが小さく、かつ1層目、2層目のセルの空洞層の大きさが略一致している構造を示している。すなわち、最上層セルの空洞層が、下層のセルである1層目、2層目の空洞層を「内包」している。

30

【0055】

基板上に形成した下部電極1011と、1層目のセルの上部電極1041、2層目のセルの上部電極1042、3層目のセルの上部電極1043が積層されており、1層目のセルの上部電極1041は2層目のセルの下部電極を兼ね、2層目のセルの上部電極1042は3層目のセルの下部電極を兼ねる構造となっている。

【0056】

2001は3層目のセルの空洞層であり、1層目、2層目のセルの空洞層は、電極1041、1042の下層にあり、本図では点線2002でその領域を示している。また、基板、それぞれの電極、それぞれの空洞層を覆うように絶縁膜は形成されているが、それぞれの絶縁膜の下層の構造を示すために図示していない。2011、2012、2013、2014は各電極へ電圧を印加するためのパッド開口部である。202は空洞層を形成するためのウェットエッチング孔である。すなわち、ウェットエッチング孔202は、3層目のセルの空洞層2001とともに、1層目、2層目の空洞層に接続されている。

40

【0057】

図17Aは図16のA-A'断面を示しており、図17Bは図16のB-B'断面を示している。図17Aおよび図17Bに示すように、基板301に形成された絶縁膜1031上に1層目のセルの下部電極1011が形成されている。下部電極1011の上層には絶縁膜1032を介して空洞層1021が形成されている。空洞部1021を囲むように

50

絶縁膜 1033 を形成し、絶縁膜 1033 の上層に 1 層目のセルの上部電極 1041 が形成されている。1 層目のセルの上部電極 1041 は 2 層目のセルの下部電極も兼ねることになる。1 層目のセルの上部電極 1041 の上層には絶縁膜 1034 を介して 2 層目のセルの空洞層 1022 が形成されており、空洞層 1022 を囲むように絶縁膜 1035 が形成され、絶縁膜 1035 の上層に 2 層目のセルの上部電極 1042 が形成されている。2 層目のセルの上部電極 1042 は 3 層目のセルの下部電極も兼ねる。2 層目のセルの上部電極 1042 の上層には絶縁膜 1036 を介して 3 層目のセルの空洞層 2001 が形成されている。この際に、図 16 で示したように、基板の上面からみて、1 層目、2 層目のセルの空洞層 1021、1022 が、3 層目のセルの空洞層 2001 の領域よりも小さい配置としている。空洞層 2001 を囲むように絶縁膜 1037 が形成され、絶縁膜 1037

10

【0058】

また、絶縁膜 1038、1037、1036、1035、1034、1033 にはこれらの膜を貫通するウェットエッチング孔 202 が形成されている。このウェットエッチング孔 202 は、空洞層 1021、1022、2001 を形成するために形成されたものであり、空洞層の形成後、絶縁膜 1039 によって埋め込まれている。絶縁膜 1039 は基板の上面からみて、ウェットエッチング穴の周囲にのみ形成し、3 つの空洞層の上層には形成しない構造となっている。2012 はそれぞれ 2 層目のセルの上部電極 1042 へ電圧を供給するためのパッド開口部であり、図示していないが、図 2 に示した他のパッド開口部 2011、2013、2014 も同時に形成されている。

20

【0059】

本実施例 2 の特徴は、図 16 および図 17 A、B に示すように、基板の上面からみて、積層されたセルの空洞層の中で、最上層のセルの空洞層よりも、下層のセルの空洞層の大きさが小さい配置とし、かつ下層のセルの空洞層の大きさを略一致させた点である。前記の実施例 1 では、振動膜の振動を同期させるために、図 3 A、B で示すように、各空洞層の高さを等しくし、かつ空洞層 1021 の上層の絶縁膜 1033、1034 と電極 1041 で構成される 1 層目のセルの振動膜と、空洞層 1022 の上層の絶縁膜 1035、1036 と電極 1042 で構成される 2 層目のセルの振動膜と、空洞層 1023 の上層の絶縁膜 1037、1038 と電極 1043 で構成される 3 層目のセルの振動膜の厚さを同じにする必要がある。したがって、超音波の受信感度の向上を目的に、検知を行いたい超音波の周波数と最上層である 3 層目のセルの振動膜の共振周波数を合わせる場合、最上層の 3 層目のセルの振動膜の厚さ、空洞層の大きさが検知を行いたい超音波の周波数により決定され、下層のセルの振動膜の厚さ、空洞層の大きさも最上層のセルに一致させる必要がある。

30

【0060】

したがって、検知を行いたい超音波の周波数によっては、振動膜の厚さを厚くする必要が出てくる可能性があり、セルを積層すると、通常の半導体製造プロセスでは実施されない程度まで、基板上に絶縁膜を形成することが必要となり、絶縁膜の残留応力による基板の反りや絶縁膜の剥がれ等の不良が発生する可能性がある。

40

【0061】

一方、本実施例 2 の構成では、基板の上面からみて、下層に積層されるセルの空洞層の大きさが、最上層のセルの空洞層の大きさよりも小さい構成としている。振動膜の共振周波数は、振動膜の膜厚に比例し、基板の上面からみた空洞の径の 2 乗に反比例するので、最上層のセルの振動膜の厚さは、検知を行いたい超音波の周波数に合わせて厚くなっても、下層に積層されるセルの空洞層の大きさが、最上層のセルの空洞層の大きさよりも小さい構成となっているため、その分、下層のセルの振動膜の厚さを薄くでき、多層にセルを積層した場合での絶縁膜の残留応力による基板の反りや絶縁膜の剥がれ等の不良発生を抑制することができる。下層のセルの空洞層の大きさと電極間の距離、振動膜の厚さは、最上層のセルの振動膜の振動に必要な駆動電圧と等しい駆動電圧で、下層のセルの振動膜を

50

駆動できるように決定することができる。また、検知を行いたい超音波の周波数によっては、基板の上面から見て、空洞層の領域と重なる絶縁膜1039を除去する必要がないことも、上記の原理を考慮すると自明である。

【0062】

本実施例2のCMUTの製造方法は、前記実施例1で示した製造方法を同じであり、最上層のセルの振動膜の振動に必要な駆動電圧と等しい駆動電圧で、下層のセルの振動膜を駆動できるように、1層目、2層目の空洞層の大きさと電極間の距離、振動膜の厚さを調整すればよい。

【実施例3】

【0063】

図18は、実施例3における超音波トランスデューサ(CMUT)を示した上面図であり、CMUTの基本セル構造を3層積層し、基板の上面からみて、最上層である3層目のセルの空洞層のよりも、2層目の空洞層の大きさが小さく、かつ1層目の空洞層の大きさが2層目の空洞層の大きさよりも小さい、つまり、下層のセルほど空洞層の大きさが小さくなる構造を示している。すなわち、最上層セルの空洞層が、下層のセルである2層目の空洞層を「内包」し、さらに2層目の空洞層は下層のセルである1層目の空洞層を「内包」している。

【0064】

基板上に形成した下部電極1011と、1層目のセルの上部電極1041、2層目のセルの上部電極1042、3層目のセルの上部電極1043が積層されており、1層目のセルの上部電極1041は2層目のセルの下部電極を兼ね、2層目のセルの上部電極1042は3層目のセルの下部電極を兼ねる構造となっている。2001は3層目のセルの空洞層であり、1層目、2層目のセルの空洞層は、電極1041、1042の下層にあり、本図では点線2201が2層目のセルの空洞層を、一点鎖線2202が2層目のセルの空洞層の領域を示している。また、基板、それぞれの電極、それぞれの空洞層を覆うように絶縁膜は形成されているが、それぞれの絶縁膜の下層の構造を示すために図示していない。2011、2012、2013、2014は各電極へ電圧を印加するためのパッド開口部である。202は空洞層を形成するためのウェットエッチング孔である。すなわち、ウェットエッチング孔202は、3層目のセルの空洞層2001とともに、1層目、2層目の空洞層に接続されている。

【0065】

図19Aは図18のA-A'断面を示しており、図19Bは図18のB-B'断面を示している。図19Aおよび図19Bに示すように、基板301に形成された絶縁膜1031上に1層目のセルの下部電極1011が形成されている。下部電極1011の上層には絶縁膜1032を介して空洞層1021が形成されている。空洞部1021を囲むように絶縁膜1033を形成し、絶縁膜1033の上層に1層目のセルの上部電極1041が形成されている。1層目のセルの上部電極1041は2層目のセルの下部電極も兼ねることになる。

【0066】

1層目のセルの上部電極1041の上層には絶縁膜1034を介して2層目のセルの空洞層1022が形成されており、空洞層1022を囲むように絶縁膜1035が形成され、絶縁膜1035の上層に2層目のセルの上部電極1042が形成されている。2層目のセルの上部電極1042は3層目のセルの下部電極も兼ねる。2層目のセルの上部電極1042の上層には絶縁膜1036を介して3層目のセルの空洞層2001が形成されている。この際に、図22で示したように、基板の上面からみて、1層目のセルの空洞層1021が、2層目のセルの空洞層1022の領域よりも小さい配置となっており、2層目のセルの空洞層1022が、3層目のセルの空洞層2001の領域よりも小さい配置としている。空洞層2001を囲むように絶縁膜1037が形成され、絶縁膜1037の上層に3層目のセルの上部電極1043が形成され、上部電極1043の上層に絶縁膜1038が形成される。

10

20

30

40

50

【 0 0 6 7 】

また、絶縁膜 1 0 3 8、1 0 3 7、1 0 3 6、1 0 3 5、1 0 3 4、1 0 3 3 にはこれらの膜を貫通するウェットエッチング孔 2 0 2 が形成されている。このウェットエッチング孔 2 0 2 は、空洞層 1 0 2 1、1 0 2 2、2 0 0 1 を形成するために形成されたものであり、空洞層の形成後、絶縁膜 1 0 3 9 によって埋め込まれている。絶縁膜 1 0 3 9 は基板の上面からみて、ウェットエッチング穴の周囲にのみ形成し、3 つの空洞層の上層には形成しない構造となっている。2 0 1 2 はそれぞれ 2 層目のセルの上部電極 1 0 4 2 へ電圧を供給するためのパッド開口部であり、図示していないが、図 2 に示した他のパッド開口部 2 0 1 1、2 0 1 3、2 0 1 4 も同時に形成されている。

【 0 0 6 8 】

本実施例 2 の特徴は、図 1 8 および図 1 9 A、B に示すように、基板の上面からみて、積層されたセルの空洞層を下層になるにしたがい小さい配置とした点である。前記の実施例 2 では、基板の上面からみて、積層されたセルの空洞層の中で、最上層のセルの空洞層よりも、下層のセルの空洞層の大きさが小さい配置とし、かつ下層のセルの空洞層の大きさを略一致させた。この場合、下層の空洞層が同一の配置となるため、製造工程で同一のマスクパターンを使用できるため、製造コストが低減できる長所がある一方で、同じ大きさの空洞層を、基板の上面からみて、略一致する配置で多層積層するため、振動膜が膜の応力により剥がれ易くなる。しかし、本実施例 3 の構成では、下層のセルほど、基板の上面からみて、空洞層の領域が小さいために、空洞が存在する領域が少なく、振動膜の剥がれを抑制することができる。

【 0 0 6 9 】

下層のセルの空洞層の大きさと電極間の距離、振動膜の厚さは、最上層のセルの振動膜の振動に必要な駆動電圧と等しい駆動電圧で、下層のセルの振動膜を駆動できるように決定することができる。また、検知を行いたい超音波の周波数によっては、基板の上面から見て、空洞層の領域と重なる絶縁膜 1 0 3 9 を除去する必要がないことも、上記の原理を考慮すると自明である。

【 0 0 7 0 】

本実施例 3 の C M U T の製造方法は、前記実施例 1 で示した製造方法を同じであり、最上層のセルの振動膜の振動に必要な駆動電圧と等しい駆動電圧で、下層のセルの振動膜を駆動できるように、1 層目、2 層目の空洞層の大きさと電極間の距離、振動膜の厚さを調整すればよい。

【 0 0 7 1 】

最後に、図 2 0 を参照しながら、超音波検査装置における上述した各実施例の C M U T を備えた超音波検査装置の一構成例とその役割について説明する。

図 2 0 において、超音波検査装置は、超音波検査装置本体 2 4 0 1 と、超音波探触子 2 4 0 2 で構成され、超音波検査装置本体 2 4 0 1 は、送受分離部 2 4 0 3、送信部 2 4 0 4、バイアス部 2 4 0 5、受信部 2 4 0 6、整相加算部 2 4 0 7、画像処理部 2 4 0 8、表示部 2 4 0 9、制御部 2 4 1 0、操作部 2 4 1 1 から構成される。

【 0 0 7 2 】

超音波探触子 2 4 0 2 は、被検体に接触させて被検体との間で超音波を送受波する装置であり、上述した各実施例の製法で製造された C M U T 2 4 1 2 を用いて作成される。超音波探触子 2 4 0 2 から超音波が被検体に送波され、被検体からの反射エコー信号が超音波探触子 2 4 0 2 により受波される。実施例 1、2、3 のいずれかの C M U T は、後述する送受分離部 2 4 0 3 と電氣的に接続される。送信部 2 4 0 4 及びバイアス部 2 4 0 5 は、超音波探触子 2 4 0 2 に駆動信号を供給する装置である。受信部 2 4 0 6 は、超音波探触子 2 4 0 2 から出力される反射エコー信号を受信する装置である。受信部 2 4 0 6 は、さらに、受信した反射エコー信号に対してアナログデジタル変換等の処理を行う。送受分離部 2 4 0 3 は、送信時には送信部 2 4 0 4 から超音波探触子 2 4 0 2 へ駆動信号を渡し、受信時には超音波探触子 2 4 0 2 から受信部 2 4 0 6 へ受信信号を渡すよう送信と受信とを切換、分離するものである。整相加算部 2 4 0 7 は、受信された反射エコー信号を整

10

20

30

40

50

相加算する装置である。画像処理部 2408 は、整相加算された反射エコー信号に基づいて検査画像を構成する装置である。表示部 2409 は、画像処理された検査画像を表示する表示装置である。制御部 2410 は、上述した各構成要素を制御する装置であり、制御部 2410 は、超音波探触子 2402 の超音波の送受信を制御する。操作部 2411 は、制御部 2410 に指示を与える装置である。操作部 2411 は、例えば、トラックボールやキーボードやマウス等の入力機器である。

【0073】

なお、本発明は上記した実施例に限定されるものではなく、様々な変形例が含まれる。例えば、上記した実施例は本発明のより良い理解のために詳細に説明したのであり、必ずしも説明の全ての構成を備えるものに限定されものではない。また、ある実施例の構成の一部を他の実施例の構成に置き換えることが可能であり、また、ある実施例の構成に他の実施例の構成を加えることが可能である。また、各実施例の構成の一部について、他の構成の追加・削除・置換をすることが可能である。

10

【符号の説明】

【0074】

101, 1011 : 下部電極、
 102, 1021, 1022, 1023 : 空洞層、
 103, 1031, 1032, 1033, 1034, 1035, 1036, 1037, 1038, 1039 : 絶縁膜、
 104 : 上部電極、
 105 : メンブレン、
 1041 : 1層目のセルの上部電極、
 1042 : 2層目のセルの上部電極、
 1043 : 3層目のセルの上部電極、
 2011, 2012, 2013, 2014 : パッド開口部、
 202 : ウェットエッチング穴、
 301 : 基板、
 801, 802, 803 : 犠牲層、
 2001 : 3層目のセルの空洞層、
 2002 : 基板の上面からみた1層目、2層目のセルの空洞層の領域、
 2201 : 基板の上面からみた2層目のセルの空洞層の領域、
 2202 : 基板の上面からみた1層目のセルの空洞層の領域、
 2401 : 超音波検査装置本体、
 2402 : 超音波探触子、
 2403 : 送受分離部、
 2404 : 送信部、
 2405 : バイアス部、
 2406 : 受信部、
 2407 : 整相加算部、
 2408 : 画像処理部、
 2409 : 表示部、
 2410 : 制御部、
 2411 : 操作部、
 2412 : 超音波トランスデューサ (CMUT)。

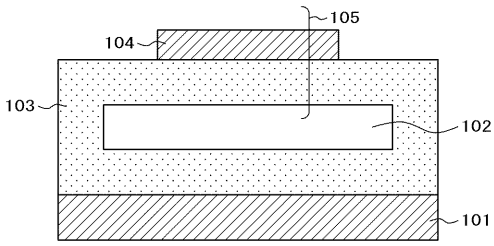
20

30

40

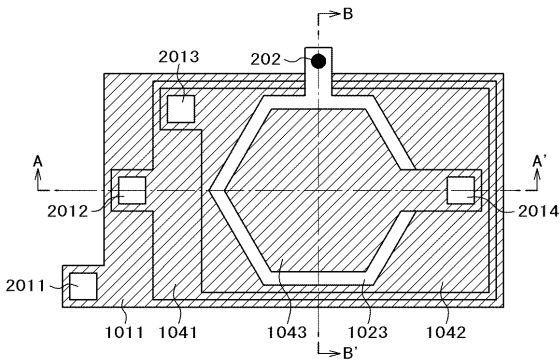
【 図 1 】

図 1



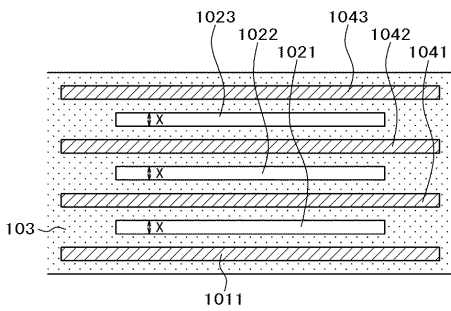
【 図 2 】

図 2



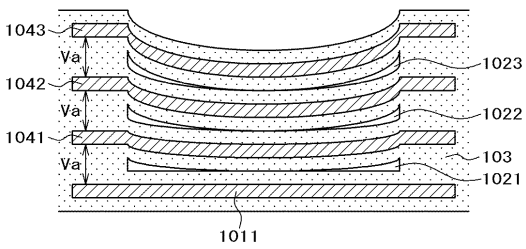
【 図 4 A 】

図 4 A



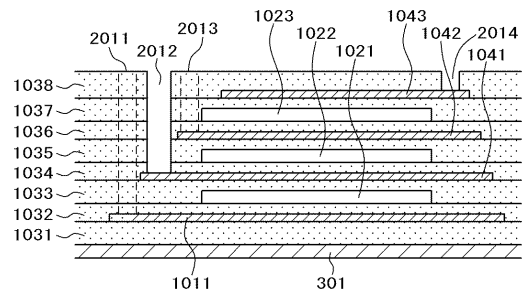
【 図 4 B 】

図 4 B



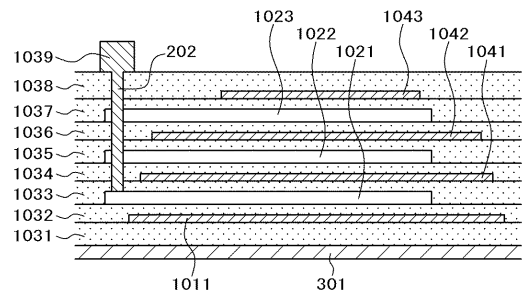
【 図 3 A 】

図 3 A



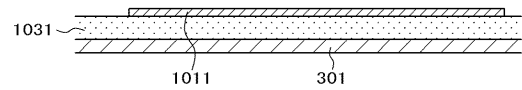
【 図 3 B 】

図 3 B



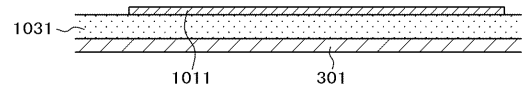
【 図 5 A 】

図 5 A



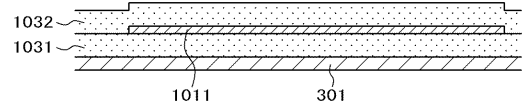
【 図 5 B 】

図 5 B



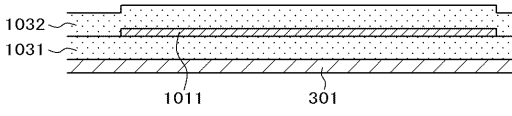
【 図 6 A 】

図 6 A



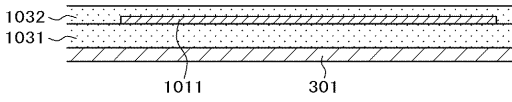
【 図 6 B 】

図 6 B



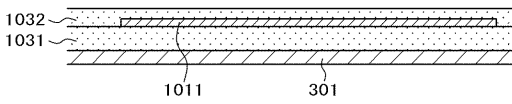
【 図 7 A 】

図 7 A



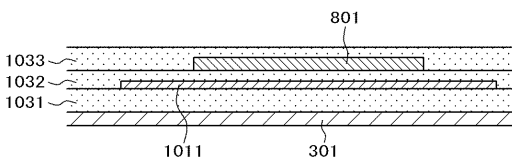
【 図 7 B 】

図 7 B



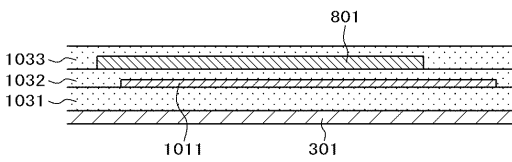
【 図 9 A 】

図 9 A



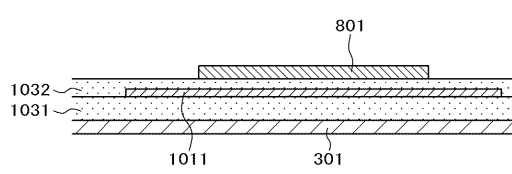
【 図 9 B 】

図 9 B



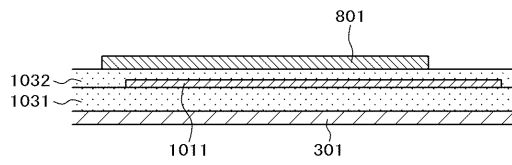
【 図 8 A 】

図 8 A



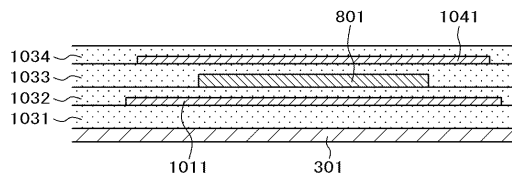
【 図 8 B 】

図 8 B



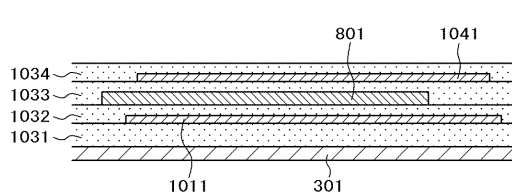
【 図 10 A 】

図 10 A



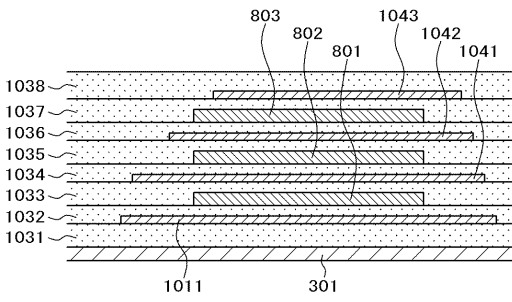
【 図 10 B 】

図 10 B



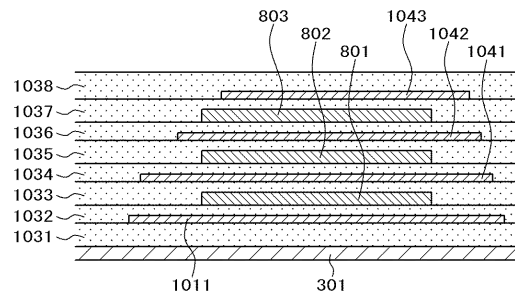
【图 1 1 A】

图 1 1 A



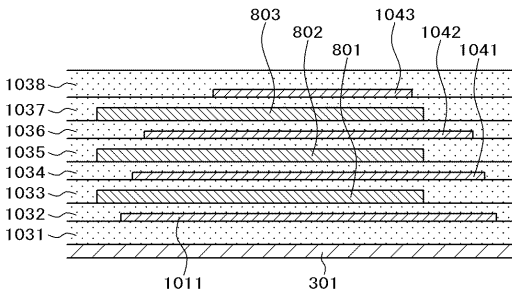
【图 1 2 A】

图 1 2 A



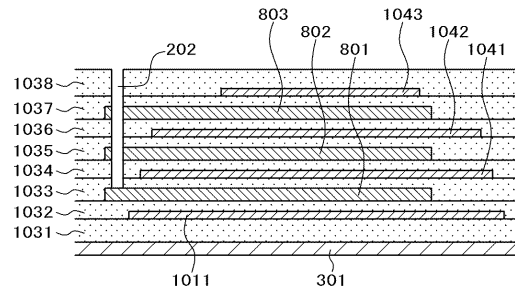
【图 1 1 B】

图 1 1 B



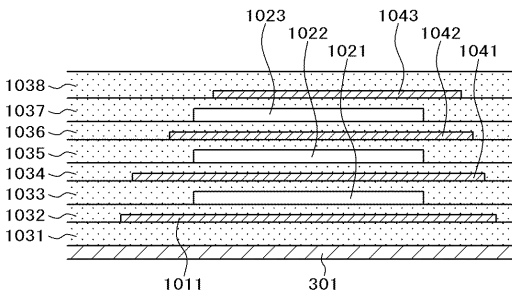
【图 1 2 B】

图 1 2 B



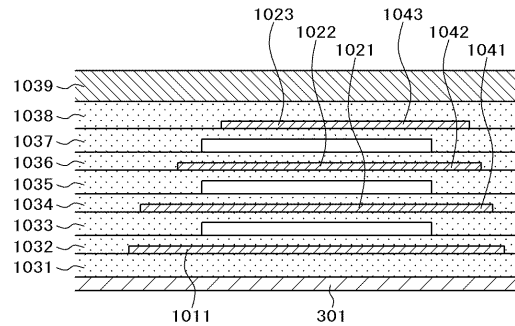
【图 1 3 A】

图 1 3 A



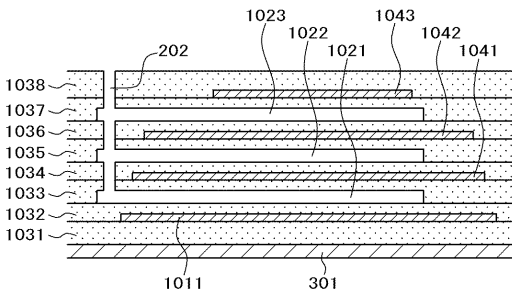
【图 1 4 A】

图 1 4 A



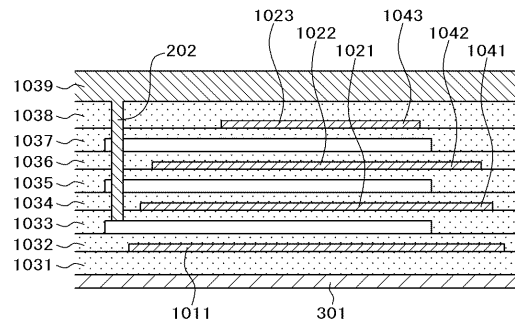
【图 1 3 B】

图 1 3 B



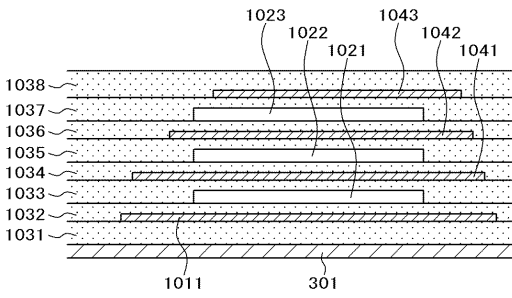
【图 1 4 B】

图 1 4 B



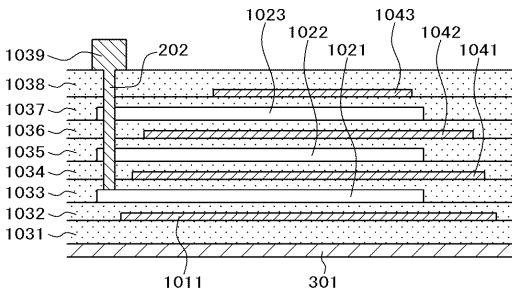
【 图 1 5 A 】

图 1 5 A



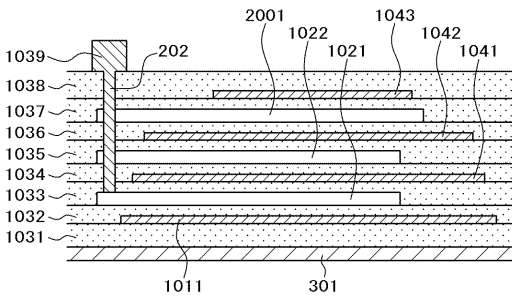
【 图 1 5 B 】

图 1 5 B



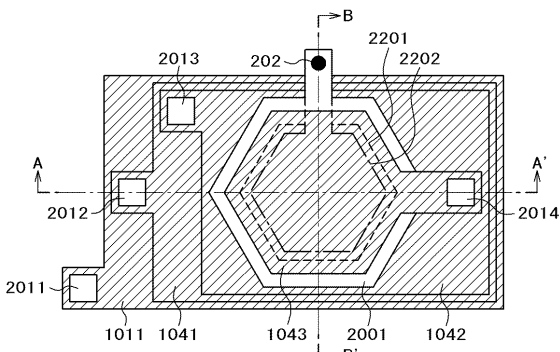
【 图 1 7 B 】

图 1 7 B



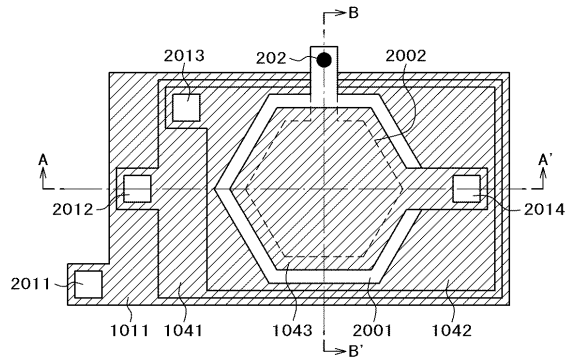
【 图 1 8 】

图 1 8



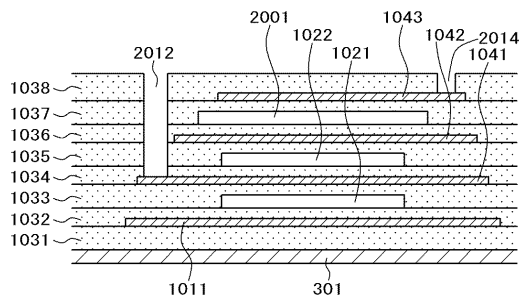
【 图 1 6 】

图 1 6



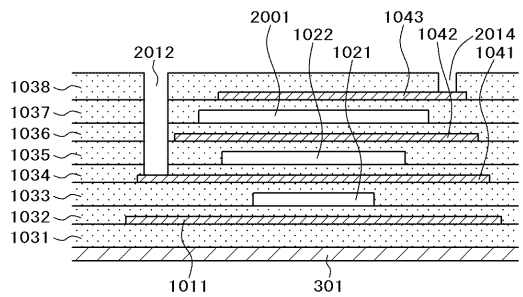
【 图 1 7 A 】

图 1 7 A



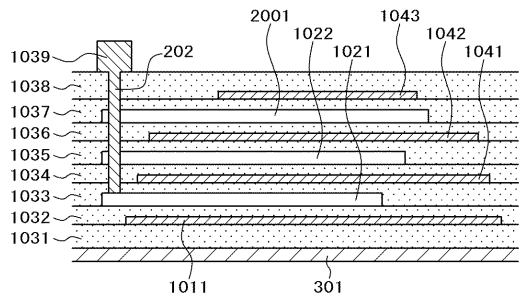
【 图 1 9 A 】

图 1 9 A



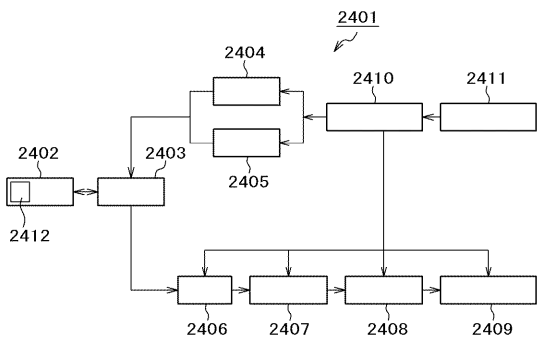
【 图 1 9 B 】

图 1 9 B



【 図 20 】

図 20



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/JP2014/061048
A. CLASSIFICATION OF SUBJECT MATTER H04R19/00(2006.01)i, G01N29/06(2006.01)i, H04R31/00(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H04R19/00, G01N29/06, H04R31/00 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2014 Kokai Jitsuyo Shinan Koho 1971-2014 Toroku Jitsuyo Shinan Koho 1994-2014 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 6558330 B1 (ACUSON CORP.), 06 May 2003 (06.05.2003), column 2, line 17 to column 5, line 48; fig. 1 to 4 & WO 2003/059170 A1 & DE 10197171 T & AU 2002220205 A	1-11
Y	JP 2009-194934 A (Olympus Corp.), 27 August 2009 (27.08.2009), paragraphs [0110] to [0125], [0182] to [0196]; fig. 9, 10, 22, 23 & JP 4347885 B & US 2007/0164632 A1 & US 2008/0139946 A1 & EP 1761104 A1 & WO 2005/120130 A1	1-11
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 10 June, 2014 (10.06.14)		Date of mailing of the international search report 24 June, 2014 (24.06.14)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

国際調査報告		国際出願番号 PCT/J P 2014/061048									
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. H04R19/00(2006.01)i, G01N29/06(2006.01)i, H04R31/00(2006.01)i											
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. H04R19/00, G01N29/06, H04R31/00											
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2014年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2014年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2014年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2014年	日本国実用新案登録公報	1996-2014年	日本国登録実用新案公報	1994-2014年
日本国実用新案公報	1922-1996年										
日本国公開実用新案公報	1971-2014年										
日本国実用新案登録公報	1996-2014年										
日本国登録実用新案公報	1994-2014年										
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)											
C. 関連すると認められる文献											
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号									
Y	US 6558330 B1 (ACUSON CORPORATION) 2003.05.06, 第2欄第17行-第5欄第48行, 第1-4図 & WO 2003/059170 A1 & DE 10197171 T & AU 2002220205 A	1-11									
Y	JP 2009-194934 A (オリンパス株式会社) 2009.08.27, 段落【0110】-【0125】、【0182】-【0196】、第9、10、22、23図 & JP 4347885 B & US 2007/0164632 A1 & US 2008/0139946 A1 & EP 1761104 A1 & WO 2005/120130 A1	1-11									
<input type="checkbox"/> C欄の続きにも文献が列挙されている。		<input type="checkbox"/> パテントファミリーに関する別紙を参照。									
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願		の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献									
国際調査を完了した日 10.06.2014		国際調査報告の発送日 24.06.2014									
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 大野 弘	5Z 4453 電話番号 03-3581-1101 内線 3591								

(注)この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	超声换能器，制造它的方法		
公开(公告)号	JPWO2015159427A1	公开(公告)日	2017-04-13
申请号	JP2016513595	申请日	2014-04-18
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	町田俊太郎 龍崎大介		
发明人	町田 俊太郎 龍崎 大介		
IPC分类号	H04R19/00 H04R31/00 G01N29/24 A61B8/00		
CPC分类号	G01N29/0654 G01N29/2406		
FI分类号	H04R19/00.330 H04R31/00.330 G01N29/24 A61B8/00		
F-TERM分类号	2G047/AA10 2G047/AA12 2G047/AC13 2G047/CA01 2G047/CB01 2G047/EA05 2G047/GB02 2G047/GB21 2G047/GB32 4C601/EE03 4C601/GB03 4C601/GB41 5D019/AA21 5D019/DD01 5D019/FF04 5D019/FF05 5D019/GG11 5D019/HH01		
其他公开文献	JP6267787B2		
外部链接	Espacenet		

摘要(译)

本发明的目的是提供一种能够抑制电容式超声换能器中的驱动电压的增加并且增加CMUT的超声波的传输声压的结构及其制造方法。当从基板的第一主表面的上表面观察电容性超声换能器的单元时，在最上面的超声换能器单元的腔层区域中，所有下部超声换能器单元的腔层区域 其特征在于将其层压以包括在内。

图3A

