

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5184663号
(P5184663)

(45) 発行日 平成25年4月17日(2013.4.17)

(24) 登録日 平成25年1月25日(2013.1.25)

(51) Int.Cl. F 1
A 6 1 B 8/00 (2006.01) A 6 1 B 8/00

請求項の数 15 (全 14 頁)

<p>(21) 出願番号 特願2011-23266 (P2011-23266) (22) 出願日 平成23年2月4日(2011.2.4) (65) 公開番号 特開2012-161429 (P2012-161429A) (43) 公開日 平成24年8月30日(2012.8.30) 審査請求日 平成23年9月30日(2011.9.30)</p>	<p>(73) 特許権者 300019238 ジーイー・メディカル・システムズ・グローバル・テクノロジー・カンパニー・エルエルシー アメリカ合衆国・ウィスコンシン州・53188・ワウケシャ・ノース・グランドビュー・ブルバード・ダブリュー・710・3000 (74) 代理人 100106541 弁理士 伊藤 信和 (72) 発明者 雨宮 慎一 東京都日野市旭が丘四丁目7番地の127 GEヘルスケア・ジャパン株式会社内 審査官 右▲高▼ 孝幸</p>
---	---

最終頁に続く

(54) 【発明の名称】 超音波画像表示装置用電源回路及び超音波画像表示装置

(57) 【特許請求の範囲】

【請求項 1】

低圧電源の電圧を昇圧して正負の電圧を生成する高圧固定電源部と、
 該高圧固定電源部と接続され、超音波の送受信を行なう超音波振動子を切り替えるスイッチへバイアス電圧を出力するバイアス電圧出力部と、
 前記高圧固定電源部と接続され、前記超音波振動子側へ超音波の送信電力を供給する送信用電源部であって、前記送信電力を前記高圧固定電源部側へ回生電力として回生可能な送信用電源部と、
 前記高圧固定電源部と前記送信用電源部との間に設けられて、前記送信用電源部からの回生電力を蓄電する回生電力蓄電部と、
 を備えることを特徴とする超音波画像表示装置用電源回路。

【請求項 2】

前記バイアス電圧出力部は、ローパスフィルタであることを特徴とする請求項 1 に記載の超音波画像表示装置用電源回路。

【請求項 3】

前記バイアス電圧出力部は、電流制限回路であることを特徴とする請求項 1 に記載の超音波画像表示装置用電源回路。

【請求項 4】

前記高圧固定電源部の出力電圧の大きさは、前記バイアス電圧と等しいことを特徴とする請求項 1 ~ 3 のいずれか一項に記載の超音波画像表示装置用電源回路。

【請求項 5】

前記送信用電源部は、超音波振動子側と前記高圧固定電源部側の双方向への電力の供給が可能であることを特徴とする請求項 1 ~ 4 のいずれか一項に記載の超音波画像表示装置用電源回路。

【請求項 6】

前記送信用電源部は、シンクロナスバック回路であることを特徴とする請求項 5 に記載の超音波画像表示装置用電源回路。

【請求項 7】

前記送信用電源部は、前記送信電力として、正負の送信電圧を生成することを特徴とする請求項 6 に記載の超音波画像表示装置用電源回路。

10

【請求項 8】

前記シンクロナスバック回路は、正の送信電圧を生成する正側シンクロナスバック回路と、負の送信電圧を生成する負側シンクロナスバック回路とで構成されることを特徴とする請求項 7 に記載の超音波画像表示装置用電源回路。

【請求項 9】

前記回生電力蓄電部は、直列に接続されたダイオード及びコンデンサで構成され、前記回生電力は前記コンデンサに蓄電されることを特徴とする請求項 1 ~ 8 のいずれか一項に記載の超音波画像表示装置用電源回路。

【請求項 10】

前記ダイオード及び前記コンデンサは、前記高圧固定電源部とグランドとの間に設けられており、前記ダイオードは前記高圧固定電源部側に設けられ、前記コンデンサは前記グランド側に設けられていることを特徴とする請求項 9 に記載の超音波画像表示装置用電源回路。

20

【請求項 11】

前記ダイオードと前記コンデンサの間に前記送信用電源部が接続されていることを特徴とする請求項 10 に記載の超音波画像表示装置用電源回路。

【請求項 12】

前記ダイオードは、前記送信用電源部から回生される電流が前記高圧固定電源部へ逆流することを防止できる向きで設けられていることを特徴とする請求項 11 に記載の超音波画像表示装置用電源回路。

30

【請求項 13】

前記回生電力蓄電部は、前記正側シンクロナスバック回路からの回生電力を蓄電する正側回生電力蓄電部と、前記負側シンクロナスバック回路からの回生電力を蓄電する負側回生電力蓄電部とで構成されることを特徴とする請求項 8 に記載の超音波画像表示装置用電源回路。

【請求項 14】

前記回生電力蓄電部の電圧を検出し、検出された電圧が所定の電圧以上になると、前記送信用電源部の運転を停止させる運転停止部を備えることを特徴とする請求項 1 ~ 13 のいずれか一項に記載の超音波画像表示装置用電源回路。

【請求項 15】

請求項 1 ~ 14 のいずれか一項に記載の超音波画像表示装置用電源回路を有することを特徴とする超音波画像表示装置。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、超音波画像表示装置用電源回路及び超音波画像表示装置に関する。

【背景技術】

【0002】

超音波を送信して得られたエコー信号に基づき超音波画像を表示させる超音波画像表示装置では、圧電材料からなる超音波振動子に電圧を印加してこれを振動させることにより

50

、超音波を送信している。従って、前記超音波画像表示装置には、超音波の送信電力を供給する電源回路が設けられている（例えば、特許文献1参照）。

【0003】

また、前記超音波画像表示装置では、超音波プローブに設けられた複数の超音波振動子のうち、一部の超音波振動子を用いて超音波の送信を行なっている。このため、超音波の送信に用いる超音波振動子を選択するためのアナログスイッチが設けられている。従って、前記超音波画像表示装置には、アナログスイッチ用のバイアス電圧を供給する電源回路も設けられている。

【先行技術文献】

【特許文献】

10

【0004】

【特許文献1】特開2010-29657号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

従来、超音波の送信電力用の電源回路とバイアス電源用の電源回路とは別々に設けられていることが多く、このことは回路の小型化を妨げる原因になっている。

【0006】

また、前記超音波診断装置用の電源回路としては、例えばフライバックコンバータが用いられることが多い。しかし、フライバックコンバータを用いた電源回路は、高電圧から低電圧へ移行する時に、抵抗負荷によって無駄に電力を消費している。また、フライバックコンバータを用いた電源回路は、高電圧から低電圧へ移行する時の電力を消費させるための回路を設けることが必要な場合もあり、回路の小型化を妨げる原因になっている。また、前記フライバックコンバータは、使用できる周波数が低いという制限がある。

20

【課題を解決するための手段】

【0007】

上述の課題を解決するためになされた一の観点の発明は、低圧電源の電圧を昇圧して正負の電圧を生成する高圧固定電源部と、該高圧固定電源部と接続され、超音波の送受信を行なう超音波振動子を切り替えるスイッチへバイアス電圧を出力するバイアス電圧出力部と、前記高圧固定電源部と接続され、前記超音波振動子側へ超音波の送信電力を供給する送信用電源部であって、前記送信電力を前記高圧固定電源部側へ回生電力として回生可能な送信用電源部と、前記高圧固定電源部と前記送信用電源部との間に設けられて、前記送信用電源部からの回生電力を蓄電する回生電力蓄電部と、を備えることを特徴とする超音波画像表示装置用電源回路である。

30

【0008】

また、他の観点の発明は、前記一の観点の発明において、前記送信用電源部は、シンクロナスバック回路であることを特徴とする超音波画像表示装置用電源回路である。

【0009】

さらに、他の観点の発明は、前記一の観点の発明において、前記回生電力蓄電部の電圧を検出し、検出された電圧が所定の電圧以上になると、前記送信用電源部の運転を停止させる運転停止部を備えることを特徴とする超音波画像表示装置用電源回路である。

40

【発明の効果】

【0010】

上記一の観点の発明によれば、前記高圧固定電源部に前記バイアス電圧出力部と前記送信用電源部とが接続されており、前記バイアス電圧出力部と前記送信用電源部とでそれぞれ独自の電源を有さないのので、回路を小型化することができる。また、前記送信用電源部からの回生電力が前記回生電力蓄電部に蓄電されるので、無駄な電力消費を抑制することができる。さらに、電力を回生することにより、高い電圧から低い電圧に高速に電圧を変更することができる。

【0011】

50

また、前記送信用電源部がシンクロナスバック回路であると、フライバックコンバータを用いる場合と比べて、使用する周波数を高くし、小型化することができる。

【0012】

また、他の発明によれば、前記回生電力蓄電部の電圧を検出し、検出された電圧が所定の電圧以上になると、前記送信用電源部の運転を停止させる運転停止部を備えるので、回路の電圧破壊を防止することができる。

【図面の簡単な説明】

【0013】

【図1】本発明に係る超音波画像表示装置の実施の形態の一例を示すブロック図である。

【図2】図1に示す超音波画像表示装置におけるアナログスイッチ部の概略構成を示す図である。

10

【図3】図1に示す超音波画像表示装置における送受信部を示すブロック図である。

【図4】図1に示す超音波画像表示装置における電源回路を示すブロック図である。

【図5】図4に示す電源回路における高圧固定電源部を示す回路図である。

【図6】図4に示す電源回路における正側シンクロナスバック回路を示す回路図である。

【図7】図4に示す電源回路における負側シンクロナスバック回路を示す回路図である。

【図8】送信用電源部における指示電圧、正側シンクロナスバック回路及び負側シンクロナスバック回路の入力ラインと出力ラインの電圧の時間変化を示す図である。

【図9】第二実施形態の電源回路を示すブロック図である。

【発明を実施するための形態】

20

【0014】

以下、本発明の実施形態について図面に基づいて詳細に説明する。

(第一実施形態)

先ず、第一実施形態について図1～図7に基づいて説明する。図1に示すように、超音波画像表示装置100は、超音波プローブ101、アナログスイッチ部102、送受信部103、超音波画像処理部104、表示制御部105、表示部106、操作部107及び制御部108を有している。また、前記超音波画像表示装置100は、電源回路1を有している。この電源回路1は、本発明に係る超音波画像表示装置用電源回路の実施の形態の一例である。

【0015】

30

前記超音波プローブ101には、超音波の送受信を行なう超音波振動子101aが複数設けられている。超音波の送受信を行なう超音波振動子101aは、前記アナログスイッチ部102により選択される。

【0016】

前記アナログスイッチ部102は、前記送受信部103に接続される超音波振動子101aの切替えを行なうことにより、超音波の送受信を行なう超音波振動子101aを選択する。前記アナログスイッチ部102の構成について、図2に基づいて説明する。前記アナログスイッチ部102は、複数のアナログスイッチ(analog switch)102aを有している。このアナログスイッチ102aは、ハイボルテージスイッチ(high voltage switch)である。例えば、前記送受信部103のチャンネル(channel)数が「64」(0ch～63ch)であり、前記超音波プローブ101が128個(0ch～127ch)の超音波振動子101aを有する場合、前記アナログスイッチ102aの個数は128個である。前記アナログスイッチ102aがオンされることにより、前記超音波振動子101aが前記送受信部103と接続され、超音波の送受信を行なう超音波振動子101aが選択される。

40

【0017】

前記アナログスイッチ102aには、前記電源回路1からバイアス電圧±HV1が供給される。このバイアス電圧±HV1に基づいて、前記アナログスイッチ102aのスイッチング動作が行なわれる。前記アナログスイッチ102aはハイボルテージスイッチ(high voltage switch)であり、前記バイアス電圧±HV1は、例え

50

ば $\pm 50V \sim \pm 100V$ である。

【0018】

前記送受信部103は、図3に示すように、送信ビームフォーマ1031、送信部1032、受信部1033及び受信ビームフォーマ1034を有している。前記送信ビームフォーマ1031は、前記制御部108からの制御信号に基づいて、所定の送信ビームが形成されるように前記送信部1032へ信号を出力する。前記送信部1032は、前記送信ビームフォーマ1031からの信号に基づいて、超音波振動子101aを駆動する信号を前記アナログスイッチ部102を介して前記超音波振動子101aへ出力する。前記送信部1032には、前記電源回路1から送信電圧 $\pm HV2$ が供給されている。

【0019】

前記受信部1033は、前記超音波振動子101aで受信されたエコー信号の初段増幅を行なう。前記受信ビームフォーマ1034は、前記受信部1033から入力されたエコー信号の整相加算を行ない、音線毎のエコー信号を形成する。

【0020】

前記超音波画像処理部104は、前記送受信部103からのエコー信号に対し、超音波画像を作成するための処理を行なう。例えば、前記超音波画像処理部104は、対数圧縮処理、包絡線検波処理などからなるBモード処理や、直交検波処理、フィルタ処理などからなるカラードプラ(color doppler)処理などを行なう。

【0021】

前記表示制御部105は、前記超音波画像処理部104で処理された信号を、スキャンコンバータ(scan converter)によって走査変換して、超音波画像データを作成する。そして、前記表示制御部105は、前記超音波画像データに基づく超音波画像を前記表示部106に表示させる。

【0022】

前記表示部106は、LCD(Liquid Crystal Display)やCRT(Cathode Ray Tube)などで構成される。前記操作部107は、操作者が指示や情報を入力するためのキーボード及びポインティングデバイス(図示省略)などを含んで構成されている。

【0023】

前記制御部108は、CPU(Central Processing Unit)を有して構成される。この制御部108は、図示しない記憶部に記憶された制御プログラムを読み出し、前記超音波画像表示装置100の各部における機能を実行させる。

【0024】

次に、前記電源回路1について、図4～図8に基づいて説明する。図4に示すように、前記電源回路1は、高圧固定電源部2、バイアス(bias)電圧出力部3、送信用電源部4及び回生電力蓄電部5を含んで構成される。

【0025】

前記高圧固定電源部2は、前記低圧電源6から供給された電圧を昇圧して正負の電圧 $\pm HV$ を生成する。前記低圧電源6から供給される電圧は、例えば $10V \sim 50V$ である。また、電圧 $\pm HV$ は、前記バイアス電圧 $\pm HV1$ と同じ大きさであり($\pm HV = \pm HV1$)、例えば $\pm 50V \sim \pm 100$ である。前記高圧固定電源部2は、本発明における高圧固定電源部の実施の形態の一例であり、前記低圧電源6は、本発明における低圧電源の実施の形態の一例である。

【0026】

前記高圧固定電源部2の出力ライン(line)a, bには、前記バイアス電圧出力部3が接続されている。また、前記出力ラインaには、グランド(ground)と接続されたラインcが接続され、前記出力ラインbには、グランドと接続されたラインdが接続されている。前記ラインcには、前記出力ラインa側から順にダイオードD1及びコンデンサC1が設けられている。また、前記ラインdには、前記出力ラインb側から順にダイオードD2及びコンデンサC2が設けられている。前記ダイオードD1, D2及び前記コ

10

20

30

40

50

ンデンサC1, C2は、前記回生電力蓄電部5を構成する。

【0027】

前記ラインcには、前記ダイオードD1と前記コンデンサC1の間に入力ラインeが接続され、前記ラインdには、前記ダイオードD2と前記コンデンサC2の間に入力ラインfが接続されている。前記入力ラインeには、前記送信用電源部4の正側シンクロナスバック(synchronous buck)回路41が接続され、前記入力ラインfには、前記送信用電源部4の負側シンクロナスバック回路42が接続されている。そして、前記正側シンクロナスバック回路41には出力ラインgが接続され、前記負側シンクロナスバック回路42には出力ラインhが接続されている。

【0028】

前記高圧固定電源部2について、図5に基づいて詳しく説明する。前記高圧固定電源部2は、SEPIC(Single Ended Primary Converter)回路で構成されている。具体的には、前記高圧固定電源部2は、トランジスタTr1、ダイオードD11, D12、インダクタL1~L3、コンデンサC10~C20、抵抗R1~R7、PWM(Pulse Width Modulation)コントローラI1を含んで構成される。

【0029】

前記高圧固定電源部2では、前記PWMコントローラI1が、前記トランジスタTr1のスイッチング動作を制御することにより、前記低圧電源6から供給された電圧が昇圧され、前記出力ラインa, bの電圧±HVが所望の電圧になる。より詳細には、前記高圧固定電源部2では、前記出力ラインaの電圧+HVが前記PWMコントローラI1にフィードバックされる。前記PWMコントローラI1は、フィードバックされた電圧+HVに基づいて、前記出力ラインa, bの電圧±HVが所定の電圧になるように、前記トランジスタTr1へ信号を出力してこのトランジスタTrのスイッチング動作を制御する。

【0030】

前記高圧固定電源部2と前記出力ラインa, bを介して接続された前記バイアス電圧出力部3は、前記アナログスイッチ部102へバイアス電圧±HV1を出力する。前記バイアス電力出力部3は、本発明におけるバイアス電圧出力部の実施の形態の一例である。

【0031】

前記バイアス電圧出力部3は、ローパスフィルタ(low pass filter)で構成され、このローパスフィルタにより、前記高圧固定電源部2で発生するスイッチングノイズが除去される。

【0032】

なお、前記バイアス電圧出力部3は、例えば再生可能なヒューズ(fuse)を含んで構成される電流制限回路であってもよい。

【0033】

前記送信用電源部4は、前記出力ラインa, b、前記ラインc, d及び前記入力ラインe, fを介して前記高圧固定電源部2と接続されている。前記送信用電源部4は、前記高圧固定電源部2から供給される電力(前記電圧±HV)に基づいて、超音波の送信電力(前記送信電圧±HV2)を生成する。前記送信用電源部4は、本発明における送信用電源部の実施の形態の一例である。

【0034】

前記送信用電源部4は、前記入力ラインe, f側(前記高圧固定電源2側)と前記出力ラインg, h側(前記超音波振動子101a側)の双方向への電力の供給が可能な回路である。

【0035】

具体的には、前記送信用電源部4は、本例ではシンクロナスバック回路であり、正側シンクロナスバック回路41及び負側シンクロナスバック回路42で構成される。前記正側シンクロナスバック回路41及び前記負側シンクロナスバック回路42は、生成された送信電力を、回生電力として前記入力ラインe, f側へ回生することができる。回生電力は

10

20

30

40

50

、後述するように前記回生電力蓄電部 5 に蓄電される。

【0036】

前記正側シンクロナスバック回路 4 1 について図 6 に基づいて説明する。この正側シンクロナスバック回路 4 1 は、トランジスタ $Tr 10$, $Tr 11$ 、インダクタ $L 10$ 、コンデンサ $C 30 \sim C 37$ 、抵抗 $R 10 \sim R 18$ 、PWM コントローラ $I 2$ 、ハーフブリッジ MOS - FET ドライバ (Half Bridge MOS - FET Driver) $I 3$ 、オペアンプ $Op 1$ 、インバータ (inverter) $In 1$ を含んで構成される。

【0037】

前記正側シンクロナスバック回路 4 1 では、前記ハーフブリッジ MOS - FET ドライバ $I 3$ が、前記トランジスタ $Tr 10$, $Tr 11$ のスイッチング動作を制御することにより、前記入力ライン e から供給された電圧 $+HV$ を、所定の電圧にして前記出力ライン g に出力する。具体的に説明すると、前記正側シンクロナスバック回路 4 1 では、前記出力ライン g の送信電圧 $+HV 2$ が前記 PWM コントローラ $I 2$ の入力側にフィードバックされる。より詳細には、前記出力ライン g の送信電圧 $+HV 2$ は、前記出力ライン e と前記 PWM コントローラ $I 2$ とを接続するフィードバックライン $f 1 1$ に設けられた前記オペアンプ $Op 1$ の非反転入力 (+) へ入力される。また、前記オペアンプ $Op 1$ の反転入力 (-) には、指示電圧 IV が入力される。この指示電圧 IV は、前記送信電圧 $+HV 2$ として設定されたプラスの値 (例えば $+3 \sim +95V$) である。前記オペアンプ $Op 1$ からは、前記出力ライン g の送信電圧 $+HV 2$ と前記指示電圧 IV との比較結果が出力され、この比較結果が前記 PWM コントローラ $I 2$ へ入力される。

【0038】

前記 PWM コントローラ $I 2$ は、前記比較結果に基づいて前記ハーフブリッジ MOS - FET ドライバ $I 3$ へ信号を出力する。そして、このハーフブリッジ MOS - FET ドライバ $I 3$ は、前記 PWM コントローラ $I 2$ から入力された信号に基づいて前記トランジスタ $Tr 10$, $Tr 11$ のスイッチング動作 (オンオフ) を制御する。前記トランジスタ $Tr 10$, $Tr 11$ は交互にオンになる。

【0039】

前記 PWM コントローラ $I 2$ は、前記トランジスタ $Tr 10$, $Tr 11$ のスイッチング動作により、前記出力ライン g の送信電圧 $+HV 2$ が前記指示電圧 IV になるように、前記ハーフブリッジ MOS - FET ドライバ $I 3$ へ信号を出力する。前記 PWM コントローラ $I 2$ からハーフブリッジ MOS - FET ドライバ $I 3$ へ信号は二つ入力されるようになっており、一方の信号は前記インバータ $In 1$ を介して前記ハーフブリッジ MOS - FET ドライバ $I 3$ へ入力される。

【0040】

前記ハーフブリッジ MOS - FET ドライバ $I 3$ は、前記トランジスタ $Tr 10$, $Tr 11$ のデューティ (duty) 比が所定のデューティ比になるように、前記トランジスタ $Tr 10$, $Tr 11$ へ信号を出力する。前記所定のデューティ比は、前記出力ライン g の送信電圧 $+HV 2$ が前記指示電圧 IV になるデューティ比である。従って、前記出力ライン g には、前記送信電圧 $+HV 2$ として前記指示電圧 IV が出力される。

【0041】

次に、前記負側シンクロナスバック回路 4 2 について図 7 に基づいて説明する。この負側シンクロナスバック回路 4 2 は、トランジスタ $Tr 20$, $Tr 21$ 、インダクタ $L 20$ 、コンデンサ $C 40 \sim C 50$ 、抵抗 $R 20 \sim R 33$ 、PWM コントローラ $I 4$ 、ハーフブリッジ MOS - FET ドライバ (Half Bridge MOS - FET Driver) $I 5$ 、フォトカプラ $I 6$, $I 7$ 、オペアンプ $Op 2$, $Op 3$ 、インバータ (inverter) $In 2$ を含んで構成される。

【0042】

前記負側シンクロナスバック回路 4 2 においても、前記正側シンクロナスバック回路 4 1 と同様に、前記ハーフブリッジ MOS - FET ドライバ $I 5$ が、前記トランジスタ $Tr 20$, $Tr 21$ のスイッチング動作を制御することにより、前記入力ライン f から供給さ

10

20

30

40

50

れた電圧 - HV を、所定の電圧にして前記出力ライン h へ出力する。具体的に説明すると、前記負側シンクロナスバック回路 42 では、前記出力ライン h の送信電圧 - HV2 が前記 PWM コントローラ I4 の入力側にフィードバックされる。より詳細には、前記出力ライン h の送信電圧 - HV2 は、前記出力ライン h と前記 PWM コントローラ I4 とを接続するフィードバックライン f12 に設けられた前記オペアンプ Op2 でマイナスからプラスに反転されて前記オペアンプ Op3 の非反転入力 (+) へ入力される。前記オペアンプ Op3 の反転入力 (-) には、前記指示電圧 IV が入力される。前記オペアンプ Op3 からは、前記出力ライン h の送信電圧 - HV2 が反転された電圧 (+HV) と前記指示電圧 IV との比較結果が出力され、この比較結果が前記 PWM コントローラ I4 へ入力される。

10

【0043】

前記 PWM コントローラ I4 は、前記比較結果に基づいて前記フォトカプラ I6, I7 へ信号を出力する。これらフォトカプラ I6, I7 は、前記 PWM コントローラ I4 から入力された信号に基づいて、前記ハーフブリッジ MOS-FET ドライバ I5 へ信号を出力する。そして、このハーフブリッジ MOS-FET ドライバ I5 は、前記フォトカプラ I6, I7 から入力された信号に基づいて前記トランジスタ Tr20, Tr21 のスイッチング動作 (オンオフ) を制御する。前記トランジスタ Tr20, Tr21 は交互にオンになる。

【0044】

ちなみに、前記フォトカプラ I6, I7 の駆動電圧は、例えば (-HV + 5) V である。また、前記ハーフブリッジ MOS-FET ドライバ I5 の駆動電圧は、(-HV + 10) V である。

20

【0045】

前記 PWM コントローラ I4 は、前記トランジスタ Tr20, Tr21 のスイッチング動作により、前記出力ライン h の送信電圧 - HV2 が前記指示電圧 IV とは符号が逆である電圧 - IV になるように、フォトカプラ I6, I7 へ信号を出力する。ちなみに、前記電圧 - IV は、前記送信電圧 - HV として設定された値 (例えば -3 ~ -95 V) である。

【0046】

前記 PWM コントローラ I4 からは二つの信号が出力される。一方の信号は前記フォトカプラ I6 へ入力され、他方の信号は前記インバータ In2 を介して前記フォトカプラ I7 へ入力される。

30

【0047】

前記 PWM コントローラ I4 から出力される二つの信号は、例えば 0 ~ +5 V である。前記フォトカプラ I6, I7 は、前記 PWM コントローラ I4 から入力された信号の電圧をマイナス側へシフトさせるレベルシフトを行なう。前記フォトカプラ I6, I7 においてマイナス側へシフトされた信号は、前記ハーフブリッジ MOS-FET ドライバ I5 へ入力される。

【0048】

前記ハーフブリッジ MOS-FET ドライバ I5 は、前記トランジスタ Tr20, Tr21 のデューティ (duty) 比が所定のデューティ比になるように、前記トランジスタ Tr20, Tr21 へ信号を出力する。前記所定のデューティ比は、前記出力ライン h の送信電圧 - HV2 が前記電圧 - IV になるデューティ比である。従って、前記出力ライン h には、前記送信電圧 - HV2 として前記電圧 - IV が出力される。

40

【0049】

前記回生電力蓄電部 5 は、上述の図 4 に示すように、前記高圧固定電源部 2 と前記送信用電源部 4 との間に設けられ、前記送信用電源部 4 から回生された前記送信用電力を蓄電する。前記回生電力蓄電部 5 は、本発明における回生電力蓄電部の実施の形態の一例である。

【0050】

50

前記回生電力蓄電部 5 は、正側回生電力蓄電部 5 1 と負側回生電力蓄電部 5 2 とからなる。前記正側回生電力蓄電部 5 1 は、前記ライン c に直列に接続された前記ダイオード D 1 及び前記コンデンサ C 1 からなり、前記負側回生電力蓄電部 5 2 は、前記ライン d に直列に接続された前記ダイオード D 2 及び前記コンデンサ C 2 からなる。

【 0 0 5 1 】

前記ライン c において、前記ダイオード D 1 は前記高圧固定電源部 2 側に設けられ、前記コンデンサ C 1 はグランド側に設けられている。前記正側シンクロナスバック回路 4 1 は前記ダイオード D 1 と前記コンデンサ C 1 との間に接続されている。前記正側シンクロナスバック回路 4 1 から回生された回生電力は、前記コンデンサ C 1 にチャージされる。

【 0 0 5 2 】

また、ライン d において、前記ダイオード D 2 は前記高圧固定電源部 2 側に設けられ、前記コンデンサ C 2 はグランド側に設けられている。前記負側シンクロナスバック回路 4 2 は前記ダイオード D 2 と前記コンデンサ C 2 との間に接続されている。前記正側シンクロナスバック回路 4 2 から回生された回生電力は、前記コンデンサ C 2 にチャージされる。

【 0 0 5 3 】

ちなみに、前記ダイオード D 1 , D 2 は、前記送信用電源部 4 から前記コンデンサ C 1 , C 2 へのチャージが行なわれる時に、前記高圧電源部 2 側へ電流を逆流させない向きになっている。

【 0 0 5 4 】

さて、前記電源回路 1 の作用について説明する。前記高圧電源部 2 は、前記低圧電源 6 から供給される電圧に基づいて、電圧 $\pm HV$ を生成する。前記バイアス電圧出力部 3 は、前記電圧 $\pm HV$ に基づいてバイアス電圧 $\pm HV 1$ を前記アナログスイッチ部 1 0 2 へ出力する。また、前記送信用電源部 4 は、前記電圧 $\pm HV$ に基づいて送信電圧 $\pm HV 2$ を生成して前記送信部 1 0 3 2 へ出力する。

【 0 0 5 5 】

前記電源回路 1 においては、超音波の送信条件が変わることにより、前記送信電圧 $\pm HV 2$ の値が小さくなると、前記送信用電源部 4 で生成された送信電力が、前記回生電力蓄電部 5 に回生電力として蓄電される。具体的に図 8 に基づいて説明する。

【 0 0 5 6 】

図 8 に示すように、前記指示電圧 IV が時刻 $t 1$ において $v 1$ になると、前記出力ライン g , h の送信電圧 $\pm HV 2$ は、徐々に $\pm v 1$ に近づき、時刻 $t 1$ から所定時間経過後の時刻 $t 2$ において $\pm v 1$ に達する。

【 0 0 5 7 】

次に、前記指示電圧 IV が時刻 $t 2$ から所定時間経過後の時刻 $t 3$ において $v 2$ になると、前記出力ライン g , h の送信電圧 $\pm HV 2$ は徐々に $\pm v 2$ に近づき、時刻 $t 3$ から所定時間経過後の時刻 $t 4$ において $\pm v 2$ に達する。ちなみに、 $|v 1| > |v 2|$ であるものとする。

【 0 0 5 8 】

一方、前記入力ライン e , f の電圧は、前記ダイオード D 1 , D 2 を理想ダイオードと仮定した場合、時刻 $t 3$ までは、前記高圧固定電源部 2 の電圧 $\pm HV$ と同じ電圧 $\pm v 3$ である（但し時刻 $t 1 \sim t 2$ を除く）。

【 0 0 5 9 】

そして、指示電圧 IV が $\pm v 1$ から $\pm v 2$ になるまでの間である時刻 $t 3$ から時刻 $t 4$ までの間においては、前記正側シンクロナスバック回路 4 1 及び前記負側シンクロナスバック回路 4 2 から前記コンデンサ C 1 , C 2 へ電力が供給されてこれらコンデンサ C 1 , C 2 が充電される（回生電力の蓄電）。これにより、時刻 $t 3$ から時刻 $t 4$ までの間においては、前記入力ライン e , f の電圧は、 $\pm v 3$ から $\pm v 4$ ($|v 3| < (|v 4|)$) へ向かい、時刻 $t 4$ で $\pm v 4$ になる。

【 0 0 6 0 】

10

20

30

40

50

そして、時刻 t_4 において前記出力ライン g , h の電圧 (送信電圧 $\pm HV_2$) が $\pm v_2$ になると、前記コンデンサ C_1 , C_2 からの放電が開始される。この放電は、時刻 t_5 まで継続する。前記入力ライン e , f の電圧は、 $\pm v_4$ から $\pm v_3$ に近づき、時刻 t_5 で放電が終了すると、 $\pm v_3$ になる。

【 0 0 6 1 】

以上説明した本例の電源回路 1 によれば、前記送信用電源部 4 として、シンクロナスバック回路を用いたので、フライバックコンバータと比べて使用する周波数を高くすることができる。

【 0 0 6 2 】

また、前記高圧固定電源部 2 に前記バイアス電圧出力部 3 と前記送信用電源部 4 とが接続されており、前記バイアス電圧出力部 3 と前記送信用電源部 4 とでそれぞれ独自の電源を有さないので、回路を小型化することができる。

10

【 0 0 6 3 】

ここで、上述のように、シンクロナスバック回路では、送信電圧 $\pm HV_2$ の変動により、入力側へ電力が供給されることがある。前記高圧固定電源部 2 に前記バイアス電圧出力部 3 と前記送信用電源部 4 とが接続されている場合、前記送信用電源部 4 から入力側への電力の供給が問題となる。しかし、前記送信用電源部 4 から入力側へ供給される電力は、前記回生電力蓄電部 5 に逐電されるので、問題は生じないばかりか有効利用することができる。電力の無駄な消費を抑制することができる。

【 0 0 6 4 】

20

また、電力を回生することにより、 $\pm v_1$ から $\pm v_2$ に高速に送信電圧 $\pm HV_2$ を変更することができる。

【 0 0 6 5 】

(第二実施形態)

次に、第二実施形態について図 9 に基づいて説明する。ただし、前記第一実施形態と同一の構成については、同一の符号を付して説明を省略する。

【 0 0 6 6 】

本例の電源回路 1 は、運転停止部 10 を備えている。この運転停止部 10 は、前記回生電力蓄電部 5 の電圧を検出する。そして、前記運転停止部 10 は、検出された電圧が所定の電圧以上になると、前記正側シンクロナスバック回路 4 1 及び負側シンクロナスバック回路 4 2 へ信号を出力して、これら前記正側シンクロナスバック回路 4 1 及び負側シンクロナスバック回路 4 2 の運転を停止させる。前記運転停止部 10 は、本発明における運転停止部 10 の実施の形態の一例である。

30

【 0 0 6 7 】

前記運転停止部 10 は、前記正側回生電力蓄電部 5 1 及び前記負側回生電力蓄電部 5 2 の電圧を検出する。より詳細には、前記運転停止部 10 は、前記ダイオード D_1 及び前記コンデンサ C_1 の間の電圧と、前記ダイオード D_2 及び前記コンデンサ C_2 の間の電圧とを検出する。これにより、前記コンデンサ C_1 , C_2 の電圧が検出される。

【 0 0 6 8 】

以上説明した本例の電源回路 1 によれば、前記回生電力蓄電部 5 の電圧が、所定の電圧以上になった時に、前記正側シンクロナスバック回路 4 1 及び負側シンクロナスバック回路 4 2 の運転が停止されるので、回路の電圧破壊を防止することができる。

40

【 0 0 6 9 】

以上、本発明を前記実施形態によって説明したが、本発明はその主旨を変更しない範囲で種々変更実施可能なことはもちろんである。例えば、前記高圧固定電源部 2 は、SEPIC 回路に限られるものではなく、例えばフライバックコンバータでもよい。

【 0 0 7 0 】

また、前記電源回路 1 , 1 は、前記送信用電源部 4 を複数備えていてもよい。この場合も、前記送信用電源部 4 は、前記ダイオード D_1 , D_2 と前記コンデンサ C_1 , C_2 の間の前記ライン c , d と接続される。

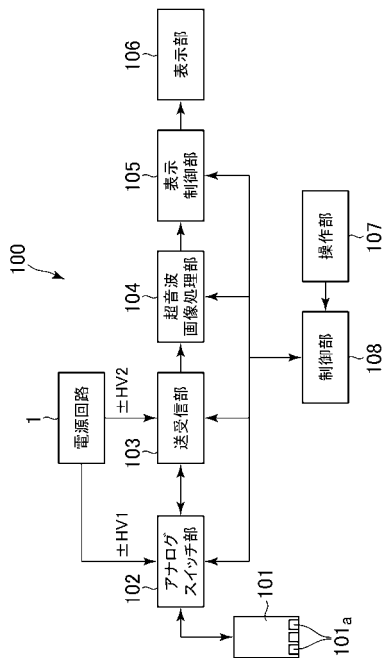
50

【符号の説明】

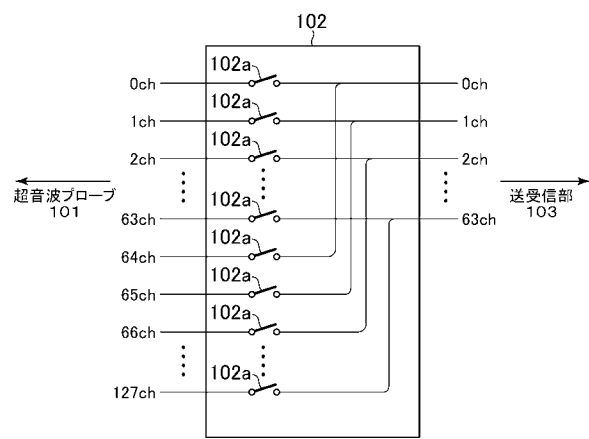
【0071】

- 1, 1 電源回路
- 2 高圧固定電源部
- 3 バイアス電圧出力部
- 4 送信用電源部
- 5 回生電力蓄電部
- 10 運転停止部
- 41 正側シンクロナスバック回路
- 42 負側シンクロナスバック回路
- 51 正側回生電力蓄電部
- 52 負側回生電力蓄電部
- 100 超音波画像表示装置
- 101 a 超音波振動子
- 102 アナログスイッチ部
- 102 a アナログスイッチ
- D1, D2 ダイオード
- C1, C2 コンデンサ

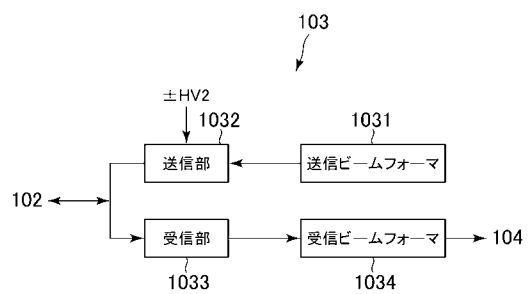
【図1】



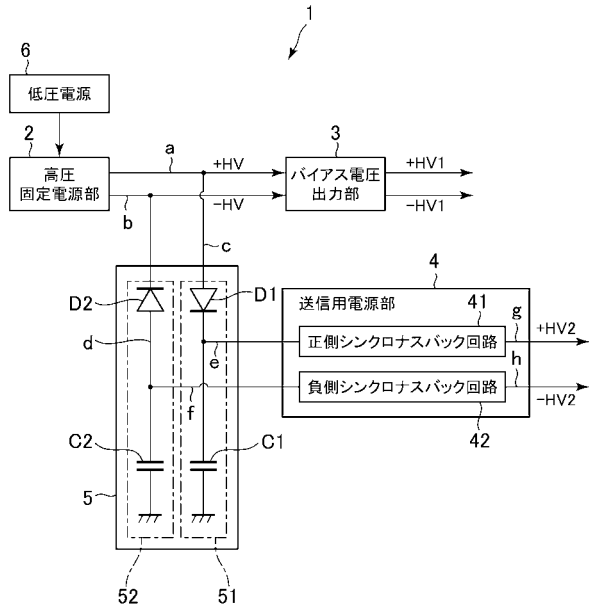
【図2】



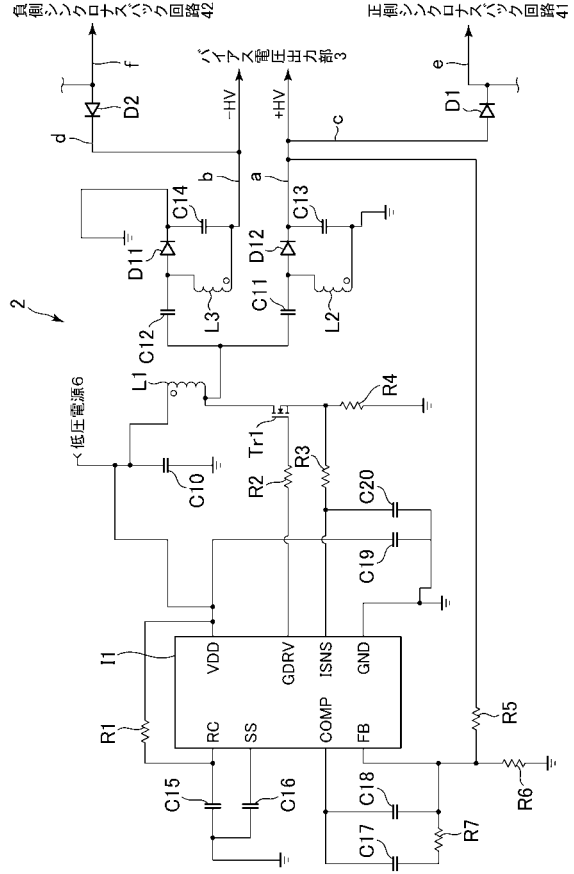
【図3】



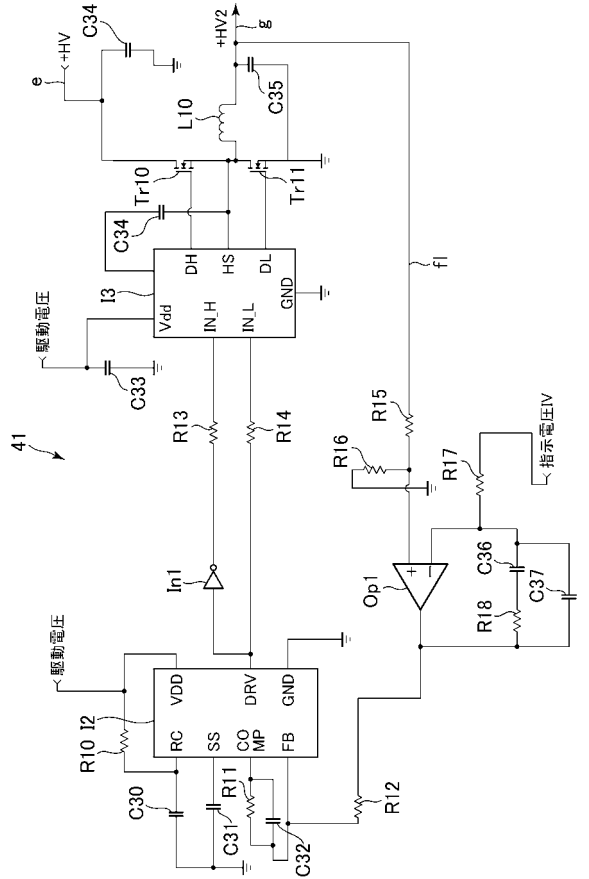
【図4】



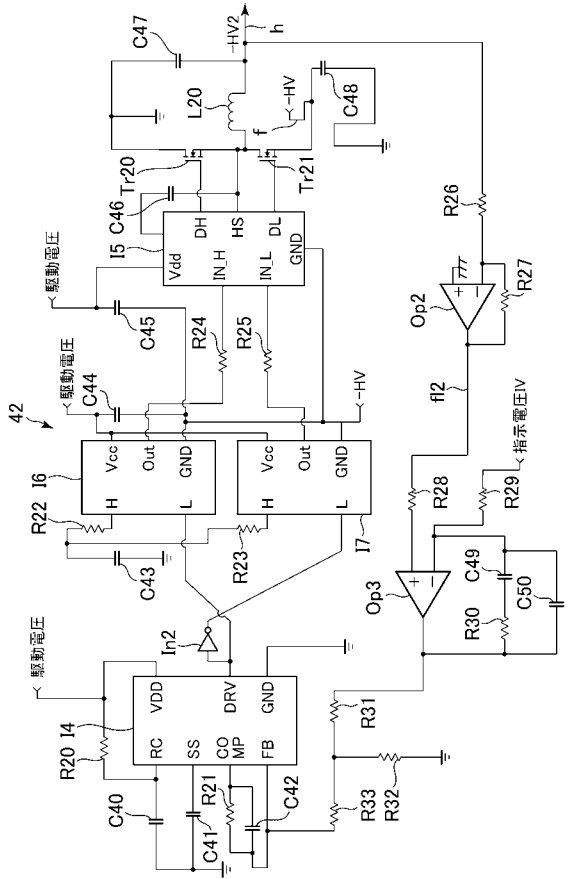
【図5】



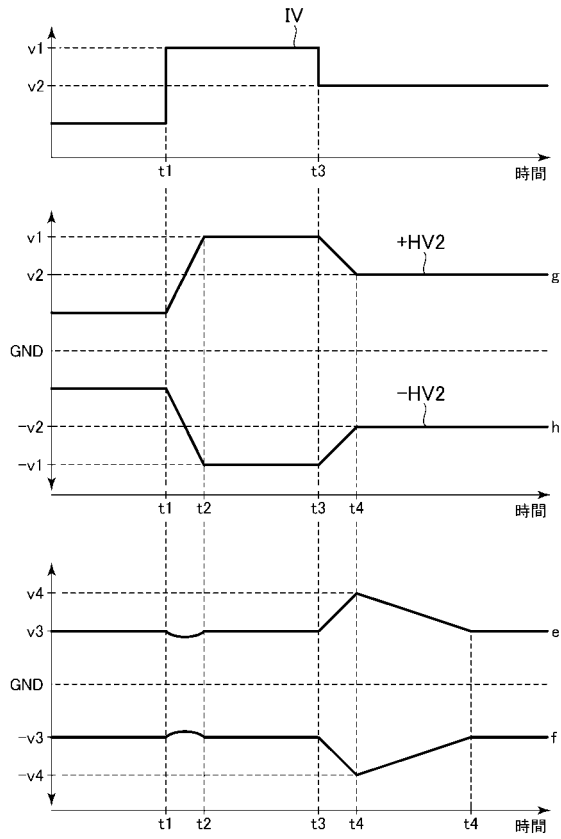
【図6】



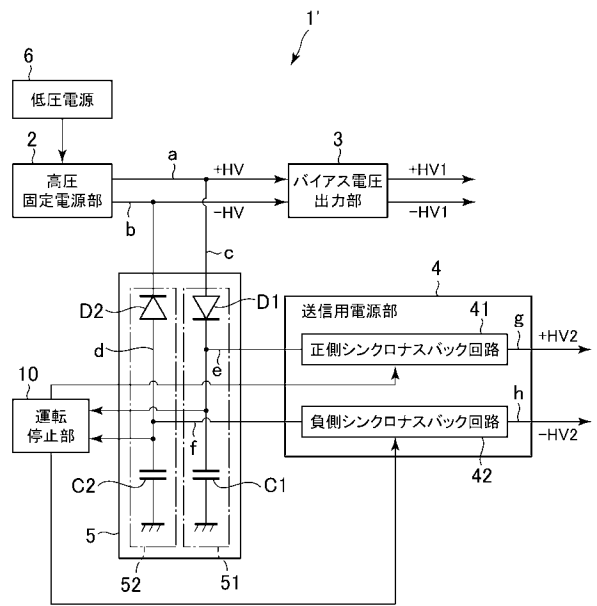
【図7】



【図8】



【図9】



フロントページの続き

- (56)参考文献 特開2002 - 306475 (J P , A)
特開2004 - 236869 (J P , A)
特開2008 - 206885 (J P , A)
国際公開第2006 / 22106 (W O , A 1)

- (58)調査した分野(Int.Cl. , D B 名)
A 6 1 B 8 / 0 0

专利名称(译)	超声波图像表示装置用电源回路及び超声波图像表示装置		
公开(公告)号	JP5184663B2	公开(公告)日	2013-04-17
申请号	JP2011023266	申请日	2011-02-04
申请(专利权)人(译)	GE医疗系统环球技术公司有限责任公司		
当前申请(专利权)人(译)	GE医疗系统环球技术公司有限责任公司		
[标]发明人	雨宮慎一		
发明人	雨宮 慎一		
IPC分类号	A61B8/00		
CPC分类号	G01S7/52019 B06B1/0207 B06B2201/76 Y10T29/49117		
FI分类号	A61B8/00		
F-TERM分类号	4C601/EE13 4C601/EE15		
代理人(译)	伊藤亲		
其他公开文献	JP2012161429A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供与传统电路相比小型化的超声波图像显示装置电源电路，并且防止电力不经济地消耗。解决方案：电源电路包括高压固定电源部分2，其被配置为提升电压。低压电源并产生正电压和负电压，偏置电压输出部分3连接到高压固定电源部分2并且被配置为向开关输出偏置电压，该开关被配置为切换被配置为发送的超声波换能器和接收超声波，连接到高压固定电源部分2的发送电源部分4，发送电源部分4，被配置为向超声换能器提供超声波的发送功率，并被配置为再生发送功率，高压固定电源部分2的再生电力和再生电力p电力存储部分5设置在高压固定电源部分2和传输电源部分4之间，并且被配置为存储来自传输电源部分4的再生电力。

【图2】

