

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2015-216478

(P2015-216478A)

(43) 公開日 平成27年12月3日(2015.12.3)

(51) Int.Cl.	F I	テーマコード(参考)
HO4R 17/00 (2006.01)	HO4R 17/00 332A	4C601
HO1L 41/113 (2006.01)	HO1L 41/113	5D019
HO1L 41/187 (2006.01)	HO1L 41/187	
A61B 8/00 (2006.01)	A61B 8/00	
	HO4R 17/00 330H	
審査請求 未請求 請求項の数 1 O L (全 22 頁)		

(21) 出願番号 特願2014-97406 (P2014-97406)
 (22) 出願日 平成26年5月9日(2014.5.9)

(71) 出願人 000002369
 セイコーエプソン株式会社
 東京都新宿区西新宿2丁目4番1号
 (74) 代理人 100095728
 弁理士 上柳 雅誉
 (74) 代理人 100116665
 弁理士 渡辺 和昭
 (72) 発明者 西脇 学
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
 Fターム(参考) 4C601 GB06 GB14 GB41 GB42 LL26
 5D019 AA24 BB02 BB19 BB28 BB30
 FF04

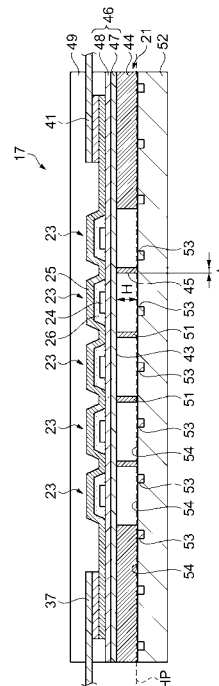
(54) 【発明の名称】 超音波プローブ

(57) 【要約】

【課題】膜張力の少ない超音波素子を備えた超音波プローブを提供する。

【解決手段】素子チップ17と、素子チップ17を支持する筐体と、を備え、素子チップ17は振動膜43上に形成された下部電極24と、この下部電極24上に形成されたPZT圧電体膜26と、を備え、振動膜43は正の膜応力を持ち、下部電極24は負の膜応力を持ち、PZT圧電体膜26は負の膜応力を持ち、振動膜43の膜張力、下部電極24の膜張力及びPZT圧電体膜26の膜張力を加えた膜張力が正である。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

超音波トランスデューサー素子チップと、
前記超音波トランスデューサー素子チップを支持する筐体と、を備え、
前記超音波トランスデューサー素子チップは振動膜上に形成された金属膜と、前記金属膜上に形成された P Z T 薄膜と、を備え、

前記振動膜は正の膜応力を持ち、前記金属膜は負の膜応力を持ち、前記 P Z T 薄膜は負の膜応力を持ち、前記振動膜の膜張力、前記金属膜の膜張力及び前記 P Z T 薄膜の膜張力を加えた膜張力が正であることを特徴とする超音波プローブ。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、超音波プローブに関するものである。

【背景技術】

【0002】

超音波プローブに設置された超音波トランスデューサー素子チップから生体に超音波を照射し反射波を解析する超音波診断装置が広く活用されている。超音波トランスデューサー素子チップには圧電素子である P Z T 素子が用いられることが多い。P Z T 素子は、一般に、多結晶体からなる圧電体薄膜と、この圧電体薄膜を間に挟んで配置される上電極及び下電極と、を備えた構造を有している。

20

【0003】

P Z T 素子の組成は、一般に、チタン酸ジルコン酸鉛を主成分とする二成分系、または、この二成分系の P Z T に第三成分を加えた三成分系からなる。これらの組成の圧電体薄膜は、例えば、スパッタ法、ゾル-ゲル法、レーザアブレーション法及び C V D 法等により形成される。P Z T 素子を超音波プローブに適用する場合、圧電体薄膜には、高い圧電ひずみ定数が要求される。

【0004】

このような高い圧電ひずみ定数を備えた圧電体薄膜を得るためには、通常、700 以上の温度で P Z T 膜の熱処理を行い、この圧電体薄膜の結晶粒を成長させることが必要であるとされている。

30

【0005】

薄膜の圧電体をプリンターに応用した例が特許文献 1 に開示されている。それによると、単結晶シリコン基板上に、熱酸化法により酸化シリコン膜を 2500 の厚さで形成する。その後、アルミニウム、ニッケル、クロム、プラチナ等の下部電極膜を 0.2 μm の厚さで形成している。次いで、ゾル-ゲル法により圧電体であるチタン酸ジルコン酸鉛 (P Z T) を 2 ~ 10 μm で形成し、さらに、上部電極膜を積層した。

【先行技術文献】

【特許文献】

【0006】

【特許文献 1】特表平 5 - 504740 号公報

40

【発明の概要】

【発明が解決しようとする課題】

【0007】

しかし、上記の製法及び構成で振動膜及び圧電体膜を形成する場合、P Z T 膜の熱処理に伴って下部電極膜が著しく収縮しようとし、大きな正の残留応力をもつようになる。この下部電極膜の残留応力による膜張力は引っ張りの張力であり、他の膜の残留応力による膜張力に比べて大きい。このため、振動膜は、丁度強く張られた太鼓の皮のように、膜張力が振動膜の剛性を著しく大きくしてしまう。

【0008】

P Z T を駆動したときの圧電変位は、この膜張力に対して仕事をするため、エネルギー

50

を余分に必要とし、駆動電圧に対する変位効率を著しく低下させるという問題点を有している。そこで、膜張力の少ない超音波素子を備えた超音波プローブが望まれていた。

【課題を解決するための手段】

【0009】

本発明は、上述の課題を解決するためになされたものであり、以下の形態または適用例として実現することが可能である。

【0010】

[適用例1]

本適用例にかかる超音波プローブであって、超音波トランスデューサー素子チップと、前記超音波トランスデューサー素子チップを支持する筐体と、を備え、前記超音波トランスデューサー素子チップは振動膜上に形成された金属膜と、前記金属膜上に形成されたPZT薄膜と、を備え、前記振動膜は正の膜応力を持ち、前記金属膜は負の膜応力を持ち、前記PZT薄膜は負の膜応力を持ち、前記振動膜の膜張力、前記金属膜の膜張力及び前記PZT薄膜の膜張力を加えた膜張力が正であることを特徴とする。

10

【0011】

本適用例によれば、振動膜は正の膜応力を持ち、金属膜は負の膜応力を持っている。そして、PZT薄膜は負の膜応力を持ち、振動膜の膜張力、金属膜の膜張力及びPZT薄膜の膜張力を加えた膜張力が正となっている。

【0012】

正の膜応力と負の膜応力の組み合わせで、零あるいは圧縮の膜張力とし、PZT薄膜を駆動したときの変位量を著しく低下させる振動膜の引っ張りの膜張力を抑制することができる。

20

【図面の簡単な説明】

【0013】

【図1】第1の実施形態にかかわる超音波診断装置の構成を示す概略斜視図。

【図2】超音波プローブの構成を示す組織側面図。

【図3】素子チップの構成を示す模式平面図。

【図4】素子チップの構成を示す模式側断面図。

【図5】補強板を示す模式平面図。

【図6】補強板を示す要部模式拡大図。

30

【図7】装置端末及び超音波プローブの回路図。

【図8】超音波トランスデューサー素子チップの製造方法を説明するための模式図。

【図9】超音波トランスデューサー素子チップの製造方法を説明するための模式図。

【図10】超音波トランスデューサー素子チップの製造方法を説明するための模式図。

【図11】超音波トランスデューサー素子チップの製造方法を説明するための模式図。

【図12】超音波トランスデューサー素子チップの製造方法を説明するための模式図。

【図13】超音波トランスデューサー素子チップの製造方法を説明するための模式図。

【図14】超音波トランスデューサー素子チップの製造方法を説明するための模式図。

【図15】第2の実施形態にかかわる圧電体素子の構成を示す模式断面図。

【図16】超音波トランスデューサー素子チップの製造方法を説明するための模式図。

40

【図17】超音波トランスデューサー素子チップの製造方法を説明するための模式図。

【発明を実施するための形態】

【0014】

以下、添付図面を参照しつつ本発明の一実施形態を説明する。尚、以下に説明する本実施形態は、特許請求の範囲に記載された本発明の内容を不当に限定するものではなく、本実施形態で説明される構成の総てが本発明の解決手段として必須であるとは限らない。

(第1の実施形態)

本実施形態では、超音波診断装置の特徴的な例について図1～図14に従って説明する。

【0015】

50

(1) 超音波診断装置の全体構成

図1は超音波診断装置の構成を示す概略斜視図である。図1に示すように、超音波診断装置11は装置端末12と超音波プローブ13(プローブ)とを備える。装置端末12と超音波プローブ13とはケーブル14で相互に接続される。装置端末12と超音波プローブ13とはケーブル14を通じて電気信号をやりとりする。装置端末12にはディスプレイパネル15(表示装置)が組み込まれる。ディスプレイパネル15の画面は装置端末12の表面で露出する。装置端末12では、後述されるように、超音波プローブ13で検出された超音波に基づき画像が生成される。画像化された検出結果がディスプレイパネル15の画面に表示される。

【0016】

図2は超音波プローブの構成を示す組織側面図である。図2に示すように、超音波プローブ13は筐体16を有する。筐体16内には超音波トランスデューサー素子チップとしての素子チップ17(以下「素子チップ」という)が収容される。素子チップ17の表面は筐体16の表面で露出することができる。素子チップ17は表面から超音波を出力するとともに超音波の反射波を受信する。その他、超音波プローブ13は、プローブ本体13aに着脱可能に連結されるプローブヘッド13bを備えることができる。このとき、素子チップ17はプローブヘッド13bの筐体16内に組み込まれることができる。

【0017】

図3は素子チップの構成を示す模式平面図である。図3に示すように、素子チップ17は基板21を備える。基板21には素子アレイ22が形成される。素子アレイ22は超音波トランスデューサー素子としての素子23の配列で構成される。配列は複数行複数列のマトリックスで形成される。個々の素子23は圧電素子部を備える。圧電素子部は金属膜としての下部電極24、上部電極25及びPZT薄膜としてのPZT圧電体膜26で構成される。個々の素子23ごとに下部電極24及び上部電極25の間にPZT圧電体膜26が挟み込まれる。

【0018】

下部電極24は複数本の第1導電体24aを有する。第1導電体24aは配列の行方向に相互に平行に延びる。1行の素子23ごとに1本の第1導電体24aが割り当てられる。1本の第1導電体24aは配列の行方向に並ぶ素子23のPZT圧電体膜26に共通に配置される。第1導電体24aの両端は一对の引き出し配線27にそれぞれ接続される。引き出し配線27は配列の列方向に相互に平行に延びる。したがって、総ての第1導電体24aは同一長さを有する。こうしてマトリックス全体の素子23に共通に下部電極24は接続される。

【0019】

上部電極25は複数本の第2導電体25aを有する。第2導電体25aは配列の列方向に相互に平行に延びる。1列の素子23ごとに1本の第2導電体25aが割り当てられる。1本の第2導電体25aは配列の列方向に並ぶ素子23のPZT圧電体膜26に共通に配置される。列ごとに素子23の通電は切り替えられる。こうした通電の切り替えに応じてラインスキャンやセクタスキャンは実現される。1列の素子23は同時に超音波を出力することから、1列の個数すなわち配列の行数は超音波の出力レベルに応じて決定することができる。行数は例えば10~15行程度に設定されればよい。図中では省略されて5行が描かれる。配列の列数はスキャンの範囲の広がりに応じて決定されることができる。列数は例えば128列や256列に設定されればよい。図中では省略されて8列が描かれる。その他、配列では千鳥配置が確立されてもよい。千鳥配置では偶数列の素子23群は奇数列の素子23群に対して行ピッチの2分の1でずらされればよい。奇数列及び偶数列の一方の素子数は他方の素子数に比べて1つ少なくてもよい。さらにまた、下部電極24及び上部電極25の役割は入れ替えられてもよい。すなわち、マトリックス全体の素子23に共通に上部電極が接続される一方で、配列の列ごとに共通に素子23に下部電極が接続されてもよい。

【0020】

10

20

30

40

50

基板 2 1 の輪郭は、相互に平行な一対の直線 2 9 で仕切られて対向する第 1 辺 2 1 a 及び第 2 辺 2 1 b を有する。素子アレイ 2 2 の輪郭と基板 2 1 の外縁との間に広がる周縁領域 3 1 には、第 1 辺 2 1 a と素子アレイ 2 2 の輪郭との間に 1 ラインの第 1 端子アレイ 3 2 a が配置され、第 2 辺 2 1 b と素子アレイ 2 2 の輪郭との間に 1 ラインの第 2 端子アレイ 3 2 b が配置される。第 1 端子アレイ 3 2 a は第 1 辺 2 1 a に平行に 1 ラインを形成することができる。第 2 端子アレイ 3 2 b は第 2 辺 2 1 b に平行に 1 ラインを形成することができる。第 1 端子アレイ 3 2 a は一対の下部電極端子 3 3 及び複数の上部電極端子 3 4 で構成される。同様に、第 2 端子アレイ 3 2 b は一対の下部電極端子 3 5 及び複数の上部電極端子 3 6 で構成される。1 本の引き出し配線 2 7 の両端にそれぞれ下部電極端子 3 3、3 5 は接続される。引き出し配線 2 7 及び下部電極端子 3 3、3 5 は素子アレイ 2 2 を二等分する垂直面で対称に形成されればよい。1 本の第 2 導電体 2 5 a の両端にそれぞれ上部電極端子 3 4、3 6 は接続される。第 2 導電体 2 5 a 及び上部電極端子 3 4、3 6 は素子アレイ 2 2 を二等分する垂直面で対称に形成されればよい。ここでは、基板 2 1 の輪郭は矩形に形成される。基板 2 1 の輪郭は正方形であってもよく台形であってもよい。

【0021】

基板 2 1 には第 1 フレキ 3 7 が連結される。第 1 フレキ 3 7 は第 1 端子アレイ 3 2 a に覆い被さる。第 1 フレキ 3 7 の一端には下部電極端子 3 3 及び上部電極端子 3 4 に個別に対応して導電線すなわち第 1 信号線 3 8 が形成される。第 1 信号線 3 8 は下部電極端子 3 3 及び上部電極端子 3 4 に個別に向き合わせられ個別に接合される。同様に、基板 2 1 には第 2 フレキ 4 1 が覆い被さる。第 2 フレキ 4 1 は第 2 端子アレイ 3 2 b に覆い被さる。第 2 フレキ 4 1 の一端には下部電極端子 3 5 及び上部電極端子 3 6 に個別に対応して導電線すなわち第 2 信号線 4 2 が形成される。第 2 信号線 4 2 は下部電極端子 3 5 及び上部電極端子 3 6 に個別に向き合わせられ個別に接合される。

【0022】

図 4 は素子チップの構成を示す模式側断面図である。図 4 に示すように、個々の素子 2 3 は振動膜 4 3 を有する。振動膜 4 3 の構築にあたって基板 2 1 の基体 4 4 には個々の素子 2 3 ごとに開口 4 5 が形成される。開口 4 5 は基体 4 4 に対してアレイ状に配置される。基体 4 4 の表面には可撓膜 4 6 が一面に形成される。可撓膜 4 6 は、基体 4 4 の表面に積層される酸化シリコン膜 4 7 (SiO_2) と、酸化シリコン膜 4 7 の表面に積層される上面層 4 8 とで構成される。上面層 4 8 は酸化ジルコニウム (ZrO_2)、チタン (Ti)、酸化チタン (TiO) またはこれらが複合した膜となっている。可撓膜 4 6 は開口 4 5 に接する。こうして開口 4 5 の輪郭に対応して可撓膜 4 6 の一部が振動膜 4 3 として機能する。酸化シリコン膜 4 7 の膜厚は共振周波数に基づき決定される。

【0023】

振動膜 4 3 の表面に下部電極 2 4、PZT 圧電体膜 2 6 及び上部電極 2 5 が順番に積層される。下部電極 2 4 には例えばチタン (Ti)、イリジウム (Ir)、白金 (Pt) 及びチタン (Ti) の積層膜やプラチナの膜を用いられることができる。PZT 圧電体膜 2 6 は例えばジルコン酸チタン酸鉛 (PZT) で形成されることことができる。上部電極 2 5 は例えばイリジウム (Ir) や白金 (Pt) で形成されることことができる。下部電極 2 4 及び上部電極 2 5 にはその他の導電材が利用されてもよく、PZT 圧電体膜 2 6 にはその他の圧電材料が用いられてもよい。ここでは、上部電極 2 5 の下で PZT 圧電体膜 2 6 は完全に下部電極 2 4 を覆う。PZT 圧電体膜 2 6 の働きで上部電極 2 5 と下部電極 2 4 との間で短絡は回避されることが出来る。

【0024】

基板 2 1 の表面には保護膜 4 9 が積層される。保護膜 4 9 は例えば全面にわたって基板 2 1 の表面に覆い被さる。その結果、素子アレイ 2 2 や第 1 端子アレイ 3 2 a 及び第 2 端子アレイ 3 2 b、第 1 フレキ 3 7 及び第 2 フレキ 4 1 は保護膜 4 9 で覆われる。保護膜 4 9 には例えばシリコーン樹脂膜が用いられることことができる。保護膜 4 9 は、素子アレイ 2 2 の構造や、第 1 端子アレイ 3 2 a 及び第 1 フレキ 3 7 の接合、第 2 端子アレイ 3 2 b 及

び第2フレキ41の接合を保護する。

【0025】

隣接する開口45同士の間には仕切り壁51が区画される。開口45同士は仕切り壁51で仕切られる。仕切り壁51の壁厚み t は開口45の空間同士の間隔に相当する。仕切り壁51は相互に平行に広がる平面内に2つの壁面を規定する。壁厚み t は壁面同士の距離に相当する。すなわち、壁厚み t は壁面に直交して壁面同士の間挟まれる垂線の長さで規定されることができる。仕切り壁51の壁高さ H は開口45の深さに相当する。開口45の深さは基体44の厚みに相当する。したがって、仕切り壁51の壁高さ H は基体44の厚み方向に規定される壁面の長さで規定されることができる。基体44は均一な厚みを有することから、仕切り壁51は全長にわたって一定の壁高さ H を有することができる。仕切り壁51の壁厚み t が縮小されれば、振動膜43の配置密度は高められ、素子チップ17の小型化に寄与することができる。壁厚み t に比べて仕切り壁51の壁高さ H が大きければ、素子チップ17の曲げ剛性は高められることができる。こうして開口45同士の間隔は開口45の深さよりも小さく設定される。

10

【0026】

基体44の裏面には補強板52(補強部材)が固定される。補強板52の表面に基体44の裏面が重ねられる。補強板52は素子チップ17の裏面で開口45を閉じる。補強板52はリジッドな基材を備えることができる。補強板52は例えばシリコン基板から形成されることができる。基体44の板厚は例えば100 μm 程度に設定され、補強板52の板厚は例えば100~150 μm 程度に設定される。ここでは、仕切り壁51は補強板52に結合される。補強板52は個々の仕切り壁51に少なくとも1カ所の接合域で接合される。接合には接着剤を用いてもよい。

20

【0027】

補強板52の表面には直線状の溝53(直線状溝部)が形成される。溝53は補強板52の表面を複数の平面54に分割する。複数の平面54は1つの仮想平面 HP 内で広がる。その仮想平面 HP 内で基体44の裏面は広がる。仕切り壁51は平面54に接合される。溝53は仮想平面 HP から窪む。溝53の断面形状は四角形であってもよく三角形であってもよく半円形その他の形状であってもよい。

【0028】

図5は補強板を示す模式平面図である。図5に示すように、開口45は第1方向 $D1$ に列を形成する。開口45の輪郭形状の図心45bは第1方向 $D1$ の1直線56上で等ピッチに配置される。開口45の輪郭45aは1つの形状の複写で象られることから、同一形状の開口45が一定のピッチで繰り返し配置される。開口45の輪郭45aは例えば四角形に規定される。具体的には矩形に形成される。矩形の長辺は第1方向 $D1$ に合わせ込まれる。こうして開口45は矩形の輪郭45aを有することから、仕切り壁51は全長にわたって一定の壁厚み t を有することができる。このとき、仕切り壁51の接合域は長辺の中央位置を含む領域であればよい。特に、仕切り壁51の接合域は長辺の全長を含む領域であればよい。仕切り壁51は長辺の全長にわたって開口45同士の間全面で補強板52に面接合されることができる。さらに、仕切り壁51の接合域は四角形の各辺に少なくとも1カ所ずつ配置されることができる。仕切り壁51の接合域は四角形を途切れなく囲むことができる。仕切り壁51は四角形の全周にわたって開口45同士の間全面で補強板52に面接合されることができる。

30

40

【0029】

溝53は一定の間隔 L で相互に平行に第1方向 $D1$ に並べられる。溝53は第1方向 $D1$ に交差する第2方向 $D2$ に延びる。溝53の両端は補強板52の端面57a及び端面57bで開口する。1本の溝53は1列(ここでは1行)の開口45の輪郭45aを順番に横切る。個々の開口45には少なくとも1本の溝53が接続される。ここでは、第2方向 $D2$ は第1方向 $D1$ に直交する。したがって、溝53は矩形の短辺方向に開口45の輪郭45aを横切る。

【0030】

50

図6は補強板を示す要部模式拡大図である。図6に示すように、平面54同士の間で溝53は基体44と補強板52との間に通路58a及び通路58bを形成する。こうして溝53内の空間は開口45の内部空間に連通する。通路58a及び通路58bは開口45の内部空間と基板21の外部空間との間で通気を確保する。基板21の表面に直交する方向すなわち基板21の厚み方向から見た平面視で、1本の溝53は1列(ここでは1行)の開口45の輪郭45aを順番に横切ることから、次々に開口45同士は通路58aで接続される。溝53の両端は補強板52の端面57a及び端面57bで開口する。こうして列端の開口45から基板21の輪郭の外側に通路58bは開放される。

【0031】

溝53の間隔Lは開口45の開口幅Sよりも小さく設定される。開口幅Sは、溝53の並び方向すなわち第1方向D1に開口45を横切る線分のうち最大の長さのもので規定される。言い換えると、開口幅Sは、開口45の輪郭45aに外接する平行線59同士の間隔に相当する。開口45ごとに開口45の輪郭45aに外接する平行線59は特定される。平行線59は第2方向D2に延びる。仮に開口45ごとに開口幅Sが相互に相違する場合には、開口幅Sの最小値よりも小さい間隔Lで溝53は並べられればよい。ここでは、溝53の間隔Lは、開口45の開口幅Sの3分の1以上であって2分の1よりも小さく設定される。

【0032】

(2) 超音波診断装置の回路構成

図7は装置端末及び超音波プローブの回路図である。図7に示されるように、超音波プローブ13には素子チップ17と接続する集積回路チップ55が設置されている。集積回路チップ55はマルチプレクサー61及び送受信回路62を備える。マルチプレクサー61は素子チップ17側のポート群61aと送受信回路62側のポート群61bとを備える。素子チップ17側のポート群61aには第1配線60経由で第1信号線38及び第2信号線42が接続される。こうしてポート群61aは素子アレイ22に繋がる。ここでは、送受信回路62側のポート群61bには集積回路チップ55内の規定数の信号線63が接続される。規定数はスキャンにあたって同時に出力される素子23の列数に相当する。マルチプレクサー61はケーブル14側のポートと素子チップ17側のポートとの間で相互接続を管理する。

【0033】

送受信回路62は規定数の切り替えスイッチ64を備える。個々の切り替えスイッチ64はそれぞれ信号線63に接続される。送受信回路62は個々の切り替えスイッチ64ごとに送信経路65及び受信経路66を備える。切り替えスイッチ64には送信経路65と受信経路66とが並列に接続される。切り替えスイッチ64はマルチプレクサー61に選択的に送信経路65または受信経路66を接続する。送信経路65にはパルサー67が組み込まれる。パルサー67は振動膜43の共振周波数に応じた周波数でパルス信号を出力する。受信経路66にはアンプ68、ローパスフィルター69(LPF)及びアナログデジタル変換器71(ADC)が組み込まれる。個々の素子23の検出信号は増幅されてデジタル信号に変換される。

【0034】

送受信回路62は駆動/受信回路72を備える。送信経路65及び受信経路66は駆動/受信回路72に接続される。駆動/受信回路72はスキャンの形態に応じて同時にパルサー67を制御する。駆動/受信回路72はスキャンの形態に応じて検出信号のデジタル信号を受信する。駆動/受信回路72は制御線73によりマルチプレクサー61に接続される。マルチプレクサー61は駆動/受信回路72から供給される制御信号に基づき相互接続の管理を実施する。

【0035】

装置端末12には処理回路74が組み込まれる。処理回路74は例えば中央演算処理装置(CPU)やメモリーを備えることができる。超音波診断装置11の全体動作は処理回路74の処理に従って制御される。ユーザーから入力される指示に応じて処理回路74は

10

20

30

40

50

駆動 / 受信回路 7 2 を制御する。処理回路 7 4 は素子 2 3 の検出信号に応じて画像を生成する。画像は描画データで特定される。

【 0 0 3 6 】

装置端末 1 2 には描画回路 7 5 が組み込まれる。描画回路 7 5 は処理回路 7 4 に接続される。描画回路 7 5 にはディスプレイパネル 1 5 が接続される。描画回路 7 5 は処理回路 7 4 で生成された描画データに応じて駆動信号を生成する。駆動信号はディスプレイパネル 1 5 に送り込まれる。その結果、ディスプレイパネル 1 5 に画像が映し出される。

【 0 0 3 7 】

(3) 超音波診断装置の動作

次に超音波診断装置 1 1 の動作を簡単に説明する。処理回路 7 4 は駆動 / 受信回路 7 2 に超音波の送信及び受信を指示する。駆動 / 受信回路 7 2 はマルチプレクサー 6 1 に制御信号を供給するとともに個々のパルサー 6 7 に駆動信号を供給する。パルサー 6 7 は駆動信号の供給に応じてパルス信号を出力する。マルチプレクサー 6 1 は制御信号の指示に従ってポート群 6 1 b のポートにポート群 6 1 a のポートを接続する。ポートの選択に応じて下部電極端子 3 3、下部電極端子 3 5、上部電極端子 3 4 及び上部電極端子 3 6 を通じて列ごとにパルス信号が素子 2 3 に供給される。パルス信号の供給に応じて振動膜 4 3 は振動する。その結果、対象物（例えば人体の内部）に向けて所望の超音波が発せられる。

【 0 0 3 8 】

超音波の送信後、切り替えスイッチ 6 4 が切り替えられる。マルチプレクサー 6 1 はポートの接続関係を維持する。切り替えスイッチ 6 4 は送信経路 6 5 及び信号線 6 3 の接続に代えて受信経路 6 6 及び信号線 6 3 の接続を確立する。超音波の反射波は振動膜 4 3 を振動させる。その結果、素子 2 3 から検出信号が出力される。検出信号はデジタル信号に変換されて駆動 / 受信回路 7 2 に送り込まれる。

【 0 0 3 9 】

超音波の送信及び受信は繰り返される。繰り返しにあたってマルチプレクサー 6 1 はポートの接続関係を変更する。その結果、ラインスキャンやセクタースキャンが実現される。スキャンが完了すると、処理回路 7 4 は検出信号のデジタル信号に基づき画像を形成する。形成された画像はディスプレイパネル 1 5 の画面に表示される。

【 0 0 4 0 】

(4) 超音波トランスデューサー素子チップの製造方法

図 8 ~ 図 1 2 は超音波トランスデューサー素子チップの製造方法を説明するための模式図である。図 8 に示されるように、シリコンウエハー 7 8 (基板) の表面には酸化シリコン膜 7 9 及び酸化ジルコニウム膜 8 1 が相次いで形成される。酸化ジルコニウム膜 8 1 の表面には導電膜が形成される。導電膜はチタン、イリジウム、白金及びチタンの積層膜で構成される。フォトリソグラフィ技術に基づき導電膜から下部電極 2 4、引き出し配線 2 7、図示しない下部電極端子 3 3 及び下部電極端子 3 5 が形成される。下部電極 2 4、引き出し配線 2 7、下部電極端子 3 3 及び下部電極端子 3 5 は個々の素子チップ 1 7 ごとに形成される。

【 0 0 4 1 】

図 9 に示されるように、下部電極 2 4 の表面で個々の素子 2 3 ごとに P Z T 圧電体膜 2 6 及び上部電極 2 5 が形成される。P Z T 圧電体膜 2 6 及び上部電極 2 5 の形成にあたってシリコンウエハー 7 8 の表面に圧電材料膜及び導電膜が成膜される。圧電材料膜は P Z T 膜から構成される。導電膜はイリジウム膜から構成される。フォトリソグラフィ技術に基づき個々の素子 2 3 ごとに圧電材料膜及び導電膜から P Z T 圧電体膜 2 6 及び上部電極 2 5 が成形される。

【 0 0 4 2 】

続いて、図 1 0 に示されるように、シリコンウエハー 7 8 の表面に導電膜 8 2 が成膜される。導電膜 8 2 は個々の素子チップ 1 7 内で列ごとに上部電極 2 5 を相互に接続する。そして、フォトリソグラフィ技術に基づき導電膜 8 2 から上部電極 2 5、上部電極端子 3 4 及び上部電極端子 3 6 が成形される。

10

20

30

40

50

【 0 0 4 3 】

その後、図 1 1 に示されるように、シリコンウエハー 7 8 の裏面からアレイ状の開口 4 5 が形成される。開口 4 5 の形成にあたってエッチング処理が施される。酸化シリコン膜 7 9 はエッチングストップ層として機能する。酸化シリコン膜 7 9 及び酸化ジルコニウム膜 8 1 からなる振動膜 4 3 は開口 4 5 により区画される。

【 0 0 4 4 】

補強板用のウエハー 8 3 の表面には直線状の溝 8 4 が形成される。溝 8 4 は相互に平行に等間隔で延びる。溝 8 4 の少なくとも一端はウエハー 8 3 の端面で開放される。溝 8 4 は、開口 4 5 の開口幅 S よりも小さい間隔 L で並べられる。こうして溝 8 4 の間隔 L が設定されると、シリコンウエハー 7 8 と補強板用のウエハー 8 3 との間で相対的に位置ずれが生じて、少なくとも 1 本の溝 8 4 は開口 4 5 の輪郭 4 5 a を横切ることができる。例えば図 1 2 に示されるように、シリコンウエハー 7 8 に対して補強板用のウエハー 8 3 が第 1 方向 D 1 にずれて溝 8 4 a が隣り合う開口 4 5 の間に位置しても、2 つの開口 4 5 にはそれぞれ少なくとも 1 本の溝 8 4 b が配置される。シリコンウエハー 7 8 から個々の素子チップ 1 7 が切り出された際に、溝 8 4 は補強板 5 2 の溝 5 3 を提供する。

10

【 0 0 4 5 】

こうして溝 8 4 が形成されると、シリコンウエハー 7 8 及びウエハー 8 3 が大気中またはその他の気体雰囲気下で相互に重ね合わせられる場合でも、比較的簡単に重ね合わせは実現されることができる。その一方で、シリコンウエハー 7 8 の裏面が均一な平面に重ね合わせられると、個々の開口 4 5 内に補強板用のウエハーの平面で気体が押し詰められる。大気圧では開口 4 5 内の空間の体積よりも大きい体積の気体が開口 4 5 内に留まるうとする。開口 4 5 の封鎖と同時に、シリコンウエハー 7 8 及び補強板用のウエハーの隙間から余分な気体が逃げないと、シリコンウエハー 7 8 及び補強板用のウエハーの貼り合わせは実現されることができない。

20

【 0 0 4 6 】

図 1 1 に戻って、シリコンウエハー 7 8 の裏面に補強板用のウエハー 8 3 (補強部材) の表面が重ね合わせられる。重ね合わせに先立ってウエハー 8 3 はハンドリング機構やステージ上に保持される。ウエハー 8 3 には例えばリジッドな絶縁性基板が用いられることができる。絶縁性基板にはシリコンウエハーが用いられることができる。接合にあたって例えば接着剤を用いても良い。接合後、シリコンウエハー 7 8 から個々の素子チップ 1 7 が切り出されて素子チップ 1 7 が完成する。

30

【 0 0 4 7 】

(5) 圧電体膜の製造方法と構造

次に、素子 2 3 について詳細に説明する。図 4 に戻って、素子 2 3 は、基体 4 4 (Si) と、下部電極 2 4 と、P Z T 圧電体膜 2 6 と、上部電極 2 5 とから構成される。基体 4 4 の表面には予め熱酸化により形成した二酸化シリコンからなる、厚さ 1 ~ 2 μm の酸化シリコン膜 4 7、上面層 4 8 により振動膜 4 3 が構成されている。また、振動膜 4 3 上には、厚さが例えば、約 0 . 5 μm の下部電極 2 4 と、厚さが例えば、約 1 μm の P Z T 圧電体膜 2 6 と、厚さが例えば、約 0 . 1 μm の上部電極 2 5 とが、後述するプロセスで積層形成されて、素子 2 3 を構成している。

40

【 0 0 4 8 】

また、かかる各上部電極 2 5 の上面の少なくとも周縁、及び P Z T 圧電体膜 2 6 の側面を覆うように電気絶縁性を備えた保護膜 4 9 が形成されている。保護膜 4 9 は、成膜法による形成やまたエッチングによる形成が可能な材料、例えば酸化シリコン、窒化シリコン、有機材料、好ましくは剛性が低く、且つ電気絶縁性に優れた感光性ポリイミドで形成するのが好ましい。

【 0 0 4 9 】

ここで、シリコン単結晶基板からなる基体 4 4 上に、P Z T 圧電体膜 2 6 等を形成するプロセスを図 1 3 及び図 1 4 を参照しながら説明する。図 1 3 及び図 1 4 は超音波トランスデューサー素子チップの製造方法を説明するための模式図である。図 1 3 (a) に示す

50

ように、まず、面方位(110)を有する厚さ220 μ mの基体44のウェハを約1200で湿式熱酸化し、基体44の表面に酸化シリコン膜47を形成する。次に、スパッタリングで上面層48を形成する。上面層48は酸化シリコン膜47と下部電極24との密着力を向上させる。上面層48にはチタンと酸化チタンとチタンとを順次数十形成した。上面層48のチタン、酸化チタン、チタン及び下部電極24は、直流スパッタリング法により4層連続形成し、その中で酸化チタンは10%酸素雰囲気によるリアクティブスパッタリング法によって形成した。

【0050】

次に、図13(b)に示すように、下部電極24の材料をスパッタリングして成膜する。そして所定の形状にパターニングして下部電極24を形成する。下部電極24の材料としては、Pt等が好適である。これは、スパッタリングやゾル-ゲル法で成膜する後述のPZT圧電体膜26は、成膜後に大気雰囲気下または酸素雰囲気下で600~1000程度の温度で焼成して結晶化させる必要があるからである。すなわち、下部電極24の材料は、このような高温、酸化雰囲気下で導電性を保持できなければならず、殊に、PZT圧電体膜26としてPZTを用いた場合には、PbOの拡散による導電性の変化が少ないことが望ましく、これらの理由からPtが好適である。尚、上面層48は必ずしも設ける必要はなく、酸化シリコン膜47上に下部電極24を形成してもよい。

10

【0051】

次に、図13(c)に示すように、PZT圧電体膜26を成膜する。このPZT圧電体膜26の成膜にはスパッタリングを用いることもできるが、本実施形態では、金属有機物を溶媒に溶解させて分解したいわゆるゾルを塗布乾燥してゲル化し、さらに高温で焼成することで金属酸化物からなるPZT圧電体膜26を得る、いわゆるゾル-ゲル法を用いている。

20

【0052】

ゾル-ゲル法によるPZT圧電体膜26では、酢酸鉛0.105モル、ジルコニウムアセチルアセトナート0.045モル、酢酸マグネシウム0.005モルと30ミリリットルの酢酸を、100に加熱して溶解させる。その後、室温まで冷却し、チタンテトライソプロポキシド0.040モル、ペンタエトキシニオブ0.010モルをエチルセロソルブ50ミリリットルに溶解させて添加する。次に、アセチルアセトンを30ミリリットル添加して安定化させる。その後、ポリプロピレングリコール(平均分子量400)をゾル中の金属酸化物に対し30重量%添加し、よく攪拌して得た均質なゾルを原料とした。下部電極24上に調製したゾルをスピコートで塗布し、400で仮焼成し、非晶質の多孔質ゲル薄膜を形成し、この塗布と仮焼成とを必要な膜厚となるまで繰り返した。

30

【0053】

次に、RTA(Rapid Thermal Annealing)法を用いて酸素雰囲気中、5秒間で650に加熱して1分間保持することによりプレアニールを行った。さらに、RTA法を用いて酸素雰囲気中900に加熱して1分間保持することによりアニールし、最終的なPZT圧電体薄膜を得た。このようにして得られる圧電体膜の物性を測定したところ比誘電率2000、圧電定数d31は-150pC/Nと優れた特性を示した。

40

【0054】

次に、PZT圧電体膜26をパターニングする。PZT圧電体膜26をフォトグラフィ法及びエッチング法を用いてパターニングする。

【0055】

次に、図13(d)に示すように、直流スパッタリング法により白金(Pt)を200の厚さで形成して上部電極25を成膜する。尚、上部電極25は、導電性の高い材料であればよく、Ptの他、Al、Au、Ni等の多くの金属や、導電性酸化物等を使用できる。

【0056】

次に、図14(a)に示すように、上部電極25をパターニングする。上部電極25を

50

フォトグラフィ法及びエッチング法を用いてパターンニングする。

【0057】

図14(b)に示すように、各上部電極25の上面、周縁、PZT圧電体膜26及び下部電極24を覆うように電気絶縁性を備えた保護膜49を形成する。保護膜49は、本実施形態では例えばネガ型の感光性ポリイミドを用いている。

【0058】

次に、酸化シリコン膜47、下部電極24、PZT圧電体膜26の各膜の膜張力について説明する。酸化シリコン膜47は熱酸化により形成したため、基体44上で膨張し負の膜応力を持っている。即ち、酸化シリコン膜47は基体44から圧縮力を受け、逆に基体44は酸化シリコン膜47から引っ張り力を受けている。

10

【0059】

これに対し、下部電極24とPZT圧電体膜26は高温での熱処理により降温過程で収縮し、常温では基体44上で正の膜応力を持っている。即ち、下部電極24とPZT圧電体膜26は基体44から引っ張り力を受け、逆に基体44は下部電極24とPZT圧電体膜26から圧縮力を受けている。ここで、基体44は他の膜と比較し十分に厚いため、膜張力の作用対象を基体44と比較した。下部電極24とPZT圧電体膜26に働いている引っ張りの膜張力により、膜を積層した基体44は、下部電極24(あるいはPZT圧電体膜26)の面を凹にして反ることになる。各膜の膜張力あるいは膜応力は、以下のようにして測定した。

【0060】

膜張力により、シリコン基板は反るが、この時の反りの曲率半径をRとすると、曲率半径Rと薄膜の膜張力T、あるいは応力 σ との間は、以下の関係式で表せる。

20

【0061】

【数1】

$$\frac{1}{R} = \frac{6d(1-\nu_s)}{E_s D^2} \sigma = \frac{6(1-\nu_s)}{E_s D^2} T \quad \dots (1)$$

ここで、dは薄膜の厚さ、Dはシリコン基板の厚さ、 ν_s はシリコン基板のポアソン比、 E_s はシリコン基板のヤング率である。

30

【0062】

反り量の測定では、シリコンの弾性定数が異方性を持つため、特定の結晶方位に沿った短冊状のサンプルを用い、計算では、その方向でのヤング率とポアソン比を用いて行った。酸化シリコン膜47の膜張力は、基体44の反り量から求めた。PZT圧電体膜26の膜張力は、PZT圧電体膜26をエッチングで除去し、その前後での反り量の変化分をPZT圧電体膜26による反り量として求めた。下部電極24の膜張力は、PZT圧電体膜26を除去した後の反り量から求めた。

【0063】

以上のようにして求めた膜張力から膜応力を求めるには、膜のヤング率が必要である。膜のヤング率の測定は、膜応力が影響しないよう注意深く行う必要がある。両持ち梁を使った測定や周辺固定の膜を使った測定では、膜張力のため全く異なった値となるため、片持ち梁のサンプルを用いて、その加重-撓み特性からヤング率を求めた。

40

【0064】

(第1の膜構成例)第1の膜構成例の膜構成を表1に示す。

【0065】

【表 1】

	膜厚 (nm)	ヤング率 (Pa)	膜応力 (Pa)	膜張力 (N/m)
酸化シリコン膜	1000	6×10^{10}	-2.2×10^8	-216
白金下部電極膜	500	1.5×10^{11}	3.9×10^8	195
PZT圧電体膜	1000	5×10^{10}	1.5×10^8	150

本構成では、(下部電極 2 4 の厚み) / (酸化シリコン膜 4 7 の厚み) を 0.5 とした。下部電極 2 4 と酸化シリコン膜 4 7 は、その膜厚や熱処理方法によっては多少の膜応力の変動が見られるが、この膜厚比を 0.5 とすることで、ほぼ下部電極 2 4 と酸化シリコン膜 4 7 の膜張力を釣り合わせることが出来る。従って、振動膜 4 3 の膜張力が実質的に零となるような構成となる。第 1 方向 D 1 及び第 2 方向 D 2 での基板の反り量は、開口 4 5 で 3 μ m 振動膜 4 3 側が凹となった。

10

【0066】

本構成の素子 2 3 に電圧 10 V を印加したときの変位量は 110 nm であった。これに対し、本構成で開口 4 5 に面した酸化シリコン膜 4 7 の部分を、エッチングで除去したものを作成し、電圧 10 V を印加したときの変位量は 80 nm であった。また、振動膜 4 3 の剛性(コンプライアンス)を測定した結果、酸化シリコン膜 4 7 の除去前後で、剛性の変化は僅かであった。一般には、酸化シリコン膜 4 7 を除去することで、振動膜 4 3 の曲げ剛性が小さくなり、その分、電圧印加による変位量が大きくなるはずである。本実施形態では、膜張力が大きく膜厚が薄いため、負の膜張力を持つ酸化シリコン膜 4 7 が無いと下部電極 2 4 の正の膜張力で、振動膜 4 3 に強い引っ張り張力が作用してしまう。この膜張力が曲げ剛性の低下分を相殺するように働く。本構成のように、振動膜 4 3 の膜張力が実質的に零となる(あるいは負となる)ように構成することによって、素子 2 3 による振動膜 4 3 の変位効率を著しく向上させることができる。

20

【0067】

(第 2 の膜構成例) 第 2 の膜構成例の膜構成を表 2 に示す。

【0068】

30

【表 2】

	膜厚 (nm)	ヤング率 (Pa)	膜応力 (Pa)	膜張力 (N/m)
酸化シリコン膜	1500	6×10^{10}	-1.9×10^8	-288
白金下部電極膜	400	1.5×10^{11}	3.9×10^8	156
PZT圧電体膜	1000	5×10^{10}	1.5×10^8	150

本構成では、(下部電極 2 4 の厚み) / (酸化シリコン膜 4 7 の厚み) を 0.27 とした。酸化シリコン膜 4 7 の膜張力が下部電極 2 4 の膜張力より、その絶対値が大きいため、振動膜 4 3 としては負の膜張力が働いている。この振動膜 4 3 の膜張力に PZT 圧電体膜 2 6 の膜張力を合わせると膜全体としては正の膜張力となり、振動膜 4 3 に弛みを生じることがなくなる。振動膜 4 3 の振動が正常かつ安定して実現できた。また、基体 4 4 のエッチングプロセスを経ても、振動膜 4 3 の剥離は見られなかった。

40

【0069】

第 1 方向 D 1 及び第 2 方向 D 2 での基体 4 4 の反り量は、開口 4 5 が配置されている範囲で 1 μ m 振動膜 4 3 側が僅かに凹となったが、実質的には零であり、接合で問題が生じることが無かった。

【0070】

50

本構成の素子 2 3 に電圧 10 V を印加したときの変位量は 120 nm で、第 1 の構成例よりおよそ 1 割向上した。また、振動膜 4 3 の剛性（コンプライアンス）は第 1 の構成例より 1 割大きく（コンプライアンスでは 1 割小さく）なった。従って、低い駆動電圧で強い超音波を発生することができ、総合すると第 1 の構成例より 2 割の特性向上が見られた。

【 0 0 7 1 】

（第 3 の膜構成例）第 3 の膜構成例を表 3 に示す。

【 0 0 7 2 】

【表 3】

	膜厚 (nm)	ヤング率 (Pa)	膜応力 (Pa)	膜張力 (N/m)
酸化シリコン膜	1500	6×10^{10}	-1.9×10^8	-288
白金下部電極膜	400	1.5×10^{11}	3.9×10^8	156
PZT 圧電体膜	600	5×10^{10}	1.5×10^8	90

10

【 0 0 7 3 】

本構成では、第 2 の膜構成例に対して PZT 圧電体膜 2 6 の厚さを薄くした。この構成では、下部電極 2 4 と PZT 圧電体膜 2 6 の正の膜張力より酸化シリコン膜 4 7 の負の膜張力が強く、振動膜 4 3 に弛みが生じてしまう。この弛みは顕微鏡等では確認が難しい場合があったが、超音波の出力や受信感度が不安定になり、素子 2 3 間での特性の差が非常に大きくなる。また、基体 4 4 のエッチングプロセスで膜の剥離が生じることが有り、歩留まりが低下してしまった。

20

【 0 0 7 4 】

（第 4 の膜構成例）第 4 の膜構成例を表 4 に示す。

【 0 0 7 5 】

【表 4】

	膜厚 (nm)	ヤング率 (Pa)	膜応力 (Pa)	膜張力 (N/m)
酸化シリコン膜	500	6×10^{10}	-2.3×10^8	-114
白金下部電極膜	500	1.5×10^{11}	3.9×10^8	195
PZT 圧電体膜	1000	5×10^{10}	1.5×10^8	150

30

【 0 0 7 6 】

本構成では、第 1 の膜構成例に対して酸化シリコン膜 4 7 の厚さを薄くし、（下部電極 2 4 の厚み） / （酸化シリコン膜 4 7 の厚み）を 1 とした。酸化シリコン膜 4 7 の膜張力は下部電極 2 4 の膜張力より、その絶対値が小さいため、振動膜 4 3 としては正の膜張力が働いている。この振動膜 4 3 の膜張力により、第 1 方向 D 1 及び第 2 方向 D 2 での基体 4 4 の反り量は、開口 4 5 が配置されている範囲で 9 μm 振動膜 4 3 側が凹となった。この反りのため、部分的な接合不良が生じ、歩留まりが低下した。また、接合によって反りが変化するため、振動膜 4 3 の膜張力が開口 4 5 毎にばらついてしまい、変位量のばらつき、膜剛性のばらつきが大きくなった。

40

【 0 0 7 7 】

そのため、超音波の出力や受信感度が素子チップ 1 7 内で異なってしまい、超音波画像の品質の低下を起こした。以上で述べた実施例は、酸化シリコン膜 4 7 と白金の下部電極 2 4 の組み合わせであるが、他の組み合わせも可能である。一般に基板面に第 2 の元素を導入させて膜を形成する場合（本実施形態では酸素が第 2 の元素に相当する）に、膜に負

50

の応力が発生する。従って、酸化シリコン膜 47 の他に基体 44 にボロンドープや窒化を行った膜でも同様の効果が得られる。

【0078】

また、白金の他にはパラジウム膜や両者を合わせた膜でも良い。また、本実施形態では上部電極 25 の膜張力は他の膜張力に比較して十分小さいために、その影響を考慮しなかったが、上部電極 25 の材料、膜厚、あるいは形成方法を選ぶことで上部電極 25 の引っ張りの膜張力を大きくして、この上部電極 25 と PZT 圧電体膜 26 とを合わせた膜張力と振動膜 43 の膜張力とを加えて、正の膜張力としても、同様の効果が得られる。

【0079】

(第2の実施形態)

次に、超音波診断装置の一実施形態について図 15 ~ 図 17 を用いて説明する。本実施形態が第 1 の実施形態と異なるところは、電極が圧電体膜に圧縮応力を与えている点にある。尚、第 1 の実施形態と同じ点については説明を省略する。

【0080】

図 15 は圧電体素子の構成を示す模式断面図である。すなわち、本実施形態では図 15 に示すように、超音波診断装置 87 に設置された超音波プローブ 88 は素子チップ 89 を備えている。素子チップ 89 は基体 90 を備え、基体 90 には開口 91 が形成されている。開口 91 の上面には支持膜 92 及び上面層 93 を介して圧電体素子 95 が形成されている。支持膜 92 及び上面層 93 から振動膜 94 が構成されている。

【0081】

圧電体素子 95 は下部電極 96、チタン層 97、圧電体膜 98 及び上部電極 99 を備えて構成されている。圧電体膜 98 の種類としては、少なくともチタン、鉛を構成成分に有する強誘電体が好ましく、例えば、チタン酸鉛 ($PbTiO_3$)、ジルコン酸チタン酸鉛 ($Pb(Zr, Ti)O_3$)、チタン酸鉛ランタン ($(Pb, La), TiO_3$)、ジルコン酸チタン酸鉛ランタン ($(Pb, La)(Zr, Ti)O_3$)、またはマグネシウムニオブ酸ジルコニウムチタン酸鉛 ($Pb(Zr, Ti)(Mg, Nb)O_3$) 等が好適である。特に、ジルコン酸チタン酸鉛 (PZT) が好適である。上部電極 99 或いは下部電極 96 として用いる電極材料としては、白金、イリジウム、ルテニウム、パラジウム、ロジウム、オスミウム及びその酸化物等がある。

【0082】

圧電体膜 98 は (100) 面方位或いは (111) 面方位に優先配向処理される。圧電体膜 98 が (100) 面方位に優先配向処理された場合には上部電極 99 または / 及び下部電極 96 を電極内部に引っ張り応力を生じる薄膜材料、例えば白金を上部電極 99 及び下部電極 96 に用いることができる。白金以外の導電性材料であっても、熱アニール処理により電極内部の応力が引っ張り応力となる薄膜とすることができる。

【0083】

一方、圧電体膜 98 が (111) 面方位に優先配向処理された場合には、上部電極 99 または / 及び下部電極 96 を電極内部に圧縮応力を生じる薄膜材料、例えば、イリジウムを用いることができる。イリジウム以外の導電性材料であっても、酸化、窒化処理により電極内部が圧縮応力となる薄膜とすることができる。

【0084】

また、圧電体素子 95 は下部電極 96 側が上部電極 99 側よりも広いテーパ形状となっており、圧電体素子 95 のエッジ部分のテーパ角は 45° よりも小さい角度になっている。圧電体素子 95 をかかる構成とすることで上部電極 99 または / 及び下部電極 96 の引っ張り応力 (或いは圧縮応力) による圧電体膜 98 内に生じた圧縮応力 (或いは引っ張り応力) を保持することができる。

【0085】

圧電体素子 95 及び表面に露出している上面層 93 の全面を覆うように保護膜 100 で被覆してもよい。保護膜 100 としてフッ素樹脂、シリコン酸化膜、エポキシ樹脂等が好適である。

10

20

30

40

50

【0086】

(圧電体素子の製造工程)

図16及び図17は超音波トランスデューサー素子チップの製造方法を説明するための模式図である。図16及び図17を参照しながら圧電体素子の製造工程について説明する。まず、図16(a)に示すように、基体90に支持膜92、上面層93を成膜した。基体90として、例えば、直径100mm、厚さ220 μ mのシリコン単結晶基板を用いた。支持膜92は、1100の炉の中で、乾燥酸素を流して22時間程度熱酸化させ、約1 μ mの膜厚の熱酸化膜を形成した。この他に、CVD法等の成膜法を適宜選択して成膜してもよい。また、支持膜92として、二酸化珪素膜に限られず、酸化タンタル膜、窒化シリコン膜、酸化アルミニウム膜でもよい。次に、上面層93として酸化ジルコニウム(ZrO_2)を成膜するため、ジルコニウムをターゲットとし、酸素ガスの導入による反応性スパッタリング法等で膜厚400nm程度に成膜した。他の成膜法として、酸化ジルコニウムターゲットでRFスパッタリング法で成膜したり、DCスパッタリング法でジルコニウムを成膜した後、熱酸化してもよい。

10

【0087】

次に、図16(b)に示すように、上面層93上に下部電極96を成膜した。下部電極96は複数の導電性材料からなる積層構造を有している。下部電極96として、上面層93側からチタン(膜厚20nm)、イリジウム(膜厚20nm)、白金(膜厚60nm)、イリジウム(膜厚20nm)を順次成膜した。

20

【0088】

続いて、図16(c)に示すように、下部電極96上にチタン層97を積層した。チタン層97の成膜は、DCマグネトロンスパッタ法を利用して5nmの膜厚に成膜した。本発明者の実験により、チタン層の膜厚を2nm~10nmの範囲で成膜すれば、圧電体膜98を(100)面方位に優先配向できることが確認されている。また、チタン層97の膜厚を10nm~20nmの膜厚で成膜すれば圧電体膜98は(111)面方位に優先配向することができる。チタン層97の成膜は、CVD法、蒸着法等の成膜法を利用することもできる。次に、下部電極96及びチタン層97を所定の形状にパターニングする。この工程では公知のフォトリソ法及びエッチング法を用いる。

【0089】

次に、図16(d)~図17(b)に示すように、チタン層97上に圧電体膜98を成膜した。次に、圧電体膜98をパターニングした後で上部電極99を成膜した。本実施形態では圧電体膜98としてPZT膜をゾル-ゲル法で成膜した。ゾル-ゲル法とは、一般には、金属アルコキシド等の金属有機化合物を溶液系で加水分解、重縮合させて金属-酸素-金属結合を成長させ、最終的に焼結することにより完成させる無機酸化物の作製方法である。具体的には、基体90上に金属有機化合物を含む溶液を塗布し、乾燥したあと焼結を行う。用いられる金属有機化合物としては、無機酸化物を構成する金属のメトキシド、エトキシド、プロポキシド、ブトキシド等のアルコキシドやアセテート化合物等があげられる。硝酸塩、しゅう酸塩、過塩素酸塩等の無機塩でも良い。

30

【0090】

これら化合物から無機酸化物を作製するには加水分解及び重縮合反応を進める必要があるため、塗布溶液中には水の添加が必要となる。添加量は系により異なるが多すぎると反応が速く進むため得られる膜質が不均一となり易く、また反応速度の制御が難しい。水の添加量が少なすぎても反応のコントロールが難しく、適量がある。

40

【0091】

さらに、加水分解の加速触媒や金属原子に配位するキレート剤を添加して反応速度及び反応形態の制御ができる。加速触媒としては一般の酸及び塩基が用いられる。触媒の種類により膜質が大きく影響される。また、キレート剤としては、アセチルアセトン、エチルアセトアセテート、ジエチルマロネート等があげられる。溶媒としては、上記材料が沈澱しないもの、すなわち相溶性に優れたものが望ましい。溶液濃度は塗布方法にもよるが、スピコート法の場合、溶液粘度が数cP~数十cPとなるように調整すると良い。コー

50

ティングした膜は焼結することにより有機物の脱離及び結晶化が促進される。焼結温度は材料により異なるが、通常の金属酸化物粉末の焼成にかかる温度より低温で作製できる。

【0092】

本実施形態では圧電体膜98の組成を $Pb(Zr_{0.56}Ti_{0.44})O_3$ とし、ジルコン酸鉛とチタン酸鉛のモル混合比が56%：44%となる2成分系のPZTとした。圧電体膜98を成膜するために、PZTを構成する金属成分の水酸化物の水和錯体、即ち、ゾルを調整した。このゾルを調整するため、2-n-ブトキシエタノールを主溶媒として、これにチタニウムテトライソプロポキシド、テトラ-n-プロポキシジルコニウムを混合し、室温下で20分間攪拌した。次いで、ジエタノールアミンを加えて室温で更に20分間攪拌し、更に酢酸鉛を加え、80℃に加熱した。加熱した状態で20分間攪拌し、その後、室温になるまで自然冷却した。

10

【0093】

このようにして得られたゾルをチタン層97上に塗布するためにスピコートした。このとき、膜厚を均一にするために最初は500rpmで30秒間、次に1500rpmで30秒間、最後に500rpmで10秒間、スピコーティングした。この工程でPZTを構成する各金属原子は有機金属錯体として分散している。ゾルをチタン層97上に塗布した後、180℃で30分間乾燥させ、ホットプレートを用いて空気中において330℃で10分間脱脂した。スピコートから脱脂までの工程を2回繰り返し、その後、環状炉にて酸素雰囲気中700℃で30分間結晶化熱処理を行った。この工程をさらに7回繰り返すことで合計14層からなる膜厚1.6μmの圧電体膜98を成膜した。

20

【0094】

次に、圧電体膜98上にレジストをスピコートし、開口91が形成されるべき位置に合わせて露光・現像してパターンニングする。残ったレジストをマスクとして圧電体膜98をエッチングし、開口91が形成されるべき位置に対応して圧電体膜98を分離した。このときエッチング条件を調整し圧電体素子95のエッジ部分のテーパ角を45°未満となるテーパ形状とした。

【0095】

上記の工程により、圧電体膜98は(100)面方位に優先配向するため、上部電極99に引っ張り応力を生じる導電性材料で上部電極99を成膜する。本実施形態ではDC(直流)スパッタ法を用いて圧電体膜98上に白金を50nmの厚みに成膜し、上部電極99を形成した。膜内部に圧縮応力を生じる導電性材料、例えば、イリジウムのような金属材料であっても、熱アニール処理により膜内部に引っ張り応力を生じさせることができるため、上部電極99の材料に用いることができる。上部電極99のアニール処理は、例えば、上部電極99の成膜後に700℃程度の温度で60分間の熱処理をすればよい。

30

【0096】

次に、上部電極99を所定の形状にパターンニングする。パターンニングには公知のフォトリソグラフィ法及びエッチング法を用いてパターンニングする。続いて、保護膜100の材料をスピコートして保護膜100を成膜する。

【0097】

続いて、図17(c)に示すように開口91が形成されるべき位置に合わせてエッチングマスクを施し、平行平板型反応性イオンエッチング等の活性気体を用いたドライエッチングにより、予め定められた深さまで基体90をエッチングし、開口91を形成した。エッチングされずに残った部分は側壁101となる。基体90のエッチングは、5重量%～40重量%の水酸化カリウム水溶液等の高濃度アルカリ水溶液によるウェットエッチングでも可能である。

40

【0098】

最後に、図15に示すように、樹脂等を用いて補強板52を基体90に接合した。補強板52を基体90に接合する際には、開口91の各々の空間に対応して配置されるよう位置合せする。補強板52を基体90に取り付ければ、素子チップ89が完成する。

【0099】

50

(従来例との比較)

本実施形態の圧電体素子 95 と従来の圧電体素子の圧電定数及び変位量を比較した。圧電体膜 98 を (100) 面方位に優先配向処理し、上部電極 99 を 700 の熱アニール処理により引っ張り応力を生じる薄膜としたところ、圧電定数 d31 は駆動電圧 15 V において、熱アニール処理前の値から約 30% 向上した。また、駆動電圧 25 V では熱アニール処理前の値から約 20% 向上した。

【0100】

一方、圧電体膜 98 を (111) 面方位に優先配向処理し、上部電極 99 を 700 の熱アニール処理により引っ張り応力を生じる薄膜としたところ、圧電定数 d31 は駆動電圧 15 V において、熱アニール処理前の値から約 10% 低下した。また、駆動電圧 25 V

10

【0101】

また、圧電体膜 98 を (100) 面方位に優先配向処理し、上部電極 99 を 700 の熱アニール処理により引っ張り応力を生じる薄膜としたところ、変位量は駆動電圧 15 V において、熱アニール処理前の値 208.3 nm から 256.3 nm へと向上した。また、駆動電圧 25 V では熱アニール処理前の値 327.7 nm から 373.3 nm へと向上し、駆動電圧 30 V では熱アニール処理前の値 371.0 nm から 415.5 nm へと向上した。

【0102】

一方、圧電体膜 98 を (111) 面方位に優先配向処理し、上部電極 99 を 700 の熱アニール処理により引っ張り応力を生じる薄膜としたところ、変位量は駆動電圧 15 V において、熱アニール処理前の値 202.3 nm から 182.3 nm へと低下した。また、駆動電圧 25 V では熱アニール処理前の値 279.7 nm から 246.5 nm へと低下し、駆動電圧 30 V では熱アニール処理前の値 302.0 nm から 266.5 nm へと低下した。

20

【0103】

以上の実験結果から、圧電体膜 98 を (100) 面方位に優先配向処理した場合には、上部電極 99 を引っ張り応力が生じる薄膜とすることで圧電体素子 95 の圧電定数 d31 及び変位量を向上させることができることが確認できた。

【0104】

尚、本実施形態においては、圧電体膜 98 を (100) 面方位に優先配向処理し、上部電極 99 を引っ張り応力を生じる膜としたが、下部電極 96 を引っ張り応力を生じる膜としてもよい。この場合、下部電極 96 は白金等のように膜内部に引っ張り応力を生じる膜で成膜すればよいが、膜内部に圧縮応力を生じる膜であっても熱アニール処理をすることで引っ張り応力を生じる膜とすることができる。かかる材料を用いる場合、下部電極の熱アニール処理は、圧電体膜 98 の焼成工程におけるファイナルアニールの際、或いは圧電体膜 98 の結晶化後において圧電体膜 98 の焼成温度よりも高い温度で熱処理をすればよい。

30

【0105】

また、圧電体膜 98 を (100) 面方位に優先配向する処理は上記のプロセスに限らず、例えば、基体 90 として (100) 面方位のシリコン単結晶基板を用いて圧電体膜 98 をエピタキシャル成長させるプロセスを用いてもよい。

40

【0106】

また、本実施形態においては、圧電体膜 98 を (100) 面方位に優先配向処理をする場合を説明したが、圧電体膜 98 を (111) 面方位に優先配向処理をする場合には上述したように、上部電極 99 または / 及び下部電極 96 を圧縮応力を生じる薄膜材料、例えば、イリジウム等で構成すればよい。

【0107】

(実施形態の効果)

本実施形態によれば、圧電体膜の結晶配向方位に応じて上部電極 99 と下部電極 96 と

50

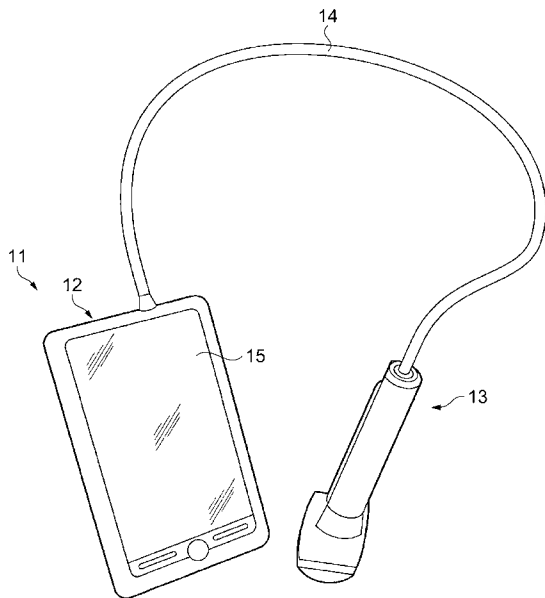
の少なくとも一方の膜内部の応力状態を引っ張り応力或いは圧縮応力に設定することで圧電体素子の変位量を向上させることができる。また、圧電体素子 9 5 のエッジ部分のテーパ角を 4 5 ° 未満に調整することで上部電極 9 9 或いは下部電極 9 6 による圧電体膜中の応力状態を有効に保持することができる。また、超音波の出力特性に優れた超音波プローブ 8 8 及び超音波診断装置 8 7 を提供することができる。

【符号の説明】

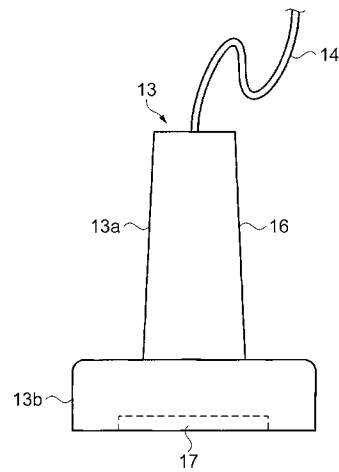
【 0 1 0 8 】

1 6 ... 筐体、 1 7 ... 超音波トランスデューサー素子チップとしての素子チップ、 2 4 ... 金属膜としての下部電極、 2 6 ... P Z T 薄膜としての P Z T 圧電体膜、 4 3 ... 振動膜。

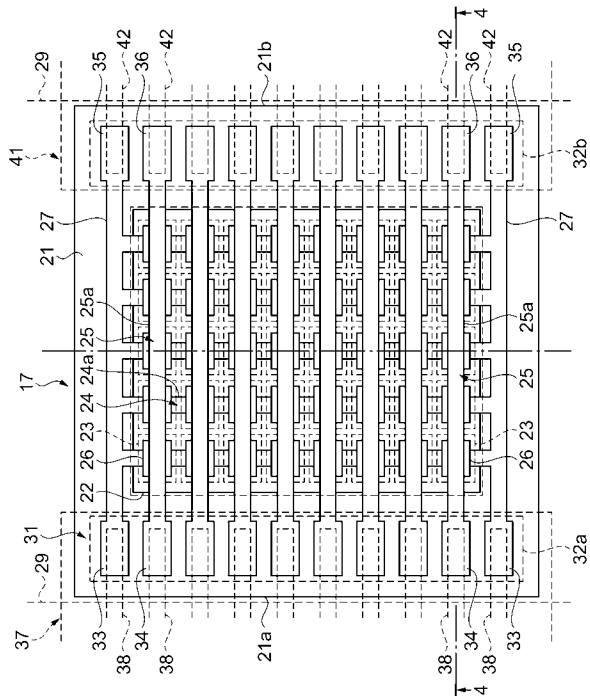
【 図 1 】



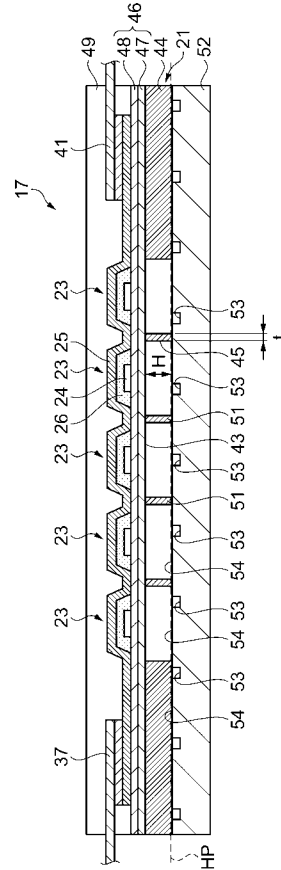
【 図 2 】



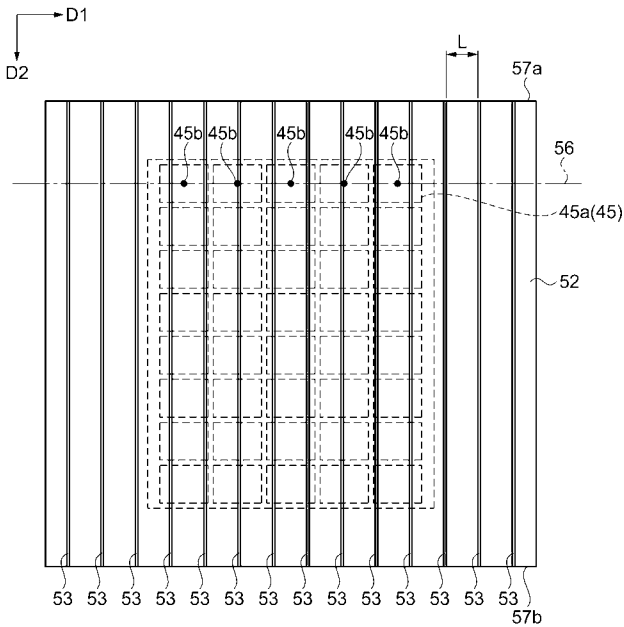
【 図 3 】



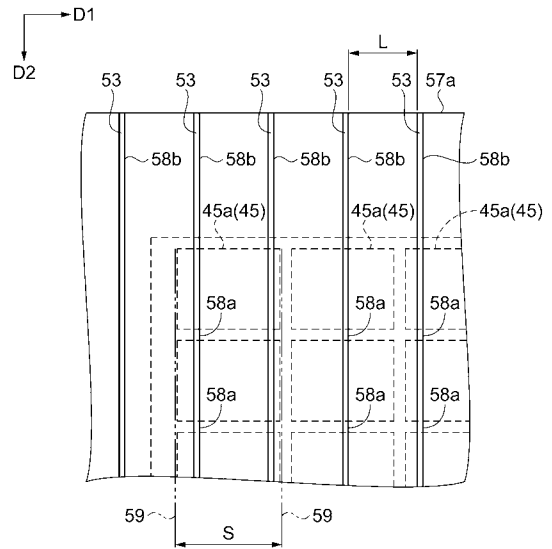
【 図 4 】



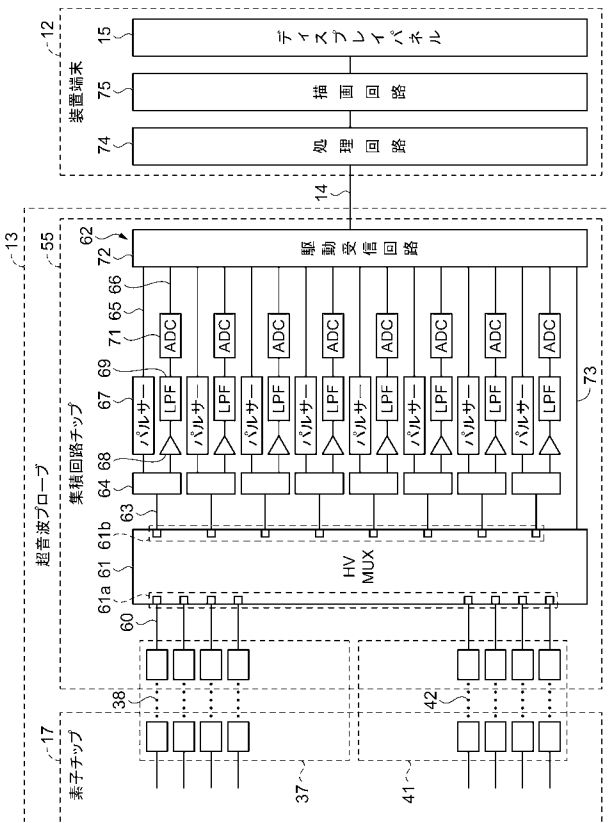
【 図 5 】



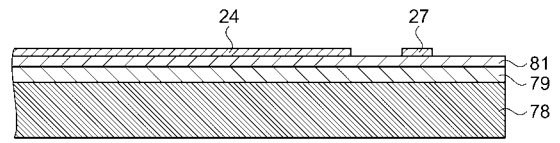
【 図 6 】



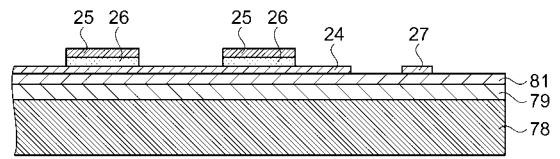
【図7】



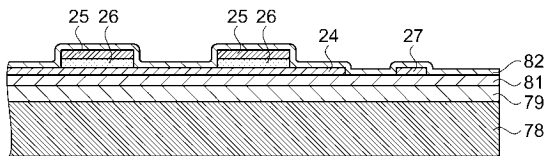
【図8】



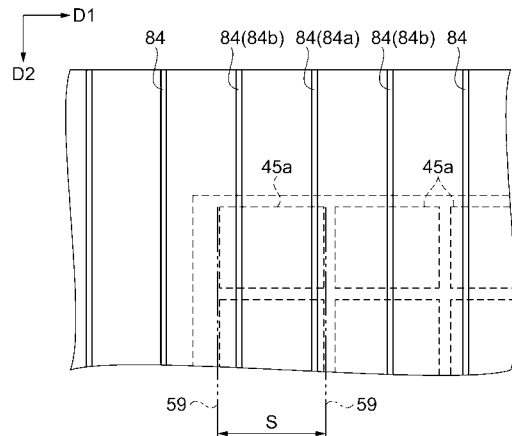
【図9】



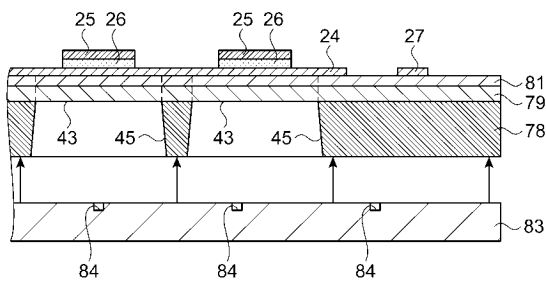
【図10】



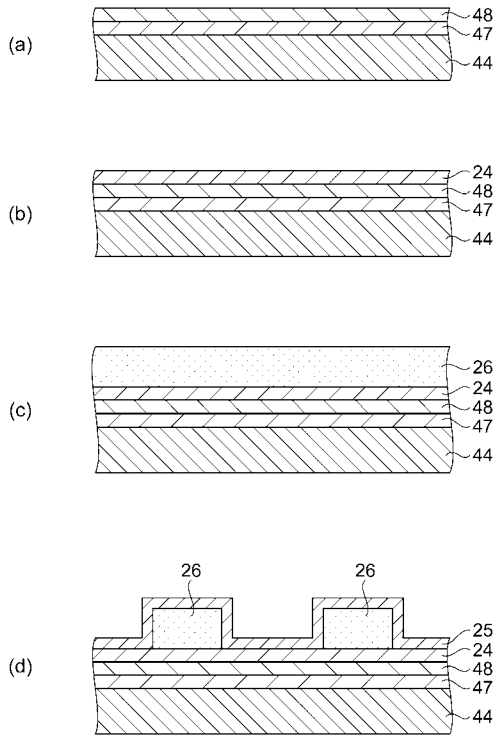
【図12】



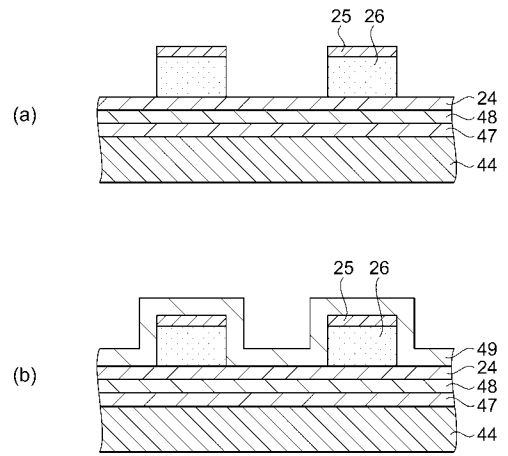
【図11】



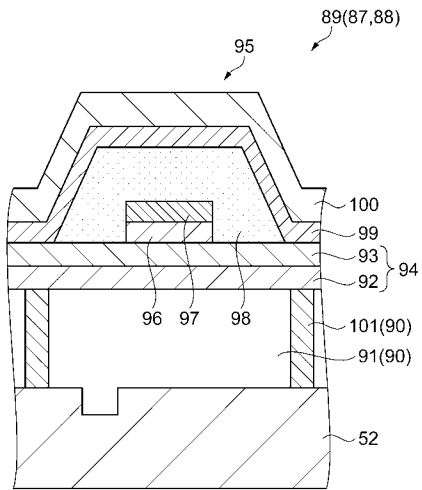
【 図 1 3 】



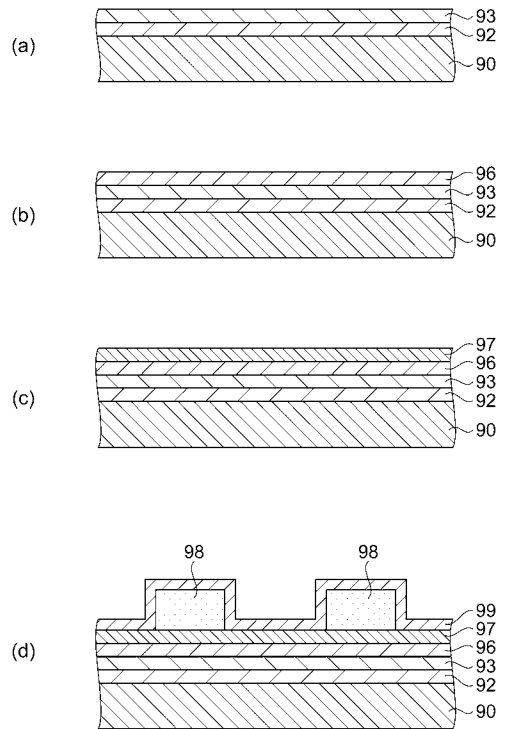
【 図 1 4 】



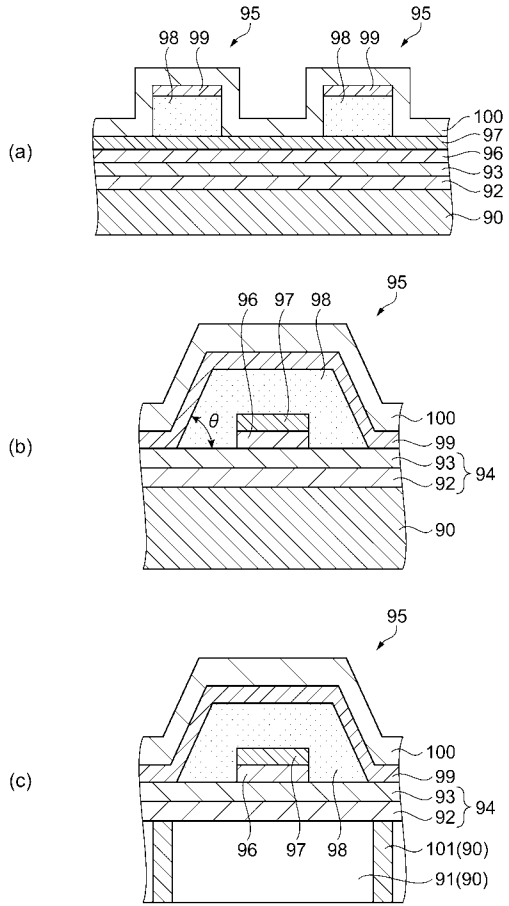
【 図 1 5 】



【 図 1 6 】



【 図 1 7 】



专利名称(译)	超声波探头		
公开(公告)号	JP2015216478A	公开(公告)日	2015-12-03
申请号	JP2014097406	申请日	2014-05-09
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生公司		
[标]发明人	西脇学		
发明人	西脇学		
IPC分类号	H04R17/00 H01L41/113 H01L41/187 A61B8/00		
FI分类号	H04R17/00.332.A H01L41/113 H01L41/187 A61B8/00 H04R17/00.330.H		
F-TERM分类号	4C601/GB06 4C601/GB14 4C601/GB41 4C601/GB42 4C601/LL26 5D019/AA24 5D019/BB02 5D019/BB19 5D019/BB28 5D019/BB30 5D019/FF04		
代理人(译)	渡边和明		
外部链接	Espacenet		

摘要(译)	(21) 出願番号	特願2014-97406 (P2014-97406)	(71) 出願人	000002369
	(22) 出願日	平成26年5月9日 (2014.5.9)		セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号
要解决的问题：提供具有膜张力小的超声波元件的超声波探头。元件芯片包括形成在振动膜上的下电极和形成在下电极上的PZT压电体，其中PZT压电体并且体膜26.振动膜43具有正膜应力，下电极24具有负膜应力，PZT压电膜26具有负膜应力，以及振动膜43的膜张力，下电极24的膜张力加上PZT压电膜26的膜张力是正的。点域4	(74) 代理人	100095728 弁理士 上柳 雅善	(74) 代理人	100116665 弁理士 渡辺 和昭
	(72) 発明者	西脇学 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内		Fターム(参考)