

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-74628

(P2007-74628A)

(43) 公開日 平成19年3月22日(2007.3.22)

(51) Int.CI.	F 1	テーマコード (参考)
H04R 31/00 (2006.01)	H04R 31/00	330 2G064
A61B 8/00 (2006.01)	A61B 8/00	4C601
H04R 23/00 (2006.01)	H04R 23/00	5D019
B81B 3/00 (2006.01)	B81B 3/00	5D021
B81C 1/00 (2006.01)	B81C 1/00	

審査請求 未請求 請求項の数 26 O L (全 20 頁) 最終頁に続く

(21) 出願番号	特願2005-261879 (P2005-261879)	(71) 出願人	000005108 株式会社日立製作所 東京都千代田区丸の内一丁目6番6号
(22) 出願日	平成17年9月9日 (2005.9.9)	(74) 代理人	100080001 弁理士 筒井 大和
		(72) 発明者	福田 宏 東京都国分寺市東恋ヶ窪一丁目280番地 株式会社日立製作所中央研究所内
		(72) 発明者	町田 俊太郎 東京都国分寺市東恋ヶ窪一丁目280番地 株式会社日立製作所中央研究所内
		F ターム (参考)	2G064 BA07 4C601 GB06 GB41 GB42 5D019 AA21 DD01 FF03 HH01 5D021 CC19 CC20

(54) 【発明の名称】超音波探触子およびその製造方法

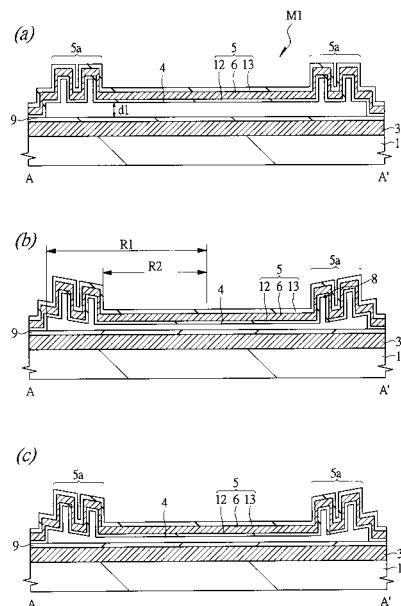
(57) 【要約】

【課題】高感度な超音波探触子を得ることのできる技術を提供する。

【解決手段】基板1に固定された下部電極3と、空洞4を挟み基板1に対向して設けられたダイアフラム5と、ダイアフラム5に設けられた上部電極6とを含む超音波振動子M1を同一の基板1に複数個配列して超音波探触子を構成し、空洞4の半径の70%より外側のダイアフラム5に、その中心をダイアフラム5の中心と同じにする同心円の凸形状のコルゲート領域5aを設ける。

【選択図】図2

図2

5: ダイアフラム
5a: コルゲート領域

【特許請求の範囲】**【請求項 1】**

複数個の超音波振動子を同一の基板上に配列して構成される超音波探触子であって、前記超音波探触子は、前記基板に固定された下部電極と、空洞を挟み前記基板に対向して設けられたダイアフラムと、前記ダイアフラムに設けられた上部電極とを含み、前記ダイアフラムは、前記空洞の半径または幅の半分の 70 % より外側の領域にコルゲート形状を有することを特徴とする超音波探触子。

【請求項 2】

請求項 1 記載の超音波探触子において、前記コルゲート形状は、その中心を前記ダイアフラムの中心と同じにした同心円または前記ダイアフラムの輪郭と相似形状の凸形状であることを特徴とする超音波探触子。 10

【請求項 3】

請求項 2 記載の超音波探触子において、前記上部電極と前記下部電極との間に電圧を印加しない時は、前記ダイアフラムの中央部における空洞ギャップと、前記ダイアフラムの前記コルゲート形状を有する領域で前記上部電極と前記下部電極とが最も近い位置における空洞ギャップとがほぼ同じであることを特徴とする超音波探触子。

【請求項 4】

請求項 2 記載の超音波探触子において、前記上部電極と前記下部電極との間に電圧を印加しない時の前記ダイアフラムの中央部における空洞ギャップは、50 ~ 100 nm であることを特徴とする超音波探触子。 20

【請求項 5】

請求項 2 記載の超音波探触子において、前記下部電極と前記空洞との間および前記上部電極と前記空洞との間には、それぞれ絶縁膜が形成されていることを特徴とする超音波探触子。

【請求項 6】

請求項 2 記載の超音波探触子において、前記ダイアフラムは、前記コルゲート形状を有する領域の内側に、さらにディンプルを有することを特徴とする超音波探触子。

【請求項 7】

請求項 6 記載の超音波探触子において、前記ディンプルは、その中心を前記ダイアフラムの中心と同じにしたドーナツ形状であることを特徴とする超音波探触子。 30

【請求項 8】

請求項 1 記載の超音波探触子において、前記コルゲート形状は、その中心を前記ダイアフラムの中心と同じにした同心円または前記ダイアフラムの輪郭と相似形状であることを特徴とする超音波探触子。

【請求項 9】

請求項 8 記載の超音波探触子において、前記上部電極と前記下部電極との間に電圧を印加しない時は、前記ダイアフラムの中央部における空洞ギャップと、前記ダイアフラムの前記コルゲート形状を有する領域で前記上部電極と前記下部電極とが最も遠い位置における空洞ギャップとがほぼ同じであることを特徴とする超音波探触子。

【請求項 10】

請求項 8 記載の超音波探触子において、前記上部電極と前記下部電極との間に電圧を印加しない時の前記ダイアフラムの中央部における空洞ギャップは、50 ~ 100 nm 程度であることを特徴とする超音波探触子。 40

【請求項 11】

請求項 8 記載の超音波探触子において、前記下部電極と前記空洞との間および前記上部電極と前記空洞との間には、それぞれ絶縁膜が形成されていることを特徴とする超音波探触子。

【請求項 12】

請求項 1 記載の超音波探触子において、複数個の前記超音波振動子からなる振動子アレイまたは複数個の前記超音波振動子の集合体からなる振動子アレイが形成された前記基板

上に、マルチプレクサが形成されていることを特徴とする超音波探触子。

【請求項 1 3】

- 以下の工程を含むことを特徴とする超音波探触子の製造方法；
(a) 基板上に導電体膜からなる下部電極を形成する工程、
(b) 前記下部電極の上層に第 1 絶縁膜を形成する工程、
(c) 前記第 1 絶縁膜上に 1 つ以上の同心円の凸部を有する形状の第 1 犠牲層パターンを形成する工程、
(d) 前記第 1 犠牲層パターンの上層に、その中心を前記第 1 犠牲層パターンの中心と同じにする円形状の第 2 犠牲層パターンを形成する工程、
(e) 前記第 2 犠牲層パターンの上層に第 2 絶縁膜を形成する工程、
(f) 前記第 2 絶縁膜上に上部電極を形成する工程、
(g) 前記第 1 および第 2 犠牲層パターンを除去する工程。

10

【請求項 1 4】

請求項 1 3 記載の超音波探触子の製造方法において、前記第 1 および第 2 犠牲層パターンは同一材料からなることを特徴とする超音波探触子の製造方法。

【請求項 1 5】

請求項 1 3 記載の超音波探触子の製造方法において、前記第 1 犠牲層パターンの凸部は、前記第 2 犠牲層パターンの半径の 70 % より外側の領域に形成されることを特徴とする超音波探触子の製造方法。

20

【請求項 1 6】

請求項 1 3 記載の超音波探触子の製造方法において、前記第 1 および第 2 犠牲層パターンはウエットエッティングにより除去されることを特徴とする超音波探触子の製造方法。

【請求項 1 7】

- 以下の工程を含むことを特徴とする超音波探触子の製造方法；
(a) 基板上に導電体膜からなる下部電極を形成する工程、
(b) 前記下部電極上に 1 つ以上の線状の凸部を有する第 1 絶縁膜パターンを形成する工程、
(c) 前記第 1 絶縁膜パターンの上層に第 2 絶縁膜を形成する工程、
(d) 前記第 2 絶縁膜上に上部電極を形成する工程、
(e) 前記第 1 絶縁膜パターンおよび第 2 絶縁膜の少なくとも一部を除去する工程。

30

【請求項 1 8】

- 以下の工程を含むことを特徴とする超音波探触子の製造方法；
(a) 基板上に導電体膜からなる下部電極を形成する工程、
(b) 前記下部電極の上層に第 1 絶縁膜を形成する工程、
(c) 前記第 1 絶縁膜上に 1 つ以上の同心円の凹部を有する円形状の第 1 犠牲層パターンを形成する工程、
(d) 前記第 1 犠牲層パターンの上層に、その中心を前記第 1 犠牲層パターンの中心と同じにする円形状の第 2 犠牲層パターンを形成する工程、
(e) 前記第 2 犠牲層パターンの上層に第 2 絶縁膜を形成する工程、
(f) 前記第 2 絶縁膜上に上部電極を形成する工程、
(g) 前記第 1 および第 2 犠牲層パターンを除去する工程。

40

【請求項 1 9】

請求項 1 8 記載の超音波探触子の製造方法において、前記第 1 および第 2 犠牲層パターンは同一材料からなることを特徴とする超音波探触子の製造方法。

【請求項 2 0】

請求項 1 8 記載の超音波探触子の製造方法において、前記第 1 犠牲層パターンの凹部は、前記第 2 犠牲層パターンの半径の 70 % より外側の領域に形成されることを特徴とする超音波探触子の製造方法。

【請求項 2 1】

請求項 1 8 記載の超音波探触子の製造方法において、前記第 1 および第 2 犠牲層パター

50

ンはウエットエッティングにより除去されることを特徴とする超音波探触子の製造方法。

【請求項 2 2】

- 以下の工程を含むことを特徴とする超音波探触子の製造方法；
 (a) 基板上に導電体膜からなる下部電極を形成する工程、
 (b) 前記下部電極上に 1 つ以上の線状の凹部を有する第 1 絶縁膜パターンを形成する工程、
 (c) 前記第 1 絶縁膜パターンの上層に第 2 絶縁膜を形成する工程、
 (d) 前記第 2 絶縁膜上に上部電極を形成する工程、
 (e) 前記第 1 絶縁膜パターンおよび第 2 絶縁膜の少なくとも一部を除去する工程。

【請求項 2 3】

- 以下の工程を含むことを特徴とする超音波探触子の製造方法；
 (a) 基板上に導電体膜からなる下部電極を形成する工程、
 (b) 前記下部電極の上層に第 1 絶縁膜を形成する工程、
 (c) 前記第 1 絶縁膜上に 1 つ以上の同心円の凸部を有する形状の第 1 犠牲層パターンを形成する工程、
 (d) 前記第 1 犠牲層パターンの上層に、その中心を前記第 1 犠牲層パターンの中心と同じにする円形状であり、前記第 1 犠牲層パターンの内側に位置する一部をドーナツ形状に除去した第 3 犠牲層パターンを形成する工程、
 (e) 前記第 3 犠牲層パターンの上層に、その中心を前記第 1 犠牲層パターンの中心と同じにする円形状の第 2 犠牲層パターンを形成する工程、
 (f) 前記第 2 犠牲層パターンの上層に第 2 絶縁膜を形成する工程、
 (g) 前記第 2 絶縁膜上に上部電極を形成する工程、
 (h) 前記第 1 、第 2 および第 3 犠牲層パターンを除去する工程。

【請求項 2 4】

請求項 2 3 記載の超音波探触子の製造方法において、前記第 1 、第 2 および第 3 犠牲層パターンは同一材料からなることを特徴とする超音波探触子の製造方法。

【請求項 2 5】

請求項 2 3 記載の超音波探触子の製造方法において、前記第 1 犠牲層パターンの凸部は、前記第 2 犠牲層パターンの半径の 70 % より外側の領域に形成されることを特徴とする超音波探触子の製造方法。

【請求項 2 6】

請求項 2 3 記載の超音波探触子の製造方法において、前記第 1 、第 2 および第 3 犠牲層パターンはウエットエッティングにより除去されることを特徴とする超音波探触子の製造方法。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、MEMS (Micro Electro Mechanical Systems) 技術に関し、特に、MEMS 技術の応用形態の 1 つである超音波探触子およびその製造に適用して有効な技術に関するものである。

【背景技術】

【0 0 0 2】

半導体集積回路の高性能化および高集積化を実現してきた微細加工技術を用いて微細な機械部品または機械システムを形成する MEMS 技術が注目されている。この MEMS 技術を用いた圧力、加速度等の物理量を測定する機械センサ、または微小スイッチ、振動子等の機械的アクチュエータは既に実用化されているが、さらに、様々な分野における製品の附加価値化を実現する技術として、解決すべき課題の提示や研究、開発の推進すべき具体的な施策などが論じられている。

【0 0 0 3】

MEMS 技術はシリコン基板自体を加工するバルク MEMS 技術と、シリコン基板表面

10

20

30

40

50

で薄膜の堆積およびパターニングを繰り返すことにより形成する表面MEMS技術とに大別される。表面MEMS技術は、より半導体集積回路の製造プロセスに近く、例えば超音波探触子等に応用されている（例えば、特許文献1参照。）。

【特許文献1】米国特許第6426582B1号明細書

【発明の開示】

【発明が解決しようとする課題】

【0004】

超音波探触子を構成する超音波振動子の基本構造は、基板と、基板上に設けられた空洞と、さらに空洞上に設けられたダイアフラム(Diaphragm)とからなり、空洞を挟む上下電極によりコンデンサが形成される。超音波探触子は、通常、同一の基板上に複数個の超音波振動子をアレイ状に配列して構成される。例えば直径 $50\mu m$ のダイアフラムを縦に数十個、横に数個並べたものを1つの画素とし、共通の上下電極に接続する。これを横方向に200チャンネル程度並べて、各チャンネルに適当な位相差をもった交流電圧を印加することにより横方向に収束する超音波波面を作る。縦方向には音響レンズを設けることにより超音波波面を収束させる。

【0005】

しかしながら、超音波探触子については、以下に説明する種々の技術的課題が存在する。

【0006】

超音波振動子では、コンデンサに直流電圧を印加すると上下電極間に静電力が働いてダイアフラムがたわむ。しかし、直流電圧を印加した時の空洞ギャップはダイアフラムの中央部で小さく、周辺部で大きくなる。このため、ダイアフラムの中央部では大きな送信感度および受信感度が得られるものの、周辺部では超音波の発生および受信に寄与せず、超音波振動子全体として大きな送信感度および受信感度が得られないという問題があった。

【0007】

さらに、超音波振動子では、駆動に100V前後の高電圧が必要とされており、空洞ギャップを小さくすることによる駆動電圧の低減が望まれている。ところが、超音波振動子の製造過程では、空洞を形成する際にウェットエッチングを用いている。このため、エッチング液を除去した後に乾燥工程が入り、空洞ギャップを小さくすると、この乾燥工程において気液界面の毛細管力によりダイアフラムが基板に張り付いてしまうという問題があった。

【0008】

本発明の目的は、高感度な超音波探触子を得ることのできる技術を提供することにある。

【0009】

本発明の他の目的は、超音波探触子の駆動電圧を低減することのできる技術を提供することにある。

【0010】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【課題を解決するための手段】

【0011】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【0012】

本発明は、基板に固定された下部電極と、空洞を挟み基板に対向して設けられたダイアフラムと、ダイアフラムに設けられた上部電極とを含む複数個の超音波振動子を同一の基板上に配列して構成される超音波探触子であって、ダイアフラムは、空洞の半径の70%より外側に、その中心をダイアフラムの中心と同じにする同心円の凸形状または凹形状のコルゲート領域を有する。

10

20

30

40

50

【0013】

本発明は、超音波探触子の製造方法であって、基板上に導電体膜からなる下部電極を形成する工程と、下部電極の上層に第1絶縁膜を形成する工程と、第1絶縁膜上に1つ以上の同心円の凸部を有する形状または1つ以上の同心円の凹部を有する円形状の第1犠牲層パターンを形成する工程と、第1犠牲層パターンの上層に、その中心を第1犠牲層パターンの中心と同じにする円形状の第2犠牲層パターンを形成する工程と、第2犠牲層パターンの上層に第2絶縁膜を形成する工程と、第2絶縁膜上に上部電極を形成する工程と、第1および第2犠牲層パターンをウエットエッチング法により除去する工程とを有する。

【発明の効果】

【0014】

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば以下のとおりである。

【0015】

超音波探触子の送信感度および受信感度が向上し、さらに超音波振動子の空洞ギャップを相対的に小さくできることから超音波探触子の駆動電圧が低減する。

【発明を実施するための最良の形態】

【0016】

本実施の形態において、便宜上その必要があるときは、複数のセクションまたは実施の形態に分割して説明するが、特に明示した場合を除き、それらはお互いに無関係なものではなく、一方は他方の一部または全部の変形例、詳細、補足説明等の関係にある。

【0017】

また、本実施の形態において、要素の数等（個数、数値、量、範囲等を含む）に言及する場合、特に明示した場合および原理的に明らかに特定の数に限定される場合等を除き、その特定の数に限定されるものではなく、特定の数以上でも以下でも良い。さらに、本実施の形態において、その構成要素（要素ステップ等も含む）は、特に明示した場合および原理的に明らかに必須であると考えられる場合等を除き、必ずしも必須のものではないことは言うまでもない。同様に、本実施の形態において、構成要素等の形状、位置関係等に言及するときは、特に明示した場合および原理的に明らかにそうでないと考えられる場合等を除き、実質的にその形状等に近似または類似するもの等を含むものとする。このことは、上記数値および範囲についても同様である。

【0018】

また、本実施の形態で用いる図面においては、平面図であっても図面を見易くするためにハッティングを付す場合もある。

【0019】

また、本実施の形態を説明するための全図において、同一機能を有するものは原則として同一の符号を付し、その繰り返しの説明は省略する。以下、本発明の実施の形態を図面に基づいて詳細に説明する。

【0020】

まず、本発明の実施の形態による超音波探触子の構造がより明確となると思われるため、これまで本発明者によって検討された超音波探触子を構成する超音波振動子の基本構造および基本動作について簡単に説明する。

【0021】

図21に、超音波探触子を構成する超音波振動子の基本構造の一例を示す。

【0022】

超音波振動子の基本構造は、基板51と、空洞52をはさみ基板51に対向して設けられたダイアフラム53とからなる。基板51と空洞52との間には下部電極54が配置され、ダイアフラム53の上部（または内部）には上部電極55が配置され、下部電極54と上部電極55とはコンデンサを形成する。典型的な空洞52の半径は10～50μm程度、空洞52の高さは50～300nm程度である。

【0023】

10

20

30

40

50

以下に超音波振動子の基本動作について説明する。なお、以下の説明においては、基板 5 1 に垂直な一次元方向のみを考え、容量 C および電荷量 Q は単位面積当たりの値とする。コンデンサに直流電圧 V d c を印加すると、下部電極 5 4 および上部電極 5 5 にそれぞれ式(1)に示す逆極性の電荷量 Q が蓄積する。ここで、d は下部電極 5 4 と上部電極 5 5 との間の距離、e は誘電率である。

【0024】

$$Q = C \times V d c = (e / d) \times V d c \quad \text{式(1)}$$

直流電圧に交流電圧(振幅 $\pm V a c$)を重ねて印加すると、交流電圧により式(2)に示す電荷 Q が周期的に下部電極 5 4 および上部電極 5 5 に誘起される。

【0025】

$$Q = C \times V a c = (e / d) \times V a c \quad \text{式(2)}$$

上記 Q により下部電極 5 4 と上部電極 5 5 との間で式(3)に示す静電力が周期的に変動する。

【0026】

$$F = e / d^2 \times V d c \times V a c \quad \text{式(3)}$$

これによりダイアフラム 5 3 が振動して、音波を発生する。音圧は、下部電極 5 4 と上部電極 5 5 との間の距離が短いほど、直流電圧および交流電圧が大きいほど増大する。また、送信感度および受信感度も、下部電極 5 4 と上部電極 5 5 との間の距離が短いほど、直流電圧および交流電圧が大きいほど増大する。

【0027】

(実施の形態1)

本発明の実施の形態1による超音波探触子を構成する超音波振動子の構造および動作について図1および図2を用いて説明する。図1は本発明の実施の形態1による超音波振動子の要部平面図、図2は図1のA-A'線における超音波振動子の要部断面図である。なお、図1には、8個の超音波振動子からなる集合体を例示している。

【0028】

基板 1 上に複数個の超音波振動子 M 1 が規則的に配列されている。各々の超音波振動子 M 1 は、基板 1 に固定された下部電極 3 と、空洞 4 を挟み基板 1 に対向して設けられたダイアフラム 5 と、ダイアフラム 5 の内部に設けられた上部電極 6 とを含み、下部電極 3 は複数個の超音波振動子 M 1 において共有される。また、ダイアフラム 5 は、その外周部にコルゲート(Corrugate)形状に加工されたコルゲート領域 5 a を有する。上記コルゲート形状は、例えばその中心をダイアフラム 5 の中心と同じにする同心円の2つの凸形状からなる。なお、図2では、超音波振動子 M 1 を見やすくするために、ダイアフラム 5 に比べてコルゲート領域 5 a を直径方向に拡大して示している。

【0029】

下部電極 3 と上部電極 6 との間に電圧を印加しない時は(図2(a))、ダイアフラム 5 と基板 1 との間に何ら力が働くないので、ダイアフラム 5 は基板 1 とほぼ平行となる。この状態では、ダイアフラム 5 の中央部における空洞ギャップ(以下、初期空洞ギャップという)d 1 は、コルゲート領域 5 a で下部電極 3 と上部電極 6 とが最も近い位置における空洞ギャップとほぼ同じであり、例えば 50 ~ 100 nm とした。

【0030】

これに対し、下部電極 3 と上部電極 6 との間に直流電圧を印加した時は(図2(b))、下部電極 3 および上部電極 6 に逆極性の電荷が誘起されて、相対する下部電極 3 の電荷と上部電極 6 の電荷との間に引力が生じる。その結果、ダイアフラム 5 は基板 1 側へ引き寄せられる。しかしながら、ダイアフラム 5 が基板 1 から上記引力を受けても、コルゲート形状の角部 8 に応力が集中し、角部 8 でダイアフラム 5 が大きく変形(変位)するので、ダイアフラム 5 の外周部は大きく屈曲するにもかかわらず、外周部を除く中央部は比較的平行性を保持したままで基板 1 側へ引き寄せられる。これにより、ダイアフラム 5 の中心部の比較的大きな領域では、空洞ギャップを一定に保つことができる。従って、下部電極 3 および上部電極 6 に誘起される電荷の面積密度は均一となり、下部電極 3 の電荷と上

10

20

30

40

50

部電極 6 の電荷との間に働く引力も比較的一定となる。

【 0 0 3 1 】

コルゲート領域 5 a は、ダイアフラム 5 の中心から半径方向に一定の距離 R 2 以上離れた領域に配置することが好ましい。一定の距離 R 2 は空洞 4 の半径 R 1 に対して、例えば $R_2 > 0.7 \times R_1$ とすることができる。すなわち、空洞 4 の半径 R 1 の 70 % より外側にコルゲート領域 5 a は形成される。この条件ではダイアフラム 5 の面積の約 50 % 以上を有効利用することができる。空洞 4 の半径 R 1 は、例えば 30 ~ 80 μm である。

【 0 0 3 2 】

さらに、下部電極 3 と上部電極 6 との間に直流電圧に重ねて交流電圧を印加した時は(図 2 (c))、直流電圧によって下部電極 3 および上部電極 6 に誘起された電荷が増減する。相対する下部電極 3 の電荷と上部電極 6 の電荷との間に働く力が変動することにより、ダイアフラム 5 と基板 1 との間の引力が増減してダイアフラム 5 が振動し、超音波が発生する。相対する下部電極 3 の電荷と上部電極 6 の電荷との間に働く力は、下部電極 3 および上部電極 6 の電荷量にほぼ比例し、一方、下部電極 3 および上部電極 6 の電荷量は直流電圧に比例するので、ダイアフラム 5 と基板 1 との間の引力の振動振幅も直流電圧に比例する。直流電圧によりダイアフラム 5 を基板 1 側へ引きつけない状態では、ダイアフラム 5 の振動の共振周波数は減少し、直流電圧によりダイアフラム 5 を基板 1 側へ引きつけた状態では、コルゲート領域 5 a に内部応力が生じてダイアフラム 5 の振動の共振周波数は増大する。コルゲート領域 5 a および初期空洞ギャップ d 1 は、使用される直流電圧および交流電圧の下で所望する空洞ギャップと共振周波数が得られるように設計することができる。例えばコルゲート領域 5 a の表面の凸部の幅を 1 μm、凸部の高さを 1 μm とすることができる。なお、図 2 では、コルゲート領域 5 a の凸部を 2 つとしたが、これに限らず、1 つまたは 3 つ以上でもよい。

【 0 0 3 3 】

次に、前述した超音波振動子 M 1 の製造方法を図 3 ~ 図 9 を用いて工程順に説明する。図 3 および図 5 ~ 図 9 は、前述した図 1 の B - B' 線における超音波振動子 M 1 の要部断面図、図 4 は、超音波振動子 M 1 の製造に用いる第 1 犠牲層パターンの要部平面図である。なお、これらの図では、超音波振動子 M 1 を見やすくするために、ダイアフラム 5 に比べてコルゲート領域 5 a を直径方向に拡大して示しており、実際のコルゲート領域 5 a は空洞 4 の半径の 70 % よりも外側に設置される。

【 0 0 3 4 】

まず、図 3 に示すように、単結晶シリコンからなる基板 1 に導電体膜、例えばタンゲステン膜を形成し、このタンゲステン膜をフォトリソグラフィ法により形成されたレジストパターンをマスクとしてエッチングし、下部電極 3 を形成する。続いて、下部電極 3 の上層に第 1 絶縁膜 9、例えばシリコン酸化膜またはシリコン窒化膜を堆積する。第 1 絶縁膜 9 は、超音波探触子の動作時に下部電極 3 と上部電極 6 とが接触するのを防ぐために設けられる。

【 0 0 3 5 】

次に、図 4 および図 5 に示すように、第 1 絶縁膜 9 上に第 1 犠牲層、例えば多結晶シリコン膜を CVD (Chemical Vapor Deposition) 法により堆積した後、フォトリソグラフィ法により形成されたレジストパターンをマスクとして第 1 犠牲層をエッチングし、コルゲート形状の凸部となる領域に第 1 犠牲層パターン 10 を形成する。第 1 犠牲層パターン 10 の形状は同心円の凸部を有する形状としたが、例えば空洞の輪郭に沿った形等であってもよい。

【 0 0 3 6 】

次に、図 6 に示すように、第 1 犠牲層パターン 10 の上層に第 2 犠牲層、例えば多結晶シリコン膜を CVD 法により堆積した後、フォトリソグラフィ法により形成されたレジストパターンをマスクとして第 2 犠牲層をエッチングし、後に空洞 4 が形成される領域に第 2 犠牲層パターン 11 を形成する。第 2 犠牲層パターン 11 の厚さは、例えば 50 ~ 200 nm 程度である。

10

20

30

40

50

【0037】

次に、図7に示すように、第2犠牲層パターン11の上層に第2絶縁膜12、例えばシリコン酸化膜またはシリコン窒化膜を堆積する。第2絶縁膜12は、超音波探触子の動作時に下部電極3と上部電極6とが接触するのを防ぐために設けられる。続いて、第2絶縁膜12上にアルミニウム膜および窒化チタン膜を順次堆積して積層膜を形成し、この積層膜をフォトリソグラフィ法により形成されたレジストパターンをマスクとしてエッチングし、上部電極6を形成する。

【0038】

次に、図8に示すように、上部電極6の上層にシリコン窒化膜（またはシリコン酸化膜）13を堆積する。これにより、第2絶縁膜12、上部電極6およびシリコン窒化膜13からなるダイアフラム5が形成され、ダイアフラム5の外周部にコルゲート領域5aが形成される。その後、フォトリソグラフィ法により形成されたレジストパターンをマスクとして、上部電極6が形成されていない所定の箇所の第2絶縁膜12およびシリコン窒化膜13をエッチングし、エッティング孔（図示せず）を開口する。

【0039】

次に、図9に示すように、ウェットエッティング法により上記エッティング孔を介して第1および第2犠牲層パターン10, 11を除去し、空洞4を形成する。その後、図示は省略するが、シリコン窒化膜13上にシリコン窒化膜（またはシリコン酸化膜）を堆積してエッティング孔を封止する。必要に応じてエッティング孔を封止するシリコン窒化膜（またはシリコン酸化膜）の余分な部分を除去する。以上の製造工程により、前記図1および図2に示した超音波振動子M1が略完成する。

【0040】

なお、超音波振動子M1の平面形状、立体形状および寸法は、前述したものに限定されない。例えば前述した超音波振動子M1では、上部電極6を空洞4の中心部およびコルゲート領域5aをまたぐ隣接するダイアフラム5の接続部分にのみ形成したが、コルゲート領域5aの全面を覆うように形成することもできる。

【0041】

また、空洞4は必ずしも6角形である必要はなく、例えば、正方形、八角形、矩形または円形等であってもよい。この場合、第1犠牲層パターン10の形状は同心円状に限らず、例えばダイアフラム5の輪郭と相似形状であってもよい。ダイアフラム5が矩形形状の場合は、矩形の長手方向に沿ってその外縁部にコルゲート形状を設けることにより、短軸方向および長軸方向の膜の剛性を任意に制御することができる。すなわち、矩形形状のダイアフラム5では、短軸方向と長軸方向との膜の剛性が異なるため、各方向の振動モードが異なる共振周波数を有し、均一な応答周波数特性が得られないという問題が生ずる。しかし、長手方向に沿ったコルゲート形状を設けて短軸方向の共振周波数を下げることにより、短軸方向の共振周波数と長軸方向の共振周波数とを等しくして、上記問題を解決することができる。なお、ダイアフラム5を矩形形状とした場合も、空洞4の幅の半分の70%より外側に凸形状のコルゲート領域5aは設けられる。

【0042】

また、コルゲート形状の寸法はダイアフラム5の厚さに応じて最適な値に設定することができる。また、超音波振動子M1の製造方法および構造体の材料等は、その構成と動作とを実現するものであれば、いかようにも変更することは可能である。

【0043】

このように、本実施の形態1によれば、ダイアフラム5の外周部をコルゲート形状とすることにより、外周部の実質的な剛性を外周部以外の領域の剛性よりも小さくすることができる。その結果、上部電極6と下部電極3との間に電圧を印加した場合、ダイアフラム5の外周部以外の比較的広い領域が基板1側に平行度を維持した状態で引きつけられるので、送信感度および受信感度の優れた超音波振動子M1を得ることができる。

【0044】

また、本発明の共通の副次的な効果として、ダイアフラム5を構成する膜の残留応力に

10

20

30

40

50

よるダイアフラム 5 の凹凸変形が抑制されることが期待される。これはコルゲート領域 5 a が変形することにより応力が吸収されるためである。

【 0 0 4 5 】

(実施の形態 2)

前述した実施の形態 1 による超音波振動子 M 1 では、下部電極 3 と上部電極 6 との間に電圧を印加しない時のダイアフラム 5 の中央部における初期空洞ギャップが、コルゲート領域 5 a で下部電極 3 と上部電極 6 とが最も近い位置における空洞ギャップとほぼ同じになるように第 1 および第 2 犠牲層パターン 10 , 11 を形成したが、本実施の形態 2 による超音波振動子 M 2 では、下部電極 3 と上部電極 6 との間に電圧を印加しない時のダイアフラム 5 の中央部における初期空洞ギャップが、コルゲート領域 5 a で下部電極 3 と上部電極 6 とが最も遠い位置における空洞ギャップとほぼ同じになるように第 1 および第 2 犠牲層パターン 10 , 11 を形成した。

【 0 0 4 6 】

本発明の実施の形態 2 による超音波探触子を構成する超音波振動子の構造について図 10 を用いて説明する。図 10 は前述した図 1 の A - A' 線における超音波振動子の要部断面図である。

【 0 0 4 7 】

前述した実施の形態 1 による超音波振動子 M 1 と同様に、本実施の形態 2 による超音波振動子 M 2 では、下部電極 3 と上部電極 6 との間に電圧を印加しない時は(図 10 (a))、ダイアフラム 5 と基板 1 との間に何ら力が働くないので、ダイアフラム 5 は基板 1 とほぼ平行となる。

【 0 0 4 8 】

下部電極 3 と上部電極 6 との間に直流電圧を印加した時は(図 10 (b))、ダイアフラム 5 は基板 1 側へ引き寄せられて、コルゲート領域 5 a の最も内側の凹部が基板 1 上の第 1 絶縁膜 9 に接触する。しかしながら、さらにその内側の領域はコルゲート形状を持たないため剛性が大きく、静電力によりダイアフラム 5 が基板 1 に引き寄せられても大きくたわむことがない。すなわち、ダイアフラム 5 の中央部での空洞ギャップを比較的一定に保つことができる。従って、下部電極 3 および上部電極 6 に誘起される電荷の面積密度は均一となり、下部電極 3 の電荷と上部電極 6 の電荷との間に働く引力も比較的一定となる。

【 0 0 4 9 】

下部電極 3 と上部電極 6 との間に直流電圧に重ねて交流電圧を印加した時は(図 10 (c))、前述した実施の形態 1 による超音波振動子 M 1 と同様に、相対する下部電極 3 の電荷と上部電極 6 の電荷との間に働く力が変動することにより、ダイアフラム 5 と基板 1 との間の引力が増減してダイアフラム 5 が振動し、超音波が発生する。

【 0 0 5 0 】

本発明の実施の形態 2 による超音波探触子の製造方法は、前述した実施の形態 1 による超音波振動子 M 1 の製造方法とほぼ同じである。ただし、第 1 および第 2 犠牲層パターン 10 , 11 の厚さと第 1 犠牲パターン 10 の平面パターン形状は変更する必要がある。第 1 犠牲層パターン 10 の厚さは、例えば 30 ~ 200 nm 程度、第 2 犠牲層パターン 11 の厚さは、例えば 20 ~ 100 nm 程度とする。また、第 1 犠牲層パターン 10 の平面パターン形状は、例えば図 11 に示すように、前述した実施の形態 1 による第 1 犠牲層パターン 10 の反転パターンであり、凹部を有する円形状となる。

【 0 0 5 1 】

このように、本実施の形態 2 によれば、下部電極 3 と上部電極 6 との間に電圧を印加しない時のダイアフラム 5 の中央部における初期空洞ギャップは第 1 および第 2 犠牲層パターン 10 , 11 の厚さによって決まるが、下部電極 3 と上部電極 6 との間に電圧を印加した時のダイアフラム 5 の中央部における空洞ギャップは凹部の高さ d 2 (第 1 犠牲層パターン 10 の厚さ) によって決まるので、第 2 犠牲層パターン 11 を相対的に厚く形成することが可能となる。これにより、初期空洞ギャップを大きくすることができて、空洞 4 の

製造工程における歩留まりを向上させることができる。すなわち、初期空洞ギャップが小さい場合は、第1および第2犠牲層パターン10, 11をウェットエッチングにより除去する際、気液界面の毛細管力によりダイアフラム5が基板1に張り付く危険性があるが、本実施の形態2である超音波振動子M2では、初期空洞ギャップを大きくすることができる、そのような危険性を回避することができる。

【0052】

さらに、初期空洞ギャップを大きくしても、駆動時においては小さい空洞ギャップ（例えば20～30nm程度）を安定して得ることができる。従って、駆動時の空洞ギャップを小さくできることから、低い電圧でも大きな送信感度および受信感度を得ることができるので、超音波探触子の駆動電圧を低減することができる。

10

【0053】

（実施の形態3）

前述した実施の形態1および実施の形態2で用いた製造プロセスは、いわゆる半導体集積回路の製造プロセスの範疇であり、前述した超音波振動子M1, M2は半導体集積回路の製造プロセス、例えば電界効果トランジスタの製造プロセスにより製造することができる。従って、前述した超音波振動子M1, M2は容易に半導体集積回路とモノリシックに集積化が可能である。

【0054】

本実施の形態3では、前述した実施の形態1による超音波振動子M1を半導体集積回路と同一の基板上に形成した例について述べる。超音波振動子M1は、コルゲート領域を設けない超音波振動子と比べてダイアフラムの周辺の剛性が小さいことから、比較的低電圧で動作することができる。このため、その駆動には、それほど高耐圧の半導体集積回路を用いる必要がないという利点を有している。なお、超音波振動子M1と同様に、前述した実施の形態2による超音波振動子M2を集積回路と同一の基板上に形成できることはいうまでもない。

20

【0055】

まず、例えば高耐圧CMOS（Complementary Metal Oxide Semiconductor）デバイスの製造プロセスを用いて、二次元状に配置されたN個の選択スイッチアレイからなるマルチプレクサ（Multiplexer）を作製する。次に、各々の選択スイッチアレイ上にN個の独立した超音波振動子（または超音波振動子の集合体）を形成する。マルチプレクサは、N個の独立した超音波振動子（または超音波振動子の集合体）をM個のグループに束ね、その各々をM本の入力線および出力線に結合する。振動子アレイ内で1つのグループに束ねられた超音波振動子（または超音波振動子の集合体）の空間的分布は任意に設定可能である。すなわち、N個の独立した超音波振動子（または超音波振動子の集合体）からなる振動子アレイは、空間的に任意に束ねられたM個の超音波振動子として振る舞う。これにより、振動子アレイから発せられる超音波の位相の空間的分布を任意に設定できるので、任意の点に超音波を収束させることができる。さらに、振動子アレイに対して、その入出力線をM個に削減できるため、装置の小型化が可能である。

30

【0056】

なお、マルチプレクサに加えて、超音波振動子の駆動回路または超音波受信信号の増幅回路を同一の基板上に形成することもできる。

40

【0057】

（実施の形態4）

前述した実施の形態1による超音波振動子M1では、下部電極3と上部電極6との間に電圧を印加しない時のダイアフラム5の中央部における初期空洞ギャップと、コルゲート領域5aで下部電極3と上部電極6とが最も近い位置における空洞ギャップとをほぼ同じに設定し、直流電圧を印加してダイアフラム5の中央部が基板1上の第1絶縁膜9に接触しない範囲でダイアフラム5を基板1側へ引き寄せ、交流電圧を重畳して超音波を発生させた。本実施の形態4では、コルゲート領域5aの内側であって、ダイアフラム5の中央部の最も外縁に、さらにディンプル（Dimple）を付け加えて空洞ギャップの安定化を図る

50

。

【 0 0 5 8 】

本発明の実施の形態 4 による超音波探触子を構成する超音波振動子の構造について図 12 を用いて説明する。図 12 は前述した図 1 の A - A' 線における超音波振動子の要部断面図である。

【 0 0 5 9 】

前述した実施の形態 1 による超音波振動子 M1 と同様に、本実施の形態 4 による超音波振動子 M3 では、下部電極 3 と上部電極 6 との間に電圧を印加しない時は(図 12 (a))、ダイアフラム 5 と基板 1 との間に何ら力が働くないので、ダイアフラム 5 は基板 1 とほぼ平行となる。

【 0 0 6 0 】

下部電極 3 と上部電極 6 との間に直流電圧を印加した時は(図 12 (b))、ダイアフラム 5 は基板 1 側へ引き寄せられる。ダイアフラム 5 の外周部は中央部に比べて剛性の小さいコルゲート領域 5a を有するので、ダイアフラム 5 は外周部で大きく屈曲し、中心部は比較的平行性を保持したまま、基板 1 側へ引き寄せられる。この時、コルゲート領域 5a の内側であって、ダイアフラム 5 の中央部の最も外縁に設けられたディンプル 14 が基板 1 上の第 1 絶縁膜 9 に接触する。その結果、ディンプル 14 の高さに依存して空洞ギャップが規定される。ダイアフラム 5 の中央部は大きい剛性を有するので、さらに交流電圧を印加してもプルイン等を生じることはない。

【 0 0 6 1 】

次に、前述した超音波振動子 M3 の製造方法を図 13 ~ 図 17 を用いて工程順に説明する。図 13 ~ 図 17 は、前述した図 1 の B - B' 線における超音波振動子の要部断面図である。

【 0 0 6 2 】

まず、前述した実施の形態 1 と同様にして、図 13 に示すように、基板 1 上に下部電極 3 および第 1 絶縁膜 9 を形成し、さらにコルゲート形状の凸部となる領域に第 1 犠牲層パターン 10 を形成する。次に、図 14 に示すように、第 1 犠牲層パターン 10 の上層に第 3 犠牲層、例えば多結晶シリコン膜を CVD 法により堆積した後、フォトリソグラフィ法により形成されたレジストパターンをマスクとして第 3 犠牲層をエッチングし、後にディンプル 14 が形成される領域以外(例えばその中心を第 1 犠牲層パターン 10 の中心と同じにする円形状であり、第 1 犠牲層パターン 10 の内側に位置する一部をドーナツ形状に除去した領域)に第 3 犠牲層パターン 15 を形成する。

【 0 0 6 3 】

次に、図 15 に示すように、第 3 犠牲層パターン 15 の上層に第 2 犠牲層、例えば多結晶シリコン膜を CVD 法により堆積した後、フォトリソグラフィ法により形成されたレジストパターンをマスクとして第 2 犠牲層をエッチングし、後に空洞 4 が形成される領域に第 2 犠牲層パターン 11 を形成する。

【 0 0 6 4 】

次に、図 16 に示すように、前述した実施の形態 1 と同様にして、第 2 犠牲層パターン 11 の上層に第 2 絶縁膜 12 を堆積した後、上部電極 6 を形成し、さらに上部電極 6 をシリコン窒化膜 13 で覆うことによりダイアフラム 5 およびコルゲート領域 5a を形成する。その後、図 17 に示すように、前述した実施の形態 1 と同様にして、ウエットエッチング法により第 1 、第 2 および第 3 犠牲層パターン 10 , 11 および 15 を除去し、コルゲート形状とディンプル 14 とを有する空洞 16 を形成する。空洞 16 の平面形状が円形の場合、ディンプル 14 の平面形状はドーナツ形状が好ましい。また、空洞 16 の平面形状が矩形等の場合、ディンプル 14 の平面形状は様々に変更可能である。

【 0 0 6 5 】

なお、前述した実施の形態 1 ~ 4 において、コルゲート領域 5a の面積は直径に比例し、超音波送受信に寄与する有効領域面積は直径の 2 乗に比例することから、本発明の有効性はダイアフラム 5 の直径が大きいほど増大する。ダイアフラム 5 の直径が大きいと、ダ

10

20

30

40

50

イアフラム 5 の膜応力によりダイアフラム 5 が破壊する恐れが生じるが、本発明ではコルゲート領域 5 a によりダイアフラム 5 の膜応力が吸収されるので、破壊されることはない。また、低電圧駆動を行うために初期空洞ギャップを小さく設定すると、毛細管力によりダイアフラム 5 が基板 1 に張り付くポテンシャルが増加するが、本発明では初期空洞ギャップを比較的大きく設定できるので、このような問題も回避することができる。

【 0 0 6 6 】

(実施の形態 5)

本発明の実施の形態 5 による超音波探触子を構成する超音波振動子の製造方法および構造について図 18 ~ 図 20 を用いて説明する。図 18 ~ 図 20 は本発明の実施の形態 5 による超音波振動子の製造工程を模式的に示す要部断面図である。

10

【 0 0 6 7 】

まず、図 18 に示すように、基板 41 に形成した導電体膜、例えばタンゲステン膜をフォトリソグラフィ法により形成されたレジストパターンをマスクとしてエッチングし、下部電極 42 を形成する。続いて、下部電極 42 の上層に第 1 絶縁膜をプラズマ CVD 法により堆積した後、フォトリソグラフィ法により形成されたレジストパターンをマスクとして上記第 1 絶縁膜をエッチングし、コルゲート形状となる領域に 1 つ以上の線状の凸部を有する第 1 絶縁膜パターン 43 を形成する。第 1 絶縁膜パターン 43 は矩形状の空洞となる領域の長手方向エッジに沿った外縁部に配置する。

【 0 0 6 8 】

次に、図 19 に示すように、下部電極 42 および第 1 絶縁膜パターン 43 の上層に第 2 絶縁膜（例えばシリコン酸化膜）44 をプラズマ CVD 法により堆積した後、第 2 絶縁膜 44 上にスパッタリング法を用いて第 2 のタンゲステン膜 45 を形成し、さらに、その第 2 のタンゲステン膜 45 をフォトリソグラフィ法により形成されたレジストパターンをマスクとしてエッチングし、矩形状の空洞となる領域内に所定のピッチで配列された直径 2 50 nm 程度の微細孔パターン 46 を形成する。微細孔パターン 46 の形成には、i 線ステッパーによる露光技術および被服熱フロー方式によるホール縮小技術を採用した。

20

【 0 0 6 9 】

次に、図 20 に示すように、微細孔パターン 46 を介して、微細孔パターン 46 の下部近傍の第 1 絶縁膜パターン 43 と第 2 絶縁膜 44 とを気相フッ酸（HF ベーパ）を用いて等方にエッチング除去し、矩形状の空洞 47 を形成する。続いて、熱 CVD 法によりシリコン酸化膜 48 を堆積して微細孔パターン 46 をふさぐことにより、空洞 47 を封止し、さらにシリコン窒化膜（図示せず）を堆積する。上記熱 CVD 法により堆積されるシリコン酸化膜 48 は、微細孔パターン 46 がふさがるまでの間、空洞 47 の内壁にも堆積するので、空洞 47 が変形しても上部電極と下部電極とが直接接触することはない。なお、下部電極 42 を形成した後に絶縁膜を形成してもよく、この場合、良好な耐圧特性と相対的に高い誘電率を有し、かつフッ酸に対するエッチングレートの低い絶縁膜を形成することが望ましい。また、本実施の形態 5 による超音波振動子は、前述した実施の形態 1 と同様の凸型のコルゲート形状としたが、前述した実施の形態 2 と同様の凹型のコルゲート形状としてもよい。凹型のコルゲート形状を形成する場合は、コルゲート形状となる領域に 1 つ以上の線状の凹部を有する第 1 絶縁膜パターン 43 が形成される。

30

【 0 0 7 0 】

このように、本実施の形態 5 によれば、長手方向に沿ってコルゲート形状を設けることにより、短軸方向の共振周波数が減少し、長軸方向の共振周波数とほぼ等しくなるので、超音波発振特性上有害なスブリアスを抑制することができる。また、空洞 47 以外の領域で上部電極と下部電極との間隔が大きくとれるため寄生容量および絶縁耐圧に優れ、上部電極が極めて平坦な構造となるため信頼性に優れている。また、製造プロセスにスパッタリング法またはプラズマ CVD 法等の低温プロセス（プロセス温度 500 以下）を用いることにより、アルミニウム配線の形成された LSI 上にも比較的容易に形成することが可能であることから、前記実施の形態 3 において述べたような LSI 上への探触子マトリクス形成にも適している。

40

50

【 0 0 7 1 】

以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【産業上の利用可能性】**【 0 0 7 2 】**

本発明の超音波振動子は、超音波探触子を用いる各種医療診断機器、機械内部の欠陥検査装置、超音波による各種イメージング機器システム（妨害物の検知等）、位置検知システム、温度分布計測システム等に利用することができる。

【図面の簡単な説明】**【 0 0 7 3 】**

【図1】本発明の実施の形態1による超音波振動子の要部平面図である。

【図2】図1のA-A'線における超音波振動子の要部断面図である。

【図3】本発明の実施の形態1による超音波振動子の製造工程を示す図1のB-B'線における要部断面図である。

【図4】本発明の実施の形態1による第1犠牲層パターンの要部平面図である。

【図5】本発明の実施の形態1による超音波振動子の製造工程を示す図1のB-B'線における要部断面図である。

【図6】本発明の実施の形態1による超音波振動子の製造工程を示す図1のB-B'線における要部断面図である。

【図7】本発明の実施の形態1による超音波振動子の製造工程を示す図1のB-B'線における要部断面図である。

【図8】本発明の実施の形態1による超音波振動子の製造工程を示す図1のB-B'線における要部断面図である。

【図9】本発明の実施の形態1による超音波振動子の製造工程を示す図1のB-B'線における要部断面図である。

【図10】本発明の実施の形態2による超音波振動子の図1のA-A'線における要部断面図である。

【図11】本発明の実施の形態2による第1犠牲層パターンの要部平面図である。

【図12】本発明の実施の形態4による超音波振動子の図1のA-A'線における要部断面図である。

【図13】本発明の実施の形態4による超音波振動子の製造工程を示す図1のB-B'線における要部断面図である。

【図14】本発明の実施の形態4による超音波振動子の製造工程を示す図1のB-B'線における要部断面図である。

【図15】本発明の実施の形態4による超音波振動子の製造工程を示す図1のB-B'線における要部断面図である。

【図16】本発明の実施の形態4による超音波振動子の製造工程を示す図1のB-B'線における要部断面図である。

【図17】本発明の実施の形態4による超音波振動子の製造工程を示す図1のB-B'線における要部断面図である。

【図18】本発明の実施の形態5による超音波振動子の製造工程を示す要部断面図である。

【図19】本発明の実施の形態5による超音波振動子の製造工程を示す要部断面図である。

【図20】本発明の実施の形態5による超音波振動子の製造工程を示す要部断面図である。

【図21】本発明者によって検討された超音波振動子の基本構造の一例である。

【符号の説明】**【 0 0 7 4 】**

10

20

30

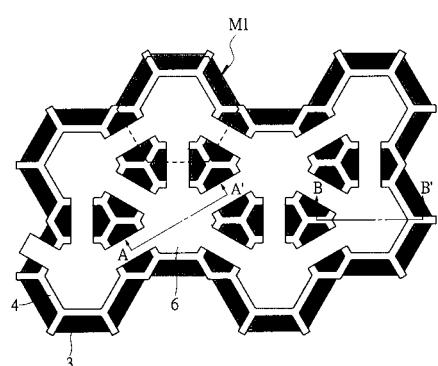
40

50

- 1 基板
3 下部電極
4 空洞
5 ダイアフラム
5 a コルゲート領域
6 上部電極
8 角部
9 第1絶縁膜
10 第1犠牲層パターン
11 第2犠牲層パターン
12 第2絶縁膜
13 シリコン窒化膜
14 ディンプル
15 第3犠牲層パターン
16 空洞
4 1 基板
4 2 下部電極
4 3 第1絶縁膜パターン
4 4 第2絶縁膜
4 5 第2のタングステン膜
4 6 微細孔パターン
4 7 空洞
4 8 シリコン酸化膜
5 1 基板
5 2 空洞
5 3 ダイアフラム
5 4 下部電極
5 5 上部電極
M 1 超音波振動子
M 2 超音波振動子
M 3 超音波振動子

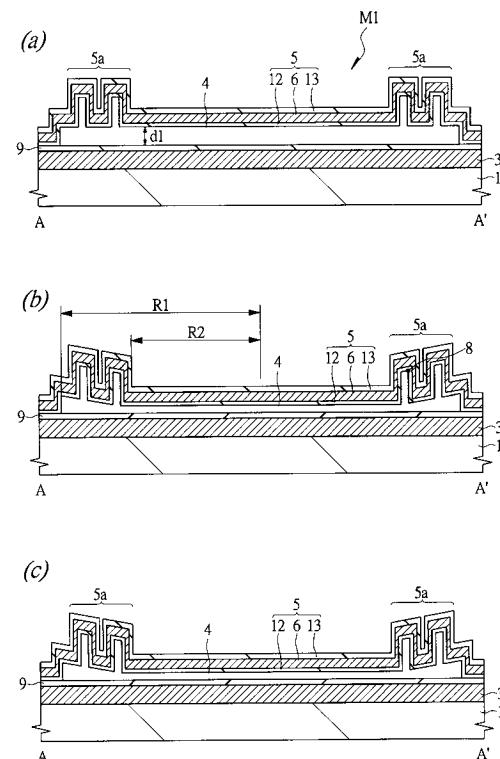
【図1】

図1



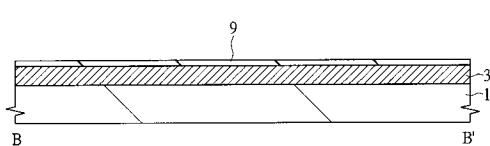
【図2】

図2



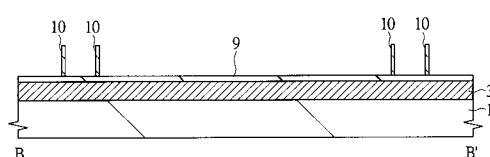
【図3】

図3



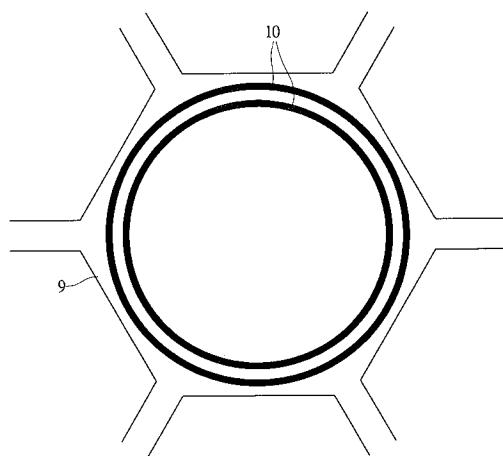
【図5】

図5



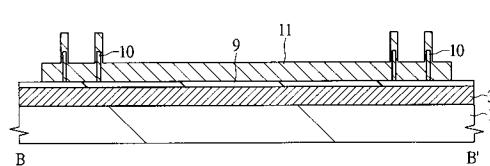
【図4】

図4



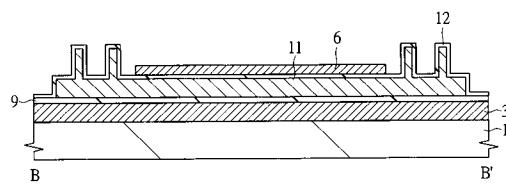
【図6】

図6



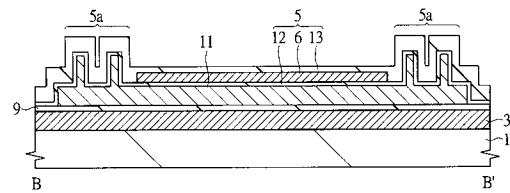
【図7】

図7



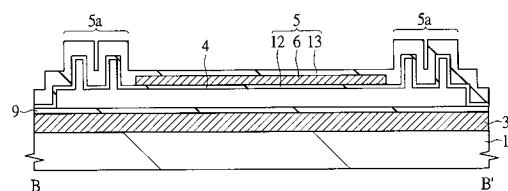
【図8】

図8



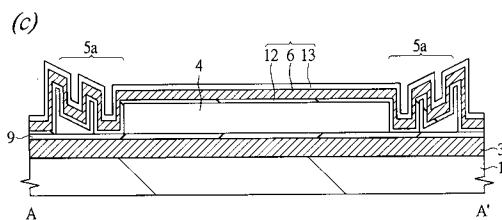
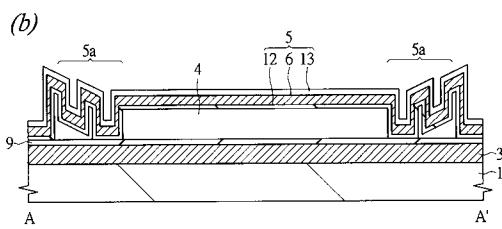
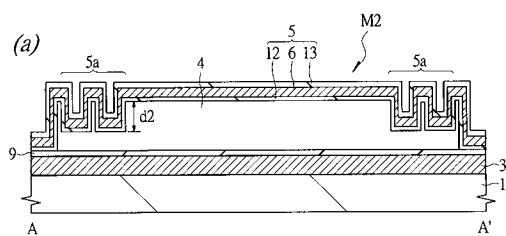
【図9】

図9



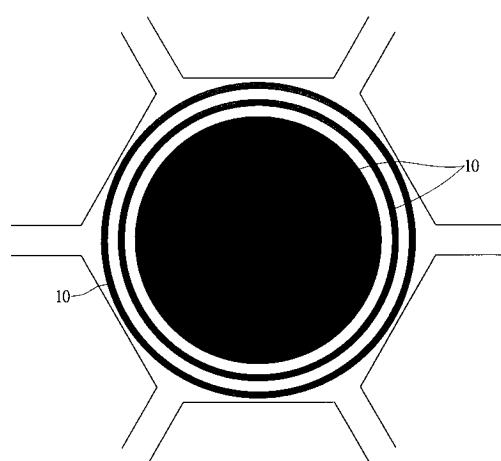
【図10】

図10



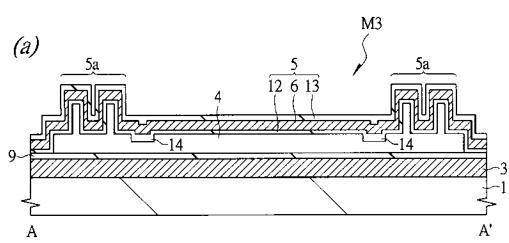
【図11】

図11

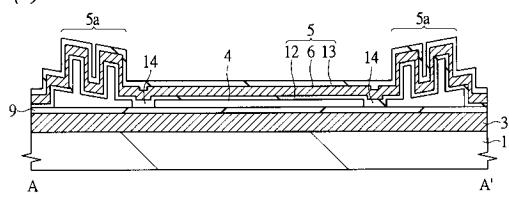


【図12】

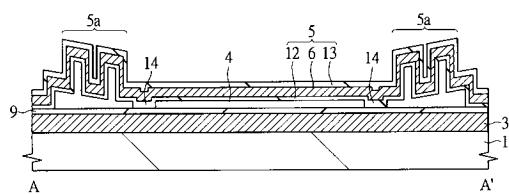
図12



(b)

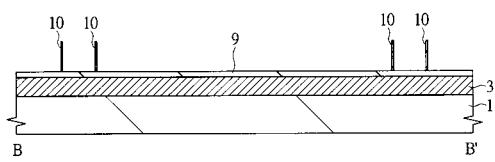


(c)



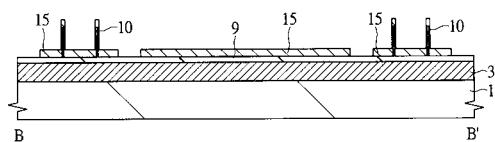
【図13】

図13



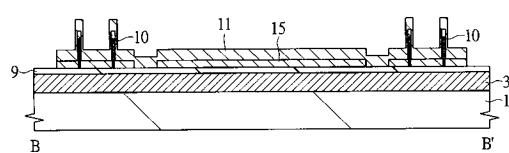
【図14】

図14



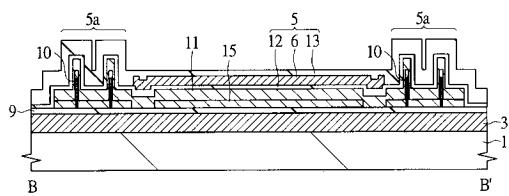
【図15】

図15



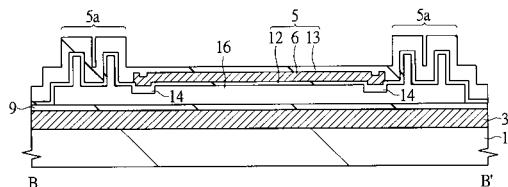
【図16】

図16



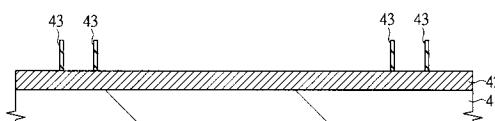
【図17】

図17



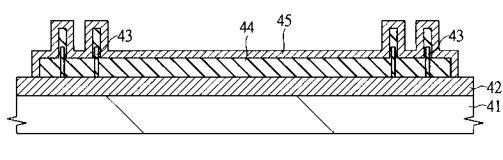
【図18】

図18



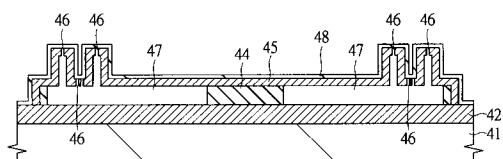
【図19】

図19



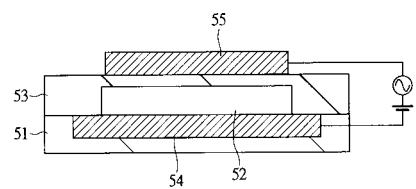
【図20】

図20



【図21】

図21



フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
H 04 R 19/04 (2006.01)	H 04 R 19/04	
G 01 H 11/06 (2006.01)	G 01 H 11/06	

专利名称(译)	超声波探头及其制造方法		
公开(公告)号	JP2007074628A	公开(公告)日	2007-03-22
申请号	JP2005261879	申请日	2005-09-09
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	福田宏 町田俊太郎		
发明人	福田 宏 町田 俊太郎		
IPC分类号	H04R31/00 A61B8/00 H04R23/00 B81B3/00 B81C1/00 H04R19/04 G01H11/06		
CPC分类号	B06B1/0292		
FI分类号	H04R31/00.330 A61B8/00 H04R23/00.330 B81B3/00 B81C1/00 H04R19/04 G01H11/06 H04R19/00.330		
F-TERM分类号	2G064/BA07 4C601/GB06 4C601/GB41 4C601/GB42 5D019/AA21 5D019/DD01 5D019/FF03 5D019/HH01 5D021/CC19 5D021/CC20 3C081/AA01 3C081/AA09 3C081/AA11 3C081/BA45 3C081/BA46 3C081/BA48 3C081/BA53 3C081/BA72 3C081/CA03 3C081/CA15 3C081/EA01		
代理人(译)	筒井大和		
其他公开文献	JP4724505B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供可以获得高灵敏度超声波探头的技术。解决方案：通过在同一基板1上排列多个超声波振动器M1来配置超声波探头，每个超声波振动器M1包括固定在基板1上的下电极3，与基板1相对设置的隔膜5，其间具有空腔4和设置在隔膜5中的上电极6和中心与隔膜5的中心相同的同心圆的突出波纹区域5a设置在隔膜5的半径70%的外侧。

