

【特許請求の範囲】**【請求項 1】**

開口がアレイ状に配置された基板と、
前記基板の第1面において個々の前記開口に設けられる超音波トランスデューサー素子と、

前記基板の前記第1面とは反対側の前記基板の第2面に固定されて前記基板を補強する補強部材と、を備え、

前記補強部材は、前記基板の前記第2面に固定される面において、当該面の面内の第1の方向に、前記基板の前記第2面における前記開口の前記第1の方向の開口幅よりも小さい間隔で並べて配置され、前記開口の内部空間および前記基板の外部空間を相互に連通する直線状溝部を有することを特徴とする超音波トランスデューサー素子チップ。
10

【請求項 2】

請求項1に記載の超音波トランスデューサー素子チップにおいて、前記補強部材は、アレイ状に配置された前記開口の間の前記基板の仕切り壁部に少なくとも1カ所の接合域で接合されることを特徴とする超音波トランスデューサー素子チップ。

【請求項 3】

請求項1または2に記載の超音波トランスデューサー素子チップにおいて、前記基板の厚み方向からの平面視で、1本の前記直線状溝部ごとに、1列の前記開口を順番に横切って次々に開口同士を連通し、列端の前記開口から前記基板の輪郭の外側の空間に連通することを特徴とする超音波トランスデューサー素子チップ。
20

【請求項 4】

請求項1または2に記載の超音波トランスデューサー素子チップにおいて、前記基板の厚み方向からの平面視で、複数本の前記直線状溝部の組み合わせで、1列の前記開口を順番に横切って次々に開口同士を連通し、列端の前記開口から前記基板の輪郭の外側の空間に連通することを特徴とする超音波トランスデューサー素子チップ。

【請求項 5】

請求項1～4のいずれか1項に記載の超音波トランスデューサー素子チップにおいて、前記直線状溝部の前記第1方向に並ぶ間隔は前記開口の前記第1の方向の開口幅の3分の1以上であって2分の1よりも小さいことを特徴とする超音波トランスデューサー素子チップ。
30

【請求項 6】

請求項1～5のいずれか1項に記載の超音波トランスデューサー素子チップにおいて、前記基板の厚み方向からの平面視で、前記開口の輪郭は矩形に形成され、前記直線状溝部は前記矩形の短辺方向に前記開口を横切ることを特徴とする超音波トランスデューサー素子チップ。

【請求項 7】

請求項1～5のいずれか1項に記載の超音波トランスデューサー素子チップにおいて、前記基板の厚み方向からの平面視で、前記開口の輪郭は矩形に形成され、前記直線状溝部は前記矩形の長辺方向に前記開口を横切ることを特徴とする超音波トランスデューサー素子チップ。
40

【請求項 8】

請求項1～6のいずれか1項に記載の超音波トランスデューサー素子チップにおいて、前記基板の厚み方向からの平面視で、前記開口は一定のピッチで前記第1の方向に配列され、前記直線状溝部は前記第1の方向に等ピッチで並べられることを特徴とする超音波トランスデューサー素子チップ。

【請求項 9】

請求項1～8のいずれか1項に記載の超音波トランスデューサー素子チップと、前記超音波トランスデューサー素子チップを支持する筐体とを備えることを特徴とするプローブ。
50

【請求項 10】

請求項 9 に記載のプローブと、前記プローブに接続されて、前記超音波トランスデューサー素子の出力を処理する処理回路とを備えることを特徴とする電子機器。

【請求項 1 1】

請求項 9 に記載のプローブと、前記プローブに接続されて、前記超音波トランスデューサー素子の出力を処理し、画像を生成する処理回路と、前記画像を表示する表示装置とを備えることを特徴とする超音波診断装置。

【請求項 1 2】

請求項 1 ~ 8 のいずれか 1 項に記載の超音波トランスデューサー素子チップと、前記超音波トランスデューサー素子チップを支持する筐体とを備えることを特徴とするプローブヘッド。

10

【請求項 1 3】

基板上にアレイ状に配置された開口の第 1 の方向の開口幅よりも小さい間隔で並べられた直線状溝部を備えた表面を有する補強部材を保持する工程と、

個々の前記開口に超音波トランスデューサー素子が設けられる前記基板の第 1 面と反対側の前記基板の第 2 面および前記補強部材の前記表面を重ね合わせる工程とを含むことを特徴とする超音波トランスデューサー素子チップの製造方法。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、超音波トランスデューサー素子チップ、および、それを利用したプローブ、並びに、そういうプローブを利用した電子機器および超音波診断装置等に関する。

20

【背景技術】

【0 0 0 2】

例えば特許文献 1 に開示されるように、超音波トランスデューサー素子チップは基板を備える。基板には複数の開口が形成される。個々の開口に超音波トランスデューサー素子が設けられる。超音波トランスデューサー素子は振動膜を備える。振動膜は基板の表面から開口を塞ぐ。

【先行技術文献】

【特許文献】

【0 0 0 3】

30

【特許文献 1】特開 2011 - 82624 号公報

【特許文献 2】特開 2011 - 77918 号公報

【発明の概要】

【発明が解決しようとする課題】

【0 0 0 4】

基板に開口が形成されると、基板の強度は低下する。基板の厚み方向の力に対して強度が不足する。超音波トランスデューサー素子チップが被検体に押し付けられると、超音波トランスデューサー素子が破損することがあった。

【0 0 0 5】

本発明の少なくとも 1 つの態様によれば、薄型で、かつ、基板の厚み方向の押圧に耐える強度を有する超音波トランスデューサー素子チップは提供されることができる。

40

【課題を解決するための手段】

【0 0 0 6】

(1) 本発明の一態様は、開口がアレイ状に配置された基板と、前記基板の第 1 面において個々の前記開口に設けられる超音波トランスデューサー素子と、前記基板の前記第 1 面とは反対側の前記基板の第 2 面に固定されて前記基板を補強する補強部材と、を備え、前記補強部材は、前記基板の前記第 2 面に固定される面において、当該面の面内の第 1 の方向に、前記基板の前記第 2 面における前記開口の前記第 1 の方向の開口幅よりも小さい間隔で並べて配置され、前記開口の内部空間および前記基板の外部空間を相互に連通する直線状溝部を有する超音波トランスデューサー素子チップに関する。

50

【0007】

こうした超音波トランスデューサー素子チップでは超音波トランスデューサー素子は薄型に形成されることができる。超音波トランスデューサー素子は薄型の基板に形成されることができる。補強部材が基板に固定されても、超音波トランスデューサー素子チップは薄型に形成されることができる。加えて、基板の第2面には補強部材が固定されることから、基板の厚み方向に基板の強度は補強されることがある。開口の内部空間は基板、超音波トランスデューサー素子および補強部材で囲まれる。直線状溝部は開口の内部空間と基板の外部空間とを相互に接続する。こうして個々の開口の内部空間と内部空間の外側との間で通気は確保されることがある。第1の方向の開口幅よりも小さい間隔で直線状溝部が並べて配置されれば、基板と補強部材との間で相対的に位置ずれが生じても、少なくとも1本の直線状溝部は開口に接続されることがある。個々の開口は必ず開口の外側との間で通気を確保することができる。開口の内部空間は密閉されない。開口の内部空間は周囲の圧力変動に容易に追従することができる。こうして超音波トランスデューサー素子の破損は確実に回避されることがある。仮に開口の内部空間が気密に密閉されてしまうと、圧力変動に起因して超音波トランスデューサー素子の破損が懸念されてしまう。

10

【0008】

(2) 前記補強部材は、アレイ状に配置された前記開口の間の前記基板の仕切り壁部に少なくとも1カ所の接合域で接合されることがある。仕切り壁部が補強部材に接合されると、仕切り壁部の動きは補強部材で拘束される。したがって、仕切り壁部の振動は防止されることがある。その結果、超音波トランスデューサー素子同士のクロストークは防止されることがある。しかも、こうして仕切り壁部の動きが拘束されると、超音波トランスデューサー素子の超音波振動に対して仕切り壁部の振動の作用は回避されることがある。超音波トランスデューサー素子ではクリアな振動モードの超音波振動が得られる。こうして仕切り壁部の振動が回避されると、超音波振動の振幅の低下も抑制されることがある。

20

【0009】

(3) 超音波トランスデューサー素子チップは、前記基板の厚み方向からの平面視で、1本の前記直線状溝部ごとに、1列の前記開口を順番に横切って次々に開口同士を連通し、列端の前記開口から前記基板の輪郭の外側の空間に連通することができる。こうして1列の開口で全て通気は確保されることがある。

30

【0010】

(4) 超音波トランスデューサー素子チップは、1本の前記直線状溝部に代えて、前記基板の厚み方向からの平面視で、複数本の前記直線状溝部の組み合わせで、1列の前記開口を順番に横切って次々に開口同士を連通し、列端の前記開口から前記基板の輪郭の外側の空間に連通することができる。こうして1列の開口で全て通気は確保されることがある。

40

【0011】

(5) 前記直線状溝部の前記第1の方向に並ぶ間隔は前記開口の前記第1の方向の開口幅の3分の1以上であって2分の1よりも小さくてもよい。こうした間隔で直線状溝部が並べられれば、2本の直線状溝部が開口の輪郭線を横切ることができる。したがって、開口では、たとえ一方の直線状溝部で目詰まりが生じても、他方の直線状溝部で開口の外側との間で通気が確保されることがある。

【0012】

(6) 前記基板の厚み方向からの平面視で、前記開口の輪郭は矩形に形成され、前記直線状溝部は前記矩形の短辺方向に前記開口を横切ることができる。こうして矩形の長辺方向に直線状溝部同士の間隔が設定されると、矩形の短辺方向に直線状溝部同士の間隔が設定される場合に比べて平行線同士で大きな間隔が確保されることがある。したがって、少ない本数で直線状溝部は形成されれば済む。加工の効率化は達成されることがある。

【0013】

(7) 前記基板の厚み方向からの平面視で、前記開口の輪郭は矩形に形成され、前記直

50

線状溝部は前記矩形の長辺方向に前記開口を横切ることができる。矩形の短辺ではアスペクト比に起因して開口の輪郭の壁は変形しづらい。直線状溝部の形成に基づき重ね合わせの範囲が狭められても、壁は比較的に高い剛性を維持することができる。したがって、壁の振動は抑制されることができる。

【0014】

(8) 前記基板の厚み方向からの平面視で、前記開口は一定のピッチで前記第1の方向に配列され、前記直線状溝部は前記第1の方向に等ピッチで並べられることができる。直線状溝部の形成にあたって、等ピッチさえ確保されれば、直線状溝部と補強部材との相対的位置は自由に設定することができる。補強部材の加工にあたって補強部材の位置決め精度は緩められることができる。補強部材の加工は簡易化されることができる。

10

【0015】

(9) 超音波トランスデューサー素子チップはプローブに組み込まれて利用されることができる。プローブは、超音波トランスデューサー素子チップと、前記超音波トランスデューサー素子チップを支持する筐体とを備えることができる。

【0016】

(10) プローブは電子機器に組み込まれて利用されることができる。電子機器は、プローブと、前記プローブに接続されて、前記超音波トランスデューサー素子の出力を処理する処理回路とを備えることができる。

【0017】

(11) 同様にプローブは超音波診断装置に組み込まれて利用されることができる。超音波診断装置は、プローブと、前記プローブに接続されて、前記超音波トランスデューサー素子の出力を処理し、画像を生成する処理回路と、前記画像を表示する表示装置とを備えることができる。

20

【0018】

(12) 超音波トランスデューサー素子チップはプローブヘッドに組み込まれて利用されることができる。プローブヘッドは、超音波トランスデューサー素子チップと、前記超音波トランスデューサー素子チップを支持する筐体とを備えることができる。

【0019】

(13) 超音波トランスデューサー素子チップの製造にあたって特定の製造方法は提供されることができる。ここでは、超音波トランスデューサー素子チップの製造方法は、基板上にアレイ状に配置された開口の第1の方向の開口幅よりも小さい間隔で並べられた直線状溝部を備えた表面を有する補強部材を保持する工程と、個々の前記開口に超音波トランスデューサー素子が設けられる前記基板の第1面と反対側の前記基板の第2面および前記補強部材の前記表面を重ね合わせる工程とを含むことができる。

30

【0020】

こうして直線状溝部の間隔が設定されると、基板と補強部材との間で相対的に位置ずれが生じても、少なくとも1本の直線状溝部は開口に連通することができる。加えて、基板および補強部材が大気中または他の気体雰囲気下で相互に重ね合わせられる場合でも、比較的に簡単に重ね合わせは実現されることができる。その一方で、基板の第2面が均一な平面に重ね合わせられると、個々の開口内に補強部材の平面で気体が押し詰められる。大気圧では開口内の空間の体積よりも大きい体積の気体が開口内に留まろうとする。開口の封鎖と同時に、基板および補強部材の隙間から余分な気体が逃げないと、基板および補強部材の張り合わせは実現されることができない。

40

【図面の簡単な説明】

【0021】

【図1】一実施形態に係る電子機器の一具体例すなわち超音波診断装置を概略的に示す外観図である。

【図2】超音波プローブの拡大正面図である。

【図3】超音波トランスデューサー素子チップの拡大平面図である。

【図4】図3の4-4線に沿った断面図である。

50

【図5】溝を示す補強板の平面図である。

【図6】図5の拡大部分平面図である。

【図7】超音波診断装置の回路構成を概略的に示すブロック図である。

【図8】シリコンウエハー上に形成された可撓膜および下部電極を概略的に示す部分拡大垂直断面図である。

【図9】下部電極上に形成された圧電体膜および上部電極を概略的に示す部分拡大垂直断面図である。

【図10】シリコンウエハーを覆う導電膜を概略的に示す部分拡大垂直断面図である。

【図11】シリコンウエハーに形成された開口および補強板用のウエハーを概略的に示す部分拡大垂直断面図である。

【図12】シリコンウエハーと補強板用のウエハーとの重ね合わせにあたって開口と溝との位置関係を概略的に示す部分拡大平面図である。

【図13】他の実施形態に係る超音波トランスデューサー素子チップを概略的に示す部分拡大平面図である。

【図14】さらに他の実施形態に係る超音波トランスデューサー素子チップを概略的に示す部分拡大平面図である。

【発明を実施するための形態】

【0022】

以下、添付図面を参照しつつ本発明の一実施形態を説明する。なお、以下に説明する本実施形態は、特許請求の範囲に記載された本発明の内容を不当に限定するものではなく、本実施形態で説明される構成の全てが本発明の解決手段として必須であるとは限らない。

【0023】

(1) 超音波診断装置の全体構成

図1は本発明の一実施形態に係る電子機器の一具体例すなわち超音波診断装置11の構成を概略的に示す。超音波診断装置11は装置端末12と超音波プローブ(プローブ)13とを備える。装置端末12と超音波プローブ13とはケーブル14で相互に接続される。装置端末12と超音波プローブ13とはケーブル14を通じて電気信号をやりとりする。装置端末12にはディスプレイパネル(表示装置)15が組み込まれる。ディスプレイパネル15の画面は装置端末12の表面で露出する。装置端末12では、後述されるように、超音波プローブ13で検出された超音波に基づき画像が生成される。画像化された検出結果がディスプレイパネル15の画面に表示される。

【0024】

図2に示されるように、超音波プローブ13は筐体16を有する。筐体16内には超音波トランスデューサー素子チップ(以下「素子チップ」という)17が収容される。素子チップ17の表面は筐体16の表面で露出することができる。素子チップ17は表面から超音波を出力するとともに超音波の反射波を受信する。その他、超音波プローブ13は、プローブ本体13aに着脱自在に連結されるプローブヘッド13bを備えることができる。このとき、素子チップ17はプローブヘッド13bの筐体16内に組み込まれることができる。

【0025】

図3は素子チップ17の平面図を概略的に示す。素子チップ17は基板21を備える。基板21には素子アレイ22が形成される。素子アレイ22は超音波トランスデューサー素子(以下「素子」という)23の配列で構成される。配列は複数行複数列のマトリクスで形成される。個々の素子23は圧電素子部を備える。圧電素子部は下部電極24、上部電極25および圧電体膜26で構成される。個々の素子23ごとに下部電極24および上部電極25の間に圧電体膜26が挟み込まれる。

【0026】

下部電極24は複数本の第1導電体24aを有する。第1導電体24aは配列の行方向に相互に平行に延びる。1行の素子23ごとに1本の第1導電体24aが割り当てられる。1本の第1導電体24aは配列の行方向に並ぶ素子23の圧電体膜26に共通に配置さ

れる。第1導電体24aの両端は1対の引き出し配線27にそれぞれ接続される。引き出し配線27は配列の列方向に相互に平行に延びる。したがって、全ての第1導電体24aは同一長さを有する。こうしてマトリクス全体の素子23に共通に下部電極24は接続される。

【0027】

上部電極25は複数本の第2導電体25aを有する。第2導電体25aは配列の列方向に相互に平行に延びる。1列の素子23ごとに1本の第2導電体25aが割り当てられる。1本の第2導電体25aは配列の列方向に並ぶ素子23の圧電体膜26に共通に配置される。列ごとに素子23の通電は切り替えられる。こうした通電の切り替えに応じてラインスキャンやセクタースキャンは実現される。1列の素子23は同時に超音波を出力することから、1列の個数すなわち配列の行数は超音波の出力レベルに応じて決定ができる。行数は例えば10～15行程度に設定されればよい。図中では省略されて5行が描かれる。配列の列数はスキャンの範囲の広がりに応じて決定ができる。列数は例えば128列や256列に設定されればよい。図中では省略されて8列が描かれる。その他、配列では千鳥配置が確立されてもよい。千鳥配置では偶数列の素子23群は奇数列の素子23群に対して行ピッチの2分の1ですらされればよい。奇数列および偶数列の一方の素子数は他方の素子数に比べて1つ少なくてよい。さらにまた、下部電極24および上部電極25の役割は入れ替えられてもよい。すなわち、マトリクス全体の素子23に共通に上部電極が接続される一方で、配列の列ごとに共通に素子23に下部電極が接続されてもよい。

10

20

30

【0028】

基板21の輪郭は、相互に平行な1対の直線29で仕切られて対向する第1辺21aおよび第2辺21bを有する。素子アレイ22の輪郭と基板21の外縁との間に広がる周縁領域31には、第1辺21aと素子アレイ22の輪郭との間に1ラインの第1端子アレイ32aが配置され、第2辺21bと素子アレイ22の輪郭との間に1ラインの第2端子アレイ32bが配置される。第1端子アレイ32aは第1辺21aに平行に1ラインを形成することができる。第2端子アレイ32bは第2辺21bに平行に1ラインを形成することができる。第1端子アレイ32aは1対の下部電極端子33および複数の上部電極端子34で構成される。同様に、第2端子アレイ32bは1対の下部電極端子35および複数の上部電極端子36で構成される。1本の引き出し配線27の両端にそれぞれ下部電極端子33、35は接続される。引き出し配線27および下部電極端子33、35は素子アレイ22を二等分する垂直面で対称に形成されればよい。1本の第2導電体25aの両端にそれぞれ上部電極端子34、36は接続される。第2導電体25aおよび上部電極端子34、36は素子アレイ22を二等分する垂直面で対称に形成されればよい。ここでは、基板21の輪郭は矩形に形成される。基板21の輪郭は正方形であってもよく台形であってもよい。

40

【0029】

基板21には第1フレキシブルプリント基板（以下「第1フレキ」という）37が連結される。第1フレキ37は第1端子アレイ32aに覆い被さる。第1フレキ37の一端には下部電極端子33および上部電極端子34に個別に対応して導電線すなわち第1信号線38が形成される。第1信号線38は下部電極端子33および上部電極端子34に個別に向き合わせられ個別に接合される。同様に、基板21には第2フレキシブルプリント基板（以下「第2フレキ」という）41が覆い被さる。第2フレキ41は第2端子アレイ32bに覆い被さる。第2フレキ41の第1端41aには下部電極端子35および上部電極端子36に個別に対応して導電線すなわち第2信号線42が形成される。第2信号線42は下部電極端子35および上部電極端子36に個別に向き合わせられ個別に接合される。

【0030】

図4に示されるように、個々の素子23は振動膜43を有する。振動膜43の構築にあたって基板21の基体44には個々の素子23ごとに開口45が形成される。開口45は基体44に対してアレイ状に配置される。基体44の表面には可撓膜46が一面に形成さ

50

れる。可撓膜46は、基体44の表面に積層される酸化シリコン(SiO₂)層47と、酸化シリコン層47の表面に積層される酸化ジルコニウム(ZrO₂)層48とで構成される。可撓膜46は開口45に接する。こうして開口45の輪郭に対応して可撓膜46の一部が振動膜43として機能する。酸化シリコン層47の膜厚は共振周波数に基づき決定されることができる。

【0031】

振動膜43の表面に下部電極24、圧電体膜26および上部電極25が順番に積層される。下部電極24には例えばチタン(Ti)、イリジウム(Ir)、白金(Pl)およびチタン(Ti)の積層膜が用いられることができる。圧電体膜26は例えばジルコン酸チタン酸鉛(PZT)で形成されることがある。上部電極25は例えばイリジウム(Ir)で形成されることがある。下部電極24および上部電極25にはその他の導電材が利用されてもよく、圧電体膜26にはその他の圧電材料が用いられてもよい。ここでは、上部電極25の下で圧電体膜26は完全に下部電極24を覆う。圧電体膜26の働きで上部電極25と下部電極24との間で短絡は回避されることがある。

10

【0032】

基板21の表面には保護膜49が積層される。保護膜49は例えば全面にわたって基板21の表面に覆い被さる。その結果、素子アレイ22や第1および第2端子アレイ32a、32b、第1および第2フレキ37、41は保護膜49で覆われる。保護膜49には例えばシリコーン樹脂膜が用いられることがある。保護膜49は、素子アレイ22の構造や、第1端子アレイ32aおよび第1フレキ37の接合、第2端子アレイ32bおよび第2フレキ41の接合を保護する。

20

【0033】

隣接する開口45同士の間には仕切り壁51が区画される。開口45同士は仕切り壁51で仕切られる。仕切り壁51の壁厚みtは開口45の空間同士の間隔に相当する。仕切り壁51は相互に平行に広がる平面内に2つの壁面を規定する。壁厚みtは壁面同士の距離に相当する。すなわち、壁厚みtは壁面に直交して壁面同士の間に挟まれる垂線の長さで規定されることがある。仕切り壁51の壁高さHは開口45の深さに相当する。開口45の深さは基体44の厚みに相当する。したがって、仕切り壁51の壁高さHは基体44の厚み方向に規定される壁面の長さで規定されることがある。基体44は均一な厚みを有することから、仕切り壁51は全長にわたって一定の壁高さHを有することができる。仕切り壁51の壁厚みtが縮小されれば、振動膜43の配置密度は高められる。素子チップ17の小型化に寄与することができる。壁厚みtに比べて仕切り壁51の壁高さHが大きければ、素子チップ17の曲げ剛性は高められることがある。こうして開口45同士の間隔は開口45の深さよりも小さく設定される。

30

【0034】

基体44の裏面には補強板(補強部材)52が固定される。補強板52の表面に基体44の裏面が重ねられる。補強板52は素子チップ17の裏面で開口45を閉じる。補強板52はリジッドな基材を備えることができる。補強板52は例えばシリコン基板から形成されることがある。基体44の板厚は例えば100μm程度に設定され、補強板52の板厚は例えば100～150μm程度に設定される。ここでは、仕切り壁51は補強板52に結合される。補強板52は個々の仕切り壁51に少なくとも1カ所の接合域で接合される。接合にあたって接着剤は用いられることがある。

40

【0035】

補強板52の表面には直線状の溝(直線状溝部)53が形成される。溝53は補強板52の表面を複数の平面54に分割する。複数の平面54は1つの仮想平面HP内で広がる。その仮想平面HP内で基体44の裏面は広がる。仕切り壁51は平面54に接合される。溝53は仮想平面HPから窪む。溝53の断面形状は四角形であってもよく三角形であってもよく半円形その他の形状であってもよい。

【0036】

図5に示されるように、開口45は第1方向D1に列を形成する。開口45の輪郭形状

50

の図心 5 5 は第 1 方向 D 1 の 1 直線 5 6 上で等ピッチに配置される。開口 4 5 の輪郭 4 5 a は 1 つの形状の複写で象られることから、同一形状の開口 4 5 が一定のピッチで繰り返し配置される。開口 4 5 の輪郭 4 5 a は例えば四角形に規定される。具体的には矩形に形成される。矩形の長辺は第 1 方向 D 1 に合わせ込まれる。こうして開口 4 5 は矩形の輪郭 4 5 a を有することから、仕切り壁 5 1 は全長にわたって一定の壁厚み t を有することができる。このとき、仕切り壁 5 1 の接合域は長辺の中央位置を含む領域であればよい。特に、仕切り壁 5 1 の接合域は長辺の全長を含む領域であればよい。仕切り壁 5 1 は長辺の全長にわたって開口 4 5 同士の間の全面で補強板 5 2 に面接合することができる。さらに、仕切り壁 5 1 の接合域は四角形の各辺に少なくとも 1 力所ずつ配置することができる。仕切り壁 5 1 の接合域は四角形を途切れなく囲むことができる。仕切り壁 5 1 は四角形の全周にわたって開口 4 5 同士の間の全面で補強板 5 2 に面接合することができる。

【 0 0 3 7 】

溝 5 3 は一定の間隔 L で相互に平行に第 1 方向 D 1 に並べられる。溝 5 3 は第 1 方向 D 1 に交差する第 2 方向 D 2 に延びる。溝 5 3 の両端は補強板 5 2 の端面 5 7 a、5 7 b で開口する。1 本の溝 5 3 は 1 列（ここでは 1 行）の開口 4 5 の輪郭 4 5 a を順番に横切る。個々の開口 4 5 には少なくとも 1 本の溝 5 3 が接続される。ここでは、第 2 方向 D 2 は第 1 方向 D 1 に直交する。したがって、溝 5 3 は矩形の短辺方向に開口 4 5 の輪郭 4 5 a を横切る。

【 0 0 3 8 】

図 6 に示されるように、平面 5 4 同士の間で溝 5 3 は基体 4 4 と補強板 5 2 との間に通路 5 8 a、5 8 b を形成する。こうして溝 5 3 内の空間は開口 4 5 の内部空間に連通する。通路 5 8 a、5 8 b は開口 4 5 の内部空間と基板 2 1 の外部空間との間で通気を確保する。基板 2 1 の表面に直交する方向すなわち基板 2 1 の厚み方向から見た平面視で、1 本の溝 5 3 は 1 列（ここでは 1 行）の開口 4 5 の輪郭 4 5 a を順番に横切ることから、次々に開口 4 5 同士は通路 5 8 a で接続される。溝 5 3 の両端は補強板 5 2 の端面 5 7 a、5 7 b で開口する。こうして列端の開口 4 5 から基板 2 1 の輪郭の外側に通路 5 8 b は開放される。

【 0 0 3 9 】

溝 5 3 の間隔 L は開口 4 5 の開口幅 S よりも小さく設定される。開口幅 S は、溝 5 3 の並び方向すなわち第 1 方向 D 1 に開口 4 5 を横切る線分のうち最大の長さのもので規定される。言い換えると、開口幅 S は、開口 4 5 の輪郭 4 5 a に外接する平行線 5 9 同士の間隔に相当する。開口 4 5 ごとに開口 4 5 の輪郭 4 5 a に外接する平行線 5 9 は特定される。平行線 5 9 は第 2 方向 D 2 に延びる。仮に開口 4 5 ごとに開口幅 S が相互に相違する場合には、開口幅 S の最小値よりも小さい間隔 L で溝 5 3 は並べられればよい。ここでは、溝 5 3 の間隔 L は、開口 4 5 の開口幅 S の 3 分の 1 以上であって 2 分の 1 よりも小さく設定される。

【 0 0 4 0 】

（2）超音波診断装置の回路構成

図 7 に示されるように、集積回路はマルチプレクサー 6 1 および送受信回路 6 2 を備える。マルチプレクサー 6 1 は素子チップ 1 7 側のポート群 6 1 a と送受信回路 6 2 側のポート群 6 1 b とを備える。素子チップ 1 7 側のポート群 6 1 a には第 1 配線 5 4 経由で第 1 信号線 3 8 および第 2 信号線 4 2 が接続される。こうしてポート群 6 1 a は素子アレイ 2 2 に繋がる。ここでは、送受信回路 6 2 側のポート群 6 1 b には集積回路チップ 5 5 内の規定数の信号線 6 3 が接続される。規定数はスキャンにあたって同時に出力される素子 2 3 の列数に相当する。マルチプレクサー 6 1 はケーブル 1 4 側のポートと素子チップ 1 7 側のポートとの間で相互接続を管理する。

【 0 0 4 1 】

送受信回路 6 2 は規定数の切り替えスイッチ 6 4 を備える。個々の切り替えスイッチ 6 4 はそれぞれ個別に対応の信号線 6 3 に接続される。送受信回路 6 2 は個々の切り替えスイッチ 6 4 ごとに送信経路 6 5 および受信経路 6 6 を備える。切り替えスイッチ 6 4 には

送信経路 6 5 と受信経路 6 6 とが並列に接続される。切り替えスイッチ 6 4 はマルチプレクサー 6 1 に選択的に送信経路 6 5 または受信経路 6 6 を接続する。送信経路 6 5 にはパルサー 6 7 が組み込まれる。パルサー 6 7 は振動膜 5 2 の共振周波数に応じた周波数でパルス信号を出力する。受信経路 6 6 にはアンプ 6 8 、ローパスフィルター (L P F) 6 9 およびアナログデジタル変換器 (A D C) 7 1 が組み込まれる。個々の素子 2 3 の検出信号は増幅されてデジタル信号に変換される。

【 0 0 4 2 】

送受信回路 6 2 は駆動 / 受信回路 7 2 を備える。送信経路 6 5 および受信経路 6 6 は駆動 / 受信回路 7 2 に接続される。駆動 / 受信回路 7 2 はスキャンの形態に応じて同時にパルサー 6 7 を制御する。駆動 / 受信回路 7 2 はスキャンの形態に応じて検出信号のデジタル信号を受信する。駆動 / 受信回路 7 2 は制御線 7 3 でマルチプレクサー 6 1 に接続される。マルチプレクサー 6 1 は駆動 / 受信回路 7 2 から供給される制御信号に基づき相互接続の管理を実施する。

10

【 0 0 4 3 】

装置端末 1 2 には処理回路 7 4 が組み込まれる。処理回路 7 4 は例えば中央演算処理装置 (C P U) やメモリーを備えることができる。超音波診断装置 1 1 の全体動作は処理回路 7 4 の処理に従って制御される。ユーザーから入力される指示に応じて処理回路 7 4 は駆動 / 受信回路 7 2 を制御する。処理回路 7 4 は素子 2 3 の検出信号に応じて画像を生成する。画像は描画データで特定される。

20

【 0 0 4 4 】

装置端末 1 2 には描画回路 7 5 が組み込まれる。描画回路 7 5 は処理回路 7 4 に接続される。描画回路 7 5 にはディスプレイパネル 1 5 が接続される。描画回路 7 5 は処理回路 7 4 で生成された描画データに応じて駆動信号を生成する。駆動信号はディスプレイパネル 1 5 に送り込まれる。その結果、ディスプレイパネル 1 5 に画像が映し出される。

30

【 0 0 4 5 】

(3) 超音波診断装置の動作

次に超音波診断装置 1 1 の動作を簡単に説明する。処理回路 7 4 は駆動 / 受信回路 7 2 に超音波の送信および受信を指示する。駆動 / 受信回路 7 2 はマルチプレクサー 6 1 に制御信号を供給するとともに個々のパルサー 6 7 に駆動信号を供給する。パルサー 6 7 は駆動信号の供給に応じてパルス信号を出力する。マルチプレクサー 6 1 は制御信号の指示に従ってポート群 6 1 b のポートにポート群 6 1 a のポートを接続する。パルス信号はポートの選択に応じて下部電極端子 3 3 、 3 5 および上部電極端子 3 4 、 3 6 を通じて列ごとに素子 2 3 に供給される。パルス信号の供給に応じて振動膜 4 3 は振動する。その結果、対象物 (例えば人体の内部) に向けて所望の超音波は発せられる。

30

【 0 0 4 6 】

超音波の送信後、切り替えスイッチ 6 4 は切り替えられる。マルチプレクサー 6 1 はポートの接続関係を維持する。切り替えスイッチ 6 4 は送信経路 6 5 および信号線 6 3 の接続に代えて受信経路 6 6 および信号線 6 3 の接続を確立する。超音波の反射波は振動膜 4 3 を振動させる。その結果、素子 2 3 から検出信号が出力される。検出信号はデジタル信号に変換されて駆動 / 受信回路 7 2 に送り込まれる。

40

【 0 0 4 7 】

超音波の送信および受信は繰り返される。繰り返しにあたってマルチプレクサー 6 1 はポートの接続関係を変更する。その結果、ラインスキャンやセクタスキャンは実現される。スキャンが完了すると、処理回路 7 4 は検出信号のデジタル信号に基づき画像を形成する。形成された画像はディスプレイパネル 1 5 の画面に表示される。

【 0 0 4 8 】

素子チップ 1 7 では素子 2 3 は薄型に形成されることがある。素子 2 3 は薄型の基板 2 1 に形成されることがある。補強板 5 2 が基板 2 1 に固定されても、素子チップ 1 7 は薄型に形成されることがある。同時に、補強板 5 2 は基板 2 1 の強度を補強する。特に、仕切り壁 5 1 で壁厚み t が壁高さ H よりも小さいことから、断面係数の関係で仕切り

50

壁 5 1 では基板 2 1 の厚み方向に十分な剛性が確保されることがある。基板 2 1 の厚み方向の力は仕切り壁 5 1 を伝って補強板 5 2 で支持されることがある。こうして素子チップ 1 7 は基板 2 1 の厚み方向に十分な強度を有することができる。基板 2 1 の板厚が例えば $100 \mu\text{m}$ 程度に設定されても、補強板 5 2 は基板 2 1 の破損を防止することができる。その一方で、バルク型の超音波トランスデューサー素子で素子アレイが構成される場合には、基板の板厚は数 mm 程度に設定される。たとえ補強板 5 2 が接合されても、素子チップ 1 7 の厚みは、バルク型の超音波トランスデューサー素子で素子アレイが構成される場合に比べて確実に縮小されることがある。加えて、振動膜 4 3 の音響インピーダンスはバルク型の超音波トランスデューサー素子に比べて人体のそれに近いことから、素子チップ 1 7 ではバルク型の超音波トランスデューサー素子に比べて音響インピーダンスの整合層が省略されることがある。こういった整合層の省略は素子チップ 1 7 の薄型化にさらに寄与することができる。

10

【 0 0 4 9 】

補強板 5 2 は個々の仕切り壁 5 1 に少なくとも 1 力所の接合域で接合される。仕切り壁 5 1 が補強板 5 2 に接合されると、仕切り壁 5 1 の動きは補強板 5 2 で拘束される。したがって、仕切り壁 5 1 の振動は防止されることがある。その結果、素子 2 3 同士のクロストークは防止されることがある。しかも、こうして仕切り壁 5 1 の動きが拘束されると、素子 2 3 の超音波振動に対して仕切り壁 5 1 の振動の作用は回避されることがある。素子 2 3 ではクリアな振動モードの超音波振動が得られる。こうして仕切り壁 5 1 の振動が回避されると、超音波振動の振幅の低下も抑制されることがある。その一方で、仕切り壁 5 1 が動くと、振動膜 4 3 の上下振動モードよりも低い周波数の歪んだ振動モードが現れる。しかも、仕切り壁 5 1 が動く分だけ振動膜 4 3 の運動エネルギーが減少し振動の振幅が低下してしまう。

20

【 0 0 5 0 】

開口 4 5 内の空間は基板 2 1 、可撓膜 4 6 (振動膜 4 3) および補強板 5 2 で囲まれる。基板 2 1 の厚み方向から見た平面視で溝 5 3 は開口 4 5 の輪郭線 4 5 a を横切る。こうして個々の開口 4 5 の内部空間は基板 2 1 の外部空間との間で通気を確保することができる。その結果、開口 4 5 の内部空間は大気空間に繋がる。開口 4 5 の内部空間では圧力上昇は回避されることがある。振動膜 4 3 の破損は防止されることがある。ここで、外部空間は、基板 2 1 、可撓膜 4 6 および補強板 5 2 で内部空間から隔てられる空間であって内部空間に比べて著しく大きな空間を意味する。

30

【 0 0 5 1 】

素子チップ 1 7 では溝 5 3 の間隔 L は開口幅 S よりも小さく設定される。したがって、基板 2 1 と補強板 5 2 との間で相対的に位置ずれが生じても、少なくとも 1 本の溝 5 3 は開口 4 5 の輪郭線 4 5 a に接続されることがある。個々の開口 4 5 は必ず開口 4 5 の外側との間で通気を確保することができる。加えて、溝 5 3 の間隔 L は開口幅 S の 3 分の 1 以上であって 2 分の 1 よりも小さく設定されることから、個々の開口 4 5 ごとに少なくとも 2 本の溝 5 3 が開口 4 5 の輪郭線 4 5 a に接続されることがある。したがって、個々の開口 4 5 では、たとえ一方の溝 5 3 で目詰まりが生じても、他方の溝 5 3 で開口 4 5 の外側との間で通気が確保されることがある。しかも、4 本を超えて溝 5 3 が輪郭線 4 5 a を横切ることは回避されることから、仕切り壁 5 1 の接合強度の低下は抑制されることがある。ここでは、溝 5 3 の幅は仕切り壁 5 1 の壁厚み t よりも小さく設定されることが望まれる。こうすれば、第 1 方向 $D 1$ に隣接する開口 4 5 同士の間に溝 5 3 が配置されても、仕切り壁 5 1 と補強板 5 2 との間で十分な大きさの接合面積が確保されることがある。仕切り壁 5 1 の接合強度の低下は抑制されることがある。

40

【 0 0 5 2 】

仕切り壁 5 1 の接合域は長辺の中央位置を含む領域であることがある。仕切り壁 5 1 のうち振動振幅の大きい部位が補強板 5 2 に接合される。その結果、仕切り壁 5 1 の振動は効果的に防止されることがある。しかも、仕切り壁 5 1 の接合域は長辺の全長を含む領域であることができる。こうして長辺の全長にわたって仕切り壁 5 1 が補強板 5 2 に接

50

合されれば、仕切り壁 5 1 の振動は確実に防止されることがある。さらに、仕切り壁 5 1 は長辺の全長にわたって開口 4 5 同士の間の全面で面接合されることがある。こうして長辺の全長にわたって開口 4 5 同士の間で全面で仕切り壁 5 1 が補強板 5 2 に面接合されれば、仕切り壁 5 1 の振動は確実に防止されることがある。

【0053】

仕切り壁 5 1 の接合域は四角形の各辺に少なくとも 1 カ所ずつ配置されればよい。こうして四角形の各辺で仕切り壁 5 1 が補強板 5 2 に接合されれば、仕切り壁 5 1 の振動は確実に防止されることがある。しかも、仕切り壁 5 1 の接合域は四角形を途切れなく囲むことができる。こうして四角形の全域で仕切り壁 5 1 が補強板 5 2 に接合されれば、仕切り壁 5 1 の振動は確実に防止されることがある。その上、仕切り壁 5 1 は四角形の全周にわたって開口 4 5 同士の間の全面で面接合されることがある。こうして四角形の全周にわたって開口 4 5 同士の間で全面で仕切り壁 5 1 が補強板 5 2 に面接合されれば、仕切り壁 5 1 の振動は確実に防止されることがある。

10

【0054】

素子チップ 1 7 では、行方向に隣接する開口 4 5 同士では開口 4 5 内の空間は通路 5 5 a で相互に連通される。そして、列端の開口 4 5 から基板 2 1 の輪郭の外側に通路 5 5 b は開放される。1 本の溝 5 3 で通路 5 5 a、5 5 b は形成される。こうして 1 本の溝 5 3 で 1 列の開口 4 5 全ての通気は確保されることがある。

20

【0055】

しかも、溝 5 3 は基板 2 1 の厚み方向からの平面視で矩形の短辺方向に開口 4 5 を横切る。こうして矩形の長辺方向に溝 5 3 同士の間隔 L が設定されると、矩形の短辺方向に溝 5 3 同士の間隔が設定される場合に比べて平行線 5 6 同士で大きな間隔が確保されることがある。したがって、少ない本数で溝 5 3 は形成されれば済む。加工の効率化は達成されることがある。

20

【0056】

加えて、溝 5 3 は第 1 方向 D 1 に等ピッチで並べられる。溝 5 3 の形成にあたって、等ピッチさえ確保されれば、溝 5 3 と補強板 5 2 との相対的位置は自由に設定されることがある。補強板 5 2 の加工にあたって補強板 5 2 の位置決め精度は緩められることがある。補強板 5 2 の加工は簡易化されることがある。

30

【0057】

(4) 超音波トランステューサー素子チップの製造方法

図 8 に示されるように、シリコンウェハー（基板）7 8 の表面で個々の素子チップ 1 7 ごとに下部電極 2 4、引き出し配線 2 7 および下部電極端子 3 3、3 5 が形成される（図 7 以降では図示されず）。下部電極 2 4、引き出し配線 2 7 および下部電極端子 3 3、3 5 の形成に先立ってシリコンウェハー 7 8 の表面には酸化シリコン膜 7 9 および酸化ジルコニア膜 8 1 が相次いで形成される。酸化ジルコニア膜 8 1 の表面には導電膜が形成される。導電膜はチタン、イリジウム、白金およびチタンの積層膜で構成される。フォトリソグラフィ技術に基づき導電膜から下部電極 2 4、引き出し配線 2 7 および下部電極端子 3 3、3 5 は成形される。

30

【0058】

図 9 に示されるように、下部電極 2 4 の表面で個々の素子 2 3 ごとに圧電体膜 2 6 および上部電極 2 5 が形成される。圧電体膜 2 6 および上部電極 2 5 の形成にあたってシリコンウェハー 7 8 の表面には圧電材料膜および導電膜が成膜される。圧電材料膜は P Z T 膜から構成される。導電膜はイリジウム膜から構成される。フォトリソグラフィ技術に基づき個々の素子 2 3 ごとに圧電材料膜および導電膜から圧電体膜 2 6 および上部電極 2 5 が成形される。

40

【0059】

続いて、図 10 に示されるように、シリコンウェハー 7 8 の表面に導電膜 8 2 が成膜される。導電膜 8 2 は個々の素子チップ 1 7 内で列ごとに上部電極 2 5 を相互に接続する。そして、フォトリソグラフィ技術に基づき導電膜 8 2 から上部電極 2 5、上部電極端子 3

50

4、36が成形される。

【0060】

その後、図11に示されるように、シリコンウエハー78の裏面からアレイ状の開口45が形成される。開口45の形成にあたってエッティング処理が施される。酸化シリコン膜79はエッティングトップ層として機能する。酸化シリコン膜79および酸化ジルコニウム膜81に振動膜43は区画される。開口45の形成後、シリコンウエハー78の裏面に補強板用のウエハー(補強部材)83の表面が重ね合わせられる。重ね合わせに先立ってウエハー83はハンドリング機構やステージ上に保持される。ウエハー83には例えばリジットな絶縁性基板が用いられることができる。絶縁性基板にはシリコンウエハーが用いられることができる。接合にあたって例えば接着剤が用いられることがある。接合後、シリコンウエハー78から個々の素子チップ17は切り出される。

10

【0061】

接合に先立って補強板用のウエハー83の表面には直線状の溝84が形成される。溝84は相互に平行に等間隔で延びる。溝84の少なくとも一端はウエハー83の端面で開放される。溝84は、開口45の開口幅Sよりも小さい間隔Lで並べられる。こうして溝84の間隔Lが設定されると、シリコンウエハー78と補強板用のウエハー83との間で相対的に位置ずれが生じても、少なくとも1本の溝84は開口45の輪郭線45aを横切ることができる。例えば図12に示されるように、シリコンウエハー78に対して補強板用のウエハー83が第1方向D1にずれて溝84aが開口45同士の間に位置しても、2つの開口45にはそれぞれ少なくとも1本の溝84bが配置されることがある。シリコンウエハー78から個々の素子チップ17が切り出された際に、溝84は補強板52の溝53を提供する。

20

【0062】

こうして溝84が形成されると、シリコンウエハー78およびウエハー83が大気中またはその他の気体雰囲気下で相互に重ね合わせられる場合でも、比較的に簡単に重ね合わせは実現されることがある。その一方で、シリコンウエハー78の裏面が均一な平面に重ね合わせられると、個々の開口45内に補強板用のウエハーの平面で気体が押し詰められる。大気圧では開口45内の空間の体積よりも大きい体積の気体が開口45内に留まろうとする。開口45の封鎖と同時に、シリコンウエハー78および補強板用のウエハーの隙間から余分な気体が逃げないと、シリコンウエハー78および補強板用のウエハーの張り合わせは実現されることがない。

30

【0063】

(5)他の実施形態に係る超音波トランスデューサー素子チップ

図13は他の実施形態に係る超音波トランスデューサー素子チップ17aを概略的に示す。この素子チップ17aでは1本1本の溝85は局所的に第2方向D2に延びる。こうした局所的な溝85がいくつかの開口45同士の間で通路55a、55bを形成する。複数本の溝85の組み合わせで、基板21の厚み方向からの平面視で1列の開口45を順番に横切って次々に開口45同士を接続する一連の通路55a、55bが形成される。こうして通路55a、55bの組み合わせで1列の開口45全ての通気は確保されることがある。溝85は溝53と同様に構成ができる。その他の構成は素子チップ17と同様に構成される。図中、素子チップ17と均等な構成や構造には同一の参照符号が付される。

40

【0064】

図14はさらに他の実施形態に係る超音波トランスデューサー素子チップ17bを概略的に示す。この素子チップ17bでは溝86は第1方向D1すなわち矩形の長辺方向に延びる。したがって、基板21の厚み方向からの平面視で、溝86は矩形の短辺で開口45の輪郭線45aを横切る。矩形の短辺では断面係数に起因して開口45の輪郭45aの壁すなわち仕切り壁51は変形しづらい。溝86の形成に基づき接合の範囲が狭められても、仕切り壁51は比較的に高い剛性を維持することができる。したがって、仕切り壁51の振動(残留振動)は抑制されることがある。その他の構成は素子チップ17と同様に

50

構成されることがある。図中、素子チップ 17 と均等な構成や構造には同一の参照符号が付される。

【0065】

その他、いずれの実施形態でも、開口 45 の配列では千鳥配置が確立されてもよい。千鳥配置では偶数列の素子 23 群は奇数列の素子 23 群に対して行ピッチの 2 分の 1 でずらされればよい。奇数列および偶数列の一方の素子数は他方の素子数に比べて 1 つ少なくてよい。その他、溝 53、85、86 は第 1 方向 D1 や第 2 方向 D2 に対して所定の傾斜角で傾斜してもよい。

【0066】

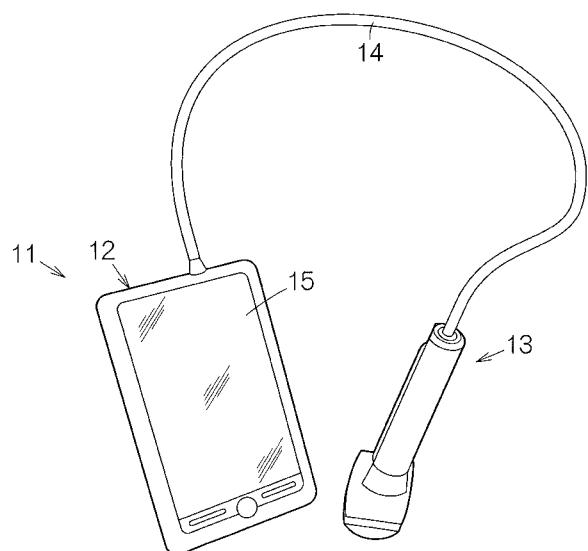
なお、上記のように本実施形態について詳細に説明したが、本発明の新規事項および効果から実体的に逸脱しない多くの変形が可能であることは当業者には容易に理解できるであろう。したがって、このような変形例はすべて本発明の範囲に含まれる。例えば、明細書または図面において、少なくとも一度、より広義または同義な異なる用語とともに記載された用語は、明細書または図面のいかなる箇所においても、その異なる用語に置き換えられることができる。また、超音波診断装置 11 や超音波プローブ 13、プローブヘッド 13b、素子チップ 17、17a、17b、素子 23 等の構成および動作も本実施形態で説明したものに限定されず、種々の変形が可能である。

【符号の説明】

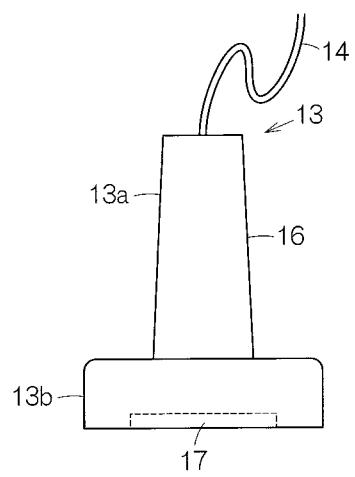
【0067】

11 電子機器（超音波診断装置）、13 プローブ（超音波プローブ）、13b プローブヘッド、15 表示装置（ディスプレイパネル）、16 筐体、17 超音波トランステューサー素子チップ、17a 超音波トランステューサー素子チップ、17b 超音波トランステューサー素子チップ、21 基板、23 超音波トランステューサー素子、45 開口、45a 輪郭、52 補強部材（補強板）、53 直線状溝部（溝）、55a 通路、55b 通路、56 平行線、74 処理回路、83 補強部材（補強板用のウエハー）、84 直線状溝部（溝）、85 直線状溝部（溝）、86 直線状溝部（溝）、D1 第 1 の方向（第 1 方向）、D2 第 1 の方向（第 2 方向）、L（直線状溝部の）間隔、S 開口幅。

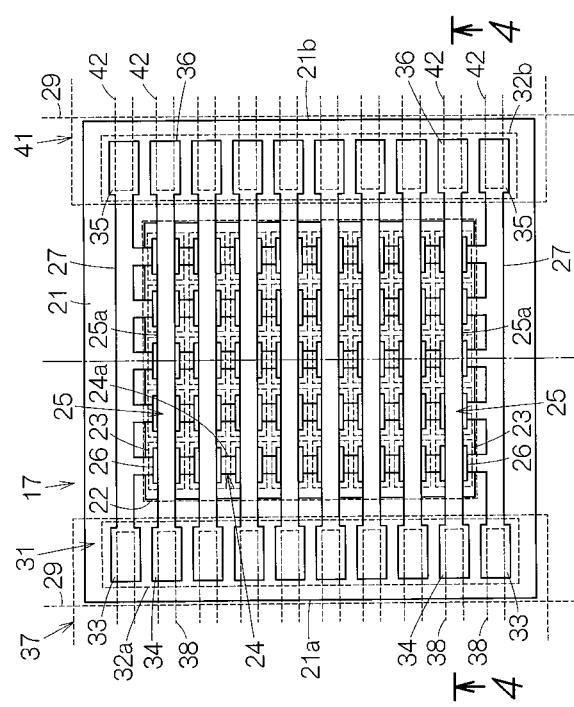
【図1】



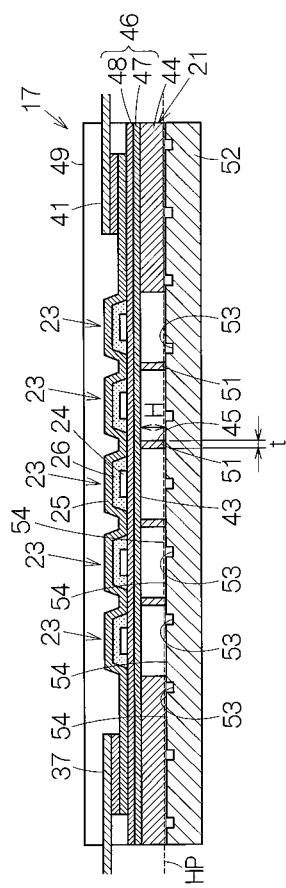
【 図 2 】



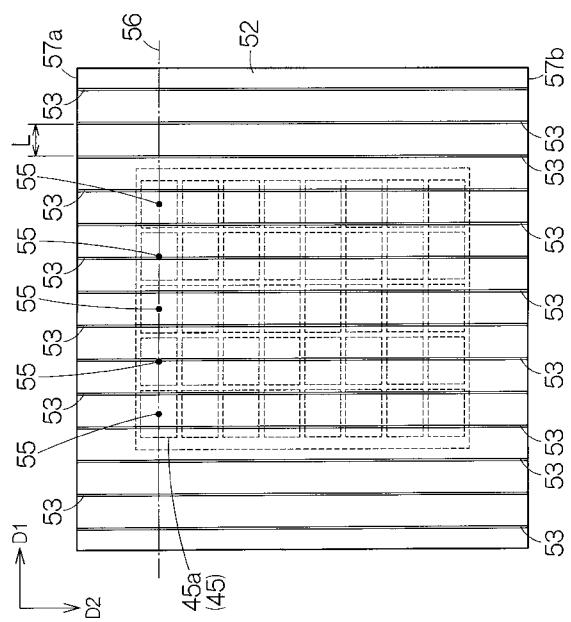
【図3】



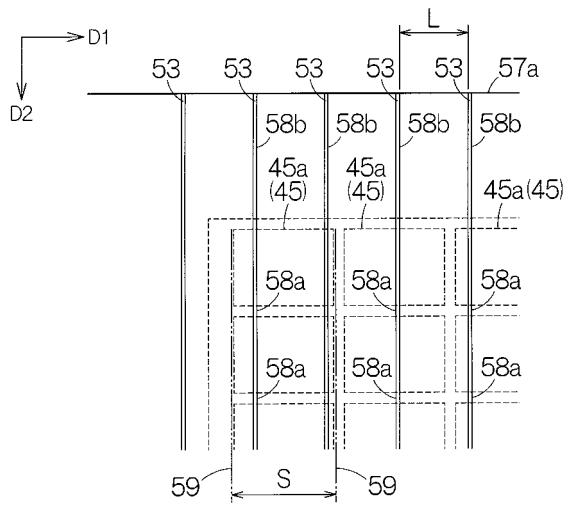
【 図 4 】



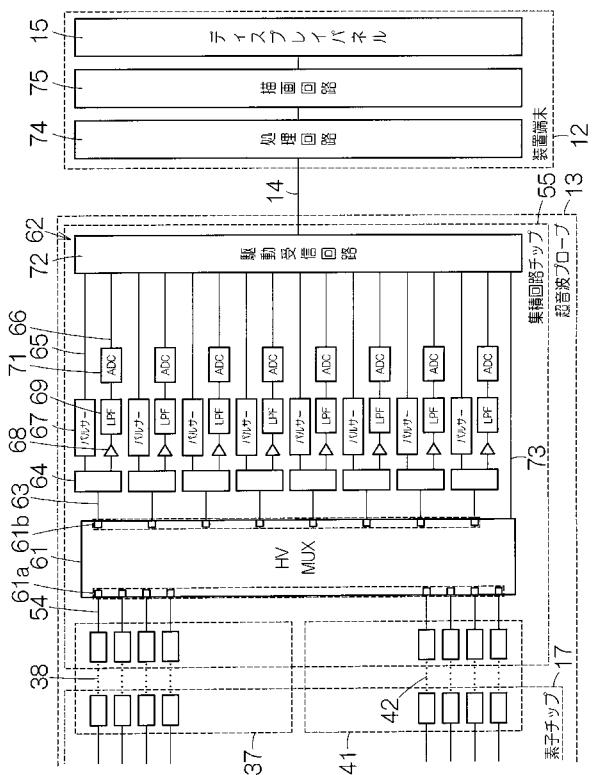
【図5】



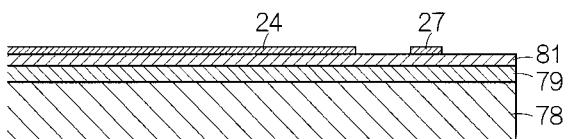
【図6】



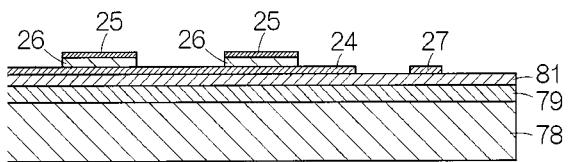
【図7】



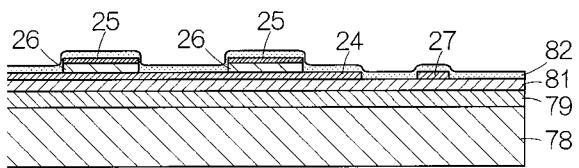
【図8】



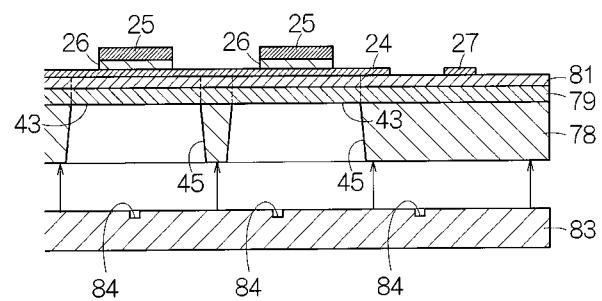
【図9】



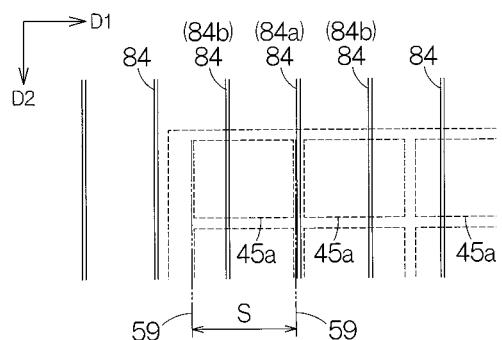
【図10】



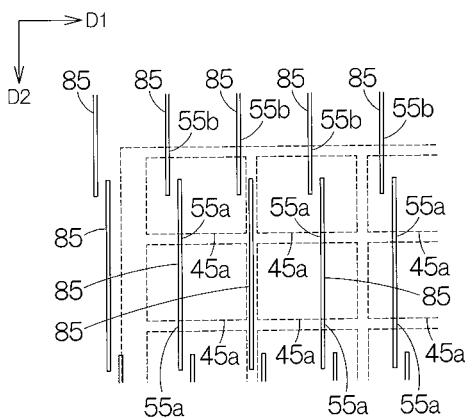
【図 1 1】



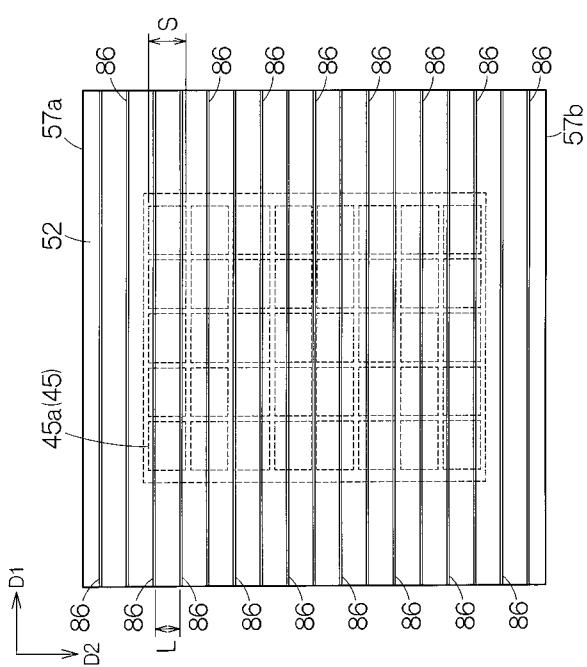
【図 1 2】



【図 1 3】



【図 1 4】



フロントページの続き

(72)発明者 清瀬 摂内

長野県諏訪市大和3丁目3番5号 セイコーホームズ株式会社内

Fターム(参考) 4C601 BB03 BB06 EE10 GA03 GB06 GB19 GB20 GB21 GB22 GB41

GB46

5D019 BB19 EE02 FF04 GG09

专利名称(译)	超声换能器元件芯片和探头，电子仪器和超声诊断设备		
公开(公告)号	JP2013211604A	公开(公告)日	2013-10-10
申请号	JP2012078673	申请日	2012-03-30
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生公司		
[标]发明人	中村友亮 鶴野次郎 清瀬攝内		
发明人	中村 友亮 鶴野 次郎 清瀬 摂内		
IPC分类号	H04R17/00 A61B8/00		
CPC分类号	B06B1/0207 A61B8/4494 B06B1/0622 G01S7/5208 G01S7/56 G01S15/8925 H04R1/20 H04R31/00 Y10T29/49005		
FI分类号	H04R17/00.332.B A61B8/00		
F-TERM分类号	4C601/BB03 4C601/BB06 4C601/EE10 4C601/GA03 4C601/GB06 4C601/GB19 4C601/GB20 4C601/GB21 4C601/GB22 4C601/GB41 4C601/GB46 5D019/BB19 5D019/EE02 5D019/FF04 5D019/GG09		
代理人(译)	井上 一 黒田靖		
其他公开文献	JP5900107B2 JP2013211604A5		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种超薄换能器元件芯片，其薄且具有承受基板厚度方向的压力的强度。解决方案：开口在基板上排列成阵列。超声换能器元件设置在基板的第一侧上的各个开口中。加强构件52固定到基板的与第一表面相对的第二表面上。凹槽53形成在加强构件52的表面上。凹槽53以小于开口宽度S的间隔L布置。点域5

