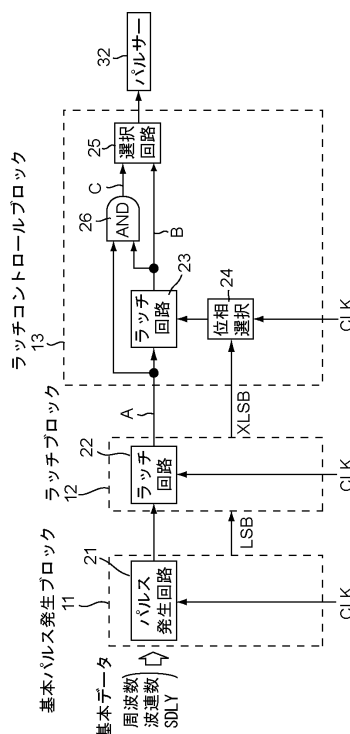




【特許請求の範囲】

【請求項 1】

システムクロックの正位相と逆位相のいずれかを選択する位相選択手段と、選択された位相のシステムクロックに同期して動作するラッチ手段と、該ラッチ手段の入力信号と出力信号との間のAND条件をとって出力を生じるAND手段とを有する送波ビームフォーマを備えることを特徴とする超音波診断装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、超音波を用いて生体内の画像情報等の診断情報を取得する超音波診断装置 10 に関し、とくに超音波診断装置の送波ビームフォーマに関する。

【背景技術】

【0002】

超音波診断装置は、超音波プローブから発生した超音波を患者身体内に入射し、その反射波を超音波プローブで受信してその受信信号を処理することによって、患者身体内の特定断面での画像情報や血流速度情報などのさまざまな診断情報を得るものである。超音波プローブは、たとえば下記の特許文献 1 に示されているように、多数の超音波振動子（圧電素子）を並べたものからなり、各振動子をパルス駆動するとともに、その駆動タイミング（遅延時間）をコントロールすることによって、各振動子から発生した超音波によって合成された超音波ビームのフォーカスを定める。また、受波超音波ビームについても同様に、各振動子から出力される受信信号の遅延時間をコントロールすることによって、合成受波超音波ビームのフォーカスを定める。 20

【特許文献 1】特開 2004 - 275635 号公報

【0003】

超音波の送波に関して図 3 を用いて説明すると、超音波プローブ 30 において多数配列された超音波振動子 31 の各々にパルサー（パルス駆動回路）32 を接続し、このパルサー 32 の各々に送波ビームフォーマ 33 からコントロールされたパルスを与える。この送波ビームフォーマ 33 は、通常ASIC（Application Specified IC）やFPGA（Field Programable Gate Alley）等を用いて構成され、システムクロック（CLK）に同期したデジタル制御により、入力された超音波周波数、波連数（パルス数）およびフォーカス 30 に関するデータなどの設定データに応じて、遅延時間制御などの送波のフォーカシングコントロールを行う。

【0004】

一般に、ASICやFPGA等の回路設計は同期設計という手法で設計され、システムクロックの周波数より高い精度で信号のコントロールをすることはできない。そのため、従来の送波ビームフォーマでは、送波フォーカスはシステムクロックの精度でコントロールされることとなり、システムクロックより高い精度でのコントロールは不可能である。また、超音波周波数もシステムクロックの1クロックを最小単位として定めざるを得ないので、これよりも高い精度で超音波周波数を定めることはできない。

【発明の開示】

40

【発明が解決しようとする課題】

【0005】

この発明の課題は、システムクロックへの同期制御に依拠しながら、そのハーフクロックでの同期手法を導入することにより、システムクロックの周波数より高い精度での送波コントロールができるように改善した送波ビームフォーマを備える超音波診断装置を提供することにある。

【課題を解決するための手段】

【0006】

上記の目的を達成するため、この発明による超音波診断装置においては、システムクロックの正位相と逆位相のいずれかを選択する位相選択手段と、選択された位相のシステム 50

クロックに同期して動作するラッチ手段と、該ラッチ手段の入力信号と出力信号との間のAND条件をとって出力を生じるAND手段とを有する送波ビームフォーマが備えられることが特徴となっている。

【発明の効果】

【0007】

超音波診断装置の送波ビームフォーマにはラッチ手段が備えられており、このラッチ手段は、位相選択手段によって選択された位相のシステムクロックに同期して動作するようになっている。そのため、正位相のシステムクロックに同期してラッチ手段を動作させるか、逆位相のシステムクロックに同期してラッチ手段を動作させるかを選択することによって、パルス信号をシステムクロックの1個分の半分（ハーフクロック）で遅延させることが可能となる。この場合、パルス信号の全体がシステムクロックの1クロック分あるいはハーフクロック分で遅延されることになり、パルス信号の長さ（超音波周波数）は変わらないので、その長さをハーフクロック単位で定めることはできない。そこで、ラッチ手段の入力パルス信号と出力パルス信号との間のAND条件をとることとして、パルス信号の長さについてもハーフクロック単位で定めることができるようにし、これによってパルス信号のデューティ比を50%にすることができるようにしている。したがって、システムクロックのハーフクロック単位での超音波周波数制御および遅延時間制御が可能となり、システムクロックによる同期制御を行いながらも、システムクロックの周波数の倍精度での超音波周波数制御および遅延時間制御を行うことができる。

【発明を実施するための最良の形態】

【0008】

つぎに、この発明を実施した超音波診断装置について図面を参照して説明する。

【実施例1】

【0009】

この発明の一実施例にかかる超音波診断装置では、図1に示すような、基本パルス発生ブロック11と、ラッチブロック12と、ラッチコントロールブロック13とを有する送波ビームフォーマが備えられている。この送波ビームフォーマでは、設定データから、超音波周波数、波連数（パルス数）およびディレイ量を示す変数SDLYを得る。超音波周波数は、システムクロックCLKの個数に対応する周期で表わされる。波連数は超音波振動波の数であり、パルス数である。SDLYは基準タイミングからの各振動子ごとの遅延量であり、CLKの1クロックの半分つまりハーフクロックを単位とする。そのため、SDLYの表わすLSBがハーフクロックを示し、2ビット目以上がクロックを示す。

【0010】

基本パルス発生ブロック11は、カウンタなどからなるパルス発生回路21を備え、上記の超音波周波数と波連数とに基づいたパルス信号を発生してつぎのラッチブロック12に送るとともに、SDLYのLSB信号をラッチブロック12に出力する。

【0011】

ラッチブロック12には、CLKに同期して動作するラッチ回路22が備えられ、入力されたパルス信号がCLKでラッチされて出力される。同時にこのラッチブロック12からは最終段のラッチコントロールブロック13でのCLKの位相選択信号XLSBを出力する。この位相選択信号XLSBは、つぎのラッチコントロールブロック13において、正位相のCLKで信号がラッチされるか、逆位相のCLKで信号がラッチされるかを選択するフラグを意味する。

【0012】

ラッチコントロールブロック13には、位相選択回路24を経たCLKに同期して動作するラッチ回路23と、信号選択回路25と、AND回路26とが含まれている。位相選択回路24は、位相選択信号XLSBに応じて正位相または逆位相のCLKを選択するので、これによって選択された位相のCLKがラッチ回路23に送られる。これにより、XLSBによってコントロールされた位相選択回路24で正位相か逆位相に選択されたCLKに同期して動作することになる。

10

20

30

40

50

【 0 0 1 3 】

たとえば超音波周波数がCLKの3個分の周期で表わされ、波連数が2、SDLYがクロック2個分の場合、各波形は図2の(イ)のようになる。ラッチブロック12から出力されるパルス信号Aは図2(イ)のAのように長さがクロック3個分となっている2個のパルスとなる。このパルス信号Aの立ち上がり・立ち下がりエッジのタイミングは、CLKの立ち上がりタイミングに同期している。

【 0 0 1 4 】

このパルス信号Aは、ラッチコントロールブロック13のラッチ回路23に送られる。ここではLSDYがクロック2個分で、LSBおよびXLSBは「0」であるから、位相選択回路24では正のCLKが選択され、ラッチ回路23は正のCLKに同期して動作する。そのため、ラッチ回路23から出力されるパルス信号Bは、図2(イ)のBのように1クロック分だけ送れて生じることとなり、基準のタイミングより2クロック分遅延したものとなる。このパルス信号Bの立ち上がり・立ち下がりエッジのタイミングは、正位相のCLKの立ち上がりタイミングに同期している。このパルス信号Bが信号選択回路25で選択されてパルサー32に送られ、これに接続された振動子がパルス駆動されることになる。

10

【 0 0 1 5 】

これに対して、図2の(ロ)の波形は、超音波周波数がクロック2.5個分、波連数が2、SDLYがクロック1.5個分の場合を示す。この場合は、基本パルス発生ブロック11のパルス発生回路21から発生されラッチブロック12を経て出力されるパルス信号Aは、図2(ロ)のAで示すようになる。このパルス信号Aは2個のパルスからなり、クロック1個分遅延したものとなるが、クロック3個分のHigh部と2個分のLow部とを持つ。基本パルス発生ブロック11およびラッチブロック12は正位相のCLKに同期しているため、パルス信号Aの立ち上がりおよび立ち下がりエッジのタイミングは正位相のCLKの立ち上がりタイミングとなっている。

20

【 0 0 1 6 】

ここで、SDLYがクロック1.5個分であるため、LSBおよびXLSBは「1」となっており、位相選択回路24では逆位相のCLKが選択されている。そのため、ラッチ回路23は逆位相のCLKの立ち上がりタイミングに同期して動作することとなり、ラッチ回路23から出力されるパルス信号Bは、図2(ロ)のBに示すように入力パルス信号Aに対してハーフクロック分遅延したものとなり、基準タイミングからの遅延時間がクロック1.5個分となる。ただ、このパルス信号Bの長さは入力されたパルス信号Aのまま、デューティ比が50%になっていない。そこで、AND回路26により、出力パルス信号Bと元の入力パルス信号Aとの間のANDをとって、図2(ロ)Cに示すようなパルス信号Cを得る。このパルス信号Cは、基準タイミングからの遅延時間がクロック1.5個分となっており、しかも長さ2.5クロック分で立ち下がったものとなり、デューティ比は50%となっている。このパルス信号Cが信号選択回路25で選択されてパルサー32に送られる。

30

【 0 0 1 7 】

超音波周波数およびSDLYの値として他の値をとる場合、たとえば超音波周波数がクロック1.5個分、SDLYがクロック2.5個分の場合などについても、同様にデューティ比50%のパルス信号を得ることができる。このように超音波周波数をハーフクロックを単位に定めることができるとともに、SDLYについてもハーフクロックを単位として定めることができ、しかもそれらの各場合にデューティ比を50%にすることができる。

40

【 0 0 1 8 】

なお、上記の説明はこの発明の一実施例に関するものであって、この発明の趣旨を逸脱しない範囲で、具体的な構成などは種々に変更できることはいうまでもない。たとえば、上記ではラッチ回路22、23、位相選択回路24、信号選択回路25、AND回路26等をハードウェア的に表現しているが、ソフトウェアにより構成することも可能である。

50

【産業上の利用可能性】

【0019】

この発明にかかる超音波診断装置によれば、送波ビームフォーマにおいて、システムクロックのハーフクロック単位での超音波周波数制御および遅延時間制御ができるので、システムクロックによる同期制御を行いながらも、システムクロックの周波数の倍という高精度での超音波周波数制御および遅延時間制御を行うことができる。

【図面の簡単な説明】

【0020】

【図1】この発明の一実施例のブロック図。

【図2】同実施例における波形図。

10

【図3】超音波診断装置の超音波送波系を示すブロック図。

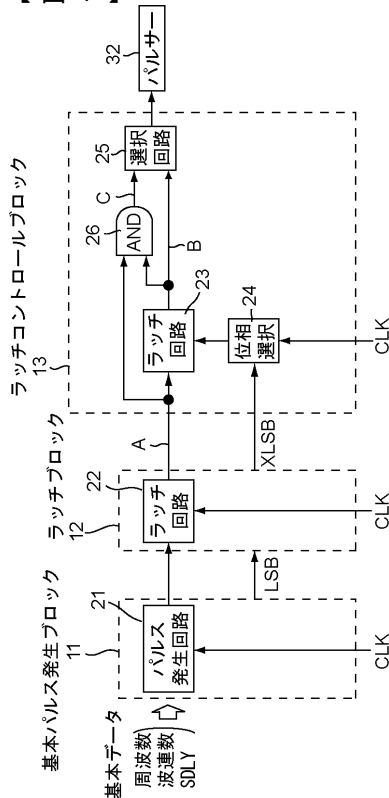
【符号の説明】

【0021】

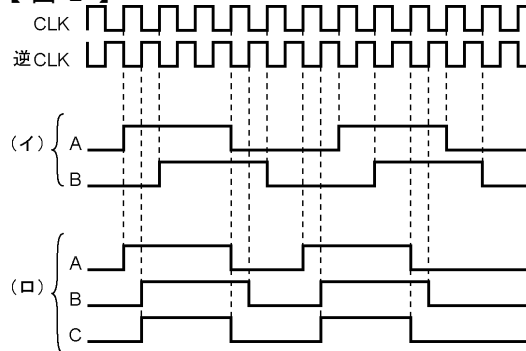
- 1 1 基本パルス発生ブロック
 1 2 ラッチブロック
 1 3 ラッチコントロールブロック
 2 1 パルス発生回路
 2 2、2 3 ラッチ回路
 2 4 位相選択回路
 2 5 信号選択回路
 2 6 AND回路
 3 0 超音波プローブ
 3 1 超音波振動子
 3 2 パルサー（パルス駆動回路）
 3 3 送波ビームフォーマ

20

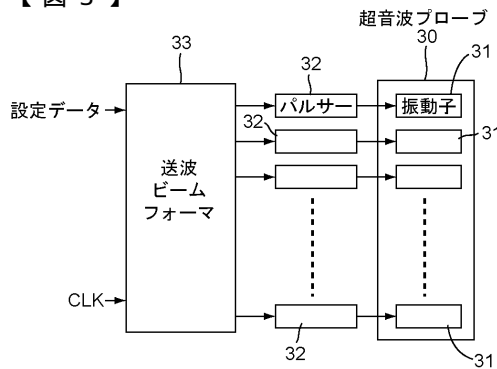
【図1】



【図2】



【図3】



专利名称(译)	超声诊断设备		
公开(公告)号	JP2006314436A	公开(公告)日	2006-11-24
申请号	JP2005138288	申请日	2005-05-11
[标]申请(专利权)人(译)	株式会社岛津制作所		
申请(专利权)人(译)	株式会社岛津制作所		
[标]发明人	岩崎雅樹		
发明人	岩崎 雅樹		
IPC分类号	A61B8/00		
FI分类号	A61B8/00 A61B8/14		
F-TERM分类号	4C601/BB02 4C601/BB06 4C601/EE09 4C601/EE12 4C601/HH04 4C601/HH07 4C601/HH31 4C601/JB03 4C601/JB37		
代理人(译)	北敏文 江口浩之		
外部链接	Espacenet		

摘要(译)

要解决的问题：改进超声波诊断系统的波发射波束形成器，使得在对系统时钟执行同步控制的同时，可以以比系统时钟的频率更高的精度执行波发射控制。解决方案：通过锁存电路22与正常相位的系统时钟CLK同步来执行基本脉冲信号的延迟控制，并且在锁存电路23中进一步输入延迟脉冲信号。相位选择电路24选择CLK的正常相位和反相位之一，并且通过选择与所选相位的CLK同步来操作锁存电路23。因此，锁存电路23使能CLK的半个时钟单元的延迟。提供AND电路26，其通过在输入脉冲信号和锁存电路23的输出脉冲信号之间取条件来产生输出。脉冲信号的长度（超声波频率）由半时钟单元确定，并且占空比设定为50%。Ž

