

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第1部門第2区分
 【発行日】令和2年2月27日(2020.2.27)

【公表番号】特表2019-503808(P2019-503808A)
 【公表日】平成31年2月14日(2019.2.14)
 【年通号数】公開・登録公報2019-006
 【出願番号】特願2018-540468(P2018-540468)
 【国際特許分類】

A 6 1 B 8/14 (2006.01)

【F I】

A 6 1 B 8/14

【手続補正書】

【提出日】令和2年1月17日(2020.1.17)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

超音波イメージングシステムであって、

トランスデューサのサブアレイのセットを有する超音波トランスデューサのアレイと、
 アナログバッファのアレイであって、前記アナログバッファは前記各々のトランスデューサに関連し、前記各々のトランスデューサの位置に局所的に配置される、アナログバッファのアレイと、

前記超音波トランスデューサのアレイ内から前記超音波トランスデューサのアレイの外側へ、前記トランスデューサの各々のサブアレイに対する、信号経路のセットであって、前記信号経路のセットは前記サブアレイの各々のトランスデューサに対する信号経路を有する、信号経路のセットと

を有し、

前記各々のトランスデューサは、

前記トランスデューサに関連するアナログバッファと、

スイッチング装置と、

前記スイッチング装置を制御するレジスタと

を有する回路を有し、

前記スイッチング装置は、前記トランスデューサ出力を前記回路の選択される出力にルーティングし、前記選択される出力は前記トランスデューサに対する信号経路に接続され、又は前記バッファを通じて前記回路への外部入力を前記回路からの外部出力にルーティングし、前記外部入力及び前記外部出力は前記信号経路のセットの少なくとも一つの信号経路に接続されるように選択的に構成可能であり、

前記トランスデューサの各々のサブアレイに対して、前記トランスデューサの少なくともいくつかに対する前記信号経路は前記サブアレイのトランスデューサに関連するアナログバッファの間に複数のホップを有する、
 超音波イメージングシステム。

【請求項2】

アナログ-デジタル変換器のバンクのアレイを有し、前記信号経路のセットは、前記アナログ-デジタル変換器のバンク又はバンクのセットにつながる、請求項1に記載のイメージングシステム。

【請求項 3】

前記超音波トランスデューサのアレイは、集積回路として設けられ、前記アナログ-デジタル変換器のバンクのアレイは前記集積回路の一部として設けられ、又は

前記アナログ-デジタル変換器のバンクのアレイは、超音波トランスデューサのアレイと別個の基板上に設けられる、請求項 2 に記載のイメージングシステム。

【請求項 4】

前記ホップは、前記各々のトランスデューサから前記アレイの外側への経路に沿って均一に広がる、請求項 1 乃至 3 の何れか一項に記載のイメージングシステム。

【請求項 5】

前記アナログバッファのアレイの各バッファは、ユニティゲインを備える差動増幅器又はサンプルアンドホールド回路を有する、請求項 1 乃至 4 の何れか一項に記載のイメージングシステム。

【請求項 6】

前記超音波トランスデューサのアレイは、前記超音波トランスデューサの行及び列を有し、前記超音波トランスデューサのアレイ内の前記信号経路は列を形成する、請求項 1 乃至 5 の何れか一項に記載のイメージングシステム。

【請求項 7】

前記超音波トランスデューサのアレイの前記領域の外側の行に配置されるアナログバッファの第 2 のアレイをさらに有する、請求項 6 に記載のイメージングシステム。

【請求項 8】

前記信号経路は、前記各々のトランスデューサに対して同じ数のホップを有する、請求項 1 乃至 8 のいずれか一項に記載のイメージングシステム。

【請求項 9】

前記各々のトランスデューサに関連する遅延に関する情報を記憶するメモリと、
前記メモリに記憶される前記遅延を考慮して、前記トランスデューサ信号を処理するプロセッサと
を更に有する、請求項 1 乃至 7 の何れか一項に記載のイメージングシステム。

【請求項 10】

超音波イメージング方法であって、
トランスデューサのサブアレイのセットを有する超音波トランスデューサのアレイを使用して超音波信号を生成するステップと、
前記各トランスデューサの位置に局所的に配置される、関連するアナログバッファを使用して、前記各々のトランスデューサからの出力をバッファリングするステップと、
前記トランスデューサの各サブアレイに対して、前記超音波トランスデューサのアレイ内から前記超音波トランスデューサのアレイの外側へ、信号経路のセットを形成するステップであって、前記信号経路のセットは前記サブアレイの各々のトランスデューサに対する信号経路を有する、ステップと
を有し、

前記各々のトランスデューサは、前記トランスデューサに関連するアナログバッファと、スイッチング装置と、前記スイッチング装置を制御するレジスタとを有する回路を有し、前記スイッチング装置は、前記トランスデューサ出力を前記回路の選択される出力に選択的にルーティングし、前記選択される出力は前記トランスデューサに対する信号経路に接続され、又は前記バッファを通じて前記回路への外部入力を前記回路からの外部出力にルーティングし、前記外部入力及び前記外部出力は前記信号経路のセットの少なくとも一つの信号経路に接続され、

前記方法は、前記各々のトランスデューサの前記回路の前記スイッチング装置を構成する前記ステップを更に有し、

前記トランスデューサの各サブアレイに対して、前記トランスデューサの少なくともいくつかに対する前記信号経路がアナログバッファの間に複数のホップを有する、
超音波イメージング方法。

【請求項 1 1】

前記各信号経路をアナログ-デジタル変換器のそれぞれのバンク又はバンクのセットに供給する、請求項 1 0 に記載の方法。

【請求項 1 2】

前記ホップは、前記各々のトランスデューサから前記アレイの外側への経路に沿って均一に広がる、請求項 1 0 又は 1 1 に記載の方法。

【請求項 1 3】

前記超音波トランスデューサのアレイは超音波トランスデューサの行及び列を有し、前記方法は、前記超音波トランスデューサの前記アレイの領域のエッジに達するように列として信号経路を形成するステップと、前記超音波トランスデューサのアレイの前記領域の外側の列に配置される第2アレイのアナログパuffaの間に更なる信号経路を供給するステップとを有する、
請求項10乃至 1 2 の何れか一項に記載の方法。

【請求項 1 4】

前記信号経路は、前記超音波トランスデューサのアレイの前記領域内に配置される第2アレイの複数のアナログパuffaを含み、前記方法は、前記超音波トランスデューサのアレイ内にジグザグ信号経路を形成するステップを有する、
請求項10乃至 1 2 の何れか一項に記載の方法。

【請求項 1 5】

前記各々のトランスデューサに対して同じ数のホップを備える信号経路を形成するステップ、又は
前記各々のトランスデューサに関連する遅延に関する情報を記憶し、前記記憶される遅延を考慮して前記トランスデューサ信号を処理するステップ
を有する、請求項10乃至 1 4 の何れか一項に記載の方法。

专利名称(译)	<无法获取翻译>		
公开(公告)号	JP2019503808A5	公开(公告)日	2020-02-27
申请号	JP2018540468	申请日	2017-01-20
[标]申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
申请(专利权)人(译)	皇家飞利浦NV哥德堡		
[标]发明人	フィッシュダフィットアンドリユー アーノルダセンヘラルドスヨハヌスヤコブスマリア オウゾウノフソティルフィリポフ トテフエミルディミトロフ		
发明人	フィッシュダフィットアンドリユー アーノルダセンヘラルドスヨハヌスヤコブスマリア オウゾウノフソティルフィリポフ トテフエミルディミトロフ		
IPC分类号	A61B8/14		
CPC分类号	G01S15/8927 B06B1/0622 G01S7/52025 G01S7/5208		
FI分类号	A61B8/14		
F-TERM分类号	4C601/EE08 4C601/GB06 4C601/GB20 4C601/GB22 4C601/HH01 4C601/HH22 4C601/HH29 4C601/JB02 4C601/JB03		
优先权	2016154161 2016-02-04 EP		
其他公开文献	JP2019503808A		

摘要(译)

超声成像系统具有超声换能器的阵列，超声换能器具有一组换能器子阵列。每个传感器都有一个模拟缓冲器。换能器的每个子阵列具有从超声换能器阵列内部到超声换能器阵列外部的信号路径，在缓冲器之间有一跳或多跳。提供缓冲器之间的至少一些跳以减小从超声换能器阵列的内部到外围的信号线长度。每个缓冲区跃点都会引入延迟，但是可以防止信号降级，因为许多模拟信号通过换能器阵列的大面积ASIC传输。