

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-192979

(P2019-192979A)

(43) 公開日 令和1年10月31日(2019.10.31)

(51) Int.Cl.	F I	テーマコード (参考)
HO4R 19/00 (2006.01)	HO4R 19/00 330	3C081
HO4R 3/00 (2006.01)	HO4R 3/00 330	4C601
HO4R 1/06 (2006.01)	HO4R 1/06 330	5D019
HO4R 1/40 (2006.01)	HO4R 1/40 330	5F038
HO1L 21/822 (2006.01)	HO1L 27/04 C	

審査請求 未請求 請求項の数 15 O L (全 26 頁) 最終頁に続く

(21) 出願番号 特願2018-80728 (P2018-80728)
 (22) 出願日 平成30年4月19日 (2018.4.19)

(71) 出願人 000005108
 株式会社日立製作所
 東京都千代田区丸の内一丁目6番6号
 (74) 代理人 110002066
 特許業務法人筒井国際特許事務所
 (72) 発明者 竹崎 泰一
 東京都千代田区丸の内一丁目6番6号 株式会社日立製作所内
 (72) 発明者 長谷川 浩章
 東京都千代田区丸の内一丁目6番6号 株式会社日立製作所内
 (72) 発明者 町田 俊太郎
 東京都千代田区丸の内一丁目6番6号 株式会社日立製作所内

最終頁に続く

(54) 【発明の名称】 超音波検査装置および超音波プローブ

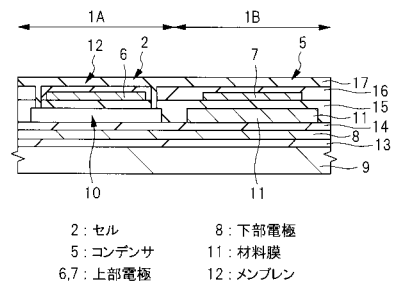
(57) 【要約】

【課題】電極間に空洞部を有し、メンブレンを振動させる容量検出型の超音波センサを含む超音波検査装置の性能を向上させる。

【解決手段】1つの半導体チップに、縦方向に積層された下部電極8、空洞部10およびメンブレン12内の上部電極6を備えた静電容量型デバイスであるセル2と、縦方向に積層された下部電極8および上部電極7を備えたコンデンサ5を形成する。セル2とコンデンサ5とは並列接続されており、セル2を用いて超音波の送受信を行う際には、DCバイアス電源と半導体チップとの接続を遮断し、コンデンサ5からセル2に直流電圧を印加する。

【選択図】図2

図2



【特許請求の範囲】

【請求項 1】

第 1 電極、前記第 1 電極の上の空洞部、および、前記空洞部の上に形成された第 2 電極を備えた第 1 コンデンサから成る静電容量型超音波トランスデューサと、

第 3 電極および前記第 3 電極上の第 4 電極を備え、前記第 1 コンデンサに並列に接続された第 2 コンデンサと、

前記第 3 電極または前記第 4 電極のいずれか一方と直流電源との間に接続されたスイッチ素子と、

を有し、

前記第 1 コンデンサおよび前記第 2 コンデンサは、同一の半導体チップに形成されている、超音波検査装置。

10

【請求項 2】

請求項 1 記載の超音波検査装置において、

前記第 1 コンデンサおよび前記第 2 コンデンサは、基板上において、前記基板の主面に沿う方向に並んで配置されている、超音波検査装置。

【請求項 3】

請求項 2 記載の超音波検査装置において、

前記第 1 電極および前記第 3 電極は、互いに一体となっており、前記第 2 電極および前記第 4 電極は、互いに一体となっている、超音波検査装置。

20

【請求項 4】

請求項 1 記載の超音波検査装置において、

前記第 2 コンデンサは、前記第 1 コンデンサに比べ、音波の受信感度が低い、超音波検査装置。

【請求項 5】

請求項 2 記載の超音波検査装置において、

前記第 3 電極と前記第 4 電極との間であって、前記空洞部と隣り合う位置には、前記第 3 電極および前記第 4 電極のいずれからも離間している導電膜が形成されている、超音波検査装置。

【請求項 6】

請求項 1 記載の超音波検査装置において、

前記スイッチ素子は、前記半導体チップに形成されている、超音波検査装置。

30

【請求項 7】

請求項 1 記載の超音波検査装置において、

前記第 1 コンデンサは、可変容量素子であり、

前記第 2 コンデンサは、固定容量素子である、超音波検査装置。

【請求項 8】

請求項 1 記載の超音波検査装置において、

前記スイッチ素子がオフの状態、前記静電容量型超音波トランスデューサを用いて超音波を送受信する、超音波検査装置。

【請求項 9】

請求項 1 記載の超音波検査装置において、

前記第 2 コンデンサは、前記第 1 コンデンサの下に形成されている、超音波検査装置。

40

【請求項 10】

請求項 9 記載の超音波検査装置において、

前記第 3 電極と前記第 4 電極との間の距離は、前記第 1 電極と前記第 2 電極との間の距離よりも小さい、超音波検査装置。

【請求項 11】

第 1 電極、前記第 1 電極の上の空洞部、および、前記空洞部の上に形成された第 2 電極を備えた第 1 コンデンサから成る静電容量型超音波トランスデューサと、

第 3 電極および前記第 3 電極上の第 4 電極を備え、前記第 1 コンデンサに並列に接続さ

50

れた第2コンデンサと、
を備えた半導体チップを有し、

前記第3電極または前記第4電極のいずれか一方と直流電源との間に接続されたスイッチ素子をさらに有する、超音波プローブ。

【請求項12】

請求項11記載の超音波プローブにおいて、

前記第1コンデンサおよび前記第2コンデンサは、前記半導体チップを構成する基板上において、前記基板の主面に沿う方向に並んで配置されている、超音波プローブ。

【請求項13】

請求項11記載の超音波プローブにおいて、

前記スイッチ素子は、前記半導体チップに形成されている、超音波プローブ。

10

【請求項14】

請求項11記載の超音波プローブにおいて、

前記第1コンデンサは、可変容量素子であり、

前記第2コンデンサは、固定容量素子である、超音波プローブ。

【請求項15】

請求項11記載の超音波プローブにおいて、

前記スイッチ素子がオフの状態、前記静電容量型超音波トランスデューサを用いて超音波を送受信する、超音波プローブ。

【発明の詳細な説明】

20

【技術分野】

【0001】

本発明は、超音波検査装置および超音波プローブに関し、特に、MEMS (Micro Electro Mechanical System) 技術により製造される静電容量型超音波トランスデューサを用いた超音波検査装置および超音波プローブに適用して有効な技術に関する。

【背景技術】

【0002】

超音波センサは、例えば医療用の超音波エコー診断装置または非破壊検査の超音波探傷装置などの様々な超音波検査装置に実用化されており、例えば、生体の血管の詰まりまたは拡がりなどを検査するための血管カテーテルなどに用いられている。

30

【0003】

これまでの超音波センサは、圧電体の振動を利用したものが主流であるが、近年のMEMS技術の進歩により、MEMS技術を用いた静電容量型超音波トランスデューサ (CMUT: Capacitive Micro-machined Ultrasonic Transducer) の開発が進められている。

【0004】

静電容量型超音波トランスデューサは、互いに対向する電極間に空洞部を持つ振動子を半導体基板上に形成したものである。当該静電容量型超音波トランスデューサでは、各電極に直流および交流の電圧を重畳印加してメンブレン (可撓性膜) を共振周波数付近で振動させ、これにより超音波を発生させる。

【0005】

40

このような超音波検査装置に係る技術については、例えば特許文献1 (特開2014-136002号公報) に記載がある。特許文献1には、超音波トランスデューサから電力供給を受けることによって充電される大容量キャパシタを、当該超音波トランスデューサに接続することが記載されている。

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開2014-136002号公報

【発明の概要】

【発明が解決しようとする課題】

50

【0007】

超音波検査装置を用いて超音波の送受信を行い、映像を取得するためには、超音波トランスデューサに対し常に直流電圧を印加する必要がある。血管カテーテルに超音波トランスデューサを用いる超音波検査装置では、例えば200Vの当該直流電圧を使用するが、短絡故障時に血管内へ漏電する虞があり、直流バイアス電圧に対する安全対策が必要である。

【0008】

これに対し、超音波トランスデューサを搭載した超音波プローブにバッテリーを搭載し、当該バッテリーから直流バイアス電圧を超音波トランスデューサに供給することが考えられる。また、当該バッテリーとして、例えば超音波トランスデューサを搭載した半導体チップとは別の半導体チップに形成されたコンデンサ（キャパシタ）を用いることが考えられる。しかし、このような構造では、互いに別々の半導体チップに搭載されたコンデンサと超音波トランスデューサとの間での寄生容量が大きく、コンデンサから電荷が放電し易いため、超音波トランスデューサを長時間動作させることが困難である。

10

【0009】

本発明の前記の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【課題を解決するための手段】

【0010】

本願において開示される実施の形態のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

20

【0011】

一実施の形態である超音波検査装置は、1つの半導体チップに搭載され、互いに並列に接続された、静電容量型デバイスであるセルと、充電用のコンデンサとを有し、セルとDCバイアス電源との接続のオン・オフを切り替えるスイッチをさらに有するものである。

【0012】

また、他の一実施の形態である超音波プローブは、1つの半導体チップに搭載され、互いに並列に接続された、静電容量型デバイスであるセルと、充電用のコンデンサとを有し、セルとDCバイアス電源との接続のオン・オフを切り替えるスイッチをさらに有するものである。

30

【発明の効果】

【0013】

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば以下のとおりである。

【0014】

本発明によれば、超音波検査装置の性能を向上させることができる。

【0015】

また、本発明によれば、超音波プローブの性能を向上させることができる。

【図面の簡単な説明】

【0016】

40

【図1】本発明の実施の形態1である超音波検査装置を構成する半導体チップを示す平面図である。

【図2】図1のA-A線における断面図である。

【図3】本発明の実施の形態1である超音波検査装置の構成を示すブロック図である。

【図4】本発明の実施の形態1である超音波検査装置を構成する半導体チップの製造工程中の断面図である。

【図5】図4に続く半導体チップの製造工程中の断面図である。

【図6】図5に続く半導体チップの製造工程中の断面図である。

【図7】図6に続く半導体チップの製造工程中の断面図である。

【図8】本発明の実施の形態1の変形例である超音波検査装置の構成を示すブロック図で

50

ある。

【図 9】本発明の実施の形態 1 の変形例である超音波検査装置の動作を説明するタイミングチャートである。

【図 10】本発明の実施の形態 2 である超音波検査装置を構成する半導体チップを示す断面図である。

【図 11】本発明の実施の形態 3 である超音波検査装置を構成する半導体チップを示す断面図である。

【図 12】本発明の実施の形態 3 である超音波検査装置の構成を示すブロック図である。

【図 13】本発明の実施の形態 3 の変形例 1 である超音波検査装置を構成する半導体チップを示す断面図である。

【図 14】本発明の実施の形態 3 の変形例 2 である超音波検査装置を構成する半導体チップを示す断面図である。

【図 15】本発明の実施の形態 4 である超音波検査装置を示す斜視図である。

【図 16】本発明の実施の形態 5 である超音波プローブを示す断面図である。

【発明を実施するための形態】

【0017】

以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において、同一の機能を有する部材には同一の符号を付し、その繰り返しの説明は省略する。また、以下の実施の形態では、特に必要なときを除き、同一または同様な部分の説明を原則として繰り返さない。

【0018】

(実施の形態 1)

本実施の形態の超音波検査装置は、例えば MEMS (Micro Electro Mechanical System) 技術を用いて製造された静電容量型超音波トランスデューサを備えた容量検出型の超音波送受信センサである。ここでは、1つの半導体チップ内に、静電容量型デバイスセルを構成するコンデンサと、当該静電容量型デバイスセルに直流バイアス電圧を供給するための充電用コンデンサとを混載することについて説明する。

【0019】

<本実施の形態の超音波検査装置の構造>

以下に、図 1 ~ 図 3 を用いて、本実施の形態の超音波検査装置の構成について説明する。図 1 は、本実施の形態の超音波検査装置を構成する半導体チップを示す平面図である。図 2 は、本実施の形態の超音波検査装置を構成する半導体チップを示す断面図である。図 2 は、図 1 の A - A 線における断面図である。図 3 は、本実施の形態の超音波検査装置の構成を示すブロック図である。

【0020】

図 1 は、本実施の形態の超音波検査装置を構成する半導体チップ 1 の一部を示す平面図である。半導体チップ 1 は、厚さ方向に沿って互いに反対側に位置する主面 (上面、表面) および裏面 (下面) を有しており、図 1 では、半導体チップ 1 の主面側の平面図 (上面図) を示している。図 1 では、層間膜などの絶縁膜を示しておらず、基板と、基板上に積層された下部電極および上部電極と、上部電極および下部電極の相互間に位置する空隙または膜 (犠牲膜) と、電極パッドとを主に示している。

【0021】

半導体チップ 1 の平面形状は、例えば長方形、つまり矩形である。半導体チップ 1 は基板 9 を有しており、基板 9 の主面上には、X 方向および Y 方向に並ぶ複数のセル 2 と、複数のコンデンサ 5 と、ボンディングパッド (以下、パッドという) 3、4 とが配置されている。X 方向および Y 方向は、平面視で互いに直交する方向であり、いずれも半導体チップ 1 の主面および基板 9 の主面に沿う方向である。すなわち、複数のセル 2 は、マトリクス状に並んで配置されている。パッド 3、4 は、半導体チップ 1 の入出力用の端子であり、パッド 3、4 には、ボンディングワイヤなどが電氣的に接続される。

【0022】

10

20

30

40

50

行列状にセル 2 が並んでいるセルアレイと平面視で隣り合う領域には、複数のコンデンサ 5 が Y 方向に並んで配置されている。X 方向において、コンデンサ 5 は、セルアレイの端部のセル 2 と隣り合って配置されている。セルアレイは、平面視で半導体チップ 1 の中心部に形成されている。複数のコンデンサ 5 は、平面視で半導体チップ 1 の端部近傍に形成されている。なお、ここでは X 方向においてコンデンサ 5 がセルアレイと隣り合う場合について説明するが、必ずしも隣り合っている必要はなく、半導体チップ 1 内であれば、コンデンサ 5 は任意の場所に配置することができる。

【0023】

セル 2 は、可変容量であるコンデンサにより構成される静電容量型デバイスセルである。本願では、複数のセル 2 を備えた静電容量型デバイスを、静電容量型超音波トランスデューサ (CMUT: Capacitive Micro-machined Ultrasonic Transducer) と呼ぶ。なお、本願では、静電容量型超音波トランスデューサを、単に超音波トランスデューサと呼ぶ場合がある。各セル 2 は 1 つの空洞部 (空隙) 10 を有している。空洞部 10 の平面視での形状は、例えば矩形である。複数のセル 2 のそれぞれを構成する空洞部 10 は、互いに離間している。各セル 2 は、空洞部 10 と平面視で重なる領域において、空洞部 10 上にメンブレン (可撓性膜) 12 (図 2 参照) を有している。複数のセル 2 のそれぞれは、超音波を発生 (発振) させ、超音波を送信することが可能であり、かつ、超音波を受信することが可能な最小単位の振動子である。当該振動子は、例えば静電型可変容量 (可変容量センサ) を構成している。

10

【0024】

セル 2 は、下部電極 8 と、下部電極 8 上の空洞部 10 と、空洞部 10 上のメンブレン 12 の一部を構成する上部電極 6 とを有している。すなわち、下部電極 8、空洞部 10 および上部電極 6 は、平面視で重なっている。複数のセル 2 は、1 つの下部電極 8 を共有している。下部電極 8 は、複数のセル 2 が並ぶセルアレイ (セル領域) および複数のコンデンサ 5 が並ぶコンデンサ領域のそれぞれと平面視で重なるように、半導体チップ 1 のほぼ全体に亘って広く形成されている。

20

【0025】

これに対し、コンデンサ 5 は可変容量ではない容量素子である。つまり、コンデンサ 5 の静電容量は変動せず、常に一定である。複数のコンデンサ 5 のそれぞれは、セル 2 に直流電圧を印加するために用いられる充電用コンデンサである。コンデンサ 5 は、下部電極 8 と、下部電極 8 上の上部電極 7 とを有している。すなわち、下部電極 8 および上部電極 7 は、平面視で重なっている。複数のコンデンサ 5 は、互いに 1 つの下部電極 8 を共有している。また、複数のセル 2 と複数のコンデンサ 5 とは、互いに 1 つの下部電極 8 を共有している。下部電極 8 と上部電極 7 との間には空隙は形成されておらず、材料膜 (犠牲膜、電極間膜) 11 が形成されている。図 1 では、図を分かり易くするため、材料膜 11 にハッチングを付している。

30

【0026】

複数のセル 2 を構成する複数の上部電極 6 のうち、X 方向または Y 方向において互いに隣り合う上部電極 6 のそれぞれは、上部電極 6 と一体となっている金属配線により相互に接続されている。また、セル 2 を構成する上部電極 6 とコンデンサ 5 を構成する上部電極 7 とのそれぞれは、上部電極 6、7 と一体となっている金属膜から成る金属配線により相互に接続されている。つまり、セル 2 を構成するコンデンサと、コンデンサ 5 とは、それぞれの上部電極 6、7 が互いに電氣的に接続され、それぞれの下部電極 8 が電氣的に接続されている。すなわち、セル 2 を構成するコンデンサと、コンデンサ 5 とは、互いに並列に接続されている。上部電極 6、7 のそれぞれの平面形状は矩形であり、複数の上部電極 6、7 のそれぞれの間を接続する金属配線の短手方向の幅は、平面視で矩形のレイアウトを有する上部電極 6、7 のそれぞれの最も小さい一辺の長さよりも小さい。

40

【0027】

平面視におけるセルアレイの外側の下部電極 8 の上面の一部は、下部電極 8 上の絶縁膜 (図示しない) に形成された開口部の底部で露出している。図 1 では、当該開口部により

50

囲まれた領域の下部電極 8 の上面を電極パッド 4 として示している。図 1 では電極パッド 4 を 1 つのみ示しているが、電極パッド 4 は複数形成されていてもよい。また、平面視におけるセルアレイの外側に引き出された電極であって、上部電極 6、7 と一体となっている電極の上面の一部は、上部電極 6、7 の上の絶縁膜（図示しない）に形成された開口部の底部で露出している。図 1 では、当該開口部により囲まれた領域の電極の上面を電極パッド 3 として示している。ここでは、上部電極 7 と金属配線で接続された電極パッド 3 を 1 つ示しているが、電極パッド 3 は複数形成されていてもよい。また、電極パッド 3 は上部電極 7 ではなく、上部電極 6 に対し金属配線を介して接続されていてもよい。

【0028】

図 2 には、基板 9 の主面に沿う方向で互いに並ぶセル領域 1 A とコンデンサ領域 1 B とを示している。すなわち、図 2 は、互いに隣り合うセル 2 およびコンデンサ 5 を含む断面図である。図 2 では、左側にセル領域 1 A を示し、右側にコンデンサ領域 1 B を示している。図 2 に示すように、半導体チップ 1（図 1 参照）は、基板 9 と、基板 9 上に順に積層された絶縁膜 1 3、下部電極 8、絶縁膜 1 4、1 5、1 6 および 1 7 を有している。基板 9 は、上側の主面と、当該主面の反対側の裏面とを有している。基板 9 は、例えばシリコン（Si）単結晶から成る。基板 9 は、ガラス基板またはサファイア基板などであってもよい。絶縁膜 1 3 ~ 1 7 は、例えば、酸化シリコン（SiO₂）、窒化シリコン（Si₃N₄）、炭化シリコン（SiC）または炭窒化シリコン（SiCN）などから成る。

10

【0029】

下部電極 8 は、例えばタングステン（W）膜または窒化チタン（TiN）膜などの導電膜から成る。また、下部電極 8 はタングステン膜または窒化チタン膜を含む複数の導電膜から成る積層構造を有していてもよい。

20

【0030】

セル領域 1 A の下部電極 8 の直上の領域において、絶縁膜 1 4 上には空洞部 1 0 が形成されている。空洞部 1 0 は、絶縁膜 1 4 と、絶縁膜 1 5 と、絶縁膜 1 5 に開口された孔部に埋め込まれた絶縁膜 1 7 とに覆われた空間である。空洞部 1 0 は、例えば真空により構成されている。空洞部 1 0 は上方および側方を絶縁膜 1 5 により覆われており、底部を絶縁膜 1 4 により覆われている。空洞部 1 0 の直上には、可動部であるメンブレン 1 2 が形成されている。

【0031】

すなわち、メンブレン 1 2 は、空洞部 1 0 の直上の絶縁膜 1 5、上部電極 6、絶縁膜 1 6 および 1 7 により構成されている。メンブレン 1 2 は、上方および下方に空間があるため、音波を受けた際などに動き、上下に振動する。上部電極 6 は、側面および上面を絶縁膜 1 6 により覆われた導電膜であり、例えばタングステン（W）膜または窒化チタン（TiN）膜などから成る。また、上部電極 6 はタングステン膜または窒化チタン膜を含む複数の導電膜から成る積層構造を有していてもよい。下部電極 8 と上部電極 6 との間隔は例えば 500 nm 程度である。空洞部 1 0 の直上において、絶縁膜 1 5、1 6 から成る積層膜を縦に貫通する孔部が形成されており、当該孔部内には、絶縁膜 1 6 上に形成された絶縁膜 1 7 の一部が埋め込まれている。当該孔部と上部電極 6 とは平面視で離間している。

30

【0032】

コンデンサ領域 1 B の下部電極 8 の直上の領域において、絶縁膜 1 4 上には、絶縁膜 1 4 および絶縁膜 1 5 に覆われた材料膜 1 1 が形成されている。材料膜 1 1 の上面および側面は絶縁膜 1 5 により覆われており、材料膜 1 1 の底面は絶縁膜 1 4 により覆われている。すなわち、材料膜 1 1 は、空洞部 1 0 と同じ高さに形成されており、空洞部 1 0 と材料膜 1 1 とは、互いに隣り合って形成されている。材料膜 1 1 は、真空よりも非誘電率が高い材料により構成されている。

40

【0033】

空洞部 1 0 は、材料膜 1 1 と同じ材料から成る犠牲膜を除去することで形成された部分であり、除去されずに残った当該犠牲膜が、材料膜 1 1 である。つまり、絶縁膜 1 4 ~ 1 7 は、当該犠牲膜を除去する際に用いられるエッチング溶液に対し、材料膜 1 1 に比べて

50

選択比を有する材料により構成されている必要がある。材料膜 11 は、例えば、TEOS (Tetra Ethyl Ortho Silicate、テトラエトキシシラン) 膜 (酸化シリコン膜)、または、タングステン (W) 膜、窒化チタン (TiN) 膜またはモリブデン (Mo) 膜などから成る。このように、材料膜 11 は、絶縁膜であっても導電膜であってもよい。材料膜 11 は、下部電極 8 および上部電極 7 のいずれから離間して形成されている。また、材料膜 11 が導電膜から成る場合、当該導電膜は電氣的に浮遊状態となっている。

【0034】

材料膜 11 の直上には、可動しない積層膜であって、絶縁膜 15、上部電極 7、絶縁膜 16 および 17 から成る膜が形成されている。上部電極 7 は、上部電極 6 と同じ高さに形成されており、上部電極 6、7 のそれぞれは、互いに隣り合って形成されている。また、上部電極 6、7 のそれぞれは互いに一体となっている。つまり、上部電極 6、7 のそれぞれは同じ導電膜から成る。なお、上部電極 6、7 のそれぞれは互いに離間していてもよいが、その場合でも、上部電極 6、7 のそれぞれは同じ高さにおいて同じ材料膜により構成される。上部電極 6、7 のそれぞれが互いに離間している場合には、例えば、ビアおよび配線を用いて、上部電極 6、7 のそれぞれを電氣的に接続する。

10

【0035】

本実施の形態の超音波検査装置を構成する半導体チップ 1 (図 1 参照) は、静電容量型超音波トランスデューサを構成する複数の振動子 (セル 2) を有している。静電容量型超音波トランスデューサを用いて超音波を発生させる動作 (送信動作) では、下部電極 8 および上部電極 6 に直流および交流の電圧を重畳印加することにより、下部電極 8 と上部電極 6 との間に静電気力が働き、各振動子のメンブレン 12 が、メンブレン 12 のばねの力との釣り合いにより、共振周波数付近で垂直方向に振動する。これにより、振動子から数 MHz の超音波 (超音波パルス) が発生する。なお、本願でいう垂直方向および縦方向とは、基板 9 の主面に対して垂直な方向である。

20

【0036】

また、静電容量型超音波トランスデューサによる受信動作では、各振動子 (セル 2) のメンブレン 12 に到達した超音波の圧力によりメンブレン 12 が振動し、下部電極 8 と上部電極 6 との間の静電容量が変化することで、超音波を検出することができる。すなわち、上記送信動作で発振した超音波を被検体 (生体) に当てて反射させ、反射波により起きる下部電極 8 と上部電極 6 との間隔の変位を、静電容量 (各振動子の静電容量) の変化として検出する。このように静電容量型超音波トランスデューサを用いて超音波の送受信 (送受波) を行うことにより、例えば生体組織の断層像を撮像することができる。

30

【0037】

図 1 に示す半導体チップ 1 は、図 3 に示す破線で囲まれた静電容量型デバイス 100 と充電用コンデンサ 101 とを混載したものである。言い換えれば、本実施の形態の超音波検査装置は、静電容量型デバイス 100 を備えた半導体チップ 1 に対し、破線で囲まれた領域の外の回路などを接続した構成を有している。図 3 に示す静電容量型デバイス 100 は、図 1 に示すセルアレイに形成されたセル 2 から成るコンデンサ (静電容量型トランスデューサ、CMUT) であり、図 3 に示す充電用コンデンサ 101 は、図 1 に示すコンデンサ 5 である。図 3 に示すように、それらのコンデンサは、互いに並列に接続されている。つまり、セル 2 から成るコンデンサ (静電容量型デバイス 100) は第 1 端子 (第 1 電極) と第 2 端子 (第 2 電極) とを有し、充電用コンデンサ 101 は第 3 端子 (第 3 電極) と第 4 端子 (第 4 電極) とを有し、第 1 端子と第 3 端子とは互いに接続されており、第 2 端子と第 4 端子とは互いに接続されている。

40

【0038】

図 3 に示すブロック図において、静電容量型デバイス 100 であるコンデンサの一方の第 1 端子と、充電用コンデンサ 101 の一方の第 3 端子とは、スイッチ (スイッチ素子) 102 を介して DC (Direct Current) バイアス電源 (直流電源) 103 に接続されている。スイッチ 102 は、スイッチ制御部 105 を用いて接続および切断 (開閉) を制御することができる。つまり、スイッチ 102 は、静電容量型デバイス 100 および充電用コ

50

ンデンサ 101 と DC バイアス電源 103 との接続のオン・オフを切り替えるために設けられている。言い換えれば、スイッチ 102 は、静電容量型デバイス 100 および充電用コンデンサ 101 と DC バイアス電源 103 との接続を遮断する役割を有している。

【0039】

スイッチ 102 は、図 2 に示す上部電極 7 または下部電極 8 のいずれか一方に電氣的に接続されている。つまり、スイッチ 102 は、図 2 に示す電極パッド 3 または 4 のいずれか一方に電氣的に接続されている。

【0040】

静電容量型デバイス 100 であるコンデンサのもう一方の第 2 端子と、充電用コンデンサ 101 のもう一方の第 4 端子とは、送信（発振）用の AC 電源（交流電源）である送信電源 104 に接続されている。静電容量型デバイス 100 の第 2 端子および充電用コンデンサ 101 の第 4 端子のそれぞれと送信電源 104 との間には、互いに逆並列に接続された 2 つのダイオード 106 が介在している。この 2 つのダイオード 106 は、静電容量型デバイス 100 で受信した信号、および、DC バイアス電源 103 から供給される電力が、送信電源 104 側に流れることを防ぐために設けられている。

10

【0041】

静電容量型デバイス 100 の第 2 端子と、充電用コンデンサ 101 の第 4 端子とは、DC バイアスブロッキング回路 107 に接続されている。また、DC バイアスブロッキング回路 107 は、送受分離回路 108 に接続されており、送受分離回路 108 は、増幅回路 109 に接続されており、増幅回路 109 は、フィルタ 110 に接続されている。また、フィルタ 110 は、アナログ - デジタル変換器 111 に接続されており、アナログ - デジタル変換器 111 は画像表示装置 112 に接続されている。

20

【0042】

続いて、超音波検査装置の動作について説明する。超音波検査装置を構成する静電容量型デバイス 100 を用いて超音波の送信および受信のいずれも行わない場合、つまり、静電容量型デバイス 100 を使用しないときには、スイッチ制御部 105 によりスイッチ 102 を閉じて DC バイアス電源 103 から充電用コンデンサ 101 に直流電圧を印加し、これにより、充電用コンデンサ 101 に電荷を蓄積する。このとき、静電容量型デバイス 100 を構成するコンデンサにも電荷が蓄積される。すなわち、スイッチ 102 をオン状態とすることで、図 1 および図 2 に示す複数のセル 2 および複数のコンデンサ 5 のそれぞれに電荷を蓄積する。このようにして、静電容量型デバイス 100 を動作させるためのバッテリーとして用いられる充電用コンデンサ 101 を充電する。

30

【0043】

次に、静電容量型デバイス 100 から超音波を送信（発振）する送信動作時には、スイッチ制御部 105 によりスイッチ 102 を開いてスイッチ 102 をオフ状態とする。そして、充電用コンデンサ 101 から静電容量型デバイス 100 に対し直流電圧を印加し、送信電源（AC: Alternate Current）104 から静電容量型デバイス 100 に交流電圧を印加する。これにより、静電容量型デバイス 100 であるコンデンサのメンブレン 12（図 2 参照）が振動することで、静電容量型デバイス 100 から超音波（超音波パルス）が発生する。

40

【0044】

次に、静電容量型デバイス 100 において超音波を受信する受信動作時には、スイッチ制御部 105 によりスイッチ 102 を開いてスイッチ 102 をオフ状態とする。そして、充電用コンデンサ 101 から静電容量型デバイス 100 に対し直流電圧を印加する。この状態で、静電容量型デバイス 100 であるコンデンサのメンブレン 12（図 2 参照）に到達した超音波の圧力によりメンブレン 12 が振動し、当該コンデンサの静電容量が変化することで、超音波を検出することができる。

【0045】

検出した受信信号は、DC バイアスブロッキング回路 107 および送受分離回路 108 を介して増幅回路 109 に送られる。DC バイアスブロッキング回路 107 は、例えばコ

50

ンデンサを含んでおり、増幅回路109側に、DCバイアス電源103または充電用コンデンサ101の直流電圧が印加されることを防ぐ役割を有している。送受分離回路108は、送信信号と受信信号とを分離する機能を有している。増幅回路109は受信信号を増幅する役割を有している。増幅回路109により増幅された受信信号は、フィルタ110およびアナログ-デジタル変換器111を介して画像表示装置112に送られる。フィルタ110は、送られてきた信号のうち、高周波の信号および低周波の信号のそれぞれを分ける機能と、ノイズを除去する機能を有している。また、アナログ-デジタル変換器111は、送られてきたアナログ信号をデジタル信号に変換する機能を有している。こうして、デジタル化した受信信号を、画像表示装置112に表示して可視化することができる。

10

【0046】

このように、静電容量型デバイス100を用いて超音波の送受信を行うことにより、例えば生体組織の断層像を撮像することができる。本実施の形態は、静電容量型デバイス100を用いた送受信の動作時において、DCバイアス電源103から半導体チップ1に対して直流電圧を供給せず、静電容量型デバイス100であるセル2（図1および図2参照）と共に半導体チップ1に混載されたコンデンサ5（図1および図2参照）からセル2に対して直流電圧を供給することを特徴としている。言い換えれば、静電容量型デバイス100を用いて超音波の送受信を行う際には、DCバイアス電源103と半導体チップ1との接続を遮断し、充電用コンデンサ101から静電容量型デバイス100に直流電圧を印加する。すなわち、コンデンサ5は、充放電が可能な二次電池として使用される。

20

【0047】

図2に示すコンデンサ5はセル2と異なり、超音波の送受信を行う振動子ではないため、コンデンサ5の容量は変動しないことが望ましい。このため、コンデンサ5を構成する下部電極8と上部電極7との間は、絶縁膜、または、絶縁膜および導電膜から成る積層膜により充填されており、下部電極8と上部電極7との間に空洞部は形成されていない。つまり、セル2からなるコンデンサが可変容量素子であるのに対し、コンデンサ5は、固定容量素子である。固定容量素子とは、超音波の送受信時も含め、常に容量が変動せず固定されている容量素子である。

【0048】

このため、セル2を構成するコンデンサの超音波受信時の応答特性と、コンデンサ5との超音波受信時の応答特性とは互いに異なる。つまり、コンデンサ5の応答特性は、セル2の応答特性より低い。言い換えれば、半導体チップ1（図1参照）により所定の超音波を受信する場合において、1つのコンデンサ5の感度（受信感度）は、1つのセル2の感度（受信感度）よりも低い。

30

【0049】

これにより、受信動作時において、コンデンサ5において余分な受信信号（ノイズ）が生じることを防ぐことができる。つまり、コンデンサ5を設けたことによる不要な応答が生じることを防ぐことができる。

【0050】

二次電池として用いられるコンデンサ5では、充電性能を高めることが望ましい。したがって、コンデンサ5の容量を高める観点から、図2示す材料膜11は、導電膜であることが望ましい。この場合、セル2を構成する上部電極6および下部電極8の相互間の距離に比べて、コンデンサ5を構成する上部電極7と当該導電膜との間の距離と、コンデンサ5を構成する下部電極8と当該導電膜との間の距離との合計の距離を小さくすることができる。したがって、コンデンサ5の容量を高めることができる。また、材料膜11を、真空よりも非誘電率が高い材料により構成することで、コンデンサ5の容量を、より高めることができる。本実施の形態では、1つのセル2を構成するコンデンサの容量よりも、1つのコンデンサ5の容量の方が大きい。したがって、図3に示すスイッチ102を閉じてDCバイアス電源103によりセル2およびコンデンサ5のそれぞれを充電した場合、1つのコンデンサ5に蓄積された電荷は、1つのセル2に蓄積された電荷よりも大きくなる

40

50

。

【0051】

また、コンデンサ5をセル2と同様の構成で形成し、材料膜11を除去して上部電極7と下部電極8との間に空洞部を形成してもよい。ただし、その場合、受信動作時にコンデンサ5において不要な応答が生じることを防ぐため、当該空洞部上の上部電極7を含む積層膜がメンブレン12のように動くことを防ぐ必要がある。そのためには、例えば、コンデンサ5の全体の幅をセル2の全体の幅よりも小さくし、コンデンサ5の平面視における面積を小さくすることが考えられる。これにより、上部電極7を含む当該積層膜の振動を防ぐことができるため、コンデンサ5におけるノイズの発生を防ぐことができる。このように、コンデンサ5が上下の電極間に空洞部を有している場合であっても、横方向の幅がセル2より小さいコンデンサ5の応答性能は、セル2の応答特性より低くなる。なお、本願でいう横方向とは、基板9の上面に沿う水平方向である。

10

【0052】

<本実施の形態の超音波検査装置の製造方法>

以下に、図4～図7を用いて、本実施の形態の超音波検査装置を構成する半導体チップの製造方法について説明する。図4～図7は、本実施の形態の超音波検査装置を構成する半導体チップの製造工程中の断面図である。

【0053】

まず、図4に示すように、基板9を用意する。基板9は、例えば単結晶シリコン(Si)から成る半導体基板(半導体ウェハ)である。続いて、基板9上に、絶縁膜13、下部電極8、絶縁膜14および材料膜11を順に形成(積層)する。絶縁膜13、14は、例えば、酸化シリコン(SiO₂)、窒化シリコン(Si₃N₄)、炭化シリコン(SiC)または炭窒化シリコン(SiCN)などから成る。下部電極8は、例えばタングステン(W)膜または窒化チタン(TiN)膜などの導電膜から成る。また、下部電極8はタングステン膜または窒化チタン膜を含む複数の導電膜から成る積層構造を有していてもよい。材料膜11は、例えば、TEOS膜(酸化シリコン膜)、タングステン(W)膜、窒化チタン(TiN)膜またはモリブデン(Mo)膜から成る。

20

【0054】

絶縁膜14は、図6を用いて後述するエッチング工程で材料膜11を除去する際に用いられるエッチング溶液に対し、選択比を有する材料で形成する。絶縁膜13、14は、例えばCVD(Chemical Vapor Deposition)法により形成することができる。下部電極8は、例えばスパッタリング法により形成することができる。材料膜11は、TEOS膜から成る場合、例えばCVD法などにより形成することができ、金属膜から成る場合、例えばスパッタリング法などにより形成することができる。

30

【0055】

続いて、フォトリソグラフィ技術およびエッチング法を用いて、材料膜11を加工(パターニング)し、これにより、絶縁膜14の上面の一部を露出させる。ここでは、セル領域1Aおよびコンデンサ領域1Bを含む領域内において、材料膜11をマトリクス状に並ぶ複数のパターンとして残す。当該複数のパターンは互いに離間しており、当該複数のパターンのそれぞれの平面視の形状は矩形である。これによりセル領域1Aには、材料膜11からなる複数の犠牲膜18が平面視でマトリクス状に並んで形成される。コンデンサ領域1Bでは、複数の材料膜11のパターンが、セル領域1Aの端部に並ぶ複数の犠牲膜18の横に隣り合って残る。犠牲膜18は、図6を用いて説明する後の工程で除去される犠牲パターンであり、完成後の超音波検査装置には残らない。

40

【0056】

次に、図5に示すように、絶縁膜14上に、犠牲膜18および材料膜11を覆うように、絶縁膜15を形成した後、絶縁膜15の上面を、例えばCMP(Chemical Mechanical Polishing)法により研磨することで平坦化する。絶縁膜15は、例えば、酸化シリコン(SiO₂)、窒化シリコン(Si₃N₄)、炭化シリコン(SiC)または炭窒化シリコン(SiCN)などから成る。また、絶縁膜15は、例えばCVD法により形成するこ

50

とができる。

【0057】

続いて、絶縁膜15上に、例えばスパッタリング法を用いて、導電膜を形成する。当該導電膜は、例えばタングステン(W)膜または窒化チタン(TiN)膜などから成る。また、当該導電膜は、タングステン膜または窒化チタン膜を含む複数の導電膜から成る積層構造を有していてもよい。続いて、フォトリソグラフィ技術およびエッチング法を用いて、当該導電膜を加工(パターニング)し、これにより、絶縁膜15の上面の一部を露出させる。

【0058】

ここでは、セル領域1Aにおいて、当該導電膜から成る上部電極6をマトリクス状に並べて形成し、コンデンサ領域1Bにおいて、上部電極6と並び当該導電膜から成る上部電極7を複数形成する。また、ここでは、当該導電膜から成る配線であって、互いに離間して隣り合う上部電極6同士、互いに離間して隣り合う上部電極6および上部電極7同士、並びに、互いに離間して隣り合う上部電極7同士をそれぞれ接続する金属配線を形成する。つまり、1つの上記導電膜をパターニングすることで、互いに一体となっている上部電極6、上部電極7および当該金属配線を形成する。また、ここでは、上部電極6、7がアレイ状に並ぶ領域の外側に、上記導電膜から成る引き出し電極(図示しない)を形成する。当該引き出し電極は、後に電極パッド3(図1参照)が形成される部分である。

10

【0059】

上部電極6、7のそれぞれの平面視の形状は矩形である。また、上部電極6は、セル領域1Aにおいて複数の犠牲膜18のそれぞれの直上に1つずつ形成され、上部電極7は、コンデンサ領域1Bにおいて複数の材料膜11のそれぞれの直上に1つずつ形成される。

20

【0060】

続いて、絶縁膜15上に、上部電極6、7、上記金属配線および上記引き出し電極を覆うように、絶縁膜16を形成した後、絶縁膜16の上面を、例えばCMP法により研磨することで平坦化する。絶縁膜16は、例えば、酸化シリコン(SiO₂)、窒化シリコン(Si₃N₄)、炭化シリコン(SiC)または炭窒化シリコン(SiCN)などから成る。また、絶縁膜16は、例えばCVD法により形成することができる。

【0061】

続いて、フォトリソグラフィ技術およびドライエッチング法を用いて、セル領域1Aの複数の犠牲膜18のそれぞれの直上の絶縁膜15、16から成る積層膜を貫通する孔部を形成する。ここでは、上部電極6と隣り合う位置に孔部を形成する。孔部の底面では、犠牲膜18の上面が露出する。本実施の形態の特徴の1つとして、ここでは、材料膜11の直上に孔部を形成しない。したがって、当該エッチング工程を行った直後において、犠牲膜18は一部が露出しているが、材料膜11は露出していない。

30

【0062】

次に、図6に示すように、例えばウェットエッチング法を用いて、犠牲膜18を除去する。これにより、犠牲膜18が除去された領域には空洞部10が形成される。ここでは、絶縁膜14~16に対して選択比を有する条件でウェットエッチングを行い、犠牲膜18を選択的に除去する。このとき、材料膜11の全体は絶縁膜14~16により覆われているため、エッチングにより除去されずに残る。

40

【0063】

次に、図7に示すように、上記孔部内を含む絶縁膜16上に絶縁膜17を形成する。絶縁膜17は、例えば、酸化シリコン(SiO₂)、窒化シリコン(Si₃N₄)、炭化シリコン(SiC)または炭窒化シリコン(SiCN)などから成る。また、絶縁膜17は、例えばCVD法により形成することができる。これにより空洞部10の直上の孔部の内側は絶縁膜17の一部により埋め込まれるが、空洞部10は埋め込まれずに残る。空洞部10内は、例えば真空状態となっており、密閉されている。

【0064】

続いて、平面視でセル領域1Aおよびコンデンサ領域1Bの外側に位置する絶縁膜16

50

、17を貫通し、上記引き出し電極の上面を露出する開口部（図示しない）を形成することで、当該開口部の底部の引き出し電極の上面に電極パッド3（図1参照）を形成する。また、平面視でセル領域1Aおよびコンデンサ領域1Bの外側に位置する絶縁膜14～17を貫通し、下部電極8の上面を露出する開口部（図示しない）を形成することで、当該開口部の底部に電極パッド4（図1参照）を形成する。

【0065】

以上の工程により、セル領域1Aには、下部電極8と、下部電極8上の空洞部10と、空洞部10上の絶縁膜15～17および上部電極6を含むメンブレン12とが形成される。セル領域1Aにおいて縦方向に積層された下部電極8と上部電極6と、下部電極8および上部電極6の相互間の空洞部10とは、コンデンサであるセル2を構成している。また、コンデンサ領域1Bには、下部電極8と、下部電極8上の上部電極7とから成るコンデンサ5が形成される。コンデンサ5を構成する下部電極8および上部電極7同士の間には空洞部は形成されておらず、下部電極8の上面から上部電極7の下面に亘って、絶縁膜14、15および材料膜11から成る積層膜が形成されている。

10

【0066】

続いて、基板9を含む半導体ウェハをダイシング工程により切削することで個片化し、複数の半導体チップ1（図1参照）を得る。これにより、本実施の形態の超音波検査装置を構成する半導体チップ1を形成する。その後、半導体チップ1の主面の電極パッド3、4などにボンディングワイヤを接続し、当該ボンディングワイヤを介して、半導体チップ1を図3に示す電源および回路などに電氣的に接続することで、本実施の形態の超音波検査装置が完成する。

20

【0067】

< 本実施の形態の効果 >

以下に、本実施の形態の超音波検査装置およびその製造方法の効果について説明する。

【0068】

超音波検査装置を用いて超音波の送受信を行い、映像を取得する際には、超音波トランスデューサに対し常に直流電圧を印加する必要がある。血管カテーテルに超音波トランスデューサを用いる超音波検査装置では、例えば200Vの当該直流電圧を使用するが、短絡故障時に血管内へ漏電する虞があり、直流バイアス電圧に対する安全対策が必要である。このような漏電の問題は、超音波検査装置が血管カテーテルに用いられる場合に限らず、超音波検査装置のプロブを生体に装着するウェアラブルセンサに用いる場合、および、超音波検査装置のプロブを生体の外部から表皮に接触させ、生体内部の構造などを検査する超音波エコー診断装置の超音波探触子として用いる場合でも起こり得る。

30

【0069】

ここで、超音波トランスデューサを含む第1半導体チップを搭載した超音波プロブ内に、充電用コンデンサを搭載した他の第2半導体チップを搭載し、超音波トランスデューサの送受信動作時には第1半導体チップにDCバイアス電源から直流電圧を供給せず、当該充電用コンデンサから第1半導体チップに直流電圧を供給することが考えられる。この場合、当該超音波プロブの短絡故障時において、生体に対し連続的に漏電が起こることを防ぐことができるように思える。

40

【0070】

しかし、第1半導体チップとは別に、充電用コンデンサが形成された第2半導体チップを超音波プロブ内に搭載すると、第2半導体チップ内の充電用コンデンサから第1半導体チップのセルレイまでの電圧印加経路における寄生容量が大きくなる。このため、充電用コンデンサから電荷が放電し易く、超音波トランスデューサを用いた送受信動作を長時間行うことが困難である。

【0071】

また、充電用コンデンサが形成された第2半導体チップを超音波プロブ内に搭載すると、超音波プロブが大きくなることが問題となる。特に、血管カテーテルのように検査用プロブの小型化が求められる場合、この問題は顕著となる。

50

【 0 0 7 2 】

これに対し、本実施の形態では、図 1 および図 2 に示すように、1つの半導体チップ 1 内に、超音波トランスデューサ (C M U T) のセル (振動子) 2 と、セル 2 の充電用のコンデンサ 5 とを形成している。図 3 を用いて説明したように、静電容量型デバイス 1 0 0 を用いて超音波の送受信を行う際、半導体チップ 1 に D C バイアス電源 1 0 3 から直流電圧を印加しなくても、事前に D C バイアス電源 1 0 3 を用いて充電した充電用コンデンサ 1 0 1 から静電容量型デバイス 1 0 0 に対し直流電圧を印加し、送受信動作を行うことができる。すなわち、超音波プローブの短絡故障時に、半導体チップ 1 から生体に対し連続的に漏電が起こることを防ぐことができる。

【 0 0 7 3 】

また、図 1 および図 2 に示すように、1つの半導体チップ 1 にセル 2 およびコンデンサ 5 を混載しているため、セル 2 に対するコンデンサ 5 からの電圧の印加経路を短縮することができる。すなわち、上述したように、超音波トランスデューサを含む第 1 半導体チップと充電用コンデンサを含む第 2 半導体チップとを超音波プローブに搭載する場合に比べ、充電用コンデンサから静電容量型デバイスに対する電圧印加経路に生じる寄生容量を大幅に低減することができる。よって、充電用コンデンサからの放電を抑え、超音波プローブの連続動作時間を延ばすことができる。したがって、超音波検査装置の性能を向上させることができる。

【 0 0 7 4 】

また、1つの半導体チップ 1 にセル 2 およびコンデンサ 5 を混載しているため、超音波プローブを小型化することができる。したがって、超音波検査装置の性能を向上させることができる。

【 0 0 7 5 】

また、本実施の形態では、図 1 および図 2 に示すセル 2 およびコンデンサ 5 が互いにほぼ同様の構造を有して並んで形成されており、それらの構造の違いは、材料膜 1 1 の有無のみである。すなわち、セル 2 では上下の電極間の犠牲膜 1 8 (図 5 参照) を除去して空洞部 1 0 を形成しているのに対し、コンデンサ領域 1 B では材料膜 1 1 を除去せずに残している。このように、一部の領域 (コンデンサ領域 1 B) で材料膜 1 1 を除去せず残すだけで、セル 2 とコンデンサ 5 とを作り分けることができる。よって、半導体チップ 1 にセル 2 を形成してコンデンサ 5 を形成しない場合に比べて、工程数を増やすことなくコンデンサ 5 を半導体チップ 1 に追加形成することができる。すなわち、半導体チップ 1 を含む超音波検査装置の製造コストを低減することができる。

【 0 0 7 6 】

< 変形例 >

図 8 に、本実施の形態の超音波検査装置の変形例を示す。図 8 は、本実施の形態の変形例である超音波検査装置の構成を示すブロック図である。また、図 9 に、本変形例である超音波検査装置の動作を説明するタイミングチャートを示す。図 9 では、チャート A にスイッチ 1 0 2 (図 8 参照) のオン・オフの状態を示し、チャート B に、静電容量型デバイスに印加されている D C バイアス電圧を示し、チャート C に、可変増幅回路による受信信号のゲインを示している。

【 0 0 7 7 】

本変形例は、図 3 に示す構成に比べて、静電容量型デバイス 1 0 0 の D C バイアス電圧を測定する機構を有し、測定した D C バイアス電圧に応じて、信号ゲインを調整する機構を備えている点で異なる。

【 0 0 7 8 】

すなわち、図 8 に示すように、スイッチ 1 0 2 を介して D C バイアス電源 1 0 3 に接続された静電容量型デバイス 1 0 0 の第 1 端子および充電用コンデンサ 1 0 1 の第 3 端子とは、D C バイアス測定部 1 1 3 に接続されており、D C バイアス測定部 1 1 3 は、可変増幅回路 1 1 4 に接続されている。可変増幅回路 1 1 4 は、増幅回路 1 0 9 およびフィルタ 1 1 0 の間に挿入されている。つまり、増幅回路 1 0 9 は送受分離回路 1 0 8 と、可変増

10

20

30

40

50

幅回路 114 とに接続されており、フィルタ 110 は可変増幅回路 114 とアナログ - デジタル変換器 111 とに接続されている。増幅回路 109 とフィルタ 110 とは、可変増幅回路 114 を介して接続されている。

【0079】

DC バイアス測定部 113 は、静電容量型デバイス 100 に印加されている直流電圧 (DC バイアス電圧) を測定する部分であり、特に、スイッチ 102 がオフ状態であるときの当該直流電圧を測定するものである。図 9 のチャート B に、時間経過に伴う当該直流電圧の推移を示している。本変形例の超音波検査装置では、図 8 に示すスイッチ 102 をオフ状態にした後、静電容量型デバイス 100 を動作させることで、充電用コンデンサ 101 に蓄積された電荷が低減する (図 9 のチャート A、B 参照)。これに伴い、図 9 のチャート B に示すように、静電容量型デバイス 100 に印加される DC バイアス電圧は徐々に低下する。図 8 に示す DC バイアス測定部 113 では、その DC バイアス電圧の低下を検出し、その結果を可変増幅回路 114 に伝える。

10

【0080】

可変増幅回路 114 では、増幅回路 109 側から送られてきた受信信号を、DC バイアス測定部 113 で測定した結果に応じて増幅させ、これにより受信感度が一定になるように補正 (調整) を行う。可変増幅回路 114 では、徐々に低下する DC バイアス電圧に対応して、受信信号のゲイン (拡大率) を徐々に高める (図 9 のチャート C 参照)。ただし、図 9 のチャート B に示すように、DC バイアス電圧が所定のしきい値を下回った際には、図 8 に示すスイッチ 102 をオン状態にして、静電容量型デバイス 100 に DC バイアス電源 103 から DC バイアス電圧を印加する。

20

【0081】

本実施の形態では、静電容量型デバイス 100 の動作中において、静電容量型デバイス 100 は DC バイアス電源 103 から切り離されているため、静電容量型デバイス 100 に印加される DC バイアス電圧を常に一定に保つことはできない。しかし、DC バイアス測定部 113 および可変増幅回路 114 を用いて受信信号のゲインを制御することで、受信感度が変動することを防ぐことができる。

【0082】

ここでは、可変増幅回路 114 を増幅回路 109 とフィルタ 110 との間に挿入することについて説明したが、可変増幅回路 114 は、静電容量型デバイス 100 の第 2 端子とアナログ - デジタル変換器 111 との間であれば、他の位置に挿入されていてもよい。

30

【0083】

(実施の形態 2)

前記実施の形態 1 では、充電用のコンデンサを CMUT のセルと並べて同一半導体チップ内に混載することについて説明したが、半導体チップ内に CMUT のセルと混載する充電用のコンデンサを、当該半導体チップ内において当該セルの下に設けてもよい。本実施の形態では、CMUT のセルと充電用コンデンサとを同一半導体チップ内において積層することについて、図 10 を用いて説明する。図 10 は、本実施の形態の超音波検査装置を構成する半導体チップを示す断面図である。図 10 では、図 2 と異なり、CMUT のセルアレイを構成するセルを 2 つ並べて示している。つまり、図 10 にはセル領域 1A のみを示している。

40

【0084】

図 10 に示すように、セル 2 の構造は、前記実施の形態 1 と同じである。すなわち、基板 9 の上方に順に積層された絶縁膜 13、下部電極 8、絶縁膜 14、絶縁膜 15、絶縁膜 16 および絶縁膜 17 が形成されており、セル 2 は、下部電極 8 と、絶縁膜 14 および絶縁膜 15 の相互間に形成された空洞部 10 と、絶縁膜 15 および絶縁膜 16 の相互間に形成された上部電極 6 とにより構成されている。

【0085】

ただし、セル 2 の直下において、基板 9 と絶縁膜 13 との間には、コンデンサ 35 が形成されている。すなわち、基板 9 上には、順に、絶縁膜 23、下部電極 28、絶縁膜 24

50

、絶縁膜 25、上部電極 27 および絶縁膜 26 が積層されている。下部電極 28 および上部電極 27 は、コンデンサ 35、つまり、図 3 に示す充電用コンデンサ 101 を構成している。絶縁膜 26 の上面は平坦化されており、絶縁膜 26 上に絶縁膜 13 が形成されている。

【0086】

コンデンサ 35 の下部電極 28 とセル 2 の下部電極 8 とは互いに電氣的に接続されており、コンデンサ 35 の上部電極 27 とセル 2 の上部電極 6 とは互いに電氣的に接続されている。すなわち、セル 2 を構成するコンデンサとコンデンサ 35 とは、互いに並列に接続されている。上部電極 27 および下部電極 28 のそれぞれは、複数のセル 2 が並ぶセルアレイ（セル領域 1A）と平面視で重なるように、半導体チップのほぼ全体に亘って広く形成されている。すなわち、コンデンサ 35 の容量は、各セル 2 の容量に比べて非常に大きい。

10

【0087】

また、コンデンサ 35 の容量を増大させる観点から、上部電極 27 および下部電極 28 の相互間の距離は小さく設計されている。つまり、上部電極 27 および下部電極 28 の相互間の距離は、上部電極 6 と下部電極 8 との間の距離よりも小さい。言い換えれば、上部電極 27 および下部電極 28 の相互間の絶縁膜（ここでは、絶縁膜 24、25 の積層膜）の膜厚は、上部電極 6 と下部電極 8 との間の距離よりも小さい。これにより、前記実施の形態 1 のコンデンサ 5（図 2 参照）に比べ、コンデンサ 35 の上下の電極間の距離を縮小することができるため、コンデンサ 35 の容量を増大させることができる。その結果、DC バイアス電源から切り離された静電容量型デバイスの動作時間を延ばすことができる。

20

【0088】

本実施の形態において、下部電極 28 および上部電極 27 のそれぞれの材料および成膜方法は、下部電極 8 の材料および成膜方法と同様である。また、絶縁膜 23 ~ 26 は、絶縁膜 13 ~ 16 と同様の方法で形成することができる。

【0089】

本実施の形態では、充電用のコンデンサ 35 を、セル 2 と同じ製造工程中に形成する必要がない。したがって、コンデンサ 35 の上下の電極間の距離を狭めることができる。また、セルアレイの周囲ではなく、セルアレイと平面視で重なる広い領域にコンデンサ 35 を形成することができる。よって、前記実施の形態 1 に比べ、コンデンサ 35 の容量を増大させることが容易となる。

30

【0090】

また、セルアレイの周囲に充電用のコンデンサを設ける必要がないため、前記実施の形態 1 に比べ、半導体チップの面積を低減することができる。

【0091】

本実施の形態の変形例として、絶縁膜 24 と絶縁膜 25 との間に、空洞部 10 と同様に空洞部（空隙）を形成してもよい。その場合、当該空洞部は、空洞部 10 と同様に複数並べて形成してもよいが、セルアレイの全体と平面視で重なるように大きく形成してもよい。セルアレイの全体と重なる程度の大きさ有する 1 つの空洞部を形成する場合は、当該空洞部の上方の積層膜が動くこと、および、空洞部が潰れることなどを防ぐため、空洞部内に絶縁膜 24 と絶縁膜 25 との間を支える支柱を複数並べて形成することが考えられる。

40

【0092】

また、前記実施の形態 1 と本実施の形態とを組み合わせると、セル 2 の直下のコンデンサ 35 と、セル 2 と隣り合うコンデンサ 5（図 1 および図 2 参照）とを形成してもよく、コンデンサ 5、35 は、互いに並列に接続する。この場合、前記実施の形態 1 に比べて半導体チップ 1 の面積を低減する効果を得ることができない可能性があるが、充電用コンデンサの容量をさらに増大させることができる。

【0093】

（実施の形態 3）

本実施の形態では、図 3 に示したスイッチ 102 を、半導体チップ 1 に搭載することに

50

ついて、図 1 1 および図 1 2 を用いて説明する。また、ここでは、当該スイッチ 1 0 2 を、半導体基板上の半導体素子として形成する場合について説明する。図 1 1 は、本実施の形態の超音波検査装置を構成する半導体チップを示す断面図である。図 1 2 は、本実施の形態の超音波検査装置の構成を示すブロック図である。

【 0 0 9 4 】

図 1 2 に示すように、本実施の形態の半導体チップ 1 は、前記実施の形態 1 と同様に静電容量型デバイス 1 0 0 および充電用コンデンサ 1 0 1 を搭載しており、さらに、静電容量型デバイス 1 0 0 および充電用コンデンサ 1 0 1 に接続されたスイッチ 1 0 2 を搭載している。図 1 1 に示すように、当該スイッチ 1 0 2 は、半導体素子であるトランジスタにより構成されている。図 1 1 では、左側に半導体チップのセル領域 1 A およびコンデンサ領域 1 B を示し、右側に当該半導体チップのスイッチ領域 1 C を示している。

10

【 0 0 9 5 】

図 1 1 に示すセル領域 1 A およびコンデンサ領域 1 B の構造は、前記実施の形態 1 と同様である。これに対し、図 1 1 に示すスイッチ領域 1 C には、M I S F E T (Metal Insulator Semiconductor Field Effect Transistor、M I S 型電界効果トランジスタ)であるトランジスタが形成されている。すなわち、スイッチ領域 1 C の基板 9 上には、ゲート絶縁膜 3 7 を介してゲート電極 3 8 が形成されており、ゲート電極 3 8 の横の半導体基板である基板 9 の上面には、ソース・ドレイン領域 3 9 が一対形成されている。ソース・ドレイン領域 3 9 およびゲート電極 3 8 は、トランジスタを構成している。ゲート絶縁膜 3 7 は例えば酸化シリコン膜から成り、ゲート電極 3 8 は例えばポリシリコン膜から成る。ソース・ドレイン領域 3 9 は、基板 9 の上面に、n 型不純物または p 型不純物を導入して形成した半導体領域である。

20

【 0 0 9 6 】

絶縁膜 1 3 は、ソース・ドレイン領域 3 9 およびゲート電極 3 8 を覆うように形成されており、ソース・ドレイン領域 3 9 およびゲート電極 3 8 のそれぞれの上面には、絶縁膜 1 3 を貫通する導電性接続部であるプラグ 4 0 が電氣的に接続されている。なお、ゲート電極 3 8 上のプラグ 4 0 は、図示していない領域に形成されている。また、プラグ 4 0 とソース・ドレイン領域 3 9 との間、および、プラグ 4 0 とゲート電極 3 8 との間のそれぞれには、シリサイド層 (図示しない) が形成されている。プラグ 4 0 は、例えばタングステン (W) 膜から成る。

30

【 0 0 9 7 】

プラグ 4 0 の上面は絶縁膜 1 3 の上面と同じ面内で平坦化されており、プラグ 4 0 の上面は、絶縁膜 1 3 上に形成され、絶縁膜 1 4 に覆われた配線 4 1 の下面に接続されている。配線 4 1 は、例えば下部電極 8 と同じ材料から成る。配線 4 1 の上面には、絶縁膜 1 4 を貫通する導電性接続部であるビア 4 2 が接続されている。ビア 4 2 は、例えばタングステン (W) 膜から成る。ビア 4 2 の上面は絶縁膜 1 4 の上面と同じ面内で平坦化されており、ビア 4 2 の上面は、絶縁膜 1 4 上に形成され、絶縁膜 1 5 に覆われた配線 4 3 の下面に接続されている。配線 4 3 は、例えば、材料膜 1 1 と同じ導電膜から成る。スイッチ領域 1 C において、絶縁膜 1 5 上には、絶縁膜 1 6 により覆われた配線 4 4 が形成されている。配線 4 4 と配線 4 3 とは、絶縁膜 1 5 を貫通するビア (図示しない) により接続されている。配線 4 4 は、例えば上部電極 6、7 と同じ材料により形成されている。

40

【 0 0 9 8 】

トランジスタは、図 1 2 に示すスイッチ制御部 1 0 5 によりオン・オフを切り替えることができるスイッチ素子であり、ソース・ドレイン領域 3 9 の一方はセル 2 の第 1 電極 (例えば下部電極 8) およびコンデンサ 5 の第 3 電極 (例えば下部電極 8) に電氣的に接続されており、ソース・ドレイン領域 3 9 のもう一方は D C バイアス電源 1 0 3 に電氣的に接続されている。また、ゲート電極 3 8 は、スイッチ制御部 1 0 5 に電氣的に接続されている。

【 0 0 9 9 】

本実施の形態では、図 1 2 に示すように、スイッチ 1 0 2 を静電容量型デバイス 1 0 0

50

および充電用コンデンサ101と共に半導体チップ1に搭載することにより、スイッチ102とそれらのコンデンサとの間の電圧印加経路を短縮することができる。これにより、スイッチ102とそれらのコンデンサとの間の寄生容量を低減し、リークパスを減少させることができる。つまり、充電用コンデンサ101からの放電を防ぐことができるため、静電容量型デバイス100をより長時間動作させることができる。

【0100】

<変形例1>

本変形例では、半導体チップに搭載するスイッチを、半導体素子ではなく、MEMS技術を用いて形成した機械的スイッチにより構成することについて、図13を用いて説明する。図13は、本実施の形態の超音波検査装置を構成する半導体チップを示す断面図である。

10

【0101】

図13に示すように、本変形例のスイッチ領域1Cの構造は、図11に示すスイッチ領域1Cの構造とは異なっている。具体的には、本変形例のスイッチ領域1Cにおいて半導体素子であるスイッチは形成されておらず、基板9上には、絶縁膜13~17が順に積層されている。絶縁膜17上には、接点開閉スイッチ(MEMSスイッチ素子)が形成されている。

【0102】

接点開閉スイッチは、3つの端子により構成されており、これらの端子はゲート、ソースおよびドレインとして考えることができる。図13のスイッチ領域1Cには、オフ状態の接点開閉スイッチを示している。例えばソースとして機能する金属板(電極)50は、絶縁膜17の上面に一端が固定され、他の一端が絶縁膜17の上面の上方に離間して浮いた状態となっている。つまり、金属板50の下面は絶縁膜17の上面に対向しており、金属板50の横方向の一端は絶縁膜17の上面に固定されているが、金属板50の他の部分はいずれの箇所にも固定されていない。また、金属板50の直下の絶縁膜17の上面には、ゲートとして機能する電極51と、ドレインとして機能する電極52とが並んで配置されている。電極51、52は互いに離間しており、電極51、52のそれぞれの上面と金属板50の下面とは互いに離間している。電極51は、電極52に比べ、金属板50と絶縁膜17との固定部に近い位置に配置されている。

20

【0103】

ここで、電極51に直流電圧を印加すると、金属板50を下方方向に引っ張る静電気が発生する。これにより、金属板50の固定されていない端部が下方に下がり、電極52に接触することで、金属板50と電極52とが導通し、接点開閉スイッチがオン状態となる。ゲートである電極51に印加する電圧を0Vにすると、電極51と金属板50との間の引力が消滅するため、金属板50は電極52から離れ、接点開閉スイッチはオフ状態に戻る。

30

【0104】

本変形例は、上記接点開閉スイッチを、図12に示す半導体チップ1に搭載するスイッチ102として使用するものである。このように、半導体チップ1に、静電容量型デバイス100および充電用コンデンサ101とDCバイアス電源103との間に接続されたスイッチ102を形成している。これにより、図11および図12を用いて説明したように、スイッチ102と静電容量型デバイス100および充電用コンデンサ101との間の電圧印加経路を短縮することができる。これにより、スイッチ102と静電容量型デバイス100および充電用コンデンサ101との間の寄生容量を低減し、リークパスを減少させることができる。

40

【0105】

また、上記接点開閉スイッチは、オフ時にソース端子とドレイン端子との間を機械的に離間させているため、リーク電流がほぼ発生しない。よって、スイッチ102を半導体素子により形成する場合(図11参照)に比べ、オフ時のリーク電流の発生を抑えることができるため、半導体チップを省電力化することができる。すなわち、充電用コンデンサ1

50

01を電源として用いる静電容量型デバイス100の動作時間を延ばすことができる。

【0106】

<変形例2>

上記変形例1では、端子(金属板)の1つの端部を固定した片持ち式のスイッチを用いることについて説明したが、本変形例では、半導体チップに搭載するスイッチを、MEMS技術を用いて形成した機械的スイッチ(MEMSスイッチ素子)であって、可動端子の両端が固定されたスイッチを用いることについて、図14を用いて説明する。図14は、本実施の形態の超音波検査装置を構成する半導体チップを示す断面図である。図14には、オフ状態のMEMSスイッチを示している。

【0107】

図14に示すように、本変形例のスイッチ領域1Cの構造は、図11および図13に示すスイッチ領域1Cの構造とは異なっている。具体的には、本変形例のスイッチ領域1Cにおいて半導体素子であるスイッチは形成されておらず、基板9上には、絶縁膜13~17が積層されている。ここで、絶縁膜14上には、セル領域1Aの空洞部10と同様に、空洞部55が形成されている。空洞部55内の下面、つまり絶縁膜14の上面に接して、電極56と、電極56を挟む一对の電極53とが形成されている。また、空洞部55内の上面、つまり絶縁膜15の下面に接して、電極57と、電極57を挟む一对の電極54とが形成されている。

【0108】

電極56と電極57とは平面視で重なる位置に配置され、互いに離間している。また、電極53と電極54とは平面視で重なる位置に配置され、互いに離間している。空洞部55の直上の絶縁膜15~17から成る積層膜は、メンブレン(可撓性膜)である。本変形例のMEMSスイッチは、電極53または54の一方に直流電圧を印加し、他方に例えば0Vを印加して、電極53と電極54との間に引っ張り合う静電気力を発生させるものである。これにより、当該メンブレンの中央部を下方に撓ませ、電極56、57が互いに接触して導通することでMEMSスイッチがオン状態となる。電極53または54に印加していた電圧を0Vにすれば、電極56、57は再度離間し、MEMSスイッチはオフ状態となる。

【0109】

本変形例では、オフ時に互いに離間する電極56、57を有する機械的なMEMSスイッチ素子を半導体チップに搭載することで、本実施の形態の上記変形例1と同様の効果を得ることができる。

【0110】

(実施の形態4)

次に、前記実施の形態1~3のいずれかの超音波検査装置の全体の構造を、図15を用いて説明する。図15は、本実施の形態の超音波検査装置を示す斜視図である。

【0111】

本実施の形態の超音波検査装置は、音波の透過性を利用し、外から見ることのできない生体内部を、可聴音領域を超えた超音波を用いてリアルタイムで画像化して目視可能にした医療用診断装置である。図15に示すように、超音波検査装置(超音波画像装置)130は、本体132と、本体132の上部に設置された表示部133と、本体の前面部分に取り付けられた操作部136と、半導体チップ1を含む超音波探触子(プローブ)135とを備えている。超音波探触子135からはケーブル(コード)138が延びており、当該コードは接続部137において本体132に接続されている。操作部136は、例えば、トラックボール、キーボード若しくはマウスなどの入力機器またはそれらを組み合わせたものである。表示部133は、画像処理された診断画像を表示する表示装置である。

【0112】

半導体チップ1は、例えば図1に示す半導体チップ1に相当する。つまり、図3に示す静電容量型デバイス100および充電用コンデンサ101は、超音波探触子135に搭載されている。また、図3に示すスイッチ102、DCバイアスブロッキング回路107、

10

20

30

40

50

送受分離回路 108 および増幅回路 109 は、例えば超音波探触子 135 に搭載されている。図 3 に示すスイッチ制御部 105、フィルタ 110、アナログ - デジタル変換器 111 は、例えば本体 132 に搭載されている。また、図 3 に示す画像表示装置 112 は、表示部 133 に相当する。なお、前記実施の形態 3 のように、スイッチ 102 を半導体チップ 1 に搭載していてもよい。

【0113】

半導体チップ 1 には、本体 132 側の送信電源 104 および DC バイアス電源 103 から、ケーブル 138 を介して交流電圧および直流電圧が供給される。超音波探触子 135 は、超音波の送受信部である。超音波探触子 135 を構成するプローブケースの先端面には、半導体チップ 1 が、その主面（複数の振動子の形成面）を外部に向けた状態で取り付けられている。

10

【0114】

超音波診断に際しては、超音波探触子 135 の先端を被検体（生体）の表面に当てた後、超音波探触子 135 の先端が被検体の表面に当たる位置を徐々にずらしながら走査する。超音波探触子 135 が血管カテーテルである場合は、超音波探触子 135 を血管内に挿入して走査する。このとき、体表または血管の内壁に近接させた超音波探触子 135 から被検体内に数 MHz の超音波パルスを送波し、音響インピーダンスの異なる組織境界からの反射波（反響またはエコー）を受波する。これにより、表示部 133 に表示された生体組織の断層像を得て、診断対象に関する情報を知ることができる。超音波を送波してから受波するまでの時間間隔によって反射体の距離情報が得られる。また、反射波のレベルまたは外形から反射体の存在または質に関する情報が得られる。

20

【0115】

本実施の形態では、前記実施の形態 1 において図 1 ~ 図 3 を用いて説明したように、1 つの半導体チップ 1 内に、超音波トランスデューサのセル 2 と充電用のコンデンサ 5 とを形成している。これにより、図 3 に示す静電容量型デバイス 100 を用いて超音波の送受信を行う際、半導体チップ 1 に DC バイアス電源 103 から直流電圧を印加しなくても、事前に DC バイアス電源 103 を用いて充電した充電用コンデンサ 101 から静電容量型デバイス 100 に対し直流電圧を印加し、送受信動作を行うことができる。よって、図 15 に示す超音波探触子 135 において短絡故障が起き、半導体チップ 1 から生体に対して漏電が起きたとしても、図 3 に示す DC バイアス電源 103 から直接生体に電流が流れることを防ぐことができる。すなわち、超音波検査装置の安全性を高めることができる。

30

【0116】

また、1 つの半導体チップ 1 にセル 2 およびコンデンサ 5 を混載することで、電圧印加経路に生じる寄生容量を大幅に低減することができ、これによりセル 2 を長時間動作させることが可能となる。また、1 つの半導体チップ 1 にセル 2 およびコンデンサ 5 を混載しているため、超音波探触子 135 を小型化することができる。したがって、超音波検査装置の性能を向上させることができる。

【0117】

（実施の形態 5）

次に、前記実施の形態 1 ~ 3 のいずれかの半導体チップを備えた超音波プローブであって、血管カテーテルに用いられるプローブの構造を、図 16 を用いて説明する。図 16 は、本実施の形態の超音波プローブを示す断面図である。なお、図 16 において、プローブアセンブリ 203 およびワイヤ 202 の詳細な断面構造の図示は省略している。

40

【0118】

図 16 に示すように、本実施の形態の超音波プローブ 200 は、生体の血管内に挿入することが可能な容器であるカテーテルチューブ 201 を有している。カテーテルチューブ 201 内には、ワイヤ 202 と、ワイヤ 202 の先端に接続されたプローブアセンブリ 203 が配置されている。プローブアセンブリ 203 の表面の一部であって、カテーテルチューブ 201 の内壁と対向する面には、前記実施の形態 1 ~ 3 のいずれかで説明した半導体チップ 1 が固定されている。

50

【0119】

つまり、半導体チップ1は、図3に示す静電容量型デバイス100および充電用コンデンサ101を備えている。また、静電容量型デバイス100の第1電極および充電用コンデンサ101の第3電極は、スイッチ102を介してDCバイアス電源103に接続されており、静電容量型デバイス100の第2電極および充電用コンデンサ101の第4電極は、送信電源104に接続され、さらに、増幅回路109などを介して画像表示装置112に接続されている。

【0120】

図16に示すワイヤ202およびプローブアセンブリ203はカテーテルチューブ201に対し固定されておらず、カテーテルチューブ201内において、カテーテルチューブ201の延在方向において動くことができる。

10

【0121】

このようなカテーテル状の超音波プローブ200は、例えば血管内に挿入してリニアスキャンまたはラジアルスキャンを行うことにより超音波断層画像を得ることができる。超音波プローブ200を用いてリニアスキャンを行う場合には、カテーテルチューブ201内においてプローブアセンブリ203を上記延在方向に走査させる。また、超音波プローブ200を用いてラジアルスキャンを行う場合には、カテーテルチューブ201内において、プローブアセンブリ203を、上記延在方向を軸として回転させる。

【0122】

プローブアセンブリ203および半導体チップ1はカテーテルチューブ201により保護されているため、通常、被検体に対し半導体チップ1が接触して漏電が起きることはない。しかし、仮にカテーテルチューブ201が破損した場合には、半導体チップ1から被検体に対し血管を通じて漏電が起きる虞がある。

20

【0123】

ここで、図3に示すスイッチ102および充電用コンデンサ101が設けられていない場合には、静電容量型デバイス100を用いて超音波の送受信を行う際、常にDCバイアス電源103から直流バイアス電圧を静電容量型デバイス100に供給する必要がある。この場合、上記漏電が起ると、DCバイアス電源103から半導体チップ1を介して被検体に直接電流が連続的に流れる可能性が高いため、超音波プローブの安全性を確保することが難しい。

30

【0124】

これに対し、本実施の形態では、前記実施の形態1において図1～図3を用いて説明したように、1つの半導体チップ1内に、超音波トランスデューサのセル2と充電用のコンデンサ5とを形成している。このため、超音波の送受信を行う際、半導体チップ1にDCバイアス電源103から直流電圧を印加しなくても、事前にDCバイアス電源103を用いて充電した充電用コンデンサ101から静電容量型デバイス100に対し直流電圧を印加し、送受信動作を行うことができる。よって、超音波プローブ200において短絡故障が起き、半導体チップ1から被検体に対して漏電が起きたとしても、図3に示すDCバイアス電源103から直接生体に電流が流れることを防ぐことができる。すなわち、超音波プローブの安全性を高めることができる。

40

【0125】

また、1つの半導体チップ1にセル2およびコンデンサ5を混載することで、電圧印加経路に生じる寄生容量を大幅に低減することができ、これによりセル2を長時間動作させることが可能となる。また、1つの半導体チップ1にセル2およびコンデンサ5を混載しているため、超音波プローブ200を小型化することができる。したがって、超音波プローブの性能を向上させることができる。

【0126】

以上、本発明者らによってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

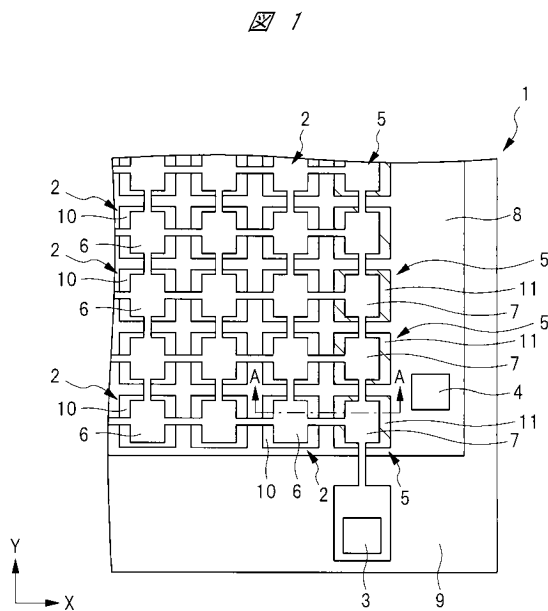
50

【符号の説明】

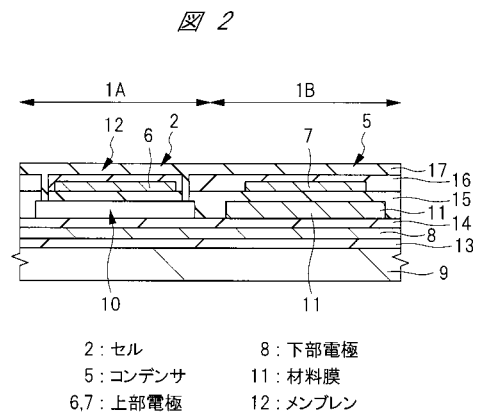
【0127】

- 1 A セル領域
- 1 B コンデンサ領域
- 2 セル
- 5 コンデンサ
- 6、7、27 上部電極
- 8、28 下部電極
- 9 基板
- 10、55 空洞部
- 11 材料膜
- 12 メンブレン

【図1】



【図2】



【 図 3 】

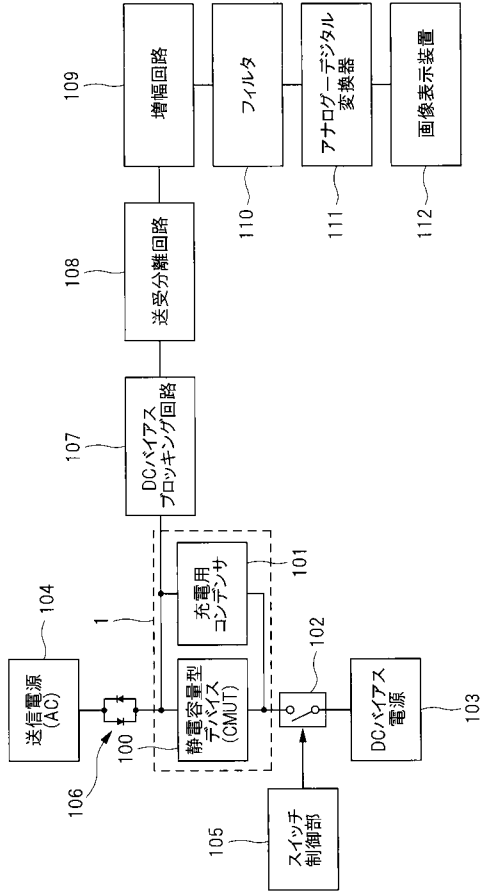
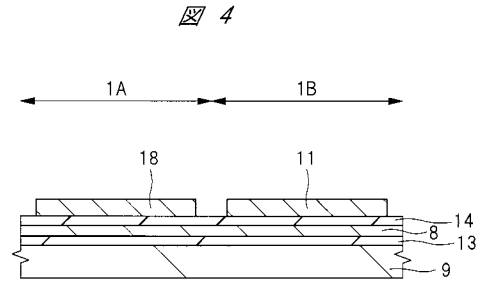
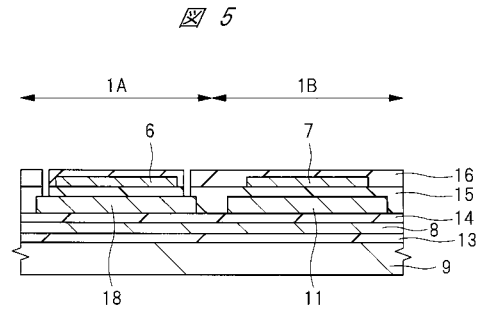


図 3

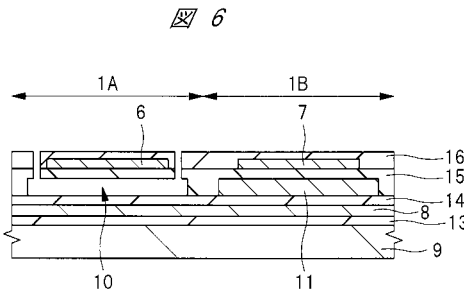
【 図 4 】



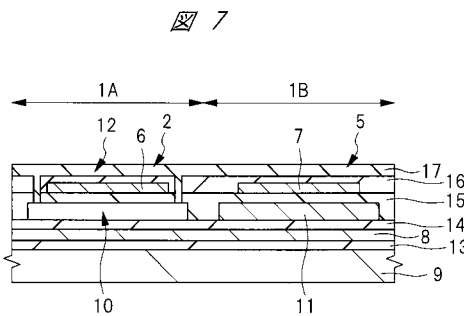
【 図 5 】



【 図 6 】



【 図 7 】



【 図 8 】

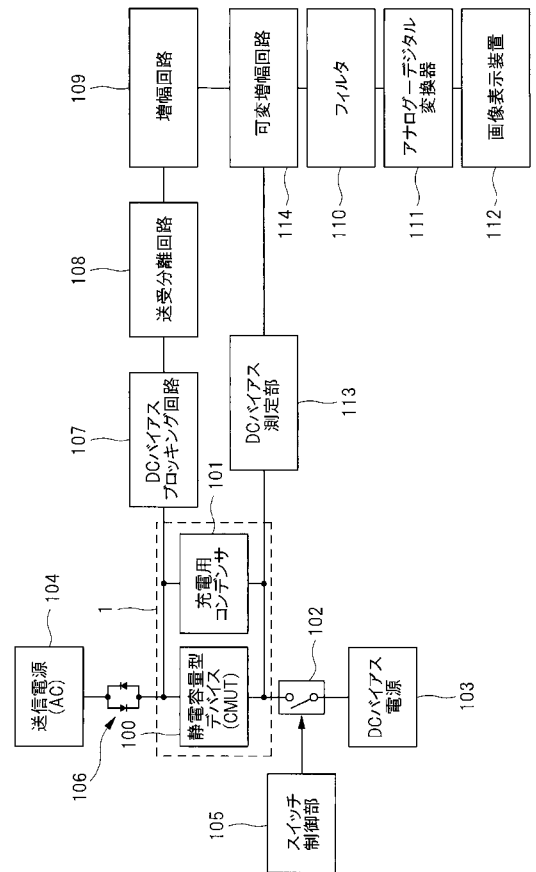
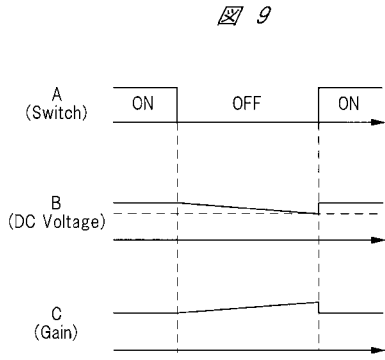
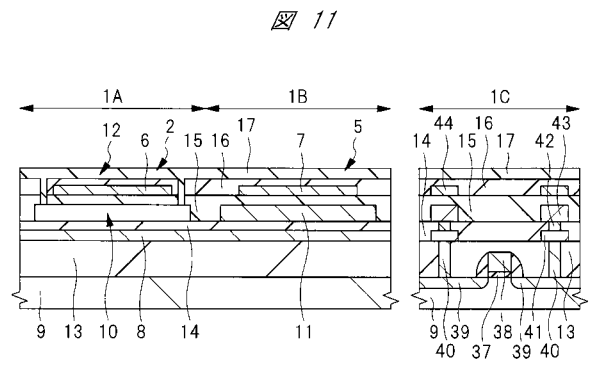


図 8

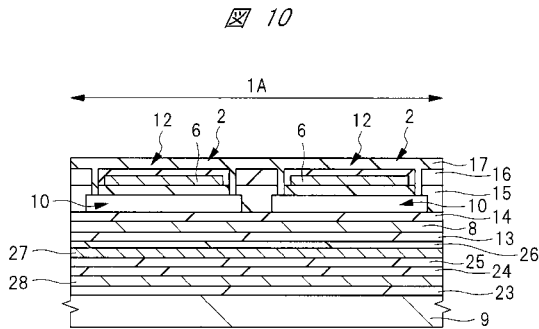
【図9】



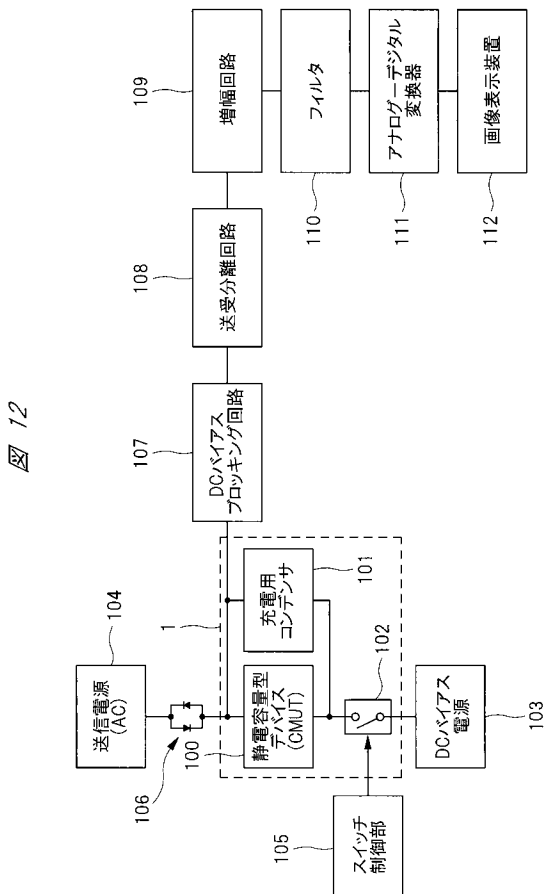
【図11】



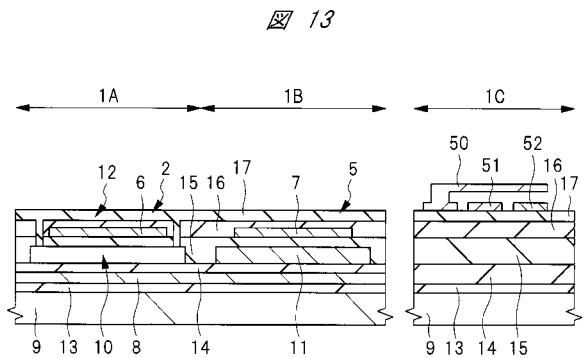
【図10】



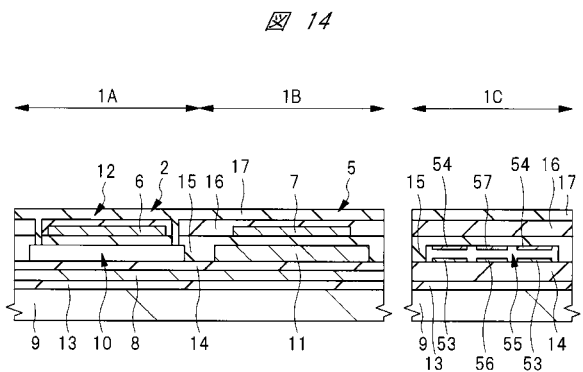
【図12】



【図13】

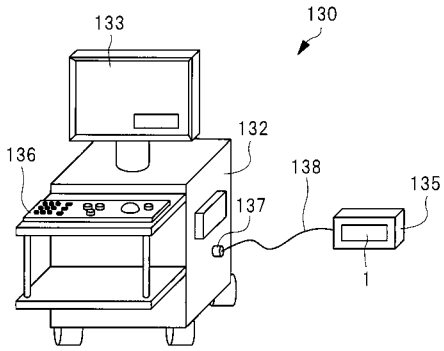


【図14】



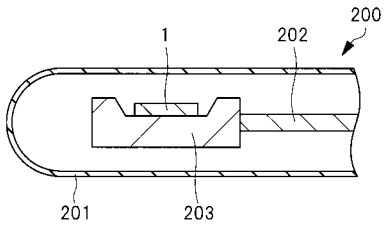
【 図 1 5 】

図 15



【 図 1 6 】

図 16



フロントページの続き

(51)Int.Cl.			F I		テーマコード(参考)
H 0 1 L	27/04	(2006.01)		B 8 1 B	3/00
B 8 1 B	3/00	(2006.01)		A 6 1 B	8/14
A 6 1 B	8/14	(2006.01)			

(72)発明者 今井 亮

東京都千代田区丸の内一丁目6番6号 株式会社日立製作所内

(72)発明者 田中 智彦

東京都千代田区丸の内一丁目6番6号 株式会社日立製作所内

Fターム(参考) 3C081 AA10 AA13 BA21 BA22 BA32 BA33 BA45 BA48 BA53 BA72
CA03 CA15 CA20 CA28 CA29 CA42 DA03 DA05 DA06 DA27
DA29 DA30 EA01 EA21 EA39
4C601 EE13 EE14 EE15 GB06 GB41
5D019 AA25 DD01 EE06 FF04
5F038 AC04 AC05 AC15 AZ09 BE07 CA02 CA10 EZ14 EZ15 EZ20

专利名称(译)	超声波检查装置及超声波探头		
公开(公告)号	JP2019192979A	公开(公告)日	2019-10-31
申请号	JP2018080728	申请日	2018-04-19
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	竹崎泰一 長谷川浩章 町田俊太郎 今井亮 田中智彦		
发明人	竹崎 泰一 長谷川 浩章 町田 俊太郎 今井 亮 田中 智彦		
IPC分类号	H04R19/00 H04R3/00 H04R1/06 H04R1/40 H01L21/822 H01L27/04 B81B3/00 A61B8/14		
CPC分类号	B06B1/0292 G01N29/2406 A61B8/4281 A61B8/4444 A61B8/4483 H04R19/005		
FI分类号	H04R19/00.330 H04R3/00.330 H04R1/06.330 H04R1/40.330 H01L27/04.C B81B3/00 A61B8/14		
F-TERM分类号	3C081/AA10 3C081/AA13 3C081/BA21 3C081/BA22 3C081/BA32 3C081/BA33 3C081/BA45 3C081/BA48 3C081/BA53 3C081/BA72 3C081/CA03 3C081/CA15 3C081/CA20 3C081/CA28 3C081/CA29 3C081/CA42 3C081/DA03 3C081/DA05 3C081/DA06 3C081/DA27 3C081/DA29 3C081/DA30 3C081/EA01 3C081/EA21 3C081/EA39 4C601/EE13 4C601/EE14 4C601/EE15 4C601/GB06 4C601/GB41 5D019/AA25 5D019/DD01 5D019/EE06 5D019/FF04 5F038/AC04 5F038/AC05 5F038/AC15 5F038/AZ09 5F038/BE07 5F038/CA02 5F038/CA10 5F038/EZ14 5F038/EZ15 5F038/EZ20		
外部链接	Espacenet		

摘要(译)

为了提高包括容量检测型超声波传感器的超声波检查装置的性能，该超声波传感器在电极之间具有空腔部并使膜振动。解决方案：作为静电电容型的电池2具有在上下方向层叠的下部电极8，在一个半导体芯片中，在空腔部10中设置上部电极6，在膜部12中形成膜；在上下方向上层叠有下部电极8和上部电极7的电容器5。单元2和电容器5并联连接，并且当通过使用单元2发送和接收超声波时，DC偏置电源和半导体芯片之间的连接被断开，并且DC电压被施加到单元2来自电容器5。

DRAWING：图2

