

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-187975

(P2019-187975A)

(43) 公開日 令和1年10月31日(2019.10.31)

(51) Int.Cl.

A61B 8/14 (2006.01)

F1

A61B 8/14

テーマコード(参考)

4C601

審査請求 未請求 請求項の数 18 O L (全 17 頁)

(21) 出願番号 特願2018-86644 (P2018-86644)
 (22) 出願日 平成30年4月27日 (2018.4.27)

(71) 出願人 000005108
 株式会社日立製作所
 東京都千代田区丸の内一丁目6番6号
 (74) 代理人 110001689
 青稜特許業務法人
 (72) 発明者 五十嵐 豊
 東京都千代田区丸の内一丁目6番6号 株
 式会社日立製作所内
 (72) 発明者 梶山 新也
 東京都千代田区丸の内一丁目6番6号 株
 式会社日立製作所内
 (72) 発明者 中村 洋平
 東京都千代田区丸の内一丁目6番6号 株
 式会社日立製作所内

最終頁に続く

(54) 【発明の名称】 超音波診断装置、及びそれに用いる探触子

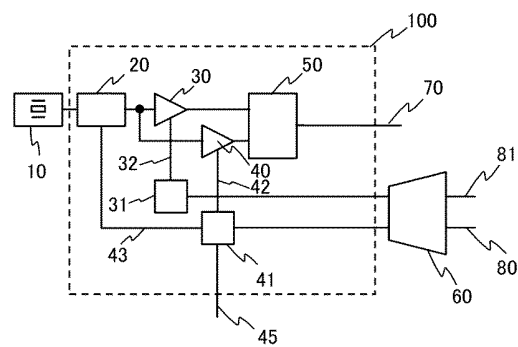
(57) 【要約】 (修正有)

【課題】 2Dアレイ探触子への搭載に適したTGC回路を実現した超音波診断装置、及びそれに用いる探触子を提供する。

【解決手段】 診断部位に超音波を送信し反射波である受信信号に基づいて診断に必要な情報を得る超音波診断装置に用いる探触子であって、探触子は、複数の振動子10のそれぞれに対応した複数の低雑音増幅回路と、時間の経過と共に上昇する制御信号を時間経過と共に上昇する第1のバイアス信号と下降する第2のバイアス信号とに変換し複数の低雑音増幅回路を制御するシングル差動変換器60とを有し、低雑音増幅回路は、振動子からの電気信号を減衰させる減衰器の出力信号を第1のバイアス信号により時間経過と共に徐々に大きくなるように増幅する第1の増幅回路と、第2のバイアス信号により時間経過と共に徐々に小さくなるように増幅する第2の増幅回路と、第1と第2の増幅回路の出力を減算する減算器50を備える。

【選択図】 図1

図1



【特許請求の範囲】**【請求項 1】**

診断部位に超音波を送信し、その反射波である受信信号を受信する探触子を有し、該受信信号に基づいて診断に必要な情報を得る超音波診断装置に用いる探触子であって、前記探触子は、複数の振動子と、該複数の振動子のそれぞれに対応した複数の低雑音増幅回路と、時間の経過と共に上昇する制御信号を時間経過と共に上昇する第 1 のバイアス信号と時間経過と共に下降する第 2 のバイアス信号とに変換し前記複数の低雑音増幅回路を制御するシングル差動変換器とを有し、前記低雑音増幅回路は、
前記振動子からの電気信号を減衰させる減衰器と、
前記第 1 のバイアス信号をバイアスとし前記減衰器の出力信号を時間経過と共に徐々に大きくなるように増幅する第 1 の増幅回路と、
前記第 2 のバイアス信号をバイアスとし前記減衰器の出力信号を時間経過と共に徐々に小さくなるように増幅する第 2 の増幅回路と、
前記第 1 の増幅回路の出力と前記第 2 の増幅回路の出力を減算する減算器を備えることを特徴とする探触子。

10

【請求項 2】

請求項 1 に記載の探触子であって、動作期間中、前記第 1 のバイアス信号は常に前記第 2 のバイアス信号より大きいことを特徴とする探触子。

20

【請求項 3】

請求項 1 または 2 に記載の探触子であって、前記第 2 のバイアス信号を用いて、前記減衰器の減衰度を時間経過と共に小さくすることを特徴とする探触子。

【請求項 4】

請求項 1 ~ 3 の何れか 1 項に記載の探触子であって、容量を定電流で充電することにより前記制御信号を生成する定電流生成回路を有することを特徴とする探触子。

【請求項 5】

請求項 4 に記載の探触子であって、前記定電流生成回路は容量を放電する機能、電源電圧に固定する機能を備えることを特徴とする探触子。

30

【請求項 6】

請求項 4 または 5 に記載の探触子であって、前記定電流生成回路は容量を切り離すことができる機能を備えることを特徴とする探触子。

【請求項 7】

請求項 4 ~ 6 の何れか 1 項に記載の探触子であって、定電流生成回路は容量を充電する定電流値を可変することができる機能を備えることを特徴とする探触子。

40

【請求項 8】

請求項 1 ~ 7 の何れか 1 項に記載の探触子であって、前記第 1 のバイアス信号は時間経過中一定であることを特徴とする探触子。

【請求項 9】

請求項 1 ~ 8 の何れか 1 項に記載の探触子であって、前記シングル差動変換器は前記第 2 のバイアス信号を可変することにより利得を可変することができることを特徴とする探触子。

【請求項 10】

請求項 1 ~ 9 の何れか 1 項に記載の探触子であって、前記減衰器をオフとして減衰しない信号を前記第 1 の増幅回路および前記第 2 の増幅回路

50

へ供給することを特徴とする探触子。

【請求項 1 1】

請求項 1 ~ 9 の何れか 1 項に記載の探触子であって、
前記第 1 の増幅回路および前記第 2 の増幅回路を固定利得増幅器として使用できるようにすることを特徴とする探触子。

【請求項 1 2】

請求項 1 ~ 1 1 の何れか 1 項に記載の探触子であって、
前記第 1 の増幅回路および前記第 2 の増幅回路は第 1 および第 2 のカスコード接続の差動増幅回路であって、それぞれの出力の極性を入替えて接続することにより前記減算器を実現することを特徴とする探触子。

10

【請求項 1 3】

請求項 1 2 に記載の探触子であって、
前記第 1 のバイアス信号および前記第 2 のバイアス信号は、それぞれ前記第 1 および第 2 のカスコード接続の差動増幅回路のテール電流源であることを特徴とする探触子。

【請求項 1 4】

請求項 1 2 または 1 3 に記載の探触子であって、
前記減衰器は抵抗とトランジスタを直列接続したものであることを特徴とする探触子。

【請求項 1 5】

請求項 1 4 に記載の探触子であって、
第 2 のカスコード接続の差動増幅回路のテール電流源のバイアス電圧と、前記減衰器を構成するトランジスタのバイアス電圧とを共有することを特徴とする探触子。

20

【請求項 1 6】

請求項 1 ~ 1 5 の何れか 1 項に記載の探触子であって、
前記シングル差動変換器と前記複数の低雑音増幅回路が 1 つの半導体回路からなり、前記シングル差動変換器で前記第 1 のバイアス信号と前記第 2 のバイアス信号により前記複数の低雑音増幅回路を共通に制御することを特徴とする探触子。

【請求項 1 7】

請求項 1 6 に記載の探触子であって、
前記半導体回路を複数搭載し、
前記制御信号を前記複数の半導体回路で共用することを特徴とする探触子。

30

【請求項 1 8】

診断部位に超音波を送信し、その反射波である受信信号を受信する探触子と、該受信信号に基づいて診断に必要な情報を得る信号処理回路を有する超音波診断装置であって、
前記探触子は、複数の振動子と、該複数の振動子のそれぞれに対応した複数の低雑音増幅回路と、時間の経過と共に上昇する制御信号を時間経過と共に上昇する第 1 のバイアス信号と時間経過と共に下降する第 2 のバイアス信号とに変換し前記複数の低雑音増幅回路を制御するシングル差動変換器とを有し、
前記低雑音増幅回路は、
前記振動子からの電気信号を減衰させる減衰器と、
前記第 1 のバイアス信号をバイアスとし前記減衰器の出力信号を時間経過と共に徐々に大きくなるように増幅する第 1 の増幅回路と、
前記第 2 のバイアス信号をバイアスとし前記減衰器の出力信号を時間経過と共に徐々に小さくなるように増幅する第 2 の増幅回路と、
前記第 1 の増幅回路の出力と前記第 2 の増幅回路の出力を減算する減算器を備えることを特徴とする超音波診断装置。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、超音波診断装置に関するものである。

【背景技術】

50

【0002】

超音波診断装置向けの2D(Dimensional)アレイ探触子は、2次元に振動子を配置した2Dアレイ振動子と、2Dアレイ振動子を駆動する2DアレイIC(Integrated Circuit)から構成される。2Dアレイ探触子には、数千から1万素子の振動子アレイに対し、約200本の信号端子から送受信を可能とする2DアレイICが必須である。2DアレイICは、各振動子の駆動タイミングを制御し、超音波ビームの送受信方向を操作する。

【0003】

2Dアレイ振動子の個々の振動子と送受信回路(以下、「素子チャンネル回路」或いはECh回路と記す)は1対1で接続する。また、ECh回路N個(Nは正の整数)を束ねたサブチャンネル(以下、「サブチャンネル」或いはSChと記す)と送受信信号入出力ケーブルは1対1で接続する。「束ねる」の意味は後で説明する。

10

【0004】

2Dアレイ振動子の個々の振動子から送受信される超音波ビームを任意の生体内診断部位に合焦させるためには、超音波の生体内速度が均一であるとする都合と2Dアレイ振動子の個々の振動子までの距離に比例した遅延時間をECh回路は付与しなければならない。合焦点に近い振動子ほど大きな遅延を与え、遠い振動子には小さな遅延時間を与える。

【0005】

受信時には1SCh内の全てのECh回路出力信号を加算する。これを整相加算と呼ぶ。この加算信号をケーブルから超音波診断装置に出力する。送信時は超音波診断装置から送信された信号を1SCh内の全てのECh回路に分岐し、各ECh回路で信号に遅延を与え、各振動子から出力する。これが、「束ねる」の意味である。

20

【0006】

この2Dアレイ探触子から受信された信号を処理し生成した超音波断層像の分解能は振動子1個の寸法に依存し、例えば200~300umの寸法が求められる。また、ECh回路の遅延回路が設定できる遅延時間分解能にも依存する。超音波断層像の視野角は、ECh回路の遅延回路が設定できる最大遅延時間に依存する。

【0007】

2Dアレイ探触子は、自ら超音波を送信し、その反射波を受信するというシステムであるため、体表に近い部位の画像取得時に骨などの反射による強音圧の影響を受ける。2DアレイICの受信系、特に初段LNA(低雑音増幅回路)を強音圧でも飽和しないようにレベル設計すると、利得が小さく、雑音特性が悪くなるので、深部画像のSNRが劣化する。このため、2Dアレイ探触子ではない通常の超音波診断装置では、受信開始からの時刻経過に応じて利得を上げていくシステムが用いられており、これをTGC(タイムゲインコントロール)と呼ぶ。

30

【0008】

TGC回路実現の背景技術として、特許文献1、特許文献2がある。特許文献1には、超音波診断装置を、超音波探触子と、超音波探触子を介して被検体に超音波を送信する送信部と、超音波探触子を介して被検体から受信された受信信号を処理する受信部と、受信信号に基づいて画像を生成する画像構成部と、画像を表示する画像表示部とを有してなり、受信部は、受信信号の信号強度に反応して利得が推移する強度対応可変減衰手段と、受信信号の受信タイミングに応じて利得が推移する時間対応可変減衰手段とを含んでなる構成が開示されている。また、特許文献2には、超音波診断装置は、送信信号が超音波プローブを介して被検体に超音波信号を送信する送信部と、被検体内で反射されて得られた受信信号を処理する受信部を備え、受信部は、送信信号の受信部への回り込みを防止する送受分離のための送受切換えスイッチ部と、受信信号を増幅する増幅部と、送受切換えスイッチ部と増幅部の間に配置され、受信信号を減衰させる減衰部とを備える。減衰部は、送信終了直後から大振幅の信号を受信する近距離からの反射信号を減衰させ、信号振幅の小さい遠距離から信号を減衰させないように、受信時間の経過と共に減衰量を大から小へ変化させる構成が開示されている。

40

50

【先行技術文献】

【特許文献】

【0009】

【特許文献1】特開2004-8684号公報

【特許文献2】特開2013-188421号公報

【発明の概要】

【発明が解決しようとする課題】

【0010】

特許文献1は演算増幅器を用いた増幅回路の利得を決める受動素子（抵抗素子）の一部をFETに変更し、可変減衰手段としているが、素子ばらつきが大きいという課題がある。また、演算増幅器を2DアレイICのLNAとして採用するには半導体上の面積や消費電力が大きすぎるという点について考慮されていない。

10

【0011】

また、特許文献2はLNAの前段で減衰手段を有するが、制御信号の生成は外部回路から入力となる。ダイオードを用いるので可変減衰器の減衰度ばらつきが大きいという課題がある。また、LNAの出力部の減衰手段は不明であるため、TGCとしての利得可変範囲が不足するという課題がある。

【0012】

すなわち、2Dアレイ探触子に搭載するTGC回路は、数千から1万素子の振動子アレイ一つ一つにそれぞれ一つの独立な利得可変機能を有するLNAが必要である。しかしながら、特許文献1、特許文献2に記載の構成では、数千から1万個のLNAに必要な利得可変機能（30dB以上）を持たせながら、各LNAの利得ばらつきを最小にすることができず、2Dアレイ状（マトリクス状）に配置された多数のLNA群に利得制御信号を供給し、各LNAの面積を増加させることなくTGC制御するための構成を実現できない。

20

【0013】

本発明の目的は、上述した課題を解決し、2Dアレイ探触子への搭載に適したTGC回路を実現した超音波診断装置、及びそれに用いる探触子を提供することである。

【課題を解決するための手段】

【0014】

本発明は、上記背景技術及び課題に鑑み、その一例を挙げるならば、診断部位に超音波を送信し、その反射波である受信信号を受信する探触子を有し、受信信号に基づいて診断に必要な情報を得る超音波診断装置に用いる探触子であって、探触子は、複数の振動子と、複数の振動子のそれぞれに対応した複数の低雑音増幅回路と、時間の経過と共に上昇する制御信号を時間経過と共に上昇する第1のバイアス信号と時間経過と共に下降する第2のバイアス信号とに変換し複数の低雑音増幅回路を制御するシングル差動変換器とを有し、低雑音増幅回路は、振動子からの電気信号を減衰させる減衰器と、第1のバイアス信号をバイアスとし減衰器の出力信号を時間経過と共に徐々に大きくなるように増幅する第1の増幅回路と、第2のバイアス信号をバイアスとし減衰器の出力信号を時間経過と共に徐々に小さくなるように増幅する第2の増幅回路と、第1の増幅回路の出力と第2の増幅回路の出力を減算する減算器を備える。

30

40

【発明の効果】

【0015】

本発明によれば、2Dアレイ探触子への搭載に適したTGC回路を実現した超音波診断装置、及びそれに用いる探触子を提供できる。

【図面の簡単な説明】

【0016】

【図1】実施例1におけるLNA及びその周辺のブロック構成図である。

【図2】図1のタイミングチャートである。

【図3】図1のブロック構成図の第1の回路例である。

【図4】図1のブロック構成図の第2の回路例である。

50

【図 5】実施例 2 における LNA 及びその周辺のブロック構成図である。

【図 6】図 5 のタイミングチャートである。

【図 7】実施例 3 における 2D アレイ IC に LNA を多数実装する場合の第 1 のブロック構成図である。

【図 8】実施例 3 における 2D アレイ IC に LNA を多数実装する場合の第 2 のブロック構成図である。

【図 9】実施例 3 における 2D アレイ探触子内に複数の 2D アレイ IC を実装する場合のブロック構成図である。

【図 10】実施例 3 における TGC 開始時刻から終了時刻までの時間可変を説明する構成図である。

【図 11】実施例 4 における超音波診断装置の構成図である。

【発明を実施するための形態】

【0017】

以下、本発明の実施例につき、図面を用いて説明する。

【実施例 1】

【0018】

図 1 は本実施例における LNA 及びその周辺のブロック構成図であり、TGC 回路を構成する。図 1 において、100 は LNA、10 は振動子、60 はシングル差動変換器である。また、LNA 100 は、可変減衰器 20、増幅回路 30、40、バイアス電流生成器 31、41、減算器 50 で構成され、32、42 はバイアス電流、43 は減衰器制御信号、45 は減衰器オフ指令信号、70 は LNA の出力、80 は TGC 制御信号、81 は利得制御信号である。また、図 2 は図 1 における TGC 制御信号 80、バイアス電流 32、42、LNA 利得のタイミングチャートを示す。

【0019】

以下、図 1、図 2 を用いて、LNA 100 の動作を説明する。図 1 において、振動子 10 によって超音波から電気信号に変換された信号は図示しない送信回路からの大振幅信号から LNA 100 を保護するための図示しない送受切替スイッチを経て可変減衰器 20 へ入力される。可変減衰器 20 は減衰器制御信号 43 のレベルに応じ、電気信号を減衰させる。減衰された電気信号は増幅回路 30、40 へ入力される。

【0020】

増幅回路 30 は、バイアス電流生成器 31 からのバイアス電流 32 が供給され、増幅回路 40 は、バイアス電流生成器 41 からのバイアス電流 42 が供給される。バイアス電流生成器 41 は減衰器オフ指令信号 45 により可変減衰器 20 の減衰機能をオフにすることもできる。すなわち、減衰器オフ指令信号 45 により減衰しない信号を増幅回路 30、40 へ供給することができる。TGC 機能を用いるときは可変減衰器 20 は常にオンとなる（後述する手段により TGC 終了時には減衰器オフ指令信号 45 を用いなくても可変減衰器 20 がオフとなるような動作をする）。増幅回路 30、40 の出力信号は減算器 50 で減算され、出力 70 より出力される。

【0021】

TGC 制御信号 80 は、図 2 (a) に示すように TGC を開始したい時刻から徐々に上昇するランプアップ信号である。図 1 に示すように、TGC 制御信号 80 はシングル差動変換器 60 により差動信号となり、バイアス電流生成器 31、41 へ入力される。この差動信号を入力したバイアス電流生成器 31、41 は、図 2 (b) に示すようなバイアス電流 32、42 を生成する。バイアス電流 42 は TGC を開始したい時刻（TGC 制御信号 80 がランプアップ開始する時刻）から終了時刻まで、常にバイアス電流 32 より小さな値となるように設計する。これは、減算器 50 で増幅回路 30 と 40 の出力信号を減算するときに信号の極性が反転するのを防ぐためである。

【0022】

図 1 における利得制御信号 81 は、バイアス電流 42 の TGC 開始時の電流値を可変することにより、LNA 100 の利得可変機能を実現するものである。図 2 (c) に示すよ

10

20

30

40

50

うに、バイアス電流 3 2 と 4 2 の差で L N A 1 0 0 の利得が決まるので、設定したい利得可変範囲に応じてバイアス電流 4 2 の大きさを変える（図 2（b）、（c）に示す矢印のようにバイアス電流 4 2 を可変する）ことにより利得可変を行う。2 D アレイ I C のマトリクス状に配置すべき L N A 1 0 0 本体へは部品追加をすることなく利得可変機能を実現できる。

【 0 0 2 3 】

一方、増幅回路 3 0 の利得は T G C 開始時は T G C 終了時よりバイアス電流 3 2 が小さいことにより低い。T G C 開始時は振動子 1 0 からの電気信号レベルが高いため L N A 1 0 0 の利得を低く設定し回路飽和を防ぐ。また、T G C 開始時は電気信号レベルが高いため S N R が高く、増幅回路 3 0 の低雑音化するよりは飽和を防ぐための設定にするからである。また、可変減衰器 2 0 の所望減衰度を低い値としても所望の利得可変幅が実現できることから可変減衰器の回路面積も削減出来る。もちろん、図 2（d）に示すように、バイアス電流 3 2 は一定として可変しないというバイアス方式としても L N A 1 0 0 の利得可変機能を実現可能であるが、消費電力が増加する。本実施例であれば、T G C 開始時と終了時の L N A 1 0 0 の消費電力はほぼ一定とすることができる。

10

【 0 0 2 4 】

増幅回路 3 0、4 0 は基本的に同一の回路を半導体技術で同一チップ上に製造するが、後述するように異なるプロセスばらつきを有する別のロットから取得したチップと組み合わせることで 2 D アレイ探触子に実装する場合には、利得もプロセスばらつき依存性をもつ。増幅回路 3 0 の利得が 3 d B 低いプロセスであれば、増幅回路 4 0 の利得もほぼ 3 d B 低い。すなわち、

20

L N A 1 0 0 の出力信号振幅

$$= (\text{増幅回路 3 0 の利得} + \text{増幅回路 3 0 の利得のプロセス誤差}) \times \text{入力信号振幅} - (\text{増幅回路 4 0 の利得} + \text{増幅回路 4 0 の利得プロセス誤差}) \times \text{入力信号振幅}$$

$$(\text{増幅回路 3 0 の利得} - \text{増幅回路 4 0 の利得}) \times \text{入力信号振幅}$$

となる。このため、これらの出力信号を減算器 5 0 で減算した出力信号のレベルはプロセスばらつき依存性が小さいものとなる。

【 0 0 2 5 】

図 3 は図 1 のブロック構成図の第 1 の回路例である。図 3 において、図 1 と同様の動作を行う部分には図 1 と同じ符号を付し、その説明は省略する。図 3 において、V D D は電源電圧、M 番号は M O S F E T、R 番号は抵抗、C 番号は容量、S W 番号はスイッチ、I R 番号は電流源、B I A S 1、2 はバイアス電圧供給回路である。

30

【 0 0 2 6 】

図 3 において、可変減衰器 2 0 は R 2 0 1 のみから構成されるが、後述する M 4 1 2 との直列接続で減衰度の可変機能を実現する。

【 0 0 2 7 】

増幅回路 3 0 は、M 3 0 1 と M 3 0 2 からなる差動増幅回路であり、M 3 1 1 から成るバイアス電流生成器 3 1 からのバイアス電流 3 2 が供給される。M 3 1 1 は増幅回路 3 0 のテール電流源である。増幅回路 4 0 は、M 4 0 1 と M 4 0 2 からなる差動増幅回路であり、M 4 1 1 から成るバイアス電流生成器 4 1 からのバイアス電流 4 2 が供給される。M 4 1 1 は増幅回路 4 0 のテール電流源である。

40

【 0 0 2 8 】

M 3 0 1 と M 3 0 2、M 4 0 1 と M 4 0 2 のゲートバイアス電圧は B I A S 1 により R 3、R 4 を介して供給される。M 3 0 1 と M 4 0 1 のゲートは振動子 1 0 からの信号を可変減衰器 2 0 で減衰させた信号が C 1 を介して入力される。また、M 3 0 2 と M 4 0 2 のゲートは C 2 によりグランドへ交流的に接地される。

【 0 0 2 9 】

増幅回路 3 0、4 0 の出力電流信号は減算器 5 0 で減算され、出力 7 0 より出力される。

減算器 5 0 は増幅回路 3 0、4 0 の出力電流信号をそのままクロスカップル接続（極性を

50

反転し、電流加算する接続)にして減算機能実現したものではなく、ゲートバイアス電圧をBIAS2より供給されるM501~504を介し、カスコード化されたMOSFET群出力電流をクロスカップル接続にして減算機能実現する。増幅回路40はTGC終了時にはオフとなるので、意図しない寄生容量を介し、増幅回路30に正帰還がかかることを、カスコード化により防いでいる。

【0030】

増幅回路30、40の出力電流信号はクロスカップル接続されることにより大信号入力による大信号出力振幅も極性が反転して加算することにより回路の飽和を防ぐことができる。

【0031】

TGC制御信号80は、M601~604、R601、IR601~604から構成されるシングル差動変換器により差動信号電流となり、M605、M606へ供給される。M606とM311、M605とM411はそれぞれカレントミラー回路となっている。したがって、シングル差動変換回路60で差動信号電流となったバイアス電流は、バイアス電流生成器31でM606の電流とは比例する電流がM311によりバイアス電流32に変換され、バイアス電流生成器41でM605の電流とは比例する電流がM411によりバイアス電流42に変換される。したがって、図3の回路例もバイアス電流生成器31、41は、図2(b)に示すようなバイアス電流32、42を生成する。

【0032】

また、M411とM412のゲート電圧は共にM605から供給される。したがって、M412によって、バイアス電流42と同様の時間経過と共に小さくなる減衰器制御信号43に変換され、可変減衰器20はR201とM412との直列接続で減衰度を時間経過と共に小さくする可変機能を実現する。すなわち、振動子10の出力インピーダンス及び図示しない送受切替スイッチのオン抵抗と、R201とM412により信号を分圧し、減衰器の減衰度を制御できる。

【0033】

また、M411とM412のゲート電圧は共にM605から供給されるため、M411のゲート電圧がグラウンドレベルとなりバイアス電流42がゼロとなり増幅回路40がオフとなる時、同時にM412のゲート電圧もグラウンドレベルとなる。これによりR201とM412の直列抵抗により減衰度の決まる可変減衰器20はオフとなりTGC終了時にはLNA100は増幅回路30単体で動作する高利得、低雑音な増幅回路として動作することになる。

【0034】

図4は図1のブロック構成図の第2の回路例である。図4において、図3と同様の動作を行う部分には図1と同じ符号を付し、その説明は省略する。図4において、図3と異なる点は、利得制御信号81によりLNA100の利得可変機能を実現する点である。

【0035】

図4において、TGC制御信号80は、M601~604、R601、IR601~604から構成されるシングル差動変換器により差動信号電流となり、M607、M608へ供給される。

【0036】

M607とM609、M608とM610はそれぞれカレントミラー回路となっている。M608とM609のドレイン電流の比は定数であるが、M609は図4下の補助図において示すように、サイズの異なるMOSFETアレイをスイッチで切替ながらM607に流れるドレイン電流とM609に流れるドレイン電流の比を利得制御信号81により可変できる。

【0037】

利得制御信号81はバイアス電流42のTGC開始時の電流値を可変することにより、LNA100の利得可変機能を実現するものである。バイアス電流32と42の差でLNA100の利得が決まるので、設定したい利得可変範囲に応じてバイアス電流42の大き

10

20

30

40

50

さを変えることにより利得可変を行う。これにより、2DアレイICのマトリクス状に配置すべきLNA100本体へは部品追加をすることなく利得可変機能を実現できる。

【0038】

M610のドレイン電流はM612とM614から構成されるカレントミラー回路によってM606へ、M609のドレイン電流はM611とM613から構成されるカレントミラー回路によってM605へ供給される。

【0039】

以上のように、本実施例によれば、数千から1万素子の振動子アレイ一つ一つにそれぞれ一つの独立なばらつきの小さい利得可変機能を有するLNA実現と、それらを多数2Dアレイ状に配置した上で、回路サイズを抑えながらTGC制御することが可能となり、近傍・深部両診断画像のSNRを向上した2Dアレイ探触子を備えた超音波診断装置を提供できる。

10

【実施例2】

【0040】

図5は本実施例におけるLNA及びその周辺のブロック構成図であり、TGC回路を構成する。図5において、図1と同様の機能部分には同じ符号を付し、その説明は省略する。図5において図1と異なる点は、TGC制御信号80の生成回路を追加した点である。

【0041】

図5において、充放電電流生成器90と容量CCHGが接続され、その接続点からTGC制御信号80が生成される。

20

【0042】

充放電電流生成器90において、Ichgは電流源、Vrefは電源であって、MODECTL信号により、定電流を容量CCHGに流すモードと、TGC制御信号80をハイレベル（電源電位）かローレベル（グランド電位）にするモードを有する。また、定電流を容量CCHGに流すモードでは、タイミング信号91により、定電流を容量CCHGに流すタイミングを決定する。また、電流源Ichgは定電流値を可変することができる。

【0043】

図6は、図5におけるタイミング信号91、TGC制御信号80、バイアス電流32、42、LNA利得のタイミングチャートを示す。図6(a)が、MODECTL信号により、定電流を容量CCHGに流すモード、図6(b)がTGC制御信号80をハイレベルにするモード、図6(c)がTGC制御信号80をローレベルにするモードを示す。

30

【0044】

まず、図6(a)の定電流を容量CCHGに流すモードにおいては、タイミング信号91をTGC開始時刻から立ち上げることにより電流源Ichgが接続され、TGC開始時刻から定電流を容量CCHGに流すことにより、図6(a)に示すようなランプアップ波形をTGC制御信号80として生成することができる。TGC制御信号80のランプアップ波形は充放電電流生成器90を動作させるための電源電圧で飽和し、ここがTGC終了時刻となり、LNA100は最大利得となる。受信が終了し、次のTGC動作を行う場合は、CCHGの電荷を放電する。

【0045】

40

パルスドブラなどTGCを使用しない診断モードである場合、充放電電流生成器90の電流出力はオフとし、TGC制御信号80としてハイレベル（電源電位）かローレベル（グランド電位）を出力するモードに切替える。ハイレベルであれば、図6(b)に示すように、LNA100は最大利得になり、固定利得増幅器として動作する。また、ローレベルであれば、図6(c)に示すように、LNA100は増幅回路40がオンするため低い利得になり、固定利得増幅器として動作する。しかし、ローレベルにおいても利得制御信号81によりバイアス電流42の大きさを変えることにより利得を可変することができる。

【実施例3】

【0046】

50

図7は、本実施例における2DアレイICに実施例1、2で説明したLNAを多数実装する場合の第1のブロック構成図である。図7において、図1、図5と同様の機能部分には同じ符号を付し、その説明は省略する。図7において、ICは2DアレイIC、PROBEは2Dアレイ探触子、TD1~8は振動子、SW1~8は送受切替スイッチ、A1~8はLNA、D1~8は遅延回路、ADD1~2は加算回路、CBUF1~2はバッファ回路、さらにケーブルと本体装置を備える。

【0047】

図7において、2Dアレイ探触子PROBEでは、左の振動子TD1~8のように振動子がマトリクス状に配置されている。図7では、長軸方向に4個、短軸方向に2個、計8個の配列となる。振動子TD1~8のそれぞれに対して、2DアレイICに実装された独立の送受信回路が1経路ずつ対応する。

10

【0048】

図7では、図示しない送信回路、送受切替スイッチSW、LNA、遅延回路Dが独立した送受信回路に対応する。

【0049】

振動子TD1により超音波から電気信号に変換された信号は図示しない送信回路からの大振幅信号からLNAを保護するための送受切替スイッチSW1（受信時なのでオンとなり低インピーダンスで接続される）を経てLNA-A1へ入力される。この信号LNA-A1により飽和を実施例1や2で説明したTGC手段により回避しながら可能な限りSNRを劣化させずに増幅し、遅延回路D1に入力される。遅延回路D1を通過し、所望の時間遅延され、加算回路ADD1へ入力される。

20

【0050】

振動子TD2~4により超音波から電気信号に変換された信号も同様にそれぞれのLNA-A、遅延回路Dを通過し、加算回路ADD1へ入力される。加算回路ADD1はこれら信号を加算し、バッファ回路CBUF1で電力増幅され、ケーブルを駆動し、本体装置へ送られる。

【0051】

送信時は図示しない加算回路ADD1は同じ送信信号を遅延回路D1~D4へ分岐する。分岐された信号は遅延回路D1~D4で所望の時間遅延され、図示しない送信回路を経てそれぞれに接続される振動子を駆動する。送信時は送信回路からの大振幅信号からLNA-Aを保護するための送受切替スイッチはオフとなり、高インピーダンスでLNA-Aと接続する。高耐圧トランジスタを用いて構成される送信回路と振動子の間には特にスイッチはもうけない。振動子TD5~8による電気信号も同様に処理される。

30

【0052】

遅延回路D1~D8に設定される遅延時間は、例えば、ある目標となる合焦点から、振動子群の中心までの距離を計算し、最も短い距離に配置される送受信回路は最も遅い時刻に送受信するように設定する。すなわち2DアレイICを用いて擬似的なレンズ動作を行う。

【0053】

減衰器オフ指令信号45はLNA-Aの可変減衰器減衰機能をオフにするが、8経路の送受信回路で共用する。

40

【0054】

TGC制御信号80は図6(a)に示すようにTGCを開始したい時刻から徐々に上昇する信号である。TGC制御信号80はシングル差動変換器により差動信号となり、LNA-Aのバイアス電流生成器へ入力されるが、8経路の送受信回路で共用する。

【0055】

図3、4で説明したように、M606とM311、M605とM411はそれぞれカレントミラー回路となっている。したがって、図7においては、LNA-Aが8個配置されると同時に、それぞれのM311のゲート、M411のゲートが短絡されることになる。これにより、LNA-A1~8の増幅回路30、40には同じ電流を流すことが可能とな

50

る。つまり、8個のLNAを2本の配線でTGC制御することが可能となる。

【0056】

利得制御信号81はLNA-A1~8の増幅回路40のTGC開始時の電流値を可変することにより、LNA-Aの利得可変機能を実現するものである。LNA-A1~8へは部品追加をすることなく利得可変機能を実現できるので、各LNAのシリコン面積を削減することができる。

【0057】

図8は図7と同様、本実施例における2DアレイICに実施例1、2で説明したLNAを多数実装する場合の第2のブロック構成図である。図8において、図7と同様の機能部分には同じ符号を付し、その説明は省略する。

【0058】

図8において、IBUFはバッファ回路であり、TGC制御信号80はシングル差動変換器60により差動信号となり、LNA-Aのバイアス電流生成器へ入力されるが、差動信号は、バッファ回路IBUFにて、一度差動電圧から差動電流に変換され、再度差動電圧として出力される。LNA-Aのバイアス電流生成器への入力電圧はバッファ回路IBUFの入力前後で変わらず、長距離布線の影響を軽減する役割を持つ。

【0059】

図8では、左の振動子配列の長軸方向に布線する配線を4経路の送受信回路で共用する。図8では8個の振動子であるが、例えば長軸方向に64個、短軸方向に32個、合計2048個のLNAをTGC制御する場合は図8に倣い、32個のIBUFを並べることにより、長軸方向64個の差動電圧のみを共用するだけで2048個のLNAを1つのTGC制御信号80によりTGC制御することが可能となる。

【0060】

図9は2Dアレイ探触子内に複数の2DアレイICを実装する場合のブロック構成図である。図9において、IC1~Nは2DアレイIC(M N)、PROBEは2Dアレイ探触子、CHG1~Lは容量(K L)、TDG1~Nは振動子群(M N)を示す。

【0061】

振動子群TDG1~N(M N)は、それぞれP個の振動子から構成され、2Dアレイ探触子PROBE内にマトリクス状に実装される。例えばN=6の場合を、図9右に示す。

2DアレイIC1~Nはそれぞれ同一の番号を持つ振動子群TDG1~Nに接続される。2DアレイIC1~Nはそれぞれ固有のプロセスばらつきを持っているので、図5のように充放電電流生成器90からのTGC開始時刻から流す定電流の値が異なる。また、容量CHGも個別部品としてのばらつきを持っている。したがって、図7、8のようにそれぞれの2DアレイICから、それぞれに接続されている容量CHGの充電を行うとすると、TGC開始時刻は2DアレイICに供給される図示しないクロックが共通であれば、N個のチップでタイミング同期できるが、TGC終了時刻がばらついてしまう。

【0062】

そこで、図9では、いくつかK個のCHGをIC1~Mで共用し、TGC制御信号80を共用する。M個のICから同一の充電電流を出力し、CHG1~Kも短絡して共用することにより、充電電流のばらつきやCHGのばらつきは平均化され、IC1~MでTGC終了時刻のばらつきを小さくすることができる。ICM+1~ICN、CHGK+1~Lも同様である。

【0063】

全ての2DアレイICで、CHGを共用すれば、2Dアレイ探触子内のTGC終了時刻ばらつきを小さくすることもできるが、例えば図9右のような2DアレイIC配置を採用する場合、点線を接続すると配線ループができてしまい、電磁ノイズの影響を受けやすくなる。そこで点線は接続せず、上下に2分割し、上下の3つの2DアレイICでのみTGC終了時刻のばらつきを小さくする。上下で若干TGC終了時刻が異なることになるが、6つの2DアレイICでの独立したTGC制御に比較するとTGC終了時刻のばらつき

10

20

30

40

50

は標準偏差で $1 / (3)$ に低減する。

【0064】

図9のように2Dアレイ探触子内に複数の2DアレイICを実装する場合、複数存在する容量CHGをスイッチで切り替えることにより、TGC開始時刻から終了時刻までの時間を可変することができる。これを実現するためのブロック図を図10に示す。

【0065】

充放電電流生成器90にスイッチと容量接続制御信号92を加えることにより、TGC制御信号80に容量CHGを接続したり切り離したりすることができる。これによりTGC期間を可変することができる。もちろん2DアレイICが1つの場合においても、容量CHGを接続する独立端子を設ければ同様のTGC期間可変機能を実現できる。

10

【実施例4】

【0066】

図11は、本実施例における超音波診断装置の構成図である。図11において、U10、U11は2Dアレイ探触子、U20、U21はケーブル、U30、U31はコネクタボックス、U40はプローブセレクタ、U41はプローブ切替スイッチ、U120、U121は増幅器、U51はデジタルアナログ変換器、U320はスイッチ、U54はアナログデジタル変換器、U60は信号処理回路、U70は操作パネル、U80はディスプレイ、U90は本体装置、U1100、U1101は2DアレイIC、U200、U201は整合層、U210、U211は音響レンズ、U1000、U1001はキャスターである。

20

【0067】

実施例3の2DアレイICはU1100、U1101に対応している。本体装置U90には2つのコネクタボックスU30、U31があり、ケーブルU30、U31を介して2つの2Dアレイ探触子U10、U11が接続されるが、2本に限定されることはない。また、コネクタボックスU30、U31には従来の1Dアレイ探触子等も接続可能である。また、ドプラ専用などの特殊な探触子を接続するためのコネクタボックス接続端子を設けた装置もある。本体装置U90はキャスターU1000、U1001により床面上を自在に移動可能である。

【0068】

回路的にはプローブセレクタU40、プローブ切替スイッチU41で2Dアレイ探触子U10と2Dアレイ探触子U11を切り替えて使用する。

30

【0069】

2Dアレイ探触子U10、U11の内部には2DアレイIC-U1100、U1101がそれぞれ内蔵される。2DアレイIC-U1100の外部端子接続部が実装される面には図示しない2Dアレイ振動子が接続されている。先に説明したように2Dアレイ探触子には、数千から1万素子の振動子がアレイ状に実装されたものである。2Dアレイ振動子には効率よく超音波の送受信が可能のように2Dアレイ振動子と生体の音響インピーダンスを整合する整合層U200、超音波ビームを収束させる音響レンズU210が実装される。2DアレイU1101にも同様に2Dアレイ振動子、整合層U201、音響レンズU211が実装される。

40

【0070】

増幅器U121は送信信号の増幅を、スイッチU320は送信信号の受信系への回り込みを防ぐ役割を、増幅器U120は受信信号の増幅を行う。信号処理回路U60は論理回路であり、増幅器U120の信号をアナログデジタル変換器U51を介してデジタル信号として入力し、信号処理を行う。また、信号処理を行った信号をデジタルアナログ変換器U51を介して増幅器U121へ入力し、2Dアレイ探触子U10、U11へプローブセレクタU40、コネクタボックスU30、U31、ケーブルU20、U21を経て信号を送信する。

【0071】

患者の体内のどの部位を見るかなど本体装置U90の様々な操作は操作パネルU70から行う。また、本体装置U90は様々な診断モードを備えており、診断モードの切替も操

50

作パネル U 7 0 から行う。診断モードには B (Brightness)、P W (Pulsed Wave Doppler)、C F M (Color Flow Mapping)、S T C W (Steerable CW Doppler) モードなどがある。B モードは組織から反射された超音波の受信振幅強度を明るさに対応付けて表示するモード、P W モードは、超音波をある深さに向けて繰り返し送信し、この部位から反射した信号の繰り返し送信毎の周波数偏移を測定することにより、血流速を求めるモード、C F M はカラードプラとも呼ばれ、超音波送信毎の受信信号の自己相関を求めることにより血流速を可視化するモードである。S T C W モードも血流速を測定するモードであるが、これは速い血流速測定に適している。P W モードでは特定の位置の血流速がわかり、B モード画像に重ねて表示できる。C F M モードでは超音波の受信ビーム上の多数のポイントにおける位置の平均速度がわかり、逆流などの発見に用いられる。

10

【0072】

信号処理回路 U 6 0 はアナログデジタル変換器 U 5 4 からの信号を処理し、上記様々なモードの診断画像を得る。この画像はディスプレイ U 8 0 に表示する。

【0073】

本実施例における T G C 回路は 2 D アレイ I C に限らず、1 D など通常の超音波探触子による超音波信号受信に用いることが可能である。また、探触子ではなく装置側へ実装しても同等の T G C 機能を実現できる。

【0074】

以上実施例について説明したが、本発明は上記した実施例に限定されるものではなく、様々な変形例が含まれる。例えば、上記した実施例は本発明を分かりやすく説明するために詳細に説明したものであり、必ずしも説明した全ての構成を備えるものに限定されるものではない。

20

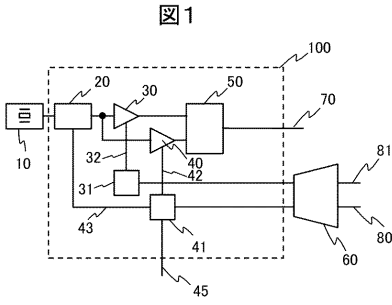
【符号の説明】

【0075】

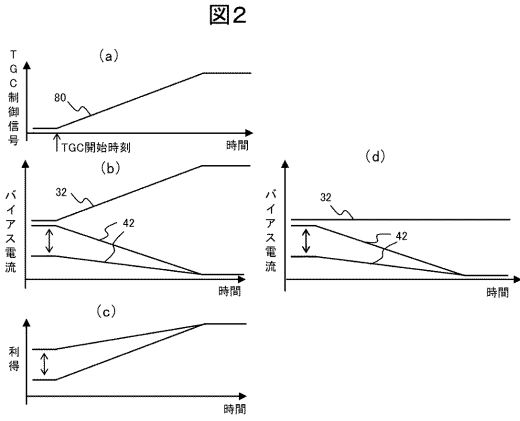
1 0 0 : L N A、1 0 : 振動子、2 0 : 可変減衰器、3 0、4 0 : 増幅回路、3 1、4 1 : バイアス電流生成器、3 2、4 2 : バイアス電流、4 3 : 減衰器制御信号、4 5 : 減衰器オフ指令信号、5 0 : 減算器、6 0 : シングル差動変換器、8 0 : T G C 制御信号、8 1 : 利得制御信号、9 0 : 充放電電流生成器、9 1 : タイミング信号、9 2 : 容量接続制御信号、B I A S 1、2 : バイアス電圧供給回路、C C H G : 容量、I c h g : 電流源、I C : 2 D アレイ I C、P R O B E : 2 D アレイ探触子、T D 1 ~ 8 : 振動子、S W 1 ~ 8 : 送受切替スイッチ、A 1 ~ 8 : L N A、D 1 ~ 8 : 遅延回路、A D D 1 ~ 2 : 加算回路、C B U F 1 ~ 2 : バッファ回路、I B U F : バッファ回路、I C 1 ~ N : 2 D アレイ I C (M N)、C C H G 1 ~ L : 容量 (K L)、T D G 1 ~ N : 振動子群 (M N)、U 1 0、U 1 1 : 2 D アレイ探触子、U 2 0、U 2 1 : ケーブル、U 3 0、U 3 1 : コネクタボックス、U 4 0 : プローブセレクタ、U 3 1 1 : プローブ切替スイッチ、U 1 2 0、U 1 2 1 が増幅器、U 5 1 : デジタルアナログ変換器、U 3 2 0 : スイッチ、U 5 4 : アナログデジタル変換器、U 6 0 : 信号処理回路、U 7 0 : 操作パネル、U 8 0 : ディスプレイ、U 9 0 : 本体装置、U 1 1 0 0、U 1 1 0 1 : 2 D アレイ I C、U 2 0 0、U 2 0 1 : 整合層、U 2 1 0、U 2 1 1 : 音響レンズ

30

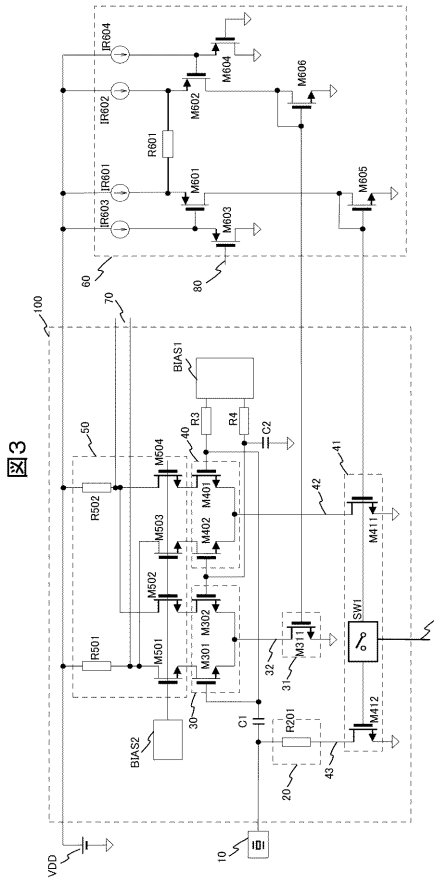
【図1】



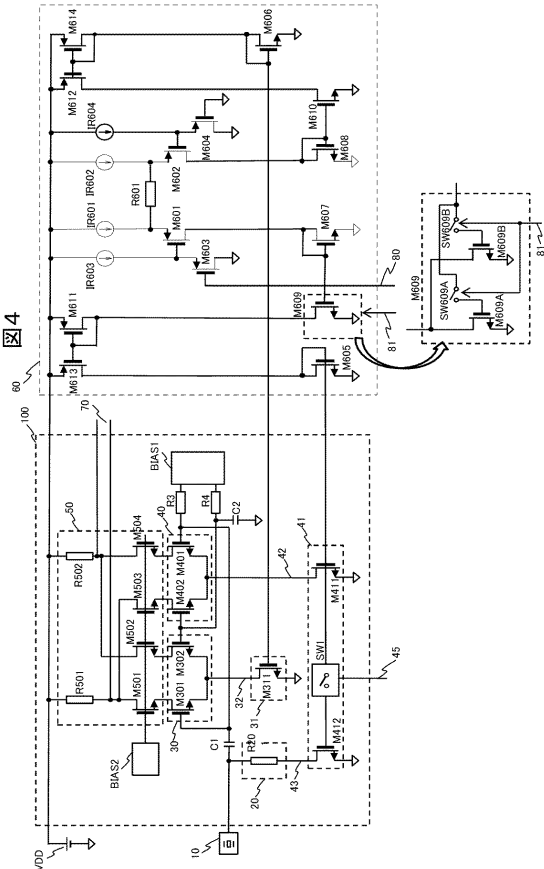
【図2】



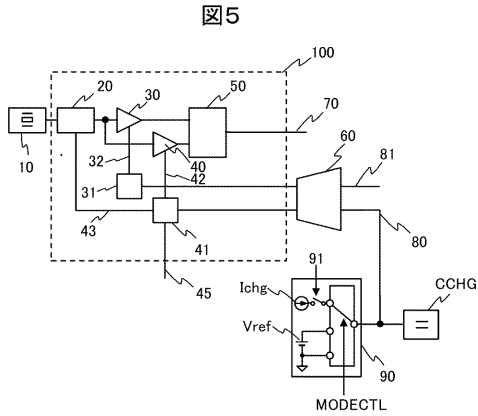
【図3】



【図4】



【図5】



【 図 6 】

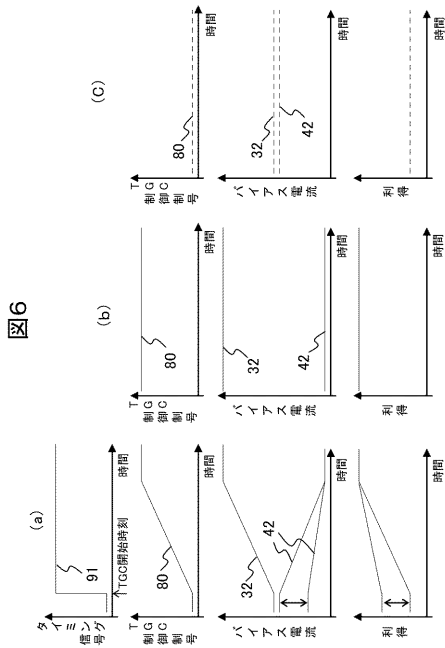
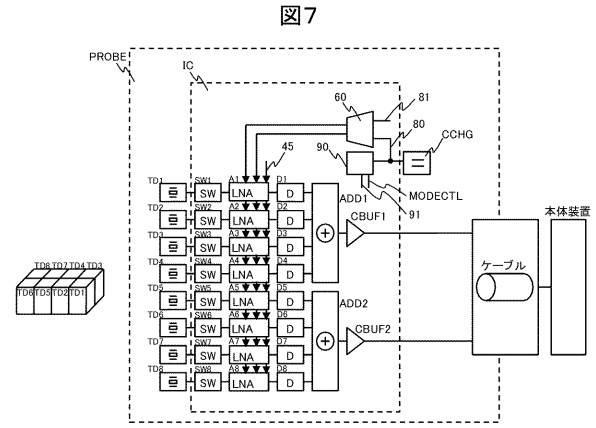
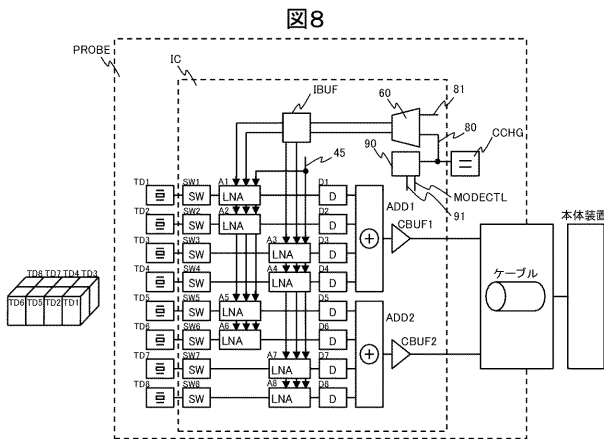


図6

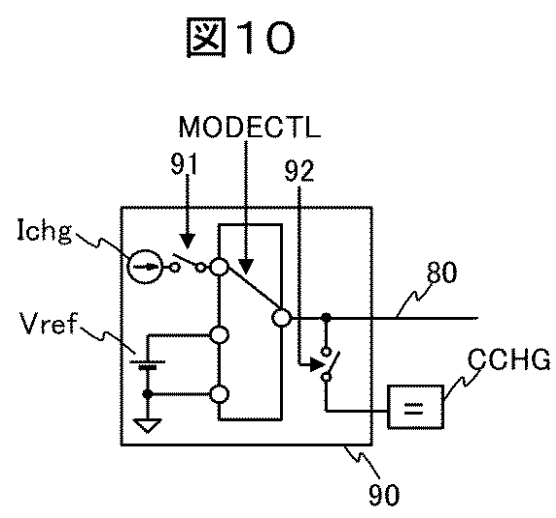
【 図 7 】



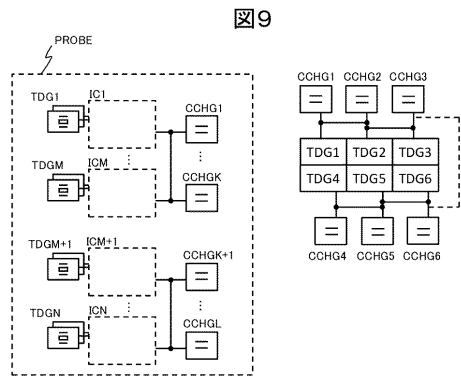
【 図 8 】



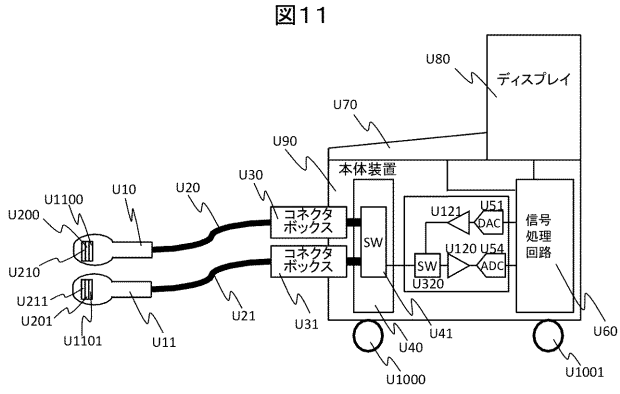
【 図 10 】



【 図 9 】



【 図 1 1 】



フロントページの続き

- (72)発明者 今川 健吾
東京都千代田区丸の内一丁目6番6号 株式会社日立製作所内
- (72)発明者 網野 和宏
東京都千代田区丸の内一丁目6番6号 株式会社日立製作所内
- (72)発明者 岩下 貴之
東京都千代田区丸の内一丁目6番6号 株式会社日立製作所内
- Fターム(参考) 4C601 EE03 GB06 GB22 JB13

专利名称(译)	超声波诊断设备及其使用的探头		
公开(公告)号	JP2019187975A	公开(公告)日	2019-10-31
申请号	JP2018086644	申请日	2018-04-27
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	五十嵐豊 梶山新也 中村洋平 今川健吾 網野和宏 岩下貴之		
发明人	五十嵐 豊 梶山 新也 中村 洋平 今川 健吾 網野 和宏 岩下 貴之		
IPC分类号	A61B8/14		
CPC分类号	A61B8/4444 A61B8/4483 A61B8/4494 A61B8/4405 A61B8/5207 A61B8/54 G10K11/346 H03F3/45188 H03F2200/294 A61B8/4488 A61B8/56 B06B1/0223 B06B3/00 H03F3/45273		
FI分类号	A61B8/14		
F-TERM分类号	4C601/EE03 4C601/GB06 4C601/GB22 4C601/JB13		
外部链接	Espacenet		

摘要(译)

提供一种超声诊断设备，该超声诊断设备实现适于安装在2D阵列探头上的TGC电路，并提供一种用于超声诊断设备的探头。定位并接收作为反射波的接收信号，并基于该接收信号获得诊断所需的信息。该探针包括：多个分别对应于多个换能器10的低噪声放大电路；和单个差分转换器60，用于将随时间上升的控制信号转换为随时间上升的第一偏置信号和随时间下降的第二偏置信号，以控制多个低噪声放大电路。所述低噪声放大电路包括：第一放大电路，其用于放大衰减器的输出信号，所述衰减器对来自所述换能器的电信号进行衰减，使得所述输出信号通过所述第一偏置信号随时间逐渐变大。第二放大电路，用于放大衰减器的输出信号，以使输出信号随着第二偏置信号而随时间逐渐变小。减法器50用于将第一放大电路的输出和第二放大电路的输出相减。

图1

