

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-202387

(P2016-202387A)

(43) 公開日 平成28年12月8日(2016.12.8)

(51) Int.Cl.	F I	テーマコード (参考)
A 6 1 B 8/14 (2006.01)	A 6 1 B 8/14	4 C 6 0 1
H 0 1 L 23/12 (2006.01)	H 0 1 L 23/12 H	
	H 0 1 L 23/12 N	

審査請求 未請求 請求項の数 8 O L (全 15 頁)

(21) 出願番号 特願2015-85196 (P2015-85196)
 (22) 出願日 平成27年4月17日 (2015.4.17)

(71) 出願人 514315159
 株式会社ソシオネクスト
 神奈川県横浜市港北区新横浜2丁目10番
 23
 (74) 代理人 100113608
 弁理士 平川 明
 (74) 代理人 100105407
 弁理士 高田 大輔
 (72) 発明者 吉岡 正人
 神奈川県横浜市港北区新横浜二丁目10番
 23 株式会社ソシオネクスト内
 (72) 発明者 金指 和幸
 神奈川県横浜市港北区新横浜二丁目10番
 23 株式会社ソシオネクスト内
 Fターム(参考) 4C601 EE02 GA04 GA40 GD04

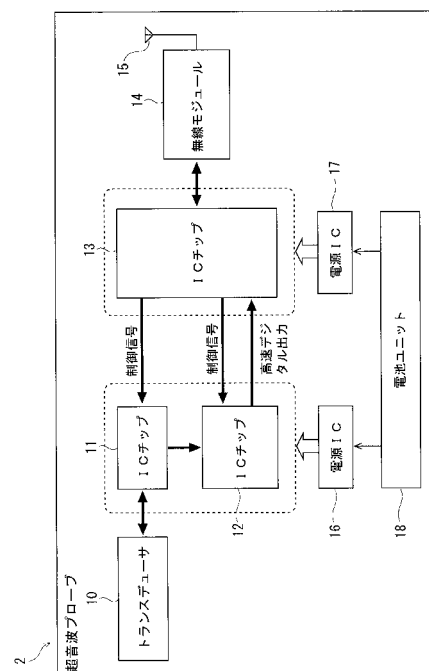
(54) 【発明の名称】 超音波プローブ

(57) 【要約】 (修正有)

【課題】 信号に対する雑音混入を抑制する超音波プローブを提供する。

【解決手段】 超音波プローブ2は、超音波を送受信し、かつ、超音波信号と電圧信号とを相互に変換するトランスデューサ10と、トランスデューサ10にパルス電圧信号を送信し、かつ、トランスデューサ10から電圧信号を受信する第1回路11と、第1回路11から受信した電圧信号をアナログ値からデジタル値に変換する第2回路12と、第1回路11及び第2回路12に電力を供給する電池ユニット18と、トランスデューサ10、第1回路11及び第2回路12が設けられた基板と、を備え、第1回路11は、基板の第1面に配置され、第2回路12は、基板の第1面の反対側の第2面に配置されている。

【選択図】 図2



【特許請求の範囲】**【請求項 1】**

超音波を送受信し、かつ、超音波信号と電圧信号とを相互に変換するトランスデューサと、

前記トランスデューサにパルス電圧信号を送信し、かつ、前記トランスデューサから前記電圧信号を受信する第 1 回路と、

前記第 1 回路から受信した前記電圧信号をアナログ値からデジタル値に変換する第 2 回路と、

前記第 1 回路及び前記第 2 回路に電力を供給する電池ユニットと、

前記トランスデューサ、前記第 1 回路及び前記第 2 回路が設けられた基板と、

を備え、

前記第 1 回路は、前記基板の第 1 面に配置され、

前記第 2 回路は、前記基板の前記第 1 面の反対側の第 2 面に配置されていることを特徴とする超音波プローブ。

10

【請求項 2】

前記第 1 回路と前記第 2 回路とを接続する複数の第 1 接続配線を更に備え、

前記複数の第 1 接続配線の其々が、平面視で互いに交差しないようにして前記基板内に形成されていることを特徴とする請求項 1 に記載の超音波プローブ。

【請求項 3】

デジタル値に変換された前記電圧信号を前記第 2 回路から受信する第 3 回路と、

前記第 2 回路と前記第 3 回路とを接続する第 2 接続配線と、

を更に備え、

前記第 3 回路は、前記基板の前記第 1 面又は前記第 2 面に配置され、

前記複数の第 1 接続配線と前記第 2 接続配線とが、平面視で互いに交差しないようにして前記基板内に形成されていることを特徴とする請求項 2 に記載の超音波プローブ。

20

【請求項 4】

前記第 1 回路及び前記第 2 回路に供給される電力を制御する第 1 電源回路と、

前記第 3 回路に供給される電力を制御する第 2 電源回路と、

を更に備える請求項 3 に記載の超音波プローブ。

【請求項 5】

前記第 1 電源回路は、DC - DC コンバータであり、

前記トランスデューサは、振動子を有し、

前記振動子の共振周波数を含む所定周波数と、前記 DC - DC コンバータの動作周波数とを異ならせることを特徴とする請求項 4 に記載の超音波プローブ。

30

【請求項 6】

前記基板と対向して配置され、前記電池ユニットが設けられた第 2 基板を更に備え、

前記電池ユニットは、前記第 1 回路と向かい合うようにして前記第 2 基板に配置されていることを特徴とする請求項 1 から 5 の何れか一項に記載の超音波プローブ。

【請求項 7】

前記基板と対向して配置され、前記電池ユニットが設けられた第 2 基板を更に備え、

前記電池ユニットは、前記第 2 回路と向かい合うようにして前記第 2 基板に配置されていることを特徴とする請求項 1 から 5 の何れか一項に記載の超音波プローブ。

40

【請求項 8】

前記基板の前記第 1 面に配置された前記第 1 回路との複数の接続端子は、前記基板の前記第 2 面に配置された前記第 2 回路との複数の接続端子を平面視で囲むように形成されていることを特徴とする請求項 1 から 7 の何れか一項に記載の超音波プローブ。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、超音波プローブに関する。

50

【背景技術】

【0002】

被検体、例えば、人体内の超音波画像を取得して、診断に供する超音波画像診断装置が用いられている。図11は、超音波画像診断装置90のブロック図である。超音波画像診断装置90は、トランスデューサ91、IC(Integrated Circuit)チップ92~94及びモニター95を備える。

【0003】

トランスデューサ91は、超音波を送信し、被検体によって反射された超音波(エコー)を受信する。ICチップ92は、高電圧のパルスを送信し、トランスデューサ91からエコーに応じた電圧信号(以下、エコー信号)を受信する。ICチップ92は、エコー信号をICチップ93に送信する。ICチップ93は、エコー信号を受信し、エコー信号をアンプで増幅した後、デジタル値に変換する。ICチップ93は、デジタル値に変換されたエコー信号をICチップ94に送信する。ICチップ94は、デジタル値に変換されたエコー信号を受信し、デジタル値に変換されたエコー信号に基づいて画像処理を行って画像を生成し、モニター95に画像を表示する。

10

【0004】

トランスデューサ91とICチップ92との接続はアナログケーブルが用いられている。このアナログケーブルは、N-chの同軸ケーブルの束である。アナログケーブルは、高電圧(例えば、100V以上の電圧)の信号を伝達する一方で、トランスデューサ91からの微弱な信号を低雑音で伝搬させるためコストが高い。トランスデューサ91はプローブ内に設けられ、ICチップ92~94及びモニター95は装置本体に設けられる。プローブを診断箇所当てて超音波診断が行われるため、ケーブルの長さによって診断箇所が制限される場合がある。また、ケーブルと人体とが接触することによる衛生面を考慮する必要がある。そのため、トランスデューサ91及びICチップ92~94をプローブ内に収容し、プローブとモニター95とを無線接続することにより、プローブとモニター95との間をケーブルレスとする技術が知られている。

20

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特表2002-530142号公報

30

【特許文献2】特表2010-528696号公報

【特許文献3】特表2003-506172号公報

【特許文献4】特開2007-244580号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

プローブとモニター95との間をケーブルレスとする場合、トランスデューサ91及びICチップ92~94に電力を供給する電源をプローブ内に収容することになる。したがって、プローブの低電力化が要求されている。パルスの電圧を大幅に下げる(例えば、電圧を100Vから25Vに変更することにより、低電力化が図られる。しかし、パルスの電圧を下げると、超音波の送受信パワーも減衰するため、エコー信号に雑音が入ると、エコー信号に基づいて生成される画像が劣化するおそれがある。

40

【0007】

本願の一つの側面では、信号に対する雑音混入を抑制することを目的とする。

【課題を解決するための手段】

【0008】

本願の一つの側面による超音波プローブは、超音波を送受信し、かつ、超音波信号と電圧信号とを相互に変換するトランスデューサと、前記トランスデューサにパルス電圧信号を送信し、かつ、前記トランスデューサから前記電圧信号を受信する第1回路と、前記第1回路から受信した前記電圧信号をアナログ値からデジタル値に変換する第2回路と、前

50

記第 1 回路及び前記第 2 回路に電力を供給する電池ユニットと、前記トランスデューサ、前記第 1 回路及び前記第 2 回路が設けられた基板と、を備え、前記第 1 回路は、前記基板の第 1 面に配置され、前記第 2 回路は、前記基板の前記第 1 面の反対側の第 2 面に配置されている。

【発明の効果】

【0009】

本願の一つの側面によれば、信号に対する雑音混入を抑制することができる。

【図面の簡単な説明】

【0010】

【図 1】図 1 は、超音波画像診断装置の構成の一例を示すブロック図である。 10

【図 2】図 2 は、超音波プローブの構成の一例を示すブロック図である。

【図 3】図 3 は、IC チップ（第 1 の IC）の構成の一例を示す図である。

【図 4】図 4 は、IC チップ（第 2 の IC）の構成の一例を示す図である。

【図 5 A】図 5 A は、超音波プローブの部分断面図である。

【図 5 B】図 5 B は、超音波プローブの部分断面図である。

【図 5 C】図 5 C は、超音波プローブの部分断面図である。

【図 6】図 6 は、IC チップ（第 1 の IC、第 2 の IC）の配置の一例を示す図である。

【図 7】図 7 は、電池ユニットの配置の一例を示す図である。

【図 8】図 8 は、電池ユニットの配置の一例を示す図である。

【図 9】図 9 は、超音波プローブの部分断面図である。 20

【図 10】図 10 は、IC チップ（第 1 の IC、第 2 の IC）の配置の一例を示す図である。

【図 11】図 11 は、超音波画像診断装置のブロック図である。

【発明を実施するための形態】

【0011】

以下、図面を参照して実施形態に係る超音波プローブについて説明する。以下に示す超音波プローブの構成は例示であり、実施形態に係る超音波プローブの構成は、以下に示す構成に限定されない。

【0012】

図 1 は、超音波画像診断装置 1 の構成の一例を示すブロック図である。超音波画像診断装置 1 は、超音波プローブ 2、画像処理部 3 及びモニタ 4 を備える。超音波プローブ 2 と画像処理部 3 とは無線により相互に通信が可能である。すなわち、超音波プローブ 2 と画像処理部 3 との間はケーブルレスとなっている。画像処理部 3 とモニタ 4 との間はケーブルを介して有線接続されている。ただし、画像処理部 3 とモニタ 4 との間を無線接続してもよい。 30

【0013】

図 2 は、超音波プローブ 2 の構成の一例を示すブロック図である。超音波プローブ 2 は、トランスデューサ 10、IC チップ（第 1 の IC）11、IC チップ（第 2 の IC）12、IC チップ（第 3 の IC）13、無線モジュール 14、アンテナ 15、電源 IC 16、17 及び電池ユニット 18 を備える。超音波プローブ 2 内に、トランスデューサ 10、IC チップ 11～13、無線モジュール 14、アンテナ 15、電源 IC 16、17 及び電池ユニット 18 が収容されている。IC チップ 11 は、第 1 回路の一例である。IC チップ 12 は、第 2 回路の一例である。IC チップ 13 は、第 3 回路の一例である。 40

【0014】

トランスデューサ 10 は、超音波を送信し、被検体によって反射された超音波（エコー）を受信する。また、トランスデューサ 10 は、超音波信号と電圧信号とを相互に変換する。トランスデューサ 10 は、短冊状に配列された複数の振動子を有している。振動子は、圧電素子等の圧電体と、圧電体の両側に形成された電極とを有している。電極に電圧が印加され、圧電体が伸縮することにより各振動子から超音波が発生する。また、各振動子が超音波を受信することにより伸縮して電気信号が発生する。トランスデューサ 10 は、 50

各振動子が発生した電気信号に基づいて、エコーに応じた電圧信号（以下、エコー信号）をICチップ11に送信する。

【0015】

ICチップ11は、高電圧のパルス（パルス電圧信号）をトランスデューサ10に送信し、トランスデューサ10からエコー信号を受信する。ICチップ11は、エコー信号をICチップ12に送信する。図3は、ICチップ11の構成の一例を示す図である。ICチップ11は複数の接続端子111及び複数の送受信回路112を有する。接続端子111は、トランスデューサ10との接続に用いられる。送受信回路112は、接続端子111を介して、トランスデューサ10へパルス電圧信号を送信し、トランスデューサ10からのエコー信号を受信する。ICチップ11の1辺又は複数辺に沿って、複数の接続端子111がICチップ11に配置されている。図3に示す例では、ICチップ11の3辺に沿って、複数の接続端子111がICチップ11に配置されている。

10

【0016】

また、ICチップ11は、制御回路113、出力セクタ回路114、複数の制御端子115及び複数の出力端子116を有する。制御回路113は、制御端子115を介してICチップ13からの制御信号を受信し、制御信号に基づいて、ICチップ11の動作を制御する。制御回路113に入力される制御信号に基づいて、任意のチャンネル（接続端子111及び送受信回路112を含む送信経路）が選択され、ICチップ11からトランスデューサ10にパルス電圧信号が送信される。

【0017】

出力セクタ回路114は、制御回路113に入力される制御信号に基づいて、出力セクタ回路114に入力されるエコー信号を選択し、選択されたエコー信号を複数の出力端子116を介してICチップ12に出力する。したがって、制御回路113に入力される制御信号に基づいて、任意のチャンネル（接続端子111及び送受信回路112を含む送信経路）が選択され、ICチップ11からICチップ12にエコー信号が送信される。出力端子116は、ICチップ12との接続に用いられる。図3に示す例では、ICチップ11の1辺に沿って、複数の出力端子116がICチップ11に配置されている。出力端子116は、ICチップ11の接続端子111が配置されている辺とは異なる辺に配置されている。図3に示す例では、最大8チャンネル分のエコー信号が、複数の出力端子116（a1～a8）を介してICチップ12に送信される。

20

30

【0018】

ICチップ12は、ICチップ11からエコー信号を受信し、エコー信号をアンプで増幅し、増幅されたエコー信号をアナログ値からデジタル値に変換する。図4は、ICチップ12の構成の一例を示す図である。ICチップ12は、複数の接続端子121、複数の信号調整回路122、制御回路123、複数の制御端子124、出力バッファ125及び複数の出力端子126を備える。複数の接続端子121は、ICチップ11との接続に用いられる。複数の出力端子126は、ICチップ13との接続に用いられる。また、ICチップ12は、ICチップ11からエコー信号を受信し、エコー信号をアナログ値からデジタル値に変換してもよい。すなわち、ICチップ12は、エコー信号を増幅させずに、エコー信号をアナログ値からデジタル値に変換してもよい。

40

【0019】

信号調整回路122は、例えば、AFE（Analog Front End）である。信号調整回路122は、アンプ127及びADC（Analog to Digital Converter）128を有する。アンプ127は、入力されるエコー信号を増幅する。ADC128は、入力されるエコー信号をアナログ値からデジタル値に変換して出力する。すなわち、ADC128は、アナログのエコー信号をデジタルのエコー信号に変換する。ADC128から出力されるエコー信号は、出力バッファ125及び出力端子126を介してICチップ13に送信される。ICチップ12が、エコー信号を増幅させずに、エコー信号をアナログ値からデジタル値に変換する場合、アンプ127を省略してもよい。

【0020】

50

制御回路 1 2 3 は、制御端子 1 2 4 を介して IC チップ 1 3 からの制御信号を受信し、制御信号に基づいて、IC チップ 1 2 の動作を制御する。制御端子 1 2 4 を介して入力される制御信号は、アンプ 1 2 7 のゲインを制御する信号を含む。

【 0 0 2 1 】

図 4 に示す例では、信号調整回路 1 2 2 が各チャンネルに対して配置されており、最大 8 チャンネル分のエコー信号が増幅及び A / D 変換される。図 4 に示す例では、IC チップ 1 2 の対向する 2 辺の其々に沿って 4 つの接続端子 1 2 1 が配置されている。したがって、IC チップ 1 2 の対向する 2 辺の其々に対して 4 チャンネル分のエコー信号が入力される。図 4 に示す例では、IC チップ 1 2 の接続端子が配置されている辺とは異なる 1 辺に沿って制御端子 1 2 4 が配置され、IC チップ 1 2 の制御端子 1 2 4 が配置されている辺と対向する辺に沿って出力端子 1 2 6 が配置されている。したがって、IC チップ 1 2 は、アナログのエコー信号が入力される部分と、デジタルのエコー信号が出力される部分とが分離されている。また、IC チップ 1 2 は、アナログのエコー信号が入力される部分と、制御信号が入力される部分とが分離されている。

10

【 0 0 2 2 】

IC チップ 1 3 は、IC チップ 1 1、1 2 に制御信号を送信する。IC チップ 1 3 は、IC チップ 1 2 からデジタルのエコー信号を受信する。IC チップ 1 3 は、エコー信号に基づいて画像処理を行い、画像信号を生成する。IC チップ 1 3 は、画像信号を無線モジュール 1 4 に送信する。無線モジュール 1 4 は、IC チップ 1 3 から画像信号を受信する。無線モジュール 1 4 は、アンテナ 1 5 を介して画像処理部 3 が有する無線モジュールに、画像信号を無線送信する。画像処理部 3 は、画像信号に基づいて画像をモニタ 4 に表示する。画像処理部 3 は、CPU (Central Processing Unit) 等のプロセッサと、ROM (Read Only Memory)、RAM (Random Access Memory) 等のメモリ (記憶装置) とを備えるコンピュータである。モニタ 4 は、例えば、CRT (Cathode Ray Tube)、液晶ディスプレイ、プラズマディスプレイ及び有機 EL (electroluminescence) ディスプレイ等の表示装置である。

20

【 0 0 2 3 】

IC チップ 1 3 が、エコー信号を無線モジュール 1 4 に送信し、無線モジュール 1 4 は、IC チップ 1 3 からエコー信号を受信してもよい。この場合、無線モジュール 1 4 は、アンテナ 1 5 を介して画像処理部 3 が有する無線モジュールに、エコー信号を無線送信する。画像処理部 3 は、エコー信号に基づいて画像処理を行い、画像信号を生成し、画像信号に基づいて画像をモニタ 4 に表示する。

30

【 0 0 2 4 】

トランスデューサ 1 0 と IC チップ 1 1 とを接続する接続配線 (信号線)、及び IC チップ 1 1 と IC チップ 1 2 とを接続する接続配線は、微弱なエコー信号が送受信される配線である。そのため、トランスデューサ 1 0 と IC チップ 1 1 とを接続する接続配線、及び IC チップ 1 1 と IC チップ 1 2 とを接続する接続配線は、十分な雑音対策が要求されている。トランスデューサ 1 0 と IC チップ 1 1 とを接続する接続配線、及び IC チップ 1 1 と IC チップ 1 2 とを接続する接続配線における雑音対策について説明する。トランスデューサ 1 0 と IC チップ 1 1 とを接続する接続配線は、第 1 接続配線の一例である。IC チップ 1 1 と IC チップ 1 2 とを接続する接続配線は、第 2 接続配線の一例である。

40

【 0 0 2 5 】

雑音対策として、超音波プローブ 2 が備える基板において、雑音源となり得る信号配線との交差を避けたり、シールドを行ったりすることが挙げられる。雑音源は、例えば、スイッチング雑音や外部からの輻射雑音である。

【 0 0 2 6 】

図 5 A ~ 図 5 C は、超音波プローブ 2 の部分断面図である。図 5 A ~ 図 5 C に示すように、配線板 2 0 にトランスデューサ 1 0 及び IC チップ 1 1 ~ 1 3 が設けられ、トランスデューサ 1 0 及び IC チップ 1 1 ~ 1 3 は、配線板 (基板) 2 0 の内層配線及びスルーホールを用いて接続されている。内層配線は、例えば、銅 (Cu) 等で形成された金属配線

50

である。スルーホールは、配線板 20 に設けられた孔と、孔の側壁に形成された銅めっきとを有する。スルーホールは、ビアとも呼ばれる。トランスデューサ 10 は、配線板 20 の側面に取り付けられている。配線板 20 は、例えば、PCB (Printed Circuit Board) である。配線板 20 は、基板の一例である。配線板 20 を 2 層以上の多層配線とすることで、配線板 20 の内部における上下左右の層でのクロストークの発生を抑制することができる。また、配線板 20 の内層配線の周囲をグランドシールドすることにより、超音波プローブ 2 の外部からの雑音混入を抑制することができる。

【0027】

図 5 A は、トランスデューサ 10 と IC チップ 11 とを接続する接続配線を示している。配線板 20 の上面 (第 1 面) に IC チップ 11 が配置されている。配線板 20 の上面にコネクタ 21 及びパッド (電極) 22 が形成されている。配線板 20 の内部にスルーホール 23、24 及び内層配線 25 が形成されている。コネクタ 21 とスルーホール 23 とが電氣的に接続され、パッド 22 とスルーホール 24 とが電氣的に接続されている。内層配線 25 は、スルーホール 23、24 の其々と電氣的に接続されている。IC チップ 11 の接続端子 111 とパッド 22 とが電氣的に接続されている。

10

【0028】

トランスデューサ 10 の接続端子 101 がコネクタ 21 に接触し、トランスデューサ 10 の接続端子 101 とコネクタ 21 とが電氣的に接続することにより、トランスデューサ 10 と IC チップ 11 とが電氣的に接続される。スルーホール 23、24 及び内層配線 25 の周囲には、グランドに接続されたグランド線が形成され、スルーホール 23、24 及び内層配線 25 の周囲がグランドシールドされている。したがって、トランスデューサ 10 と IC チップ 11 とを接続する接続配線 (図 5 A に示す例では、スルーホール 23、24 及び内層配線 25 を含む配線) を伝播する (通る) エコー信号に対する雑音混入が抑制される。

20

【0029】

図 5 B は、IC チップ 11 と IC チップ 12 とを接続する接続配線を示している。配線板 20 の上面に IC チップ 11 が配置され、配線板 20 の下面 (第 2 面) に IC チップ 12 が配置されている。配線板 20 の下面は、配線板 20 の上面の反対側の面である。配線板 20 の上面にパッド (電極) 26 が形成されている。配線板 20 の下面にパッド (電極) 27 が形成されている。配線板 20 の内部にスルーホール 28、29 及び内層配線 30 が形成されている。

30

【0030】

パッド 26 とスルーホール 28 とが電氣的に接続され、パッド 27 とスルーホール 29 とが電氣的に接続されている。内層配線 30 は、スルーホール 28、29 の其々と電氣的に接続されている。IC チップ 11 の出力端子 116 とパッド 26 とが電氣的に接続されている。IC チップ 12 の接続端子 121 とパッド 27 とが電氣的に接続されている。これらの電氣的な接続により、IC チップ 11 と IC チップ 12 とが電氣的に接続される。

【0031】

図 5 B に示すように、配線板 20 の上面に IC チップ 11 が配置され、配線板 20 の下面に IC チップ 12 が配置されている。すなわち、IC チップ 11 と IC チップ 12 とが、配線板 20 の上下面 (表裏面) に配置されている。そのため、IC チップ 11 と IC チップ 12 とを接続する接続配線 (図 5 B に示す例では、スルーホール 28、29 及び内層配線 30 を含む配線) を短くすることができる。IC チップ 11、12 の両方を配線板 20 の同一面に配置する場合と比較して、IC チップ 11 と IC チップ 12 とを接続する接続配線を短くすることができる。IC チップ 11 と IC チップ 12 とを接続する接続配線を短くすることにより、IC チップ 11 と IC チップ 12 を接続する接続配線を伝播するエコー信号に対する雑音混入が抑制される。また、IC チップ 11、12 の両方を配線板 20 の同一面に配置する場合と比較して、IC チップ 11 と IC チップ 12 とを接続する接続配線の領域を小さくすることができる。

40

【0032】

50

スルーホール 28、29 及び内層配線 30 の周囲には、グラウンドに接続されたグラウンド線が形成され、スルーホール 28、29 及び内層配線 30 の周囲がグラウンドシールドされている。したがって、IC チップ 11 と IC チップ 12 とを接続する接続配線を伝播するエコー信号に対する雑音混入が抑制される。

【0033】

図 5C は、IC チップ 11 と IC チップ 13 とを接続する接続配線及び IC チップ 12 と IC チップ 13 とを接続する接続配線を示している。配線板 20 の上面に IC チップ 11 が配置され、配線板 20 の下面に IC チップ 12、13 が配置されている。図 5C に示す例では、配線板 20 の下面に IC チップ 13 を配置しているが、配線板 20 の上面に IC チップ 13 を配置してもよい。配線板 20 の上面にパッド（電極）31 が形成されている。配線板 20 の下面にパッド（電極）32、33 が形成されている。配線板 20 の内部にスルーホール 34、35、36 及び内層配線 37 が形成されている。

10

【0034】

パッド 31 とスルーホール 34 とが電氣的に接続され、パッド 32 とスルーホール 35 とが電氣的に接続され、パッド 33 とスルーホール 36 とが電氣的に接続されている。内層配線 37 は、スルーホール 34、35、36 の其々と電氣的に接続されている。IC チップ 11 の制御端子 115 とパッド 31 とが電氣的に接続されている。IC チップ 12 は、複数の外部端子 129 を有する。外部端子 129 は、制御端子 124 又は出力端子 126 である。IC チップ 12 の外部端子 129 とパッド 32 とが電氣的に接続されている。IC チップ 13 は、複数の外部端子 131 を有する。外部端子 131 は、制御端子又は信号端子である。IC チップ 13 の外部端子 131 とパッド 33 とが電氣的に接続されている。IC チップ 11 と IC チップ 13 とが電氣的に接続され、IC チップ 12 と IC チップ 13 とが電氣的に接続されている。これらの電氣的な接続により、IC チップ 11 と IC チップ 13 とが電氣的に接続され、IC チップ 12 と IC チップ 13 とが電氣的に接続される。

20

【0035】

スルーホール 34、35、36 及び内層配線 37 の周囲には、グラウンドに接続されたグラウンド線が形成され、スルーホール 34、35、36 及び内層配線 37 の周囲がグラウンドシールドされている。したがって、IC チップ 11 と IC チップ 13 とを接続する接続配線（図 5C に示す例では、スルーホール 34、36 及び内層配線 37 を含む配線）を伝播する制御信号に対する雑音混入が抑制される。また、IC チップ 12 と IC チップ 13 とを接続する接続配線（図 5C に示す例では、スルーホール 34、35 及び内層配線 37 を含む配線）を伝播する制御信号又はエコー信号に対する雑音混入が抑制される。

30

【0036】

図 6 は、IC チップ 11、12 の配置の一例を示す図である。図 6 では、配線板 20 における IC チップ 11 の配置位置と、配線板 20 における IC チップ 12 の配置位置とを平面視で透視的に示している。図 6 に示すように、IC チップ 11 の出力端子 116 及び IC チップ 12 の接続端子 121 を繋ぐ複数の配線が図示されている。IC チップ 11 の出力端子 116 及び IC チップ 12 の接続端子 121 を繋ぐ配線が、IC チップ 11 と IC チップ 12 とを接続する接続配線である。IC チップ 11 と IC チップ 12 とを接続する複数の接続配線の其々が、平面視で互いに交差しないようにして配線板 20 内に形成されている。したがって、IC チップ 11 と IC チップ 12 とを接続する複数の接続配線におけるクロストークの発生が抑制される。また、IC チップ 11 の接続端子 111 は IC チップ 12 の接続端子 121 を平面視で囲むように形成されている。このように IC チップ 11 と IC チップ 12 の接続端子を交差させないことにより接続端子部分でのクロストークの発生が抑制される。

40

【0037】

図 6 に示すように、IC チップ 11 と IC チップ 12 とを接続する複数の接続配線が、IC チップ 12 の出力端子 126 に繋がっている複数の配線と平面視で交差しないようにして配線板 20 内に形成されている。IC チップ 12 の出力端子 126 に繋がっている配

50

線は、ICチップ12とICチップ13とを接続する接続配線であって、ICチップ12からICチップ13に送信されるデジタル信号が伝播する配線である。ICチップ12とICチップ13とを接続する接続配線は、第2接続配線の一例である。

【0038】

ICチップ11とICチップ12とを接続する接続配線は、ICチップ11からICチップ12に送信されるエコー信号が伝播する。ICチップ12の出力端子126に繋がっている接続配線は、ICチップ12からICチップ13に送信されるエコー信号が伝播する。ICチップ11からICチップ12に送信されるエコー信号は、微弱なアナログ信号である。一方、ICチップ12からICチップ13に送信されるエコー信号は、高速なデジタル信号であり、スイッチングノイズの影響を考慮する必要がある。そのため、ICチップ11からICチップ12に送信されるエコー信号が伝播する接続配線と、ICチップ12からICチップ13に送信されるエコー信号が伝播する接続配線とが、平面視で交差しないようにして配線板20内に形成されている。これにより、ICチップ11からICチップ12に送信されるエコー信号に対する雑音混入が抑制される。したがって、雑音感度の高い配線に対する雑音対策を施すことができる。

10

【0039】

ICチップ11とICチップ12とを接続する接続配線と、ICチップ12の制御端子124に繋がっている配線とが配線板20の異なる層に配置されている。そのため、図6に示すように、ICチップ11とICチップ12とを接続する接続配線と、ICチップ12の制御端子124に繋がっている配線とが、平面視で部分的に交差している。ICチップ12の制御端子124に繋がっている配線は、ICチップ13からICチップ12に送信される制御信号が伝播する。ICチップ13からICチップ12に送信される制御信号は、低速なデジタル信号であるため、ICチップ11からICチップ12に送信されるエコー信号に対する雑音混入の影響が小さい。

20

【0040】

図2に戻り、電源IC16、17及び電池ユニット18について説明する。電源IC16は、ICチップ11、12に供給される電力を制御する。すなわち、電源IC16は、電池ユニット18から入力される電力の電圧を昇圧又は降圧して、ICチップ11、12に電力を供給する。電源IC17は、ICチップ13に供給される電力を制御する。すなわち、電源IC17は、電池ユニット18から入力される電力の電圧を昇圧又は降圧して、ICチップ13に電力を供給する。電池ユニット18は、外部電源に接続され、外部電源からの電力供給を受けて、電力を蓄積する。電池ユニット18は、電源IC16を介して、ICチップ11、12に電力を供給し、電源IC17を介して、ICチップ13に電力を供給する。

30

【0041】

図2に示すように、ICチップ11、12には、電源IC16を介して、電源ユニット18から電力が供給され、ICチップ13には、電源IC17を介して、電源ユニット18から電力が供給される。ICチップ11、12には、アナログのエコー信号が入力されるため、電源IC16を介して、電池ユニット18からICチップ11、12に電力が供給されている。一方、ICチップ13には、デジタルのエコー信号が入力されるため、電源IC16とは異なる電源IC17を介して、電池ユニット18からICチップ13に電力が供給されている。ICチップ11、12を同じ電源IC(図2では電源IC16)で駆動し、ICチップ13を別の電源IC(図2では電源IC17)で駆動する。これにより、ICチップ13の電源ノイズが、電源ICを介してICチップ11、12に伝達されることを抑制できる。したがって、ICチップ11、12に入力されるエコー信号に対する雑音混入が抑制される。

40

【0042】

電源IC16、17は、例えば、DC-DCコンバータ又はLDO(Low Drop Out)である。DC-DCコンバータは、スイッチングレギュレータとも呼ばれ、LDOは、リニアレギュレータ又はシリーズレギュレータとも呼ばれる。DC-DCコンバータは、半導

50

体素子による高速スイッチングで電力変換（電圧や電流の変換）を行うため、スイッチングノイズが発生する。トランスデューサ10の各振動子は、固有の周波数（例えば、6.5MHz）で共振する。

【0043】

電源IC16が、DC-DCコンバータである場合、電源IC16のスイッチング動作の動作周波数（スイッチング周波数）を、トランスデューサ10の各振動子の共振周波数からずらす。例えば、トランスデューサ10の各振動子の共振周波数を含む所定周波数帯域（所定周波数の幅）と、電源IC16のスイッチング動作の動作周波数とを異ならせる。これにより、トランスデューサ10からICチップ11に送信されるエコー信号及びICチップ11からICチップ12に送信されるエコー信号に対する雑音混入を抑制することができる。例えば、トランスデューサ10の各振動子の共振周波数を含む所定周波数帯域を6.5MHz以上9.5MHz以下とし、電源IC16のスイッチング動作の動作周波数を10MHzとしてもよい。なお、電源IC17が、DC-DCコンバータである場合、電源IC17のスイッチング動作の動作周波数を、トランスデューサ10の各振動子の共振周波数からずらしてもよい。

10

【0044】

図7は、電池ユニット18の配置の一例を示す図である。図7に示すように、超音波プローブ2は、配線板20と、配線板20と対向して配置された配線板（基板）40と、配線板20と配線板40との間に配置されたコネクタ41とを備える。配線板40は、第2基板の一例である。配線板40に電源IC16、17及び電池ユニット18が設けられている。配線板20の上面（主面）に支柱（図示せず）が設けられており、配線板20の支柱に配線板40が固定されている。配線板40の上面に電源IC16、17及び電池ユニット18が配置されている。なお、図7では、電源IC17の図示が省略されている。配線板40の上面は、配線板20の上面と対向する側の面である。配線板40の上面にパッド（電極）42、43が形成されている。

20

【0045】

電源IC16、17は、パッド42と電氣的に接続され、電池ユニット18は、パッド43と電氣的に接続されている。電源IC16、17及び電池ユニット18は、コネクタ41を介して配線板20と接続されている。すなわち、ICチップ11、12には、電源IC16及びコネクタ41を介して、電源ユニット18から電力が供給され、ICチップ13には、電源IC17及びコネクタ41を介して、電源ユニット18から電力が供給される。

30

【0046】

図7に示すように、電池ユニット18が、ICチップ11と向かい合うようにして配置され、ICチップ11と電池ユニット18の間には空間が設けられている。すなわち、図7に示す超音波プローブ2では、ICチップ11と電池ユニット18とが向かい合わせになるように、ICチップ11及び電池ユニット18が3次元的に実装されている。電池ユニット18は、雑音が小さく雑音源となり難い特徴を有する。そのため、電池ユニット18を、ICチップ11と向かい合うようにして配置することにより、電池ユニット18がシールドとして機能し、ICチップ11に対する超音波プローブ2の外部からの輻射雑音を低減できる。

40

【0047】

図7に示す電池ユニット18の配置例に限らず、図8に示すように、電池ユニット18を、ICチップ12と向かい合うようにして配置してもよい。図8は、電池ユニット18の配置の一例を示す図である。配線板20の下面に支柱（図示せず）が設けられており、配線板20の支柱に配線板40が固定されている。配線板40の上面（主面）に電源IC16、17及び電池ユニット18が配置されている。なお、図8では、電源IC17の図示が省略されている。配線板40の上面は、配線板20の下面と対向する側の面である。

【0048】

図8に示すように、電池ユニット18が、ICチップ12と向かい合うようにして配置

50

され、ICチップ12と電池ユニット18との間には空間が設けられている。すなわち、図8に示す超音波プローブ2では、ICチップ12と電池ユニット18とが向かい合わせになるように、ICチップ12及び電池ユニット18が3次元的に実装されている。電池ユニット18を、ICチップ12と向かい合うようにして配置することにより、電池ユニット18がシールドとして機能し、ICチップ12に対する超音波プローブ2の外部からの輻射雑音を低減できる。

【0049】

トランスデューサ10によって超音波が送受信されている間、トランスデューサ10からICチップ11にエコー信号を送信する間、及びICチップ11からICチップ12にエコー信号を送信する間、電池ユニット18への充電を停止する。電池ユニット18の充電中は、充電用IC(図示せず)が動作するため、充電用ICによるスイッチングノイズがエコー信号に影響を与える可能性がある。したがって、上記の期間、電池ユニット18への充電を停止することにより、充電用ICが発生するスイッチングノイズがエコー信号に混入することを抑止することができる。

10

【0050】

上記では、ICチップ11~13の端子を用いて、ICチップ11~13の相互間の電氣的な接続を行う例を示している。この例に限らず、図9に示すように、BGA(Ball Grid Array)の半田ボールを用いて、ICチップ11~13の相互間の電氣的な接続を行ってもよい。図9は、超音波プローブ2の部分断面図である。図9に示すように、ICチップ11~13と配線板20との間に半田ボール50を設けることにより、ICチップ11~13の相互間の電氣的な接続が行われている。

20

【0051】

図4は、ICチップ12の対向する2辺の其々に沿って4つの接続端子121を配置する例を示している。図4に示す例に限らず、ICチップ12の1辺に沿って8つの接続端子121を配置してもよい。図10は、ICチップ12の1辺に沿って8つの接続端子121を配置した場合におけるICチップ11、12の配置の一例を示す図である。図10では、配線板20におけるICチップ11の配置位置と、配線板20におけるICチップ12の配置位置とを平面視で透視的に示している。

【0052】

ICチップ11とICチップ12とを接続する複数の接続配線の其々が、平面視で互いに交差しないようにして配線板20内に形成されている。したがって、ICチップ11とICチップ12とを接続する複数の接続配線におけるクロストークの発生が抑制される。また、図10に示すように、ICチップ11とICチップ12とを接続する複数の接続配線が、ICチップ12の制御端子124に繋がっている配線と平面視で交差しないようにして配線板20内に配置されている。したがって、ICチップ11とICチップ12とを接続する接続配線及びICチップ12の制御端子124に繋がっている配線におけるクロストークの発生が抑制される。ICチップ12の制御端子124に繋がっている配線は、ICチップ12とICチップ13とを接続する接続配線であって、ICチップ13からICチップ12に送信される制御信号が伝播する配線である。

30

【0053】

超音波プローブ2によれば、トランスデューサ10とICチップ11とを接続する接続配線を伝播するエコー信号に対する雑音混入を抑制することができ、また、ICチップ11とICチップ12とを接続する接続配線を伝播するエコー信号に対する雑音混入を抑制することができる。そのため、トランスデューサ10に送信されるパルスの電圧を下げ、超音波の送受信パワーが減衰しても、エコー信号に対する雑音混入を抑制することができる。したがって、トランスデューサ10に送信されるパルスの電圧を下げるのが可能となり、超音波プローブ2の低電力化が向上する。超音波プローブ2によれば、ICチップ11とICチップ12とを接続する接続配線の領域を小さくすることができるため、配線板20の実装面積が小さくなり、超音波プローブ2の小型化が向上する。

40

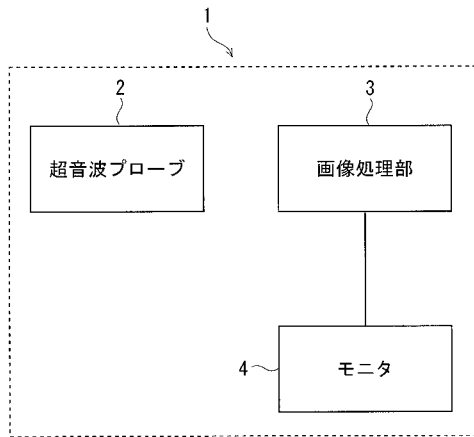
【符号の説明】

50

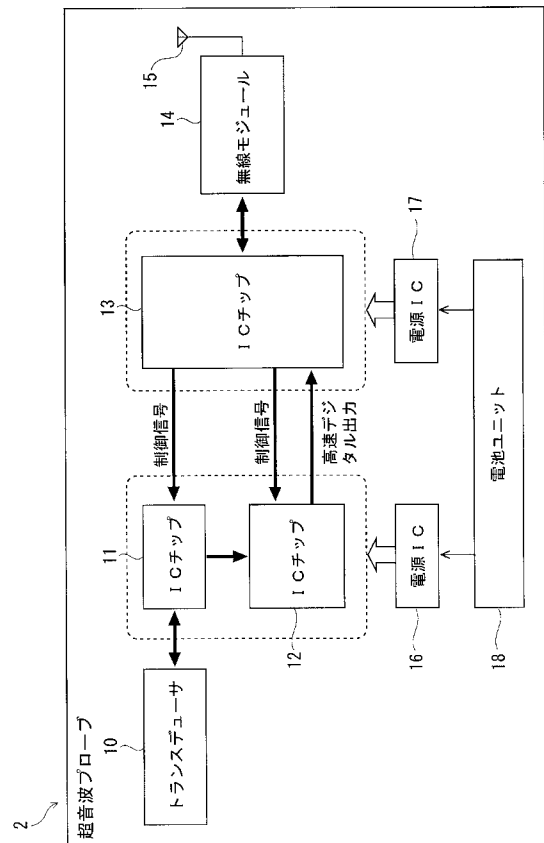
【 0 0 5 4 】

- 1 超音波画像診断装置
- 2 超音波プローブ
- 3 画像処理部
- 4 モニタ
- 10 トランスデューサ
- 11 ~ 13 ICチップ
- 14 無線モジュール
- 15 アンテナ
- 16、17 電源IC
- 18 電池ユニット
- 20、40 配線板

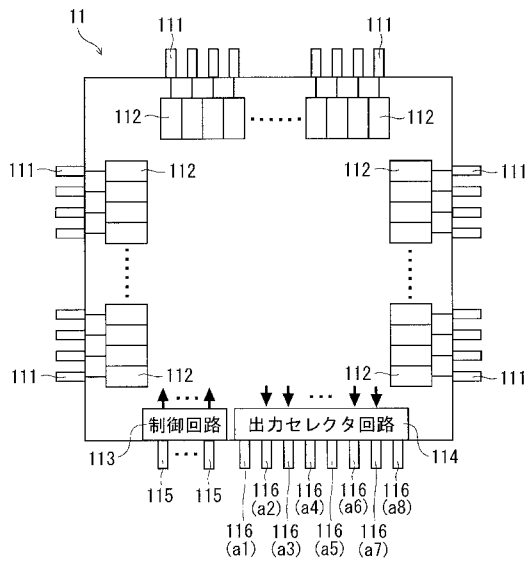
【 図 1 】



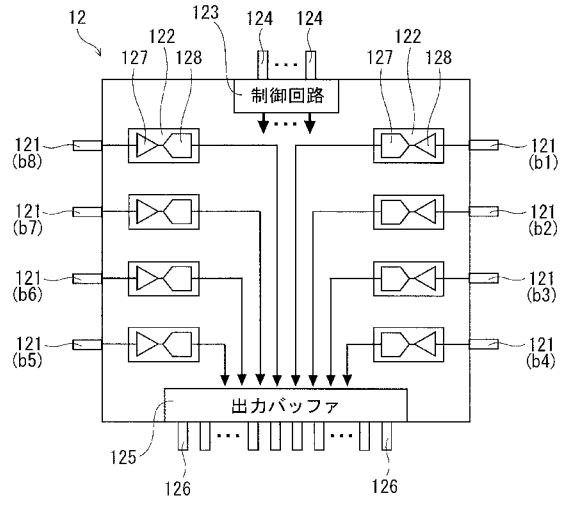
【 図 2 】



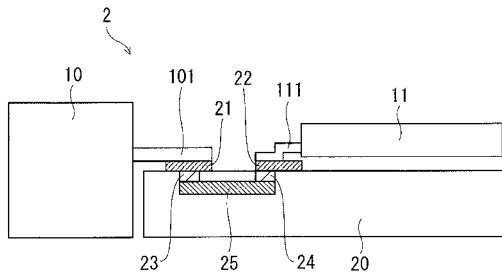
【 図 3 】



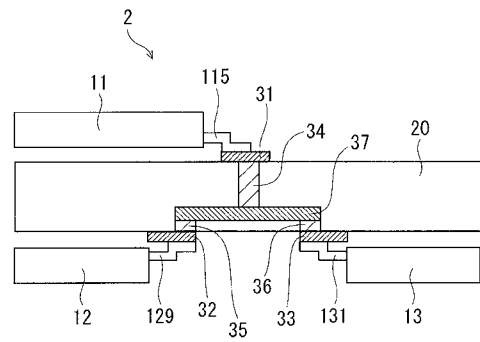
【 図 4 】



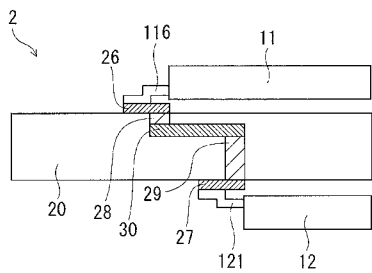
【 図 5 A 】



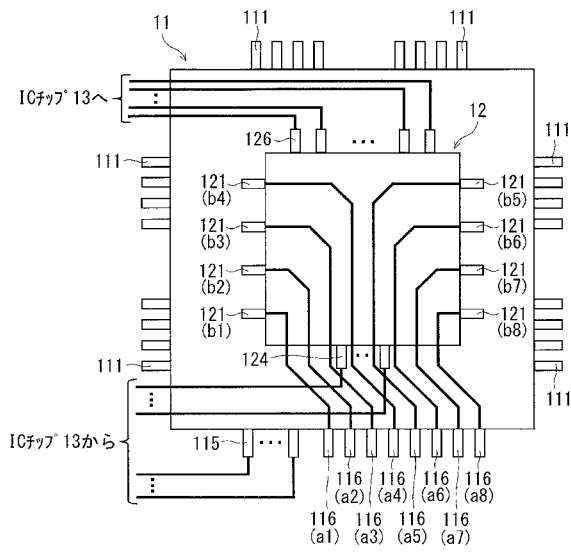
【 図 5 C 】



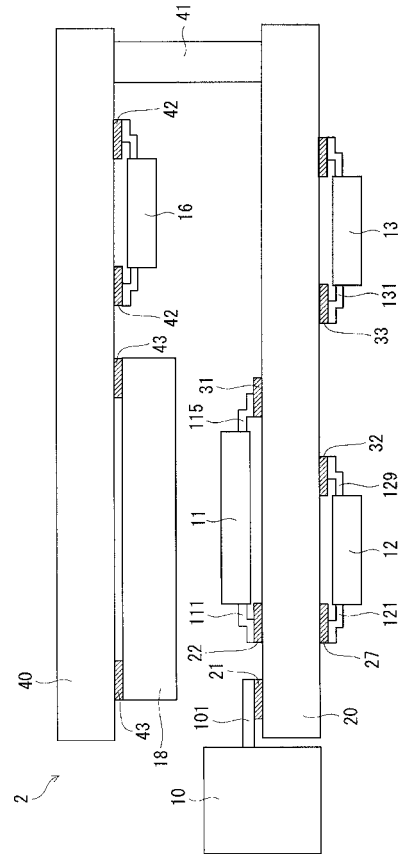
【 図 5 B 】



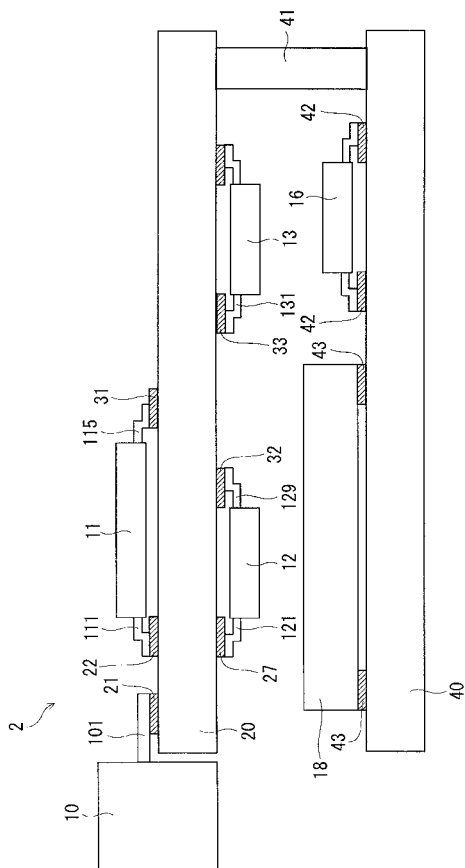
【図6】



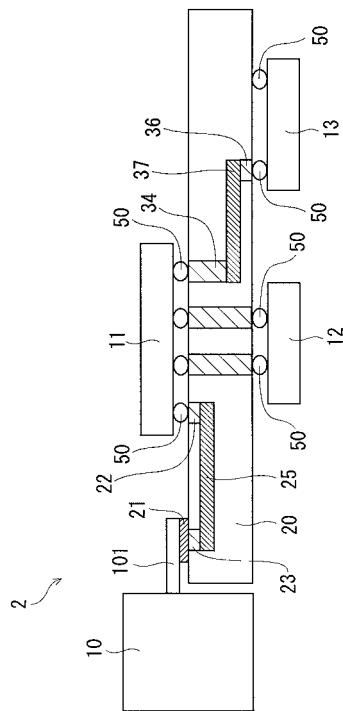
【図7】



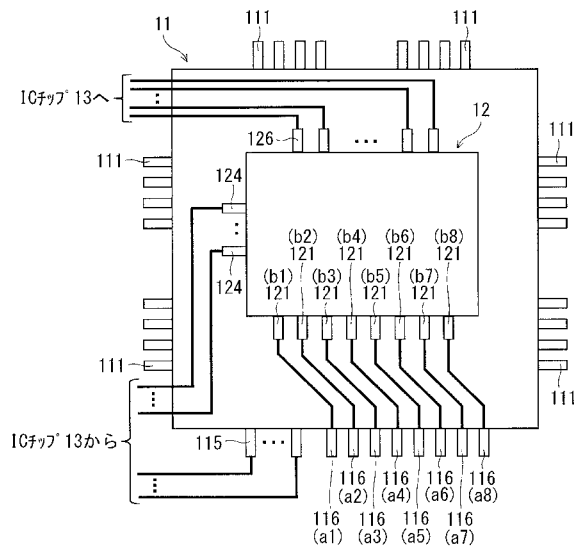
【図8】



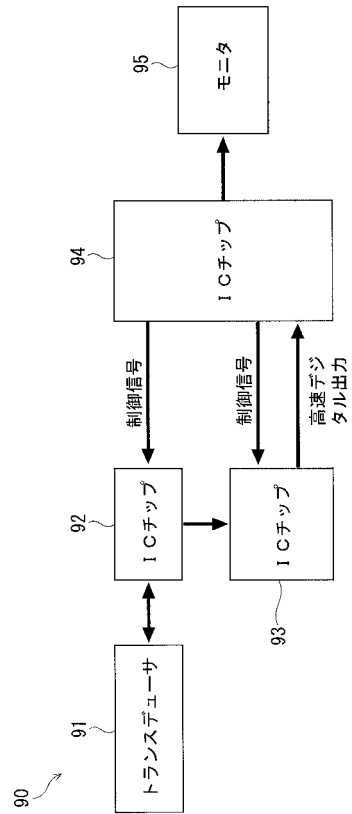
【図9】



【図10】



【図11】



专利名称(译)	超声波探头		
公开(公告)号	JP2016202387A	公开(公告)日	2016-12-08
申请号	JP2015085196	申请日	2015-04-17
[标]申请(专利权)人(译)	株式会社索思未来		
申请(专利权)人(译)	有限公司下次社会		
[标]发明人	吉岡正人 金指和幸		
发明人	吉岡 正人 金指 和幸		
IPC分类号	A61B8/14 H01L23/12		
CPC分类号	A61B8/14 A61B8/4444 A61B8/4483 A61B8/4494 A61B8/5269 A61B8/56 B06B1/0215 B06B1/0607 B06B2201/55 G01S7/003 G01S7/5208 H01L2224/131 H01L2224/16227 H01L2224/16235 H04R17/10 H05K1/18 H05K2201/10151 H05K2201/10446 H05K2201/10545 H01L2924/014 H01L2924/00014 G01N27/4148 G01N29/34 G01N29/36 G01N29/44 G01N2201/0693 G01N2201/123 G01N2201/125 G01N2201/1263 G01S7/52079 G01S15/8906 H01L23/50 H01L27/3297 H01L2224/75347 H01L2224/76347 H01L2224/77347 H01L2224/78347 H01L2224/79347 H04R25/30 H04R2225/33		
FI分类号	A61B8/14 H01L23/12.H H01L23/12.N		
F-TERM分类号	4C601/EE02 4C601/GA04 4C601/GA40 4C601/GD04		
代理人(译)	平川 明 高田大辅		
其他公开文献	JP6520342B2		
外部链接	Espacenet		

摘要(译)

为了抑制噪声与信号的混合，根据本发明的超声波探头设置有用用于发送和接收超声波并且互相转换超声波信号和电压信号的换能器，第一电路，用于发送脉冲电压信号并且从换能器接收电压信号；第二电路，用于将从第一电路接收的电压信号从模拟值转换为数字值；单元单元，用于向第一电路和第二电路供应电力；以及基板，其上设置有所述传感器，所述第一电路和所述第二电路，所述第一电路设置在所述基板的第一表面上，所述第二电路设置在所述基板的相反侧的第二表面上，第一表面。

