

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-144100

(P2014-144100A)

(43) 公開日 平成26年8月14日(2014.8.14)

(51) Int.Cl.
A61B 8/00 (2006.01)

F1
A61B 8/00

テーマコード(参考)
4C601

審査請求 未請求 請求項の数 13 O L (全 26 頁)

(21) 出願番号 特願2013-14033(P2013-14033)
(22) 出願日 平成25年1月29日(2013.1.29)

(71) 出願人 000002369
セイコーエプソン株式会社
東京都新宿区西新宿2丁目4番1号
(74) 代理人 100095728
弁理士 上柳 雅誉
(74) 代理人 100127661
弁理士 官坂 一彦
(74) 代理人 100116665
弁理士 渡辺 和昭
(72) 発明者 官澤 孝雄
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
Fターム(参考) 4C601 GB06 GB20 GB41

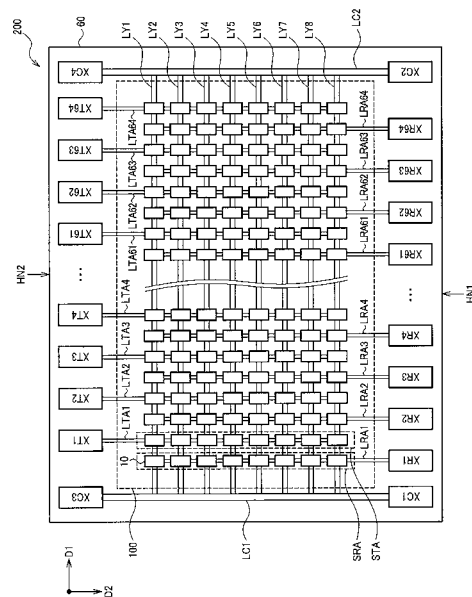
(54) 【発明の名称】 超音波測定装置、超音波ヘッドユニット、超音波プローブ及び超音波画像装置

(57) 【要約】

【課題】 1又は複数の送信用の超音波素子列と1又は複数の受信用の超音波素子列をスキャン方向に交互に配置できる超音波測定装置、超音波ヘッドユニット、超音波プローブ及び超音波画像装置等を提供すること。

【解決手段】 超音波測定装置は、受信用の超音波素子列SRAと送信用の超音波素子列STAとを有する超音波素子アレイ100と、受信端子XR1と、送信端子XT1と、受信端子XR1からの受信信号を受ける受信回路と、送信端子XT1に対して送信信号を出力する送信回路と、を含む。受信用の超音波素子列SRAと送信用の超音波素子列STAとは、スキャン方向である第1の方向D1に1又は複数列毎に配置される。受信端子XR1は、第2の方向D2における超音波素子アレイ100の一方の端部HN1に配置され、送信端子XT1は、他方の端部HN2に配置される。

【選択図】 図2



【特許請求の範囲】**【請求項 1】**

受信用の超音波素子を備えた超音波素子列と送信用の超音波素子を備えた超音波素子列とを有する超音波素子アレイと、

前記受信用の超音波素子列に接続される受信端子と、

前記送信用の超音波素子列に接続される送信端子と、

前記受信端子からの受信信号を受ける受信回路と、

前記送信端子に対して送信信号を出力する送信回路と、

を含み、

前記受信用の超音波素子列と前記送信用の超音波素子列とは、スキャン方向である第 1 の方向に 1 又は複数列毎に配置され、

前記受信用の超音波素子列は、前記第 1 の方向に直交する第 2 の方向に沿って前記受信用の超音波素子が配列され、

前記送信用の超音波素子列は、前記第 2 の方向に沿って前記送信用の超音波素子が配列され、

前記受信端子は、前記第 2 の方向における前記超音波素子アレイの一方の端部に配置され、

前記送信端子は、前記第 2 の方向における前記超音波素子アレイの他方の端部に配置されることを特徴とする超音波測定装置。

【請求項 2】

請求項 1 において、

前記受信回路と前記受信端子との間に設けられ、前記受信端子のノードを第 1 のバイアス電圧に設定する第 1 のバイアス設定回路と、

前記送信回路と前記送信端子との間に設けられ、前記送信端子のノードを第 2 のバイアス電圧に設定する第 2 のバイアス設定回路と、

を含むことを特徴とする超音波測定装置。

【請求項 3】

請求項 2 において、

前記第 1 のバイアス設定回路と前記第 2 のバイアス設定回路は、前記第 1 のバイアス電圧と前記第 2 のバイアス電圧を独立に設定することを特徴とする超音波測定装置。

【請求項 4】

請求項 2 又は 3 において、

前記第 1 のバイアス設定回路は、

超音波の送信期間において前記受信端子のノードを固定電位に設定する設定回路を有することを特徴とする超音波測定装置。

【請求項 5】

請求項 4 において、

前記第 1 のバイアス設定回路は、

前記第 1 のバイアス電圧の供給線のノードと前記受信端子のノードとの間に設けられる抵抗素子を有し、

前記設定回路は、

前記固定電位の供給線のノードと前記受信端子のノードとの間に設けられ、前記超音波の送信期間においてオンになるスイッチ素子を有することを特徴とする超音波測定装置。

【請求項 6】

請求項 1 乃至 5 のいずれかにおいて、

前記受信回路を有する第 1 の集積回路装置が実装された第 1 のフレキシブル基板と、

前記送信回路を有する第 2 の集積回路装置が実装された第 2 のフレキシブル基板と、

を含むことを特徴とする超音波測定装置。

【請求項 7】

請求項 6 において、

前記第 1 のフレキシブル基板には、前記受信端子に接続される受信信号線が配線され、
前記第 1 の集積回路装置は、前記受信信号線の配線方向に交差する方向に前記第 1 の集積回路装置の長辺方向が沿うように前記第 1 のフレキシブル基板に実装され、

前記第 2 のフレキシブル基板には、前記送信端子に接続される送信信号線が配線され、
前記第 2 の集積回路装置は、前記送信信号線の配線方向に交差する方向に前記第 2 の集積回路装置の長辺方向が沿うように前記第 2 のフレキシブル基板に実装されることを特徴とする超音波測定装置。

【請求項 8】

請求項 7 において、

前記第 1 の集積回路装置は、前記受信回路を含む複数の受信回路を有し、

前記複数の受信回路は、前記第 1 の集積回路装置を前記第 1 のフレキシブル基板に対して実装した状態において前記第 1 の集積回路装置の長辺方向に沿って配列され、

前記第 2 の集積回路装置は、前記送信回路を含む複数の送信回路を有し、

前記複数の送信回路は、前記第 2 の集積回路装置を前記第 2 のフレキシブル基板に対して実装した状態において前記第 2 の集積回路装置の長辺方向に沿って配列されることを特徴とする超音波測定装置。

【請求項 9】

請求項 7 又は 8 において、

前記第 1 の集積回路装置は、前記第 1 のフレキシブル基板に対してフリップチップ実装され、

前記第 2 の集積回路装置は、前記第 2 のフレキシブル基板に対してフリップチップ実装されることを特徴とする超音波測定装置。

【請求項 10】

請求項 7 乃至 9 のいずれかにおいて、

前記超音波素子アレイと前記受信端子と前記送信端子とが配置された基板を含み、

前記超音波素子アレイは、前記受信用の超音波素子列及び前記送信用の超音波素子列として複数の超音波素子を有し、

前記基板は、アレイ状に配置された複数の開口を有し、

前記複数の超音波素子の各超音波素子は、

前記複数の開口のうち対応する開口を塞ぐ振動膜と、

前記振動膜の上に設けられる圧電素子部と、

を有し、

前記圧電素子部は、

前記振動膜の上に設けられる下部電極と、

前記下部電極の少なくとも一部を覆うように設けられる圧電体膜と、

前記圧電体膜の少なくとも一部を覆うように設けられる上部電極と、

を有することを特徴とする超音波測定装置。

【請求項 11】

請求項 1 乃至 10 のいずれかに記載された超音波測定装置を含み、

超音波プローブのプローブ本体に対して着脱可能であることを特徴とする超音波ヘッドユニット。

【請求項 12】

請求項 1 乃至 10 のいずれかに記載された超音波測定装置を含むことを特徴とする超音波プローブ。

【請求項 13】

請求項 1 乃至 10 のいずれかに記載された超音波測定装置と、

表示用画像データを表示する表示部と、

を含むことを特徴とする超音波画像装置。

【発明の詳細な説明】

【技術分野】

10

20

30

40

50

【0001】

本発明は、超音波測定装置、超音波ヘッドユニット、超音波プローブ及び超音波画像装置等に関する。

【背景技術】

【0002】

対象物に向けて超音波を照射し、対象物内部における音響インピーダンスの異なる界面からの反射波を受信するための装置として、例えば人体の内部等を検査するための超音波画像装置が知られている。このような超音波画像装置において、例えば連続波モード等に対応するために、超音波素子を送信専用の素子と受信専用の素子に分ける手法がある。

【0003】

例えば特許文献1には、スキャン方向に超音波素子が配列された送信用の超音波素子列と受信用の超音波素子列を、スキャン方向に直交するスライス方向に交互に配置する手法が開示されている。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2004-057460号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

本発明の幾つかの態様によれば、1又は複数の送信用の超音波素子列と1又は複数の受信用の超音波素子列をスキャン方向に交互に配置できる超音波測定装置、超音波ヘッドユニット、超音波プローブ及び超音波画像装置等を提供できる。

【課題を解決するための手段】

【0006】

本発明の一態様は、受信用の超音波素子を備えた超音波素子列と送信用の超音波素子を備えた超音波素子列とを有する超音波素子アレイと、前記受信用の超音波素子列に接続される受信端子と、前記送信用の超音波素子列に接続される送信端子と、前記受信端子からの受信信号を受ける受信回路と、前記送信端子に対して送信信号を出力する送信回路と、を含み、前記受信用の超音波素子列と前記送信用の超音波素子列とは、スキャン方向である第1の方向に1又は複数列毎に配置され、前記受信用の超音波素子列は、前記第1の方向に直交する第2の方向に沿って前記受信用の超音波素子が配列され、前記送信用の超音波素子列は、前記第2の方向に沿って前記送信用の超音波素子が配列され、前記受信端子は、前記第2の方向における前記超音波素子アレイの一方の端部に配置され、前記送信端子は、前記第2の方向における前記超音波素子アレイの他方の端部に配置される超音波測定装置に関する。

【0007】

本発明の一態様によれば、受信用の超音波素子列と送信用の超音波素子列とが、スキャン方向である第1の方向に1又は複数列毎に配置され、受信用の超音波素子列に接続される受信端子は、第1の方向に交差する第2の方向における超音波素子アレイの一方の端部に配置され、送信用の超音波素子列に接続される送信端子は、第2の方向における超音波素子アレイの他方の端部に配置される。これにより、1又は複数の送信用の超音波素子列と1又は複数の受信用の超音波素子列をスキャン方向に交互に配置できる。

【0008】

また本発明の一態様では、前記受信回路と前記受信端子との間に設けられ、前記受信端子のノードを第1のバイアス電圧に設定する第1のバイアス設定回路と、前記送信回路と前記送信端子との間に設けられ、前記送信端子のノードを第2のバイアス電圧に設定する第2のバイアス設定回路と、を含んでもよい。

【0009】

また本発明の一態様では、前記第1のバイアス設定回路と前記第2のバイアス設定回路

10

20

30

40

50

は、前記第 1 のバイアス電圧と前記第 2 のバイアス電圧を独立に設定してもよい。

【0010】

これらの本発明の一態様によれば、送信用の超音波素子列と受信用の超音波素子列に対して独立にバイアス電圧を設定できるので、送信用の超音波素子列の特性と受信用の超音波素子列の特性を、それぞれ最適化することが可能となる。

【0011】

また本発明の一態様では、前記第 1 のバイアス設定回路は、超音波の送信期間において前記受信端子のノードを固定電位に設定する設定回路を有してもよい。

【0012】

このようにすれば、受信用の超音波素子列に接続される受信電極線を送信期間において固定電位に接続できる。これにより、送信用の超音波素子列に接続される送信電極線間に固定電位の受信電極線が挿入され、送信電極線間のクロストークを抑制できる。

【0013】

また本発明の一態様では、前記第 1 のバイアス設定回路は、前記第 1 のバイアス電圧の供給線のノードと前記受信端子のノードとの間に設けられる抵抗素子を有し、前記設定回路は、前記固定電位の供給線のノードと前記受信端子のノードとの間に設けられ、前記超音波の送信期間においてオンになるスイッチ素子を有してもよい。

【0014】

このようにすれば、抵抗素子を介して受信端子に第 1 のバイアス電圧を設定し、スイッチ素子を介して超音波の送信期間において受信端子に固定電位を設定できる。

【0015】

また本発明の一態様では、前記受信回路を有する第 1 の集積回路装置が実装された第 1 のフレキシブル基板と、前記送信回路を有する第 2 の集積回路装置が実装された第 2 のフレキシブル基板と、を含んでもよい。

【0016】

このようにすれば、受信回路と送信回路をフレキシブル基板に設けることができるため、受信回路と送信回路を例えばプローブ本体のリジッド基板等に設ける場合に比べて、超音波プローブを小型化できる。また、受信端子と送信端子が超音波トランスデューサデバイス別の別個の端部に設けられるので、受信回路を設ける第 1 のフレキシブル基板と送信回路を設ける第 2 のフレキシブル基板を分離できる。

【0017】

また本発明の一態様では、前記第 1 のフレキシブル基板には、前記受信端子に接続される受信信号線が配線され、前記第 1 の集積回路装置は、前記受信信号線の配線方向に交差する方向に前記第 1 の集積回路装置の長辺方向が沿うように前記第 1 のフレキシブル基板に実装され、前記第 2 のフレキシブル基板には、前記送信端子に接続される送信信号線が配線され、前記第 2 の集積回路装置は、前記送信信号線の配線方向に交差する方向に前記第 2 の集積回路装置の長辺方向が沿うように前記第 2 のフレキシブル基板に実装されてもよい。

【0018】

このようにすれば、受信端子が設けられる超音波素子アレイの端部と第 1 の集積回路装置の長辺とを対向させ、送信端子が設けられる超音波素子アレイの端部と第 2 の集積回路装置の長辺とを対向させることができる。これにより、受信信号線と送信信号線の配線が簡素化され、超音波測定装置をコンパクトに構成することが可能となる。

【0019】

また本発明の一態様では、前記第 1 の集積回路装置は、前記受信回路を含む複数の受信回路を有し、前記複数の受信回路は、前記第 1 の集積回路装置を前記第 1 のフレキシブル基板に対して実装した状態において前記第 1 の集積回路装置の長辺方向に沿って配列され、前記第 2 の集積回路装置は、前記送信回路を含む複数の送信回路を有し、前記複数の送信回路は、前記第 2 の集積回路装置を前記第 2 のフレキシブル基板に対して実装した状態において前記第 2 の集積回路装置の長辺方向に沿って配列されてもよい。

10

20

30

40

50

【 0 0 2 0 】

このようにすれば、第1の集積回路装置と第2の集積回路装置を長辺方向に長細い矩形状に構成できる。また、受信端子が設けられる超音波素子アレイの端部と、第1の集積回路装置の長辺方向に並んだ複数の受信回路を対向させ、送信端子が設けられる超音波素子アレイの端部と、第2の集積回路装置の長辺方向に並んだ複数の送信回路を対向させることができる。

【 0 0 2 1 】

また本発明の一態様では、前記第1の集積回路装置は、前記第1のフレキシブル基板に対してフリップチップ実装され、前記第2の集積回路装置は、前記第2のフレキシブル基板に対してフリップチップ実装されてもよい。

10

【 0 0 2 2 】

このようにすれば、例えばフラットパッケージなどによって実装する場合よりも実装面積を削減でき、超音波測定装置をより小型化することが可能となる。

【 0 0 2 3 】

また本発明の一態様では、前記超音波素子アレイと前記受信端子と前記送信端子とが配置された基板を含み、前記超音波素子アレイは、前記受信用の超音波素子列及び前記送信用の超音波素子列として複数の超音波素子を有し、前記基板は、アレイ状に配置された複数の開口を有し、前記複数の超音波素子の各超音波素子は、前記複数の開口のうち対応する開口を塞ぐ振動膜と、前記振動膜の上に設けられる圧電素子部と、を有し、前記圧電素子部は、前記振動膜の上に設けられる下部電極と、前記下部電極の少なくとも一部を覆うように設けられる圧電体膜と、前記圧電体膜の少なくとも一部を覆うように設けられる上部電極と、を有してもよい。

20

【 0 0 2 4 】

このようにすれば、開口を塞ぐ振動膜を圧電素子により振動させる超音波素子によって超音波素子アレイを構成することができる。これにより、バルクの圧電素子を用いる場合に比べて低電圧の駆動信号で超音波素子を駆動することが可能になり、集積回路装置を低耐圧のプロセスで製造できるため、集積回路装置をコンパクトに形成することが可能となる。

【 0 0 2 5 】

また本発明の他の態様は、上記のいずれかに記載された超音波測定装置を含み、超音波プローブのプローブ本体に対して着脱可能である超音波ヘッドユニットに係る。

30

【 0 0 2 6 】

また本発明の更に他の態様は、上記のいずれかに記載された超音波測定装置を含む超音波プローブに係る。

【 0 0 2 7 】

また本発明の更に他の態様は、上記のいずれかに記載された超音波測定装置と、表示用画像データを表示する表示部と、を含む超音波画像装置に係る。

【 図面の簡単な説明 】

【 0 0 2 8 】

【 図 1 】 図 1 (A) ~ 図 1 (C) は、超音波素子の構成例。

40

【 図 2 】 超音波トランスデューサーデバイスの第 1 構成例。

【 図 3 】 超音波トランスデューサーデバイスの第 2 構成例。

【 図 4 】 超音波トランスデューサーデバイスの第 3 構成例。

【 図 5 】 超音波プローブの構成例。

【 図 6 】 送信システムの構成例。

【 図 7 】 パルサーの詳細な構成例。

【 図 8 】 送信システムの動作説明図。

【 図 9 】 受信システムの構成例。

【 図 1 0 】 受信システムの動作説明図。

【 図 1 1 】 送信システムの変形構成例。

50

【図 1 2】受信システムの変形構成例。

【図 1 3】超音波測定装置の構成例。

【図 1 4】第 1 の集積回路装置と第 2 の集積回路装置のレイアウト構成例。

【図 1 5】超音波ヘッドユニットの構成例。

【図 1 6】図 1 6 (A) ~ 図 1 6 (C) は、超音波ヘッドユニットの詳細な構成例。

【図 1 7】図 1 7 (A)、図 1 7 (B) は、超音波プローブの構成例。

【図 1 8】超音波画像装置の構成例。

【発明を実施するための形態】

【0029】

以下、本発明の好適な実施の形態について詳細に説明する。なお以下に説明する本実施形態は特許請求の範囲に記載された本発明の内容を不当に限定するものではなく、本実施形態で説明される構成の全てが本発明の解決手段として必須であるとは限らない。

10

【0030】

1. 超音波素子

バルク型の超音波素子では素子ピッチを狭くすることが困難であるため、スキャン方向に送信用の超音波素子列と受信用の超音波素子列を交互に並べることができないという課題がある。例えば、送信用（又は受信用）の超音波素子列のスキャン方向でのピッチが広くなるため、グレーティングローブ（grating lobe、サイドローブ）が発生してしまう。以下では、このような課題を解決できる本実施形態の超音波測定装置について説明する。

【0031】

20

まず図 1 (A) ~ 図 1 (C) に、本実施形態の超音波測定装置に適用される超音波素子 1 0 の構成例を示す。この超音波素子 1 0 は、振動膜（メンブレン、支持部材）5 0 と圧電素子部とを有する。圧電素子部は、下部電極（第 1 電極層）2 1、圧電体層（圧電体層）3 0、上部電極（第 2 電極層）2 2 を有する。

【0032】

図 1 (A) は、基板（シリコン基板）6 0 に形成された超音波素子（超音波トランスデューサー素子）1 0 の、素子形成面側の基板に垂直な方向から見た平面図である。図 1 (B) は、図 1 (A) の A - A ' に沿った断面を示す断面図である。図 1 (C) は、図 1 (A) の B - B ' に沿った断面を示す断面図である。

【0033】

30

第 1 電極層 2 1 は、振動膜 5 0 の上層に例えば金属薄膜で形成される。この第 1 電極層 2 1 は、図 1 (A) に示すように素子形成領域の外側へ延長され、隣接する超音波素子 1 0 に接続される配線であってもよい。

【0034】

圧電体層 3 0 は、例えば P Z T（ジルコン酸チタン酸鉛）薄膜により形成され、第 1 電極層 2 1 の少なくとも一部を覆うように設けられる。なお、圧電体層 3 0 の材料は、P Z T に限定されるものではなく、例えばチタン酸鉛（ $P b T i O_3$ ）、ジルコン酸鉛（ $P b Z r O_3$ ）、チタン酸鉛ランタン（ $(P b, L a) T i O_3$ ）などを用いてもよい。

【0035】

第 2 電極層 2 2 は、例えば金属薄膜で形成され、圧電体層 3 0 の少なくとも一部を覆うように設けられる。この第 2 電極層 2 2 は、図 1 (A) に示すように素子形成領域の外側へ延長され、隣接する超音波素子 1 0 に接続される配線であってもよい。

40

【0036】

振動膜（メンブレン）5 0 は、例えば $S i O_2$ 薄膜と $Z r O_2$ 薄膜との 2 層構造により開口 4 0 を塞ぐように設けられる。この振動膜 5 0 は、圧電体層 3 0 及び第 1、第 2 電極層 2 1、2 2 を支持すると共に、圧電体層 3 0 の伸縮に従って振動し、超音波を発生させることができる。

【0037】

開口（空洞領域）4 0 は、シリコン基板 6 0 の裏面（素子が形成されない面）側から反応性イオンエッチング（RIE: Reactive Ion Etching）等によりエッチングすることで形

50

成される。この空洞領域 40 の開口部 45 のサイズによって超音波の共鳴周波数が決定され、その超音波は圧電体層 30 側 (図 1 (A) において紙面奥から手前方向) に放射される。

【0038】

超音波素子 10 の下部電極は、第 1 電極層 21 により形成され、上部電極は、第 2 電極層 22 により形成される。具体的には、第 1 電極層 21 のうちの圧電体層 30 に覆われた部分が下部電極を形成し、第 2 電極層 22 のうちの圧電体層 30 を覆う部分が上部電極を形成する。即ち、圧電体層 30 は、下部電極と上部電極に挟まれて設けられる。

【0039】

圧電体層 30 は、下部電極と上部電極との間、即ち第 1 電極層 21 と第 2 電極層 22 との間に電圧が印加されることで、面内方向に伸縮する。超音波素子 10 は、薄手の圧電素子 (圧電体層 30) と金属板 (振動膜 50) を貼り合わせたモノモルフ (ユニモルフ) 構造を用いており、圧電体層 30 が面内で伸び縮みすると貼り合わせた振動膜 50 の寸法はそのままであるため反りが生じる。圧電体層 30 に交流電圧を印加することで、振動膜 50 が膜厚方向に対して振動し、この振動膜 50 の振動により超音波が放射される。この圧電体層 30 に印加される電圧は、例えば 10 ~ 30 V であり、周波数は例えば 1 ~ 10 MHz である。

10

【0040】

上記のように超音波素子を構成することにより、バルク型の超音波素子に比べて素子を小型化できるため、素子ピッチを狭くすることができる。これにより、送信用の超音波素子列と受信用の超音波素子列を 1 又は複数列毎に配置した場合であっても、超音波素子列のピッチを十分に狭くでき、グレーティングローブの発生を抑制できる。

20

【0041】

2. 超音波トランスデューサーデバイス

2.1. 第 1 構成例

図 2 に、本実施形態の超音波測定装置に含まれる超音波トランスデューサーデバイス 200 の第 1 構成例を示す。この超音波トランスデューサーデバイス 200 は、基板 60 と、基板 60 に形成された超音波素子アレイ 100 と、基板 60 に形成された第 1 ~ 第 n の受信端子 XR1 ~ XRn と、基板 60 に形成された第 1 ~ 第 n の送信端子 XT1 ~ XTn (複数の送信端子) と、基板 60 に形成された第 1 ~ 第 4 のコモン端子 XC1 ~ XC4 と、基板 60 に形成されたコモン電極線 LC1、LC2 と、を含む。

30

【0042】

なお、超音波トランスデューサーデバイス 200 としては上述したような圧電素子 (薄膜圧電素子) を用いるタイプのトランスデューサーを採用できるが、本実施形態はこれに限定されない。例えば c-MUT (Capacitive Micro-machined Ultrasonic Transducers) などの容量性素子を用いるタイプのトランスデューサーを採用してもよい。

【0043】

超音波素子アレイ 100 は、各群が超音波素子列 SRA で構成される第 1 ~ 第 64 群の受信用の超音波素子と、各群が超音波素子列 STA で構成される第 1 ~ 第 64 群の送信用の超音波素子と、第 1 ~ 第 n の受信電極線 LRA1 ~ LRA n と、第 1 ~ 第 n の送信電極線 LTA1 ~ LTA n と、第 1 ~ 第 m のコモン電極線 LY1 ~ LY m と、を含む。なお以下では、m = 8、n = 64 の場合を例に説明するが、本実施形態はこれに限定されず、m、n はこれ以外の値であってもよい。

40

【0044】

受信用の超音波素子列 SRA には、スキャン方向 D1 (第 1 の方向) に直交するスライス方向 D2 (第 2 の方向) に沿って、m = 8 個の超音波素子 10 が配列される。送信用の超音波素子列 STA には、スライス方向 D2 に沿って m = 8 個の超音波素子 10 が配列される。この受信用の超音波素子列 SRA と送信用の超音波素子列 STA は、スキャン方向 D1 に 1 列毎に交互に配置される。即ち、超音波素子アレイ 100 は、m = 8 行、n = 64 行のマトリックス状のアレイである。

50

【 0 0 4 5 】

第 1 ~ 第 6 4 の受信端子 X R 1 ~ X R 6 4 は、スライス方向 D 2 における超音波素子アレイ 1 0 0 の一方の端部に配置される。第 1 ~ 第 6 4 の送信端子 X T 1 ~ X T 6 4 は、スライス方向 D 2 における超音波素子アレイ 1 0 0 の他方の端部に配置される。例えば、超音波トランスデューサーデバイスの基板 6 0 は、スキャン方向 D 1 を長辺方向とする矩形であり、その矩形の第 1 の長辺 H N 1 に沿って第 1 ~ 第 6 4 の受信端子 X R 1 ~ X R 6 4 が配列され、第 2 の長辺 H N 2 に沿って第 1 ~ 第 6 4 の送信端子 X T 1 ~ X T 6 4 が配列される。

【 0 0 4 6 】

第 1 ~ 第 6 4 の受信電極線 L R A 1 ~ L R A 6 4 は、スライス方向 D 2 に沿って配線され、それぞれ第 1 ~ 第 6 4 群の受信用の超音波素子と第 1 ~ 第 6 4 の受信端子 X R 1 ~ X R 6 4 を接続する。例えば第 1 の受信電極線 L R A 1 は、第 1 群の受信用の超音波素子を構成する超音波素子列 S R A と第 1 の受信端子 X R 1 とを接続する。第 1 ~ 第 6 4 の送信電極線 L T A 1 ~ L T A 6 4 は、スライス方向 D 2 に沿って配線され、それぞれ第 1 ~ 第 6 4 群の送信用の超音波素子と第 1 ~ 第 6 4 の送信端子 X T 1 ~ X T 6 4 を接続する。例えば第 1 の送信電極線 L T A 1 は、第 1 群の送信用の超音波素子を構成する超音波素子列 S T A と第 1 の送信端子 X T 1 とを接続する。

【 0 0 4 7 】

第 1 ~ 第 8 のコモン電極線 L Y 1 ~ L Y 8 は、スキャン方向 D 1 に沿って配線され、受信用の超音波素子と送信用の超音波素子に対してコモン電圧を供給する。第 1 ~ 第 8 のコモン電極線 L Y 1 ~ L Y 8 は、スライス方向 D 2 に沿って配線されたコモン電極線 L C 1、L C 2 に接続される。コモン電極線 L C 1、L C 2 の一端にはコモン端子 X C 1、X C 2 が接続され、他端にはコモン端子 X C 3、X C 4 が接続される。コモン端子 X C 1、X C 2 は、スライス方向 D 2 における超音波素子アレイ 1 0 0 の一方の端部に配置され、コモン端子 X C 3、X C 4 は、他方の端部に配置される。

【 0 0 4 8 】

上記の電極線 L R A 1 ~ L R A 6 4、L T A 1 ~ L T A 6 4 は、図 1 (A) ~ 図 1 (C) で説明した第 1 電極層 2 1 及び第 2 電極層 2 2 の一方が基板 6 0 上に端子 X R A 1 ~ X R 6 4、X T 1 ~ X T 6 4 まで延在形成されることにより、形成される。また、コモン電極線 L Y 1 ~ L Y 8 は、第 1 電極層 2 1 及び第 2 電極層 2 2 の他方が基板 6 0 上にコモン電極線 L C 1、L C 2 まで延在形成されることにより、形成される。ここで、「基板 6 0 上に延在形成される」とは、例えば M E M S プロセスや半導体プロセス等によって基板に導電層（配線層）が積層され、その導電層により少なくとも 2 点間（例えば超音波素子から信号端子まで）が接続されていることである。

【 0 0 4 9 】

第 1 構成例によれば、薄膜圧電素子を用いた超音波素子で超音波素子アレイ 1 0 0 を構成することにより、バルク型に比べて素子ピッチを狭くできる。これにより、素子ピッチの広がりによるグレーティングローブを抑制しながら、受信用の超音波素子列と送信用の超音波素子列をスキャン方向 D 1 に交互に配置できる。送信用の超音波素子列の間に受信用の超音波素子列が入るため、送信チャネル間のクロストークを抑制できる。

【 0 0 5 0 】

また、受信端子 X R 1 ~ X R 6 4 と送信端子 X T 1 ~ X T 6 4 を、それぞれ基板 6 0 の長辺 H N 1、H N 2 に配置したことで、受信システム（及び受信端子 X R 1 ~ X R 6 4 までの配線）と送信システム（及び送信端子 X T 1 ~ X T 6 4 までの配線）との分離配置が可能となる。これにより、信号振幅の大きい送信システムから微弱信号を扱う受信システムへの信号カップリングを最小限に抑えることが可能となる。

【 0 0 5 1 】

なお上記では、超音波素子アレイ 1 0 0 が m 行 n 列のマトリック状の配置である場合を例に説明したが、本実施形態はこれに限定されず、複数の単位要素（超音波素子）が 2 次元的に規則性を持って配置されたアレイ状の配置であればよい。例えば、超音波素子ア

10

20

30

40

50

レイ 1 0 0 は千鳥状の配置であってもよい。ここでマトリックス状の配置とは、 m 行 n 列の格子状配置であり、格子が矩形状の場合だけでなく、格子が平行四辺形状に変形した場合を含む。千鳥状の配置とは、超音波素子 m 個の列と超音波素子 $m - 1$ 個の列が交互に並び、 m 個の列の超音波素子が、 $(2m - 1)$ 行の中の奇数行に配置され、 $m - 1$ 個の列の超音波素子が、 $(2m - 1)$ 行の中の偶数行に配置される配置である。

【0052】

2.2. 第2構成例

上記の第1構成例では、同一信号を受信又は送信する1チャンネルに1列の超音波素子列が接続される場合について説明したが、本実施形態はこれに限定されず、1チャンネルに1又は複数列の超音波素子列が接続されてもよい。

10

【0053】

図3に、このような場合の構成例として超音波トランスデューサーデバイス200の第2構成例を示す。この超音波トランスデューサーデバイス200は、基板60、超音波素子アレイ100、第1～第64の受信端子XR1～XR64、第1～第64の送信端子XT1～XT64、第1～第4のコモン端子XC1～XC4、コモン電極線LC1、LC2を含む。なお以下では、第1構成例と同様の構成要素については同一の符号を付し、適宜説明を省略する。

【0054】

超音波素子アレイ100は、第1～第64群の受信用の超音波素子と、第1～第64群の送信用の超音波素子と、第1～第64組の受信電極線LRA1～LRA64、LRB1～LRB64と、第1～第64組の送信電極線LTA1～LTA64、LTB1～LTB64と、第1～第8のコモン電極線LY1～LY8と、を含む。

20

【0055】

第1～第64群の受信用の超音波素子の各群は、2列の超音波素子列SRA、SRBで構成され、第1～第64群の送信用の超音波素子の各群は、2列の超音波素子列STA、STBで構成される。即ち、スキャン方向D1に2列毎に受信用の超音波素子列SRA、SRBと送信用の超音波素子列STA、STBが配置される。超音波素子列SRB、STBには、超音波素子列SRA、STAと同様にスライス方向D2に沿って、 $m = 8$ 個の超音波素子10が配列される。

【0056】

受信用の超音波素子列SRA、SRBの各列には、それぞれ1ラインずつ受信信号線が接続される。この2ラインで構成される1組の受信信号線は、同一の受信端子に接続される。例えば、2ラインの受信電極線LRA1、LRB1は、1組の受信信号線として第1の受信端子XR1に接続され、それぞれ超音波素子列SRA、SRBに接続される。送信用の超音波素子列STA、STBの各列には、それぞれ1ラインずつ送信信号線が接続される。この2ラインで構成される1組の送信信号線は、同一の送信端子に接続される。例えば、2ラインの送信電極線LTA1、LTB1は、1組の送信信号線として第1の送信端子XT1に接続され、それぞれ超音波素子列STA、STBに接続される。

30

【0057】

第2構成例によれば、各チャンネルに2列の超音波素子列を接続したことで、超音波測定のパワーが期待できる。例えば、各送信チャンネルに接続される超音波素子数が増加するため、送信ビームのパワーを向上できる。

40

【0058】

2.3. 第3構成例

図4に、超音波トランスデューサーデバイス200の第3構成例を示す。この超音波トランスデューサーデバイス200は、基板60、超音波素子アレイ100、第1～第64の受信端子XR1～XR64、第1～第63の送信端子XT1～XT63、第1～第4のコモン端子XC1～XC4、コモン電極線LC1、LC2を含む。なお以下では、第1、第2構成例と同様の構成要素については同一の符号を付し、適宜説明を省略する。

【0059】

50

超音波素子アレイ 100 は、第 1 ~ 第 64 群の受信用の超音波素子と、第 1 ~ 第 63 群の送信用の超音波素子と、第 1 ~ 第 64 組の受信電極線 LRA1 ~ LRA64、LRB1 ~ LRB64 と、第 1 ~ 第 63 組の送信電極線 LTA1 ~ LTA63、LTB1 ~ LTB63、LTC1 ~ LTC63 と、第 1 ~ 第 8 のコモン電極線 LY1 ~ LY8 と、を含む。
【0060】

この第 3 構成例では、スキャン方向 D1 に 2 列の受信用の超音波素子列 SRA、SRB と 3 列の送信用の超音波素子列 STA ~ STC が交互に配置される。送信用の超音波素子列 STA ~ STC の各列には、それぞれ 1 ラインずつ送信信号線が接続され、この 3 ラインで構成される 1 組の送信信号線は、同一の送信端子に接続される。例えば、3 ラインの送信電極線 LTA1 ~ LTC1 は、1 組の送信信号線として第 1 の送信端子 XT1 に接続され、それぞれ超音波素子列 STA ~ STC に接続される。

10

【0061】

第 3 構成例は、受信チャンネル及び送信チャンネルの一方が他方よりも列数増加の効果が大きい場合に適用することが想定される。例えば、送信チャンネルの列数を増やすことで送信パワーが増加するため、受信チャンネルの列数よりも送信チャンネルの列数を多くすることが考えられる。

【0062】

以上の実施形態（第 1 構成例 ~ 第 3 構成例）では、超音波測定装置は、受信用の超音波素子列 SRA (SRB) と送信用の超音波素子列 STA (STB, STC) とを有する超音波素子アレイ 100 と、受信用の超音波素子列 SRA (SRB) に接続される受信端子 XR1 と、送信用の超音波素子列 STA (STB, STC) に接続される送信端子 XT1 と、受信端子 XR1 からの受信信号を受ける受信回路（例えば図 9 の増幅回路 AMR1）と、送信端子 XT1 に対して送信信号を出力する送信回路（例えば図 6 のパルサー PLS1）と、を含む。

20

【0063】

受信用の超音波素子列 SRA (SRB) と送信用の超音波素子列 STA (STB, STC) とは、スキャン方向である第 1 の方向 D1 に 1 列毎（図 2）又は複数列毎（図 3、図 4）に配置される。受信用の超音波素子列 SRA (SRB) は、第 1 の方向 D1 に直交する第 2 の方向 D2 に沿って受信用の超音波素子 10 が配列された超音波素子列である。送信用の超音波素子列 STA (STB, STC) は、第 2 の方向 D2 に沿って送信用の超音波素子 10 が配列された超音波素子列である。受信端子 XR1 は、第 2 の方向 D2 における超音波素子アレイ 100 の一方の端部 HN1 に配置され、送信端子 XT1 は、第 2 の方向 D2 における超音波素子アレイ 100 の他方の端部 HN2 に配置される。

30

【0064】

このような本実施形態によれば、受信用の超音波素子列 SRA (SRB) と送信用の超音波素子列 STA (STB, STC) を、スキャン方向に 1 列毎又は複数列毎に配置できる。例えば、図 1 (A) 等で説明した圧電体層 30 の超音波素子で超音波素子アレイ 100 を構成した場合、素子ピッチを狭くできるので、このような配置であってもグレーティングローブを抑制することが可能である。また、送信用の超音波素子列 STA (STB, STC) の間に受信用の超音波素子列 SRA (SRB) が入るため、送信チャンネル間のクロストークを抑制できる。

40

【0065】

また本実施形態によれば、受信端子 XR1 と送信端子 XT1 がスライス方向の別個の端部に配置されるので、受信信号と送信信号を別個の端部から取り出すことができる。これにより、信号振幅の大きい送信システムから微弱信号を処理する受信システムへのノイズ混入を抑制できる。このノイズ混入の抑制により、受信システムの S/N が向上するので、高画質の画像を構成することが可能となる。また、受信信号と送信信号を別個の端子で取り出すので、信号振幅の大きい送信信号から受信回路を保護するための保護回路（例えば T/R スイッチや、リミッター回路など）が不要となり、回路構成を簡素化できる。

【0066】

50

3. 超音波プローブ

図5に、本実施形態の超音波測定装置を含む超音波プローブの構成例を示す。この超音波プローブは、第1のフレキシブル基板130、第2のフレキシブル基板140、超音波トランスデューサデバイス200（素子チップ）、筐体600、音響部材610、バックプレート620、支持部材630、受信基板640、送信基板650、ケーブル660を含む。なお以下では、超音波トランスデューサデバイス200を適宜「素子チップ」とも呼ぶ。

【0067】

超音波測定装置は、素子チップ200と第1のフレキシブル基板130と第2のフレキシブル基板140で構成される。第1のフレキシブル基板130には、素子チップ200の受信端子XR1～XR64と受信基板640の端子とを接続する受信信号線が形成される。第2のフレキシブル基板140には、素子チップ200の送信端子XT1～XT64と送信基板650の端子とを接続する送信信号線が形成される。

10

【0068】

音響部材610は、例えば、素子チップ200と観察対象との間の音響インピーダンスを整合する音響整合層や、超音波ビームを収束させる音響レンズなどで構成される。バックプレート620は、素子チップ200の背面に設置され、超音波の背面反射の抑制等を行う。支持部材630は、素子チップ200、受信基板640、送信基板650を支持する部材である。

【0069】

受信基板640と送信基板650はリジッドのプリント基板で構成される。受信基板640には、例えば、素子チップ200が超音波を受信して得た受信信号を処理する受信アンプ（アナログフロントエンド回路）や、その受信アンプの受信制御を行う受信制御回路などの集積回路装置が、実装されている。送信基板650には、例えば、素子チップ200に対して駆動信号を出力するパルサーや、その送信回路の送信制御（例えばスキャン制御、遅延制御など）を行う送信制御回路や、ケーブル660を介して超音波画像装置の本体部との通信処理を行う通信処理回路などの集積回路装置が、実装されている。

20

【0070】

本実施形態では、素子チップ200の受信端子XR1～XR64と送信端子XT1～XT64を異なる長辺HN1、HN2に配置したので、受信基板640と送信基板650に対して分離接続できる。これにより、受信システムと送信システムとを分離された基板に配置することが可能となる。

30

【0071】

4. 送信システム、受信システム

図6に、送信基板650に実装される送信システムの構成例を示す。図6の送信システムは、送信制御回路500、パルス出力回路510、バイアス設定回路520を含む。なお後述するように、送信回路の一部又は全部は第2のフレキシブル基板140に実装されてもよい。

【0072】

パルス出力回路510は、素子チップ200の第1～第64の送信端子XT1～XT64に対して駆動パルス（駆動信号）を出力する第1～第64のパルサーPLS1～PLS64（第1～第64の送信回路）を含む。パルサーPLS1～PLS64は、送信制御回路500により制御される。例えばセクタスキャンを行う場合には、送信制御回路500は、パルサーPLS1～PLS64が駆動パルス出力するタイミング（駆動パルスの遅延時間）を制御し、超音波ビームの出力方向をスキャンする。またリニアスキャンを行う場合には、送信制御回路500は、例えば第1の送信期間においてパルサーPLS1～PLS8に駆動パルス出力させ、次の第2の送信期間においてパルサーPLS2～PLS9に駆動パルス出力させる。そして、以降1チャンネルずつ順次ずらしながら駆動パルス出力させることにより、超音波ビームの出力位置をスキャンする。

40

【0073】

50

バイアス設定回路520は、パルサーPLS1～PLS64の出力ノードに対してバイアス電圧を設定する。バイアス設定回路520は、バイアス電圧 $V_{bt \times 1}$ のノードとパルサーPLS1～PLS64の出力ノードとの間に設けられた抵抗素子 $R_{bt \ 1} \sim R_{bt \ 64}$ と、バイアス電圧 $V_{bt \times 2}$ のノードとパルサーPLS1～PLS64の出力ノードとの間に設けられたスイッチ素子 $S_{bt \ 1} \sim S_{bt \ 64}$ と、を含む。

【0074】

スイッチ素子 $S_{bt \ 1} \sim S_{bt \ 64}$ は、送信制御回路500によりオン・オフ制御され、送信期間においてオフになり、受信期間においてオンになる。即ち、送信期間では、抵抗素子 $R_{bt \ 1} \sim R_{bt \ 64}$ を介して送信端子 $X_{T \ 1} \sim X_{T \ 64}$ はバイアス電圧 $V_{bt \times 1}$ に設定され、受信期間では、スイッチ素子 $S_{bt \ 1} \sim S_{bt \ 64}$ を介して送信端子 $X_{T \ 1} \sim X_{T \ 64}$ はバイアス電圧 $V_{bt \times 2}$ に設定される。バイアス電圧 $V_{bt \times 1}$ 、 $V_{bt \times 2}$ は、例えば送信基板650に設けられた電圧供給回路から供給され、同一の電圧であってもよいし、異なる電圧であってもよい。

10

【0075】

図7に、パルサーPLS1～PLS64の詳細な構成例を示す。なお図7にはパルサーPLS1を例に図示するが、他のパルサーについても同様に構成できる。

【0076】

図7のパルサーPLS1は、カソード電極が出力ノードNPQに接続されるダイオードDIHと、アノード電極が出力ノードNPQに接続されるダイオードDILと、電圧VHのノードとダイオードDIHのアノード電極との間に設けられるスイッチ素子SWHと、電圧VLのノードとダイオードDILのカソード電極との間に設けられるスイッチ素子SWLと、出力ノードNPQとバイアス電圧 $V_{bt \times 1}$ のノードとの間に設けられるスイッチ素子SWD（ダンピング用スイッチ素子）と、を含む。電圧VH、VLは駆動パルスの振幅に応じて設定され、例えば送信基板650に設けられた電圧供給回路から供給される。スイッチSWH、SWLは、送信制御回路500によりオン・オフ制御される。

20

【0077】

図8に、図7のパルサーPLS1が適用された送信システムの動作説明図を示す。なお図8ではパルサーPLS1を例に説明するが、他のパルサーについても同様に動作できる。

【0078】

送信期間の期間T1においてスイッチSWHがオン、スイッチSWLがオフになり、パルサーPLS1が電圧VHを出力する。送信期間の期間T2においてスイッチSWLがオンになり、スイッチSWHがオフになり、パルサーPLS1が電圧VLを出力する。期間T1の開始タイミングは、駆動パルスの遅延時間に応じて送信制御回路500により設定される。送信期間の期間T3では、スイッチ素子SWDがオンになり、パルサーPLS1の出力電圧をバイアス電圧 $V_{bt \times 1}$ にダンピングする。電圧VLは、超音波素子10のコモン電極に印加されるコモン電圧（例えばグラウンド電圧）よりも高い電圧である。またバイアス電圧 $V_{bt \times 1}$ は、例えば $(VH + VL) / 2$ である。即ち、送信用の超音波素子10の両電極間に印加される電圧は、0V以上となるように各電圧が設定されている。このように各電圧を設定することで、薄膜圧電素子である超音波素子10の特性を向上することが可能となる。

30

40

【0079】

受信期間では、スイッチ素子SWH、SWL、SWDがオフになり、バイアス設定回路520のスイッチ素子 $S_{bt \ 1}$ がオンになり、パルサーPLS1の出力ノードをバイアス電圧 $V_{bt \times 2}$ に設定する。なお図8では、 $V_{bt \times 2} = V_{bt \times 1}$ の場合を図示している。

【0080】

図9に、受信基板640に実装される受信システムの構成例を示す。図9の受信システムは、バイアス設定回路550、キャパシタ $C_{r \ 1} \sim C_{r \ 64}$ 、受信アンプ560を含む。なお後述するように、受信システムの一部又は全部は第1のフレキシブル基板1

50

30に実装されてもよい。

【0081】

受信アンプ560は、素子チップ200の第1～第64の受信端子XR1～XR64からの受信信号を増幅する第1～第64の増幅回路AMR1～AMR64（第1～第64の受信回路）を含む。キャパシターCr_x1～Cr_x64は、受信端子XR1～XR64と増幅回路AMR1～AMR64の入力ノードとの間に設けられ、受信信号をACカップリングする。

【0082】

バイアス設定回路550は、受信端子XR1～XR64に対してバイアス電圧を設定する。バイアス設定回路550は、バイアス電圧Vbr_x1のノードと受信端子XR1～XR64との間に設けられた抵抗素子Rbr1～Rbr64と、バイアス電圧Vbr_x2のノードと受信端子XR1～XR64との間に設けられたスイッチ素子Sbr1～Sbr64と、を含む。

10

【0083】

スイッチ素子Sbr1～Sbr64は、例えば受信基板640に設けられた不図示の受信制御回路によりオン・オフ制御され、送信期間においてオンになり、受信期間においてオフになる。即ち、受信期間では、抵抗素子Rbr1～Rbr64を介して受信端子XR1～XR64はバイアス電圧Vbr_x1に設定され、送信期間では、スイッチ素子Sbr1～Sbr64を介して受信端子XR1～XR64はバイアス電圧Vbr_x2に設定される。バイアス電圧Vbr_x1、Vbr_x2は、例えば受信基板640に設けられた電圧供給回路から供給され、同一の電圧であってもよいし、異なる電圧であってもよい。

20

【0084】

図10に、受信システムの動作説明図を示す。送信期間では、スイッチ素子Sbr1～Sbr64がオンになり、受信端子XR1～XR64がバイアス電圧Vbr_x2に設定される。これにより、送信期間において例えば図2の受信電極線LRA1～LRA64がバイアス電圧Vbr_x2に設定されるため、送信電極線LTA1～LTA64の間のクロスカップリングを抑制でき、より高精度なビーム形状を実現できる。

【0085】

受信期間では、スイッチ素子Sbr1～Sbr64がオフになり、抵抗素子Rbr1～Rbr64を介して受信端子XR1～XR64がバイアス電圧Vbr_x1に設定される。本実施形態では、送信用の超音波素子列と受信用の超音波素子列を分けているため、それぞれに異なるバイアス電圧を印加することが可能となる。例えば、バイアス電圧Vbr_x1は、薄膜圧電素子である超音波素子10の受信感度が最も高くなる電圧に設定できる。

30

【0086】

なお上記ではセクタースキャンやリニアスキャンの場合を例に説明したが、本実施形態ではこれに限定されず、連続波モードで使用することも可能である。連続波モードでは、受信期間と送信期間に区別されず、送信回路は連続的に駆動パルスを出し、受信システムは連続的に受信信号を受信する。

【0087】

以上の実施形態では、超音波測定装置は、受信回路（例えば増幅回路AMR1）と受信端子XR1との間に設けられ、その受信端子のノードNRI1を第1のバイアス電圧Vbr_x1に設定する第1のバイアス設定回路550と、送信回路（例えばパルサーPLS1）と送信端子XT1との間に設けられ、その送信端子のノードNTQ1を第2のバイアス電圧Vbt_x1に設定する第2のバイアス設定回路520と、を含む。

40

【0088】

このようにすれば、送信用の超音波素子と受信用の超音波素子に対して独立にバイアス電圧を設定できるので、超音波素子の送信特性と受信特性を最適化することが可能となる。特に、受信用の超音波素子のバイアス電圧Vbr_x1を最適化することで、受信感度を最大化できる。

【0089】

50

また本実施形態では、第1のバイアス設定回路550は、超音波の送信期間において受信端子XR1のノードNRI1を固定電位（バイアス電圧 V_{brx2} ）に設定する設定回路を有する。具体的には、第1のバイアス設定回路550は、第1のバイアス電圧 V_{brx1} の供給線のノードと受信端子XR1のノードNRI1との間に設けられる抵抗素子Rbr1を有し、設定回路は、固定電位（ V_{brx2} ）の供給線のノードと受信端子XR1のノードNRI1との間に設けられ、超音波の送信期間においてオンになるスイッチ素子Sbr1を有する。

【0090】

このようにすれば、受信用の超音波素子列に接続される受信電極線を送信期間において、低インピーダンスで固定電位（バイアス電圧 V_{brx2} ）に接続できる。これにより、送信用の超音波素子列に接続される送信電極線の間固定電位の受信電極線が挿入されることとなるため、送信信号のクロストークが抑制され、超音波画像の画質を向上できる。

10

【0091】

5. 送信システム、受信システムの変形構成例

図11に、送信システムの変形構成例を示す。図11の送信システムは、送信制御回路500、パルス出力回路510、バイアス設定回路520、マルチプレクサー530を含む。なお図6で説明した構成要素と同一の構成要素については、同一の符号を付し、適宜説明を省略する。ここで以下ではパルサーが4個、マルチプレクス数が4、素子チップ200の送信チャンネル数が16である場合を例に説明するが、本実施形態ではこれに限定されない。

20

【0092】

パルス出力回路510は、マルチプレクサー530に対して駆動パルスを出力するパルサーPLS1～PLS4を含む。マルチプレクサー530は、スイッチ素子Smt11～Smt14、スイッチ素子Smt21～Smt24、スイッチ素子Smt31～Smt34、スイッチ素子Smt41～Smt44を含む。スイッチ素子Smt11～Smt14は、パルサーPLS1の出力ノードと送信端子XT1、XT5、XT9、XT13の間に設けられる。スイッチ素子Smt21～Smt24は、パルサーPLS2の出力ノードと送信端子XT2、XT6、XT10、XT14の間に設けられる。スイッチ素子Smt31～Smt34は、パルサーPLS3の出力ノードと送信端子XT3、XT7、XT11、XT15の間に設けられる。スイッチ素子Smt41～Smt44は、パルサーPLS4の出力ノードと送信端子XT4、XT8、XT12、XT16の間に設けられる。なおスイッチ素子の接続について一部図示を省略している。

30

【0093】

図12に、受信システムの変形構成例を示す。図12の受信システムは、バイアス設定回路550、受信アンプ560、マルチプレクサー570を含む。なお図9で説明した構成要素と同一の構成要素については、同一の符号を付し、適宜説明を省略する。

【0094】

受信アンプ560は、マルチプレクサー570からの受信信号を増幅する増幅回路AMR1～AMR4を含む。マルチプレクサー570は、スイッチ素子Smr11～Smr14、スイッチ素子Smr21～Smr24、スイッチ素子Smr31～Smr34、スイッチ素子Smr41～Smr44を含む。スイッチ素子Smr11～Smr14は、増幅回路AMR1の入力ノードと受信端子XR1、XR5、XR9、XR13の間に設けられる。スイッチ素子Smr21～Smr24は、増幅回路AMR2の入力ノードと受信端子XR2、XR6、XR10、XR14の間に設けられる。スイッチ素子Smr31～Smr34は、増幅回路AMR3の入力ノードと受信端子XR3、XR7、XR11、XR15の間に設けられる。スイッチ素子Smr41～Smr44は、増幅回路AMR4の入力ノードと受信端子XR4、XR8、XR12、XR16の間に設けられる。なお簡単のため、スイッチ素子の接続について一部図示を省略している。

40

【0095】

例えばリニアスキャンを行う場合には、第1の送信期間では、送信システムのスイッチ

50

素子 S m t 1 1、S m t 2 1、S m t 3 1、S m t 4 1 がオンになり、パルサー P L S 1、P L S 2、P L S 3、P L S 4 が送信端子 X T 1、X T 2、X T 3、X T 4 に対して駆動パルスを出力する。そして、第 1 の受信期間では、受信システムのスイッチ素子 S m r 1 1、S m r 2 1、S m r 3 1、S m r 4 1 がオンになり、増幅回路 A M R 1、A M R 2、A M R 3、A M R 4 が受信端子 X R 1、X R 2、X R 3、X R 4 からの受信信号を受ける。次の第 2 の送信期間では、送信システムのスイッチ素子 S m t 2 1、S m t 3 1、S m t 4 1、S m t 1 2 がオンになり、パルサー P L S 2、P L S 3、P L S 4、P L S 1 が送信端子 X T 2、X T 3、X T 4、X T 5 に対して駆動パルスを出力する。そして、第 1 の受信期間では、受信システムのスイッチ素子 S m r 2 1、S m r 3 1、S m r 4 1、S m r 1 2 がオンになり、増幅回路 A M R 2、A M R 3、A M R 4、A M R 1 が受信端子 X R 2、X R 3、X R 4、X R 5 からの受信信号を受ける。以降 1 チャンネルずつ順次ずらしながら駆動パルスの送信と受信信号の受信を行うことにより、リニアスキャンを行う。

【 0 0 9 6 】

以上のようにマルチプレクスを行う構成とすることにより、パルサーや増幅回路の数を削減できるため、受信基板 6 4 0 や送信基板 6 5 0 に実装する部品点数を減らすことができる。また、後述のように受信システムと送信システムをそれぞれ 1 チップ化して第 1 のフレキシブル基板 1 3 0、第 2 のフレキシブル基板 1 4 0 に実装する場合には、チップサイズの削減が可能である。

【 0 0 9 7 】

6 . 超音波測定装置の構成例

上記では、受信システムと送信システムがそれぞれプローブ本体の受信基板 6 4 0 と送信基板 6 5 0 に実装される場合を例に説明したが、本実施形態ではこれに限定されない。例えば、受信システム（その一部又は全部）が、素子チップ 2 0 0 と受信基板 6 4 0 を接続する第 1 のフレキシブル基板 1 3 0 に実装され、送信システム（その一部又は全部）が、素子チップ 2 0 0 と送信基板 6 5 0 を接続する第 2 のフレキシブル基板 1 4 0 に実装されてもよい。

【 0 0 9 8 】

図 1 3 に、このような場合における超音波測定装置の構成例を示す。この超音波測定装置は、素子チップ 2 0 0、第 1 のフレキシブル基板 1 3 0、第 2 のフレキシブル基板 1 4 0、第 1 の集積回路装置 1 1 0、第 2 の集積回路装置 1 2 0 を含む。

【 0 0 9 9 】

まず、第 1 のフレキシブル基板 1 3 0 と第 1 の集積回路装置 1 1 0 について説明する。図 1 3 に示すように、第 1 のフレキシブル基板 1 3 0 上の方向を第 3 の方向 D 3 と、第 3 の方向 D 3 に交差（例えば直交）する第 4 の方向 D 4 とする。第 1 のフレキシブル基板 1 3 0 は、第 3 の方向 D 3 での一方の端部 H F R 1 で素子チップ 2 0 0 に接続され、他方の端部 H F R 2 で受信基板 6 4 0 に接続される。第 1 の集積回路装置 1 1 0 は、その長辺方向が第 4 の方向 D 4 に沿うように第 1 のフレキシブル基板 1 3 0 に実装される。

【 0 1 0 0 】

具体的には、第 1 のフレキシブル基板 1 3 0 には、第 3 の方向 D 3 に沿って第 1 ~ 第 6 4 の受信信号線 F L R 1 ~ F L R 6 4 が配線され、その第 1 ~ 第 6 4 の受信信号線 F L R 1 ~ F L R 6 4 の一端は、素子チップ 2 0 0 の第 1 ~ 第 6 4 の受信端子 X R 1 ~ X R 6 4 に接続される。第 1 ~ 第 6 4 の受信端子 X R 1 ~ X R 6 4 は、素子チップ 2 0 0 の超音波出射方向側の面に形成されており、第 1 のフレキシブル基板 1 3 0 は、その超音波出射方向側の面で素子チップ 2 0 0 に接続される。

【 0 1 0 1 】

第 1 の集積回路装置 1 1 0 は、図 9 のバイアス設定回路 5 5 0、受信アンプ 5 6 0 を含む。キャパシタ C r x 1 ~ C r x 6 4 は外付け部品として第 1 のフレキシブル基板 1 3 0 に実装してもよいし、第 1 の集積回路装置 1 1 0 に内蔵してもよい。また第 1 の集積回路装置 1 1 0 は、バイアス設定回路 5 5 0 の入力ノード N R I 1 ~ N R I 6 4 にそれぞれ接続される不図示の第 1 ~ 第 6 4 の入力端子と、受信アンプ 5 6 0 の出力ノード N R Q 1

10

20

30

40

50

～NRQ64にそれぞれ接続される不図示の第1～第64の出力端子と、を含む。第1～第64の入力端子は、第1の集積回路装置110の第1の長辺HLR1に沿って配置されており、それぞれ、第1のフレキシブル基板130の第1～第64の受信信号線FLR1～FLR64の他端に接続される。第1～第64の出力端子は、第1の集積回路装置110の第2の長辺HLR2に沿って配置されている。

【0102】

第1のフレキシブル基板130には、第3の方向D3に沿って第1～第64の出力信号線FLQ1～FLQ64が配線され、その第1～第64の出力信号線FLQ1～FLQ64の一端は、それぞれ、第1の集積回路装置110の第1～第64の出力端子に接続される。第1～第64の出力信号線FLQ1～FLQ64の他端は、例えばコネクタ等を介して受信基板640に接続される。

10

【0103】

なお第1のフレキシブル基板130には、複数の制御信号線FLCR1～FLCR4を配線してもよい。この制御信号線FLCR1～FLCR4を介して、例えば受信基板640の受信制御回路からバイアス設定回路550のスイッチ素子Sbr1～Sbr64への制御信号が送信される。

【0104】

第1の集積回路装置110の実装は、異方性導電フィルム（ACF: Anisotropic Conductive Film）を用いたフリップチップ実装（ベアチップ実装）により実現される。ここで、フリップチップ実装とは、例えば、素子形成面を第1のフレキシブル基板130側にして実装するフェースダウン実装である。或は、素子形成面の裏面を第1のフレキシブル基板130側にして実装するフェースアップ実装であってもよい。

20

【0105】

このように、フリップチップ実装を行うことで、フラットパッケージの第1の集積回路装置110をリジッド基板に対して実装する場合に比べて実装面積を削減できる。また、本実施形態の素子チップ200は10～30V程度で駆動可能であるため第1の集積回路装置110を小型化できる。そのため、高耐圧の集積回路装置が必要なバルク圧電素子では困難な、フリップチップ実装による小型化を容易に実現できる。

【0106】

次に、第2のフレキシブル基板140と第2の集積回路装置120について説明する。図13に示すように、第2のフレキシブル基板140上の方向を第5の方向D5と、第5の方向D5に交差（例えば直交）する第6の方向D6とする。第2のフレキシブル基板140は、第5の方向D5での一方の端部HFT1で素子チップ200に接続され、他方の端部HFT2で送信基板650に接続される。第2の集積回路装置120は、その長辺方向が第6の方向D6に沿うように第2のフレキシブル基板140に実装される。

30

【0107】

具体的には、第2のフレキシブル基板140には、第5の方向D5に沿って第1～第64の送信信号線FLT1～FLT64が配線され、その第1～第64の送信信号線FLT1～FLT64の一端は、素子チップ200の第1～第64の送信端子XT1～XT64に接続される。第1～第64の送信端子XT1～XT64は、素子チップ200の超音波出射方向側の面に形成されており、第2のフレキシブル基板140は、その超音波出射方向側の面で素子チップ200に接続される。

40

【0108】

第2の集積回路装置120は、図6のパルス出力回路510、バイアス設定回路520を含む。また第2の集積回路装置120は、パルス出力回路510の出力ノードNTQ1～NTQ64にそれぞれ接続される不図示の第1～第64の出力端子を含む。第1～第64の出力端子は、第2の集積回路装置120の第1の長辺HLT1に沿って配置されており、それぞれ、第2のフレキシブル基板140の第1～第64の送信信号線FLT1～FLT64の他端に接続される。

【0109】

50

なお第2のフレキシブル基板140には、複数の制御信号線FLCT1～FLCT4を配線してもよい。この制御信号線FLCT1～FLCT4を介して、例えば送信基板650の送信制御回路500からパルス出力回路510やバイアス設定回路520への制御信号が送信される。或は、第2の集積回路装置120が送信制御回路500を含み、制御信号線FLCT1～FLCT4を介して、送信基板650の制御部から送信制御回路500への制御信号が送信されてもよい。

【0110】

第2の集積回路装置120の実装は、上述の第1の集積回路装置110と同様にフリップチップ実装により実現される。なお、第2の集積回路装置120の第2の長辺HLT2に沿って、複数(例えば出力端子と同数)のダミー端子が配置されてもよい。このようにすれば、異方性導電フィルムが硬化収縮して端子を配線に導通させるときに、第1の長辺HLT1側と第2の長辺HLT2側で硬化収縮の力が均等になり、導通の信頼性を向上できる。

10

【0111】

7. 集積回路装置のレイアウト構成例

図14に、第1の集積回路装置110と第2の集積回路装置120のレイアウト構成例を示す。

【0112】

第1の集積回路装置110は、第4の方向D4(第1の集積回路装置110の長辺方向)に沿って配置される第1～第64の受信回路RXU1～RXU64と、第1の短辺HSR1側に配置される第1の制御回路CRU1と、第2の短辺HSR2側に配置される第2の制御回路CRU2と、を含む。

20

【0113】

受信回路RXU1は、図9のスイッチ素子Sbr1、抵抗素子Rbr1、増幅回路AMR1をユニット化したものである。他の受信回路RXU2～RXU64についても同様である。制御回路CRU1、CRU2は、受信基板640の受信制御回路からの制御信号を受けて、受信回路RXU1～RXU64へ制御信号を出力するロジック回路である。なお制御回路CRU1、CRU2は、いずれか一方のみでもよい。

【0114】

第2の集積回路装置120は、第6の方向D6(第2の集積回路装置120の長辺方向)に沿って配置される第1～第64の送信回路TXU1～TXU64と、第1の短辺HST1側に配置される第1の制御回路CTU1と、第2の短辺HST2側に配置される第2の制御回路CTU2と、を含む。

30

【0115】

送信回路TXU1は、図6のパルサーPLS1、スイッチ素子Sbt1、抵抗素子Rbt1をユニット化したものである。他の送信回路TXU2～TXU64についても同様である。第1の制御回路CTU1、第2の制御回路CTU2は、送信制御回路500であり、例えばロジック回路で構成される。なお第1の制御回路CTU1、第2の制御回路CTU2は、いずれか一方のみでもよい。

【0116】

本レイアウト構成例によれば、第1の集積回路装置110、第2の集積回路装置120を長辺方向に長細い矩形状に構成し、素子チップ200の受信端子XR1～XR64、送信端子XT1～XT64に対して受信回路RXU1～RXU64、送信回路TXU1～TXU64を対向させることができる。これにより、端子間の配線が簡素になり、第1の集積回路装置110、第2の集積回路装置120を第1のフレキシブル基板130、第2のフレキシブル基板140に対してコンパクトに実装することが可能となる。

40

【0117】

なお以上では図9の受信システム、図6の送信システムを第1の集積回路装置110、第2の集積回路装置120に適用する場合を例に説明したが、本実施形態ではこれに限定されず、例えば図12の受信システム、図11の送信システムを第1の集積回路装置11

50

0、第2の集積回路装置120に適用してもよい。即ち、第1の集積回路装置110、第2の集積回路装置120は、それぞれマルチプレクサー570、530を含んでもよい。

【0118】

8. 超音波ヘッドユニット

図15に、本実施形態の超音波測定装置が搭載される超音波ヘッドユニット220の構成例を示す。図15に示す超音波ヘッドユニット220は、素子チップ200、接続部210、支持部材250を含む。なお、本実施形態の超音波ヘッドユニット220は図15の構成に限定されず、その構成要素の一部を省略したり、他の構成要素に置き換えたり、他の構成要素を追加するなどの種々の変形実施が可能である。

【0119】

素子チップ200は、図2～図4で説明した超音波トランスデューサーデバイスに対応する。素子チップ200は、超音波素子アレイ100、第1のチップ端子群XR1～XR64（複数の受信端子）、第2のチップ端子群XT1～XT64（複数の送信端子）、コモン端子XC1～XC4を含む。素子チップ200は、接続部210を介してプローブ本体が有する処理装置（例えば図18の処理装置330）と電氣的に接続される。

【0120】

接続部210は、プローブ本体と超音波ヘッドユニット220とを電氣的に接続するものであって、複数の接続端子を有するコネクタと、コネクタと素子チップ200とを接続する配線が形成されるフレキシブル基板とを有する。具体的には、接続部210は、コネクタとして第1のコネクタ421及び第2のコネクタ422を有し、フレキシブル基板として第1のフレキシブル基板130及び第2のフレキシブル基板140を有する。

【0121】

第1のフレキシブル基板130には、素子チップ200の第1の辺側に設けられる第1のチップ端子群XR1～XR64とコネクタ421の端子群とを接続する第1の配線群（複数の受信信号線）が形成される。第2のフレキシブル基板140には、素子チップ200の第2の辺側に設けられる第2のチップ端子群XT1～XT64とコネクタ422の端子群とを接続する第2の配線群（複数の送信信号線）が形成される。

【0122】

なお接続部210は、図15に示す構成に限定されず、例えばコネクタ421、422を含まない構成としてもよい。この場合、第1のフレキシブル基板130は、第1のチップ端子群XR1～XR64からの受信信号が出力される第1の接続端子群を含んでもよく、第2のフレキシブル基板140は、第2のチップ端子群XT1～XT64からの送信信号が出力される第2の接続端子群を含んでもよい。

【0123】

以上のように、接続部210を設けることで、プローブ本体と超音波ヘッドユニット220とを電氣的に接続することができ、さらに超音波ヘッドユニット220をプローブ本体に脱着可能にすることができる。

【0124】

図16(A)～図16(C)に、超音波ヘッドユニット220の詳細な構成例を示す。図16(A)は支持部材250の第2の面SF2側を示し、図16(B)は支持部材250の第1の面SF1側を示し、図16(C)は支持部材250の側面側を示す。なお、本実施形態の超音波ヘッドユニット220は、図16(A)～図16(C)の構成に限定されず、その構成要素の一部を省略したり、他の構成要素に置き換えたり、他の構成要素を追加するなどの種々の変形実施が可能である。

【0125】

支持部材250は、素子チップ200を支持する部材である。支持部材250の第1の面SF1側には、コネクタ421、422（広義には複数の接続端子）が設けられる。このコネクタ421、422は、プローブ本体側の対応するコネクタに脱着可能である。支持部材250の第1の面SF1の裏面である第2の面SF2側には、素子チップ2

10

20

30

40

50

00が支持される。固定用部材260は、支持部材250の各コーナー部に設けられ、超音波ヘッドユニット220をプローブ筐体に固定するために用いられる。

【0126】

ここで支持部材250の第1の面SF1側とは、支持部材250の第1の面SF1の法線方向側であり、支持部材250の第2の面SF2側とは、支持部材250の第1の面SF1の裏面である第2の面SF2の法線方向側である。

【0127】

図16(C)に示すように、素子チップ200の表面(図1(B)において圧電体層30が形成される面)には、素子チップ200を保護する保護部材(保護膜)270が設けられる。保護部材は、音響整合層を兼ねてもよい。

【0128】

9. 超音波プローブ

図17(A)、図17(B)に、上記の超音波ヘッドユニット220が適用される超音波プローブ300の構成例を示す。図17(A)はプローブヘッド310がプローブ本体320に装着された場合を示し、図17(B)はプローブヘッド310がプローブ本体320から分離された場合を示す。

【0129】

プローブヘッド310は、超音波ヘッドユニット220、被検体と接触する接触部材230及び超音波ヘッドユニット220を格納するプローブ筐体240を含む。素子チップ200は、接触部材230と支持部材250との間に設けられる。

【0130】

プローブ本体320は、処理装置330及びプローブ本体側コネクタ426を含む。処理装置330は、送信部332、受信部335(アナログフロントエンド部)、送受信制御部334を含む。送信部332は、素子チップ200への駆動パルス(送信信号)の送信処理を行う。受信部335は、素子チップ200からの超音波エコー信号(受信信号)の受信処理を行う。送受信制御部334は、送信部332や受信部335の制御を行う。プローブ本体側コネクタ426は、超音波ヘッドユニット(又はプローブヘッド)側コネクタ425と接続される。プローブ本体320は、ケーブル350により電子機器(例えば超音波画像装置)本体に接続される。

【0131】

超音波ヘッドユニット220は、プローブ筐体240に格納されているが、超音波ヘッドユニット220をプローブ筐体240から取り外すことができる。こうすることで、超音波ヘッドユニット220だけを交換することができる。或いは、プローブ筐体240に格納された状態で、即ちプローブヘッド310として交換することもできる。

【0132】

10. 超音波画像装置

図18に、超音波画像装置の構成例を示す。超音波画像装置は、超音波プローブ300、電子機器本体400を含む。超音波プローブ300は、超音波ヘッドユニット220、処理装置330を含む。電子機器本体400は、制御部410、処理部420、ユーザーインターフェース部430、表示部440を含む。なお、図18では超音波プローブ300と電子機器本体400が別体の構成例を示すが、本実施形態はこれに限定されず、超音波プローブ300と電子機器本体400が一体化された装置として構成されてもよい。

【0133】

処理装置330は、送信部332、送受信制御部334、受信部335(アナログフロントエンド部)を含む。超音波ヘッドユニット220は、素子チップ200と、素子チップ200を回路基板(例えばリジッド基板)に接続する接続部210(コネクタ部)と、を含む。回路基板には、送信部332、送受信制御部334、受信部335が実装されている。送信部332は、パルサーの電源電圧を発生する高電圧生成回路(例えば昇圧回路)を含んでもよい。

【0134】

10

20

30

40

50

超音波を送信する場合には、送受信制御部 334 が送信部 332 に対して送信指示を行い、送信部 332 がその送信指示を受けて駆動信号を高電圧に増幅して駆動電圧を出力する。超音波の反射波を受信する場合には、素子チップ 200 により検出された反射波の信号を受信部 335 が受信する。受信部 335 は、送受信制御部 334 からの受信指示に基づいて、反射波の信号を処理（例えば増幅処理や、A/D変換処理等）し、処理後の信号を処理部 420 に送信する。処理部 420 は、その信号を映像化して表示部 440 に表示させる。

【0135】

なお、本実施形態の超音波測定装置は、上記のような医療用の超音波画像装置に限らず、種々の電子機器に適用可能である。例えば、超音波トランスデューサーデバイスが適用された電子機器として、建築物等の内部を非破壊検査する診断機器や、ユーザーの指の動きを超音波の反射により検出するユーザーインターフェース機器等が想定される。

10

【0136】

なお、上記のように本実施形態について詳細に説明したが、本発明の新規事項および効果から実体的に逸脱しない多くの変形が可能であることは当業者には容易に理解できるであろう。従って、このような変形例はすべて本発明の範囲に含まれるものとする。例えば、明細書又は図面において、少なくとも一度、より広義または同義な異なる用語と共に記載された用語は、明細書又は図面のいかなる箇所においても、その異なる用語に置き換えることができる。また本実施形態及び変形例の全ての組み合わせも、本発明の範囲に含まれる。また集積回路装置、超音波素子、超音波トランスデューサーデバイス、超音波ヘッドユニット、超音波プローブ、超音波画像装置の構成・動作や、集積回路装置の実装手法、超音波ビームのスキャン手法等も、本実施形態で説明したものに限定されず、種々の変形実施が可能である。

20

【符号の説明】

【0137】

10 超音波素子、21 第1電極層、22 第2電極層、30 圧電体層、
 40 開口、45 開口部、50 振動膜、60 基板、100 超音波素子アレイ、
 110 第1の集積回路装置、120 第2の集積回路装置、
 130 第1のフレキシブル基板、140 第2のフレキシブル基板、
 200 超音波トランスデューサーデバイス（素子チップ）、210 接続部、
 220 超音波ヘッドユニット、230 接触部材、240 プローブ筐体、
 250 支持部材、260 固定用部材、300 超音波プローブ、
 310 プローブヘッド、320 プローブ本体、330 処理装置、
 332 送信部、334 送受信制御部、335 受信部、350 ケーブル、
 400 電子機器本体、410 制御部、420 処理部、
 421 第1のコネクター、422 第2のコネクター、
 425 ヘッドユニット側コネクター、426 プローブ本体側コネクター、
 430 ユーザーインターフェース部、440 表示部、500 送信制御回路、
 510 パルス出力回路、520 バイアス設定回路、530 マルチプレクサー、
 550 バイアス設定回路、560 受信アンプ、570 マルチプレクサー、
 600 筐体、610 音響部材、620 バックプレート、630 支持部材、
 640 受信基板、650 送信基板、660 ケーブル、
 AMR1 増幅回路、D1 第1の方向（スキャン方向）、
 D2 第2の方向（スライス方向）、D3～D6 第3～第6の方向、
 FLQ1 出力信号線、FLR1 受信信号線、FLT1 送信信号線、
 HN1, HN2 超音波素子アレイの端部、LRA1 受信電極線、
 LTA1 送信電極線、PLS1 パルサー、RXU1 受信回路、
 Rbr1 抵抗素子、SRA, SRB 受信用の超音波素子列、
 STA～STC 送信用の超音波素子列、Sbr1 スイッチ素子、
 TXU1 送信回路、

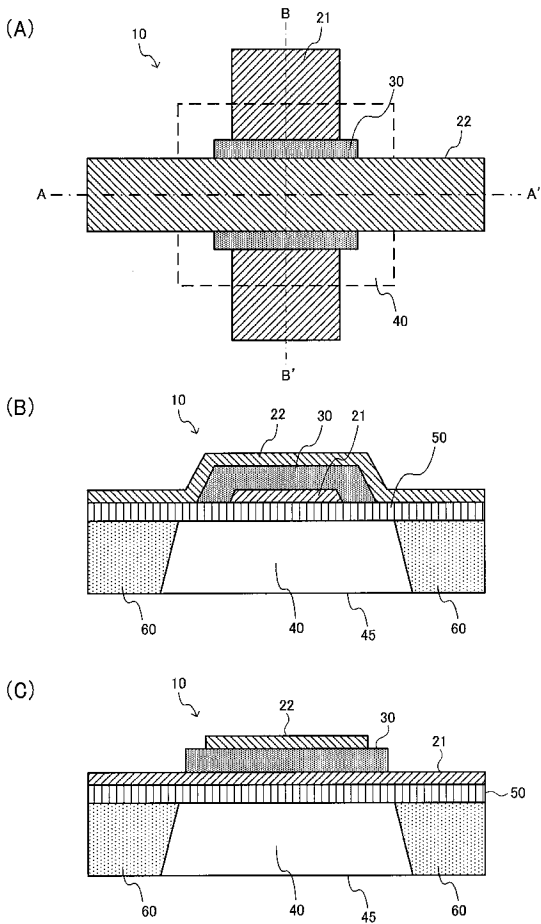
30

40

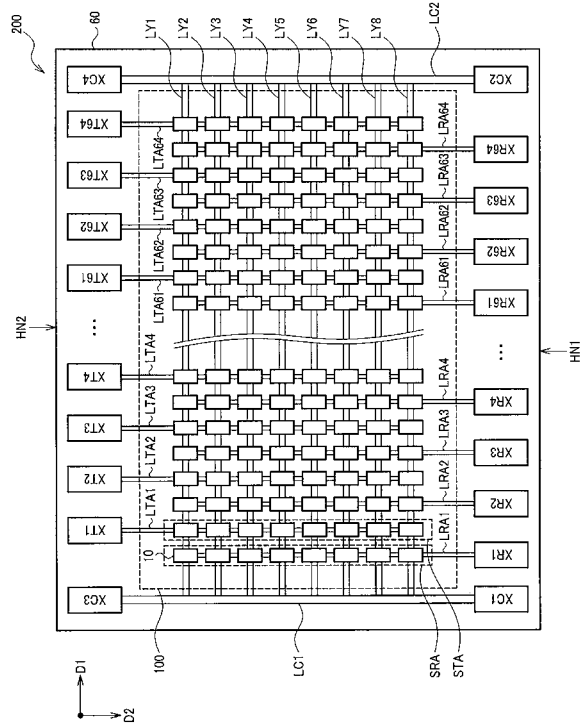
50

V_{brx1} , V_{brx2} , V_{btx1} , V_{btx2} バイアス電圧、
 X_{R1} 受信端子、 X_{T1} 送信端子

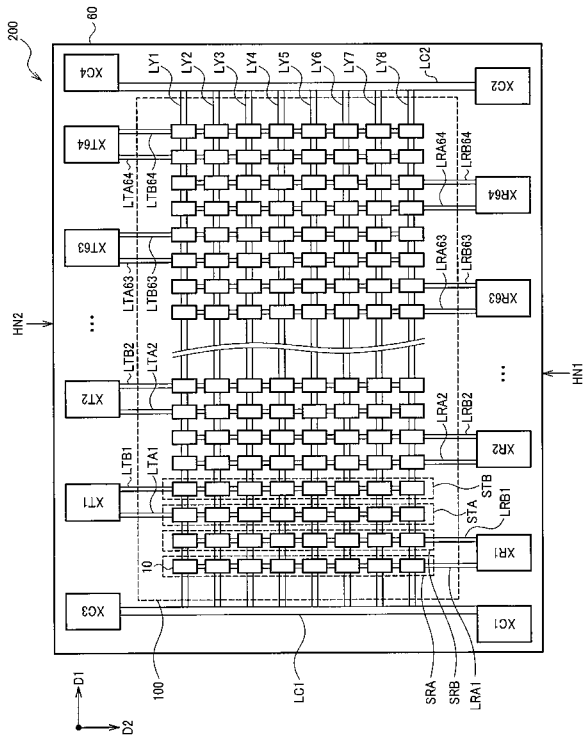
【図1】



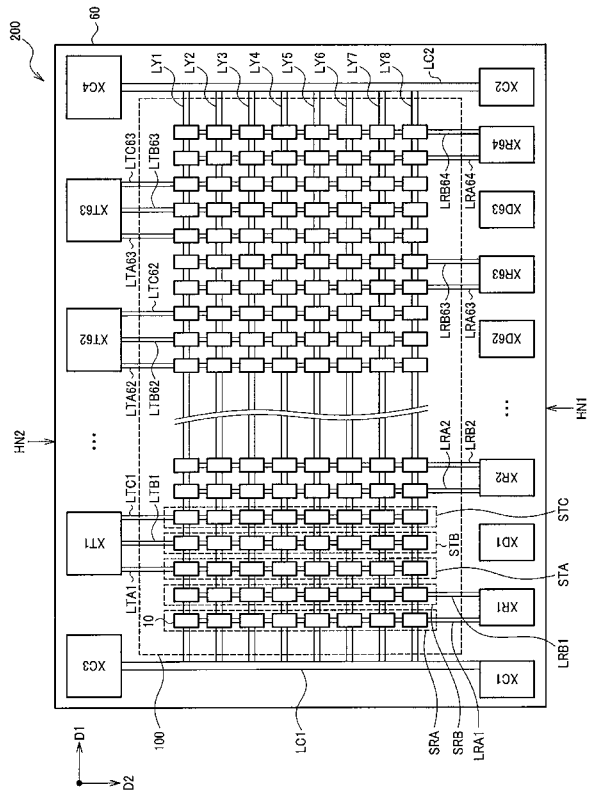
【図2】



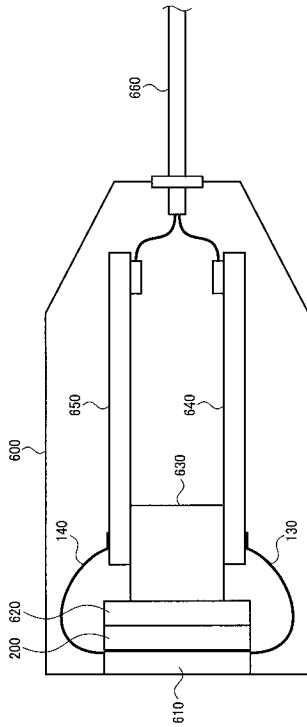
【図3】



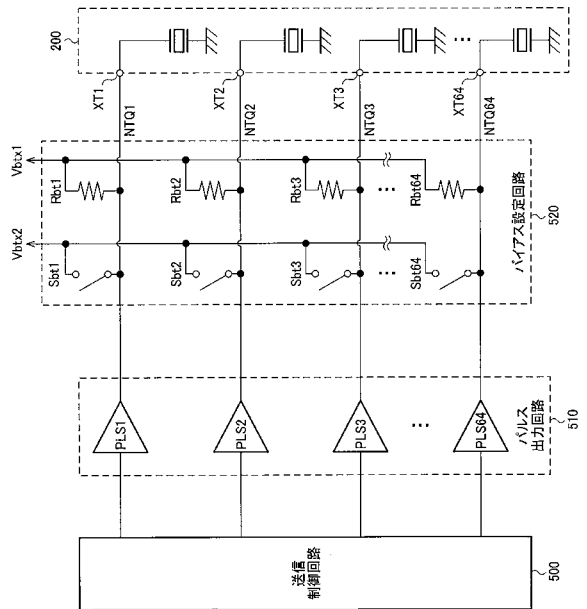
【図4】



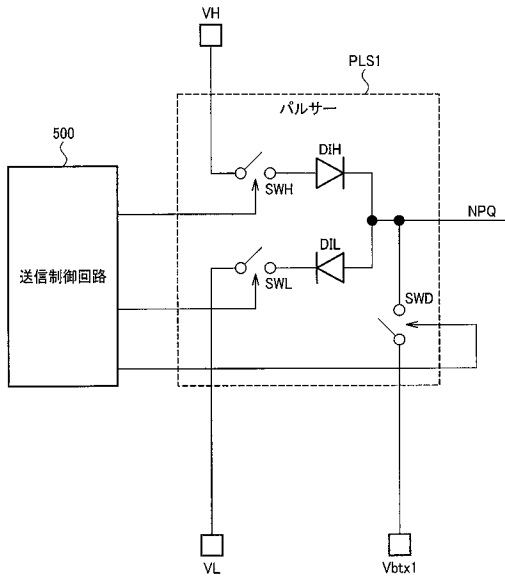
【図5】



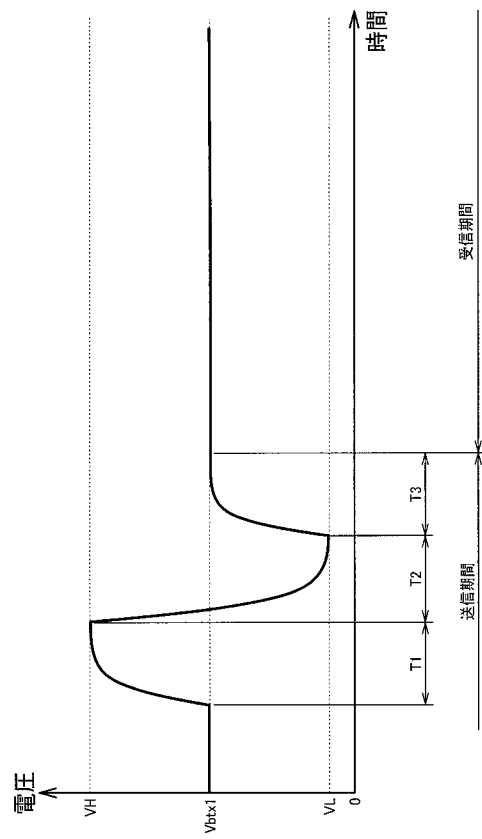
【図6】



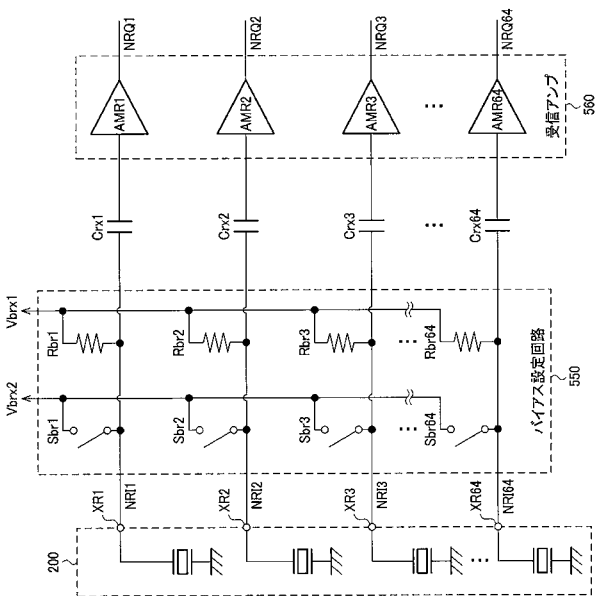
【図7】



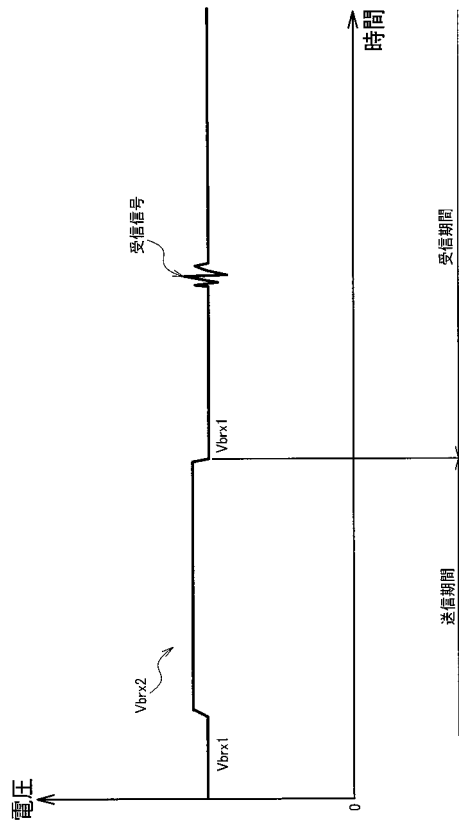
【図8】



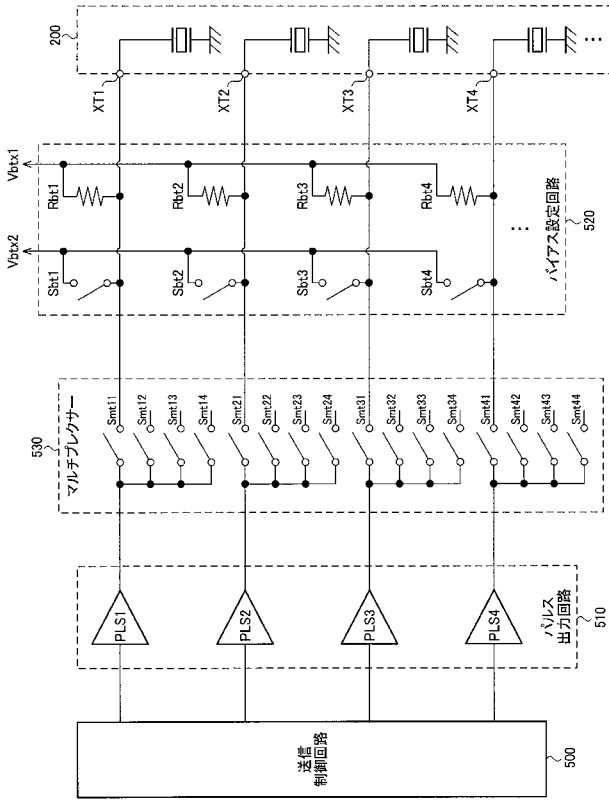
【図9】



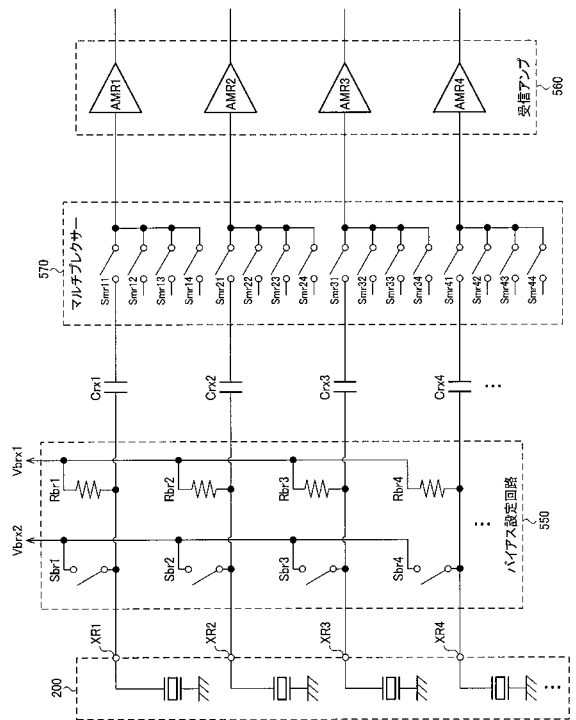
【図10】



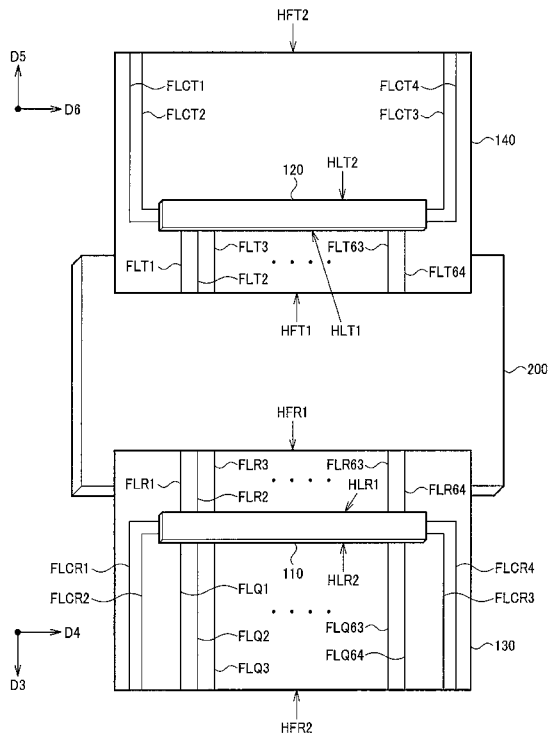
【図 1 1】



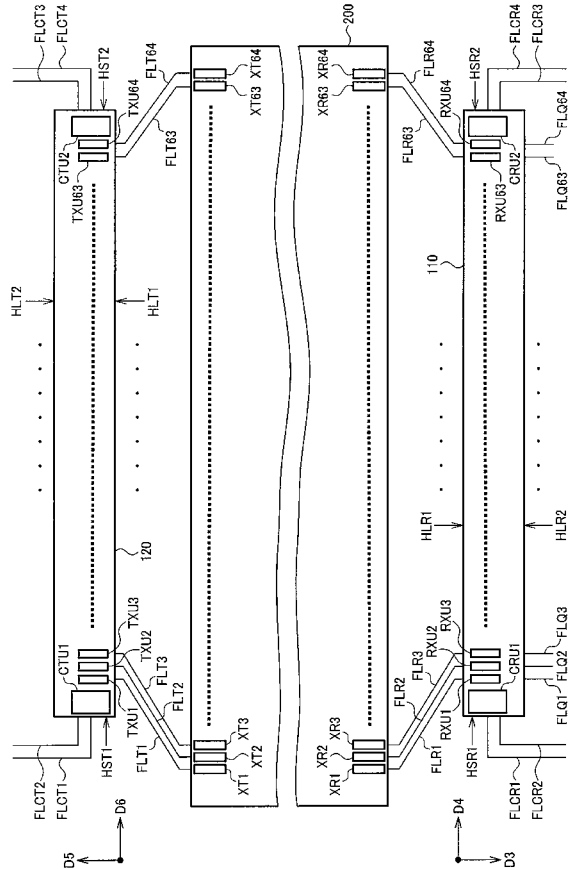
【図 1 2】



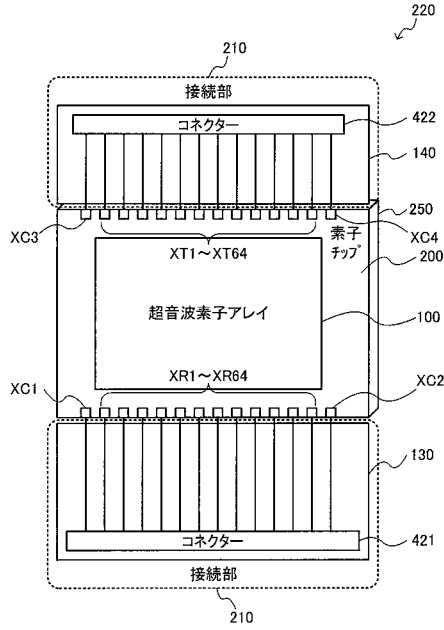
【図 1 3】



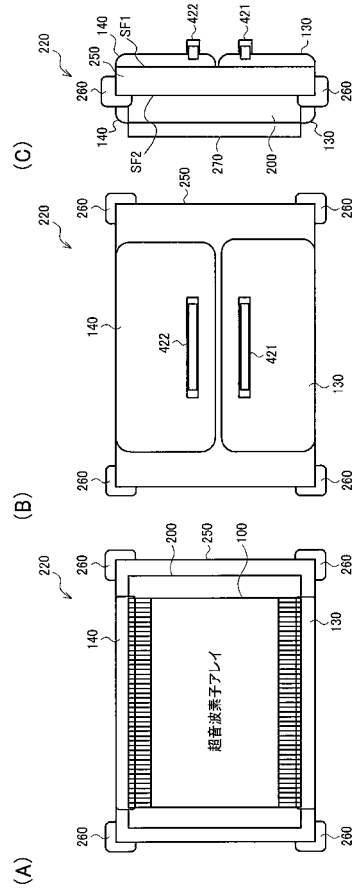
【図 1 4】



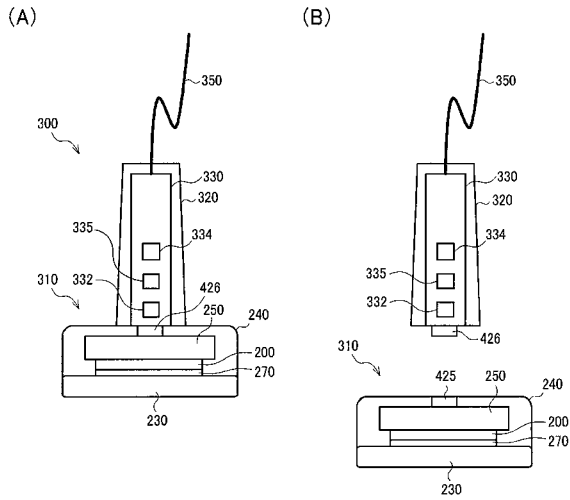
【図 15】



【図 16】



【図 17】



【図 18】

