

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-196432  
(P2017-196432A)

(43) 公開日 平成29年11月2日(2017.11.2)

(51) Int.Cl.	F I	テーマコード (参考)
<b>A 6 1 B</b> 8/14 (2006.01)	A 6 1 B 8/14	4 C 6 0 1
<b>H 0 4 R</b> 17/00 (2006.01)	H 0 4 R 17/00 3 3 0 H	5 D 0 1 9
	H 0 4 R 17/00 3 3 2 B	

審査請求 有 請求項の数 7 O L (全 29 頁)

(21) 出願番号	特願2017-115736 (P2017-115736)	(71) 出願人	000002369 セイコーエプソン株式会社 東京都新宿区新宿四丁目1番6号
(22) 出願日	平成29年6月13日 (2017. 6. 13)	(74) 代理人	100116665 弁理士 渡辺 和昭
(62) 分割の表示	特願2013-38456 (P2013-38456) の分割	(74) 代理人	100164633 弁理士 西田 圭介
原出願日	平成25年2月28日 (2013. 2. 28)	(74) 代理人	100179475 弁理士 仲井 智至
		(72) 発明者	加納 一幸 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		Fターム(参考)	4C601 EE04 GB06 GB20 5D019 BB19 BB25 FF04

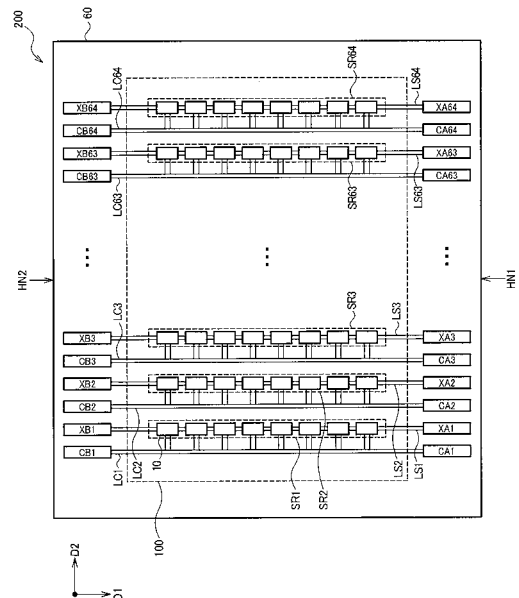
(54) 【発明の名称】 超音波トランスデューサーデバイス及び超音波測定装置

(57) 【要約】 (修正有)

【課題】 超音波素子に印加される電圧振幅の低下を抑制できる超音波トランスデューサーデバイス、超音波測定装置、ヘッドユニット、プローブ及び超音波画像装置等を提供する。

【解決手段】 超音波トランスデューサーデバイス200は、電氣的に接続される複数の超音波素子100が第1の方向D1に配置される超音波素子列を、3列(SR1~SR3)有する超音波素子アレイ100と、3列の超音波素子列(SR1~SR3)のうち1列の超音波素子列SR2にコモン電圧を供給するコモン電極線LC2と、を含む。3列の超音波素子列(SR1~SR3)は、第1の方向D1に交差する第2の方向D2に配置される。コモン電極線LC2は、第1の方向D1に配置され、3列の超音波素子列(SR1~SR3)のうち外側に位置する2列の超音波素子列SR1、SR3の間に配置される。

【選択図】 図5



## 【特許請求の範囲】

## 【請求項 1】

電氣的に接続される複数の超音波素子が第 1 の方向に配置される超音波素子列を、3 列有する超音波素子アレイと、

前記 3 列の超音波素子列のうち 1 列の超音波素子列にコモン電圧を供給するコモン電極線と、

を含み、

前記複数の超音波素子の各超音波素子は、第 1 の電極と、第 2 の電極と、前記第 1 の電極と前記第 2 の電極との間に設けられたトランスデューサー部と、を有し、

前記第 2 の電極は、前記コモン電極線に接続され、

前記 3 列の超音波素子列は、前記第 1 の方向に交差する第 2 の方向に配置され、

前記コモン電極線は、前記平面視において、前記トランスデューサー部と重ならない位置に前記第 1 の方向に配置され、前記 3 列の超音波素子列のうち外側に位置する 2 列の超音波素子列の間に配置されることを特徴とする超音波トランスデューサーデバイス。

## 【請求項 2】

請求項 1 において、

前記超音波素子アレイは、前記第 2 の方向に沿って配置され、前記 3 列の超音波素子列を含む第 1 ~ 第  $n$  ( $n$  は 3 以上の整数) の超音波素子列を有し、

前記コモン電極線は、前記第 1 ~ 第  $n$  の超音波素子列のうち第  $i$  ~ 第  $j$  の超音波素子列 ( $i$ 、 $j$  は  $i < j < n - 1$  の自然数) に前記コモン電圧を供給し、第  $i - 1$  ~ 第  $j$  の超音波素子列のうち第  $k$  の超音波素子列と第  $k + 1$  の超音波素子列 ( $k$  は  $i - 1 < k < j$  の自然数) との間に配置されることを特徴とする超音波トランスデューサーデバイス。

## 【請求項 3】

請求項 1 又は 2 において、

前記超音波素子アレイが配置され、前記コモン電極線が形成される基板と、

前記基板に形成され、前記超音波素子列に対して信号の供給及び受信の少なくとも一方を行う信号電極線と、

を含み、

前記第 1 の電極は、前記信号電極線に接続されることを特徴とする超音波トランスデューサーデバイス。

## 【請求項 4】

請求項 3 において、

前記基板は、アレイ状に配置された複数の開口を有し、

前記各超音波素子は、

前記複数の開口のうちの対応する開口を塞ぐ振動膜と、

前記振動膜の上に設けられる圧電素子部と、

を有し、

前記圧電素子部は、

前記第 1 の電極と前記第 2 の電極の一方として、前記振動膜の上に設けられる下部電極と、

前記トランスデューサー部として、前記下部電極の少なくとも一部を覆うように設けられる圧電体層と、

前記第 1 の電極と前記第 2 の電極の他方として、前記圧電体層の少なくとも一部を覆うように設けられる上部電極と、

を有することを特徴とする超音波トランスデューサーデバイス。

## 【請求項 5】

請求項 1 乃至 4 のいずれかにおいて、

複数の信号電極線と、

前記コモン電極線として第 1 のコモン電極線と、

少なくとも第 2、第 3 のコモン電極線と、

10

20

30

40

50

を含み、

前記超音波素子アレイは、前記3列の超音波素子列を含む複数の超音波素子列を有し、前記複数の信号電極線の各信号電極線は、前記第1の方向に配線され、前記複数の超音波素子列のいずれかに対して、信号の供給及び受信の少なくとも一方を行い、

前記第1～第3のコモン電極線の各コモン電極線は、前記第1の方向に配線され、前記複数の超音波素子列のうち1又は複数の超音波素子列に対してコモン電圧を供給することを特徴とする超音波トランスデューサーデバイス。

【請求項6】

請求項5において、

前記第1～第3のコモン電極線のうち第1のコモン電極線は、前記複数の超音波素子列のうち第1～第 $p$ の超音波素子列( $p$ は自然数)に電氣的に接続されるとともに、前記複数の超音波素子列のうち第 $p+1$ ～第 $q$ の超音波素子列( $q$ は $q > p$ の自然数)に電氣的に非接続であり、

前記第1～第3のコモン電極線のうち第2のコモン電極線は、前記第 $p+1$ ～第 $q$ の超音波素子列に電氣的に接続されるとともに、前記第1～第 $p$ の超音波素子列に電氣的に非接続であることを特徴とする超音波トランスデューサーデバイス。

【請求項7】

請求項5又は6において、

前記第1の方向における前記超音波素子アレイの一方の端部に配置され、前記複数の信号電極線のうちいずれかの信号電極線の一端に接続される一端側の信号端子と、

前記第1の方向における前記超音波素子アレイの他方の端部に配置され、前記いずれかの信号電極線の他端に接続される他端側の信号端子と、

を含むことを特徴とする超音波トランスデューサーデバイス。

【請求項8】

請求項5乃至7のいずれかにおいて、

前記第1の方向における前記超音波素子アレイの一方の端部に配置され、前記少なくとも第1～第3のコモン電極線のうちいずれかのコモン電極線の一端に接続される一端側のコモン端子と、

前記第1の方向における前記超音波素子アレイの他方の端部に配置され、前記いずれかのコモン電極線の他端に接続される他端側のコモン端子と、

を含むことを特徴とする超音波トランスデューサーデバイス。

【請求項9】

請求項5乃至8のいずれかにおいて、

前記第1のコモン電極線に接続される第1のコモン端子と、

前記第2のコモン電極線に接続される第2のコモン端子と、

前記複数の信号電極線のうち第1～第 $r$ の信号電極線( $r$ は自然数)に共通接続される第1の信号端子と、

前記複数の信号電極線のうち第 $r+1$ ～第 $2r$ の信号電極線に共通接続される第2の信号端子と、

を含み、

前記第1のコモン電極線と前記第1～第 $r$ の信号電極線は、前記複数の超音波素子列のうち第1～第 $r$ の超音波素子列に電氣的に接続され、

前記第2のコモン電極線と前記第 $r+1$ ～第 $2r$ の信号電極線は、前記複数の超音波素子列のうち第 $r+1$ ～第 $2r$ の超音波素子列に電氣的に接続され、ことを特徴とする超音波トランスデューサーデバイス。

【請求項10】

請求項3又は4において、

前記信号電極線は、前記超音波素子アレイに対する平面視において、前記トランスデューサー部と重なる位置を含んで前記第1の方向に配線されることを特徴とする超音波トランスデューサーデバイス。

10

20

30

40

50

## 【請求項 1 1】

請求項 3 又は 4 において、

前記信号電極線は、前記超音波素子アレイに対する平面視において、前記トランスデューサー部と重ならない位置に前記第 1 の方向に配線されることを特徴とする超音波トランスデューサーデバイス。

## 【請求項 1 2】

超音波トランスデューサーデバイスと、

第 1 の複数の信号線が配置された第 1 のフレキシブル基板と、

第 2 の複数の信号線が配置された第 2 のフレキシブル基板と、

を含み、

前記超音波トランスデューサーデバイスは、

電氣的に接続される複数の超音波素子が第 1 の方向に配置される超音波素子列を、3 列有する超音波素子アレイと、

前記 3 列の超音波素子列のうち 1 列の超音波素子列にコモン電圧を供給するコモン電極線と、

前記超音波素子アレイが配置され、前記コモン電極線が形成される基板と、

前記基板に形成され、前記 3 列の超音波素子列の各々に対して信号の供給及び受信の少なくとも一方を行う 3 本の信号電極線と、

を含み、

前記複数の超音波素子の各超音波素子は、第 1 の電極と、第 2 の電極と、前記第 1 の電極と前記第 2 の電極との間に設けられたトランスデューサー部と、を有し、

前記第 2 の電極は、前記コモン電極線に接続され、

前記 3 列の超音波素子列は、前記第 1 の方向に交差する第 2 の方向に配置され、

前記コモン電極線は、前記平面視において、前記トランスデューサー部と重ならない位置に前記第 1 の方向に配置され、前記 3 列の超音波素子列のうち外側に位置する 2 列の超音波素子列の間に配置され、

前記第 1 の複数の信号線のうち 3 本の信号線の各々は、前記 3 本の信号電極線のうちいずれかの一端に接続され、

前記第 2 の複数の信号線のうち 3 本の信号線の各々は、前記 3 本の信号電極線のうちいずれかの他端に接続されることを特徴とする超音波測定装置。

## 【請求項 1 3】

請求項 1 2 において、

前記第 1 のフレキシブル基板に実装され、第 1 の複数の送信回路を有する第 1 の集積回路装置と、

前記第 2 のフレキシブル基板に実装され、第 2 の複数の送信回路を有する第 2 の集積回路装置と、

を含み、

前記第 1 の複数の送信回路の各送信回路は、前記第 1 の複数の信号線のうちいずれかに送信信号を出力し、

前記第 2 の複数の送信回路の各送信回路は、前記第 2 の複数の信号線のうちいずれかに送信信号を出力することを特徴とする超音波測定装置。

## 【請求項 1 4】

プローブのヘッドユニットであって、

請求項 1 乃至 1 1 のいずれかに記載された超音波トランスデューサーデバイスを含み、前記プローブのプローブ本体に対して着脱可能であることを特徴とするヘッドユニット。

## 【請求項 1 5】

請求項 1 乃至 1 1 のいずれかに記載された超音波トランスデューサーデバイスを含むことを特徴とするプローブ。

## 【請求項 1 6】

10

20

30

40

50

請求項 1 乃至 11 のいずれかに記載された超音波トランスデューサーデバイスと、  
表示用画像データを表示する表示部と、  
を含むことを特徴とする超音波画像装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、超音波トランスデューサーデバイス、超音波測定装置、ヘッドユニット、プローブ及び超音波画像装置等に関する。

【背景技術】

【0002】

プローブ先端から対象物に向かって超音波を出射し、その対象物から反射された超音波を検出する超音波装置（例えば特許文献 1）が知られている。例えば、患者の体内を映像化して診断に用いる超音波画像装置などとして用いられている。超音波を出射する超音波素子として、例えば圧電素子が用いられている。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2007 - 142555 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

超音波素子に印加される電圧振幅は、超音波素子のコモン電極の電位を基準に決まっている。従来は、全ての超音波素子に対して共通のコモン電極線を接続しているため、コモン電圧を供給するコモン端子から遠い超音波素子ほど、コモン電極線のインピーダンスが高くなる。そのため、コモン端子から遠い超音波素子ほど、駆動信号に応じてコモン電極の電位が変動し、超音波素子に印加される実効的な電圧振幅が小さくなるという課題がある。

【0005】

本発明の幾つかの態様によれば、超音波素子に印加される電圧振幅の低下を抑制できる超音波トランスデューサーデバイス、超音波測定装置、ヘッドユニット、プローブ及び超音波画像装置等を提供できる。

【課題を解決するための手段】

【0006】

本発明の一態様は、電気的に接続される複数の超音波素子が第 1 の方向に配置される超音波素子列を、3 列有する超音波素子アレイと、前記 3 列の超音波素子列のうち 1 列の超音波素子列にコモン電圧を供給するコモン電極線と、を含み、前記 3 列の超音波素子列は、前記第 1 の方向に交差する第 2 の方向に配置され、前記コモン電極線は、前記第 1 の方向に配置され、前記 3 列の超音波素子列のうち外側に位置する 2 列の超音波素子列の間に配置されることを特徴とする超音波トランスデューサーデバイスに関する。

【0007】

本発明の一態様によれば、3 列の超音波素子列のうち 1 列の超音波素子列にコモン電圧を供給するコモン電極線が、3 列の超音波素子列のうち外側に位置する 2 列の超音波素子列の間に配置される。これにより、超音波素子に印加される電圧振幅の低下を抑制することが可能になる。

【0008】

また本発明の一態様では、前記超音波素子アレイは、前記第 2 の方向に沿って配置され、前記 3 列の超音波素子列を含む第 1 ~ 第 n の超音波素子列（n は 3 以上の整数）を有し、前記コモン電極線は、前記第 1 ~ 第 n の超音波素子列のうち第 i ~ 第 j の超音波素子列（i、j は  $i \leq j \leq n - 1$  の自然数）に前記コモン電圧を供給し、第 i - 1 ~ 第 j の超音波素子列のうち第 k の超音波素子列と第 k + 1 の超音波素子列（k は  $i - 1 \leq k \leq j$  の自

10

20

30

40

50

然数)との間に配置されてもよい。

【0009】

このようにすれば、第  $i$  ~ 第  $j$  の超音波素子列にコモン電圧を供給するコモン電極線を、第  $i - 1$  ~ 第  $j$  の超音波素子列のうち第  $k$  の超音波素子列と第  $k + 1$  の超音波素子列の間に配置できる。これにより、第  $i$  ~ 第  $j$  の超音波素子列に対して低抵抗でコモン電圧を供給することが可能になり、超音波素子に印加される電圧振幅の低下を抑制できる。

【0010】

また本発明の一態様では、前記超音波素子アレイが配置され、前記コモン電極線が形成される基板と、前記基板に形成され、前記超音波素子列に対して信号の供給及び受信の少なくとも一方を行う信号電極線と、を含み、前記複数の超音波素子の各超音波素子は、第1の電極と、第2の電極と、前記第1の電極と前記第2の電極との間に設けられたトランスデューサー部と、を有し、前記第1の電極は、前記信号電極線に接続され、前記第2の電極は、前記コモン電極線に接続されてもよい。

10

【0011】

コモン電極線が基板上に形成される場合、コモン電極線に配線抵抗が生じる可能性があるが、本発明の一態様によれば、このような場合であっても低抵抗でコモン電圧を供給することが可能になり、超音波素子に印加される電圧振幅の低下を抑制できる。

【0012】

また本発明の一態様では、前記基板は、アレイ状に配置された複数の開口を有し、前記各超音波素子は、前記複数の開口のうちの対応する開口を塞ぐ振動膜と、前記振動膜の上に設けられる圧電素子部と、を有し、前記圧電素子部は、前記第1の電極と前記第2の電極の一方として、前記振動膜の上に設けられる下部電極と、前記トランスデューサー部として、前記下部電極の少なくとも一部を覆うように設けられる圧電体層と、前記第1の電極と前記第2の電極の他方として、前記圧電体層の少なくとも一部を覆うように設けられる上部電極と、を有してもよい。

20

【0013】

このようにすれば、開口を塞ぐ振動膜を圧電素子により振動させる超音波素子によって超音波素子アレイを構成することができる。これにより、バルクの圧電素子を用いる場合に比べて低電圧の駆動信号で超音波素子を駆動することが可能になり、送信回路を低耐圧のプロセスで製造できるため、送信回路をコンパクトに形成することが可能となる。

30

【0014】

また本発明の一態様では、複数の信号電極線と、前記コモン電極線として第1のコモン電極線と、少なくとも第2、第3のコモン電極線と、を含み、前記超音波素子アレイは、前記3列の超音波素子列を含む複数の超音波素子列を有し、前記複数の信号電極線の各信号電極線は、前記第1の方向に配線され、前記複数の超音波素子列のいずれかに対して、信号の供給及び受信の少なくとも一方を行い、前記第1 ~ 第3のコモン電極線の各コモン電極線は、前記第1の方向に配線され、前記複数の超音波素子列のうち1又は複数の超音波素子列に対してコモン電圧を供給してもよい。

【0015】

このようにすれば、少なくとも第1のコモン電極線が超音波素子列の間に配置されており、第1 ~ 第3のコモン電極線により、それぞれ1又は複数の超音波素子列に対してコモン電圧を供給できる。これにより、コモン電極線から超音波素子までの配線抵抗を小さくできるため、超音波素子に印加される電圧振幅の低下を抑制できる。

40

【0016】

また本発明の一態様では、前記第1 ~ 第3のコモン電極線のうちの第1のコモン電極線は、前記複数の超音波素子列のうち第1 ~ 第  $p$  の超音波素子列 ( $p$  は自然数) に電氣的に接続されるとともに、前記複数の超音波素子列のうち第  $p + 1$  ~ 第  $q$  の超音波素子列 ( $q$  は  $q > p$  の自然数) に電氣的に非接続であり、前記第1 ~ 第3のコモン電極線のうちの第2のコモン電極線は、前記第  $p + 1$  ~ 第  $q$  の超音波素子列に電氣的に接続されるとともに、前記第1 ~ 第  $p$  の超音波素子列に電氣的に非接続であってもよい。

50

## 【0017】

このようにすれば、第1～第pの超音波素子列に接続されるコモン電極線と第p+1～第qの超音波素子列に接続されるコモン電極線とを電氣的に非接続にできるため、コモン電極線の電圧変動を介した超音波素子列間のクロストークを抑制できる。

## 【0018】

また本発明の一態様では、前記第1の方向における前記超音波素子アレイの一方の端部に配置され、前記複数の信号電極線のうちのいずれかの信号電極線の一端に接続される一端側の信号端子と、前記第1の方向における前記超音波素子アレイの他方の端部に配置され、前記いずれかの信号電極線の他端に接続される他端側の信号端子と、を含んでもよい。

10

## 【0019】

また本発明の一態様では、前記第1の方向における前記超音波素子アレイの一方の端部に配置され、前記少なくとも第1～第3のコモン電極線のうちのいずれかのコモン電極線の一端に接続される一端側のコモン端子と、前記第1の方向における前記超音波素子アレイの他方の端部に配置され、前記いずれかのコモン電極線の他端に接続される他端側のコモン端子と、を含んでもよい。

## 【0020】

これらの本発明の一態様によれば、超音波素子列の両端から駆動信号とコモン電圧を供給できるため、超音波素子の電極間に印加される電圧振幅の減衰を、超音波素子列の両端から中央に向かって対称にすることが可能となる。即ち、電圧振幅の減衰が超音波素子列の一端側から他端側に向かって音場が非対称となることを抑制できる。

20

## 【0021】

また本発明の一態様では、前記第1のコモン電極線に接続される第1のコモン端子と、前記第2のコモン電極線に接続される第2のコモン端子と、前記複数の信号電極線のうちの第1～第rの信号電極線（rは自然数）に共通接続される第1の信号端子と、前記複数の信号電極線のうちの第r+1～第2rの信号電極線に共通接続される第2の信号端子と、を含み、前記第1のコモン電極線と前記第1～第rの信号電極線は、前記複数の超音波素子列のうちの第1～第rの超音波素子列に電氣的に接続され、前記第2のコモン電極線と前記第r+1～第2rの信号電極線は、前記複数の超音波素子列のうちの第r+1～第2rの超音波素子列に電氣的に接続されてもよい。

30

## 【0022】

このようにすれば、信号の送信及び受信の少なくとも一方を行うチャンネルごとにコモン電極線を分離することができるため、コモン電極線の電圧変動を介したチャンネル間クロストークを抑制できる。

## 【0023】

また本発明の一態様では、前記信号電極線は、前記超音波素子アレイに対する平面視において、前記トランスデューサー部と重なる位置を含んで前記第1の方向に配線され、前記コモン電極線は、前記平面視において、前記トランスデューサー部と重ならない位置に前記第1の方向に配線されてもよい。

## 【0024】

このようにすれば、トランスデューサー部の下に信号電極線を配線できるため、第2の方向における超音波素子列の配置ピッチを狭くできる。これにより、グレーティングロブを抑制することが可能となる。

40

## 【0025】

また本発明の一態様では、前記信号電極線は、前記超音波素子アレイに対する平面視において、前記トランスデューサー部と重ならない位置に前記第1の方向に配線され、前記コモン電極線は、前記平面視において、前記トランスデューサー部及び前記信号電極線に重ならない位置に前記第1の方向に配線されてもよい。

## 【0026】

このようにすれば、トランスデューサー部に重ならない位置に信号電極線を設けること

50

ができるため、トランスデューサー部の幅に制限されずに信号電極線の幅を決定できる。これにより、信号電極線の配線インピーダンスを低下させることが可能となる。

【0027】

また本発明の他の態様は、基板上にアレイ状に配置される超音波素子アレイを含み、前記超音波素子アレイの隅に配置される第1の超音波素子のコモン電極の電位と、前記超音波素子アレイの中央に配置される第2の超音波素子のコモン電極の電位との差が、生じないように前記基板上にコモン電極線が形成されていることを特徴とする超音波トランスデューサーデバイスに関する。

【0028】

このようにすれば、超音波素子アレイの隅の超音波素子に供給されるコモン電圧と、超音波素子アレイの中央の超音波素子に供給されるコモン電圧との差を生じさせないように超音波トランスデューサーデバイスを構成できる。これにより、超音波素子アレイの隅と中央部でコモン電圧の違いが小さくなるので、超音波素子の電極間に印加される電圧振幅が超音波素子アレイの中央部で低下してしまうことを抑制できる。

【0029】

また本発明の他の態様では、前記超音波素子アレイは、電気的に接続される複数の超音波素子が第1の方向に配置される超音波素子列を、3列有し、前記コモン電極線は、前記3列の超音波素子列のうち1列の超音波素子列にコモン電圧を供給し、前記3列の超音波素子列は、前記第1の方向に交差する第2の方向に配置され、前記コモン電極線は、前記第1の方向に配置され、前記3列の超音波素子列のうち外側に位置する2列の超音波素子列の間に配置されてもよい。

【0030】

また本発明の更に他の態様は、超音波トランスデューサーデバイスと、第1の複数の信号線が配置された第1のフレキシブル基板と、第2の複数の信号線が配置された第2のフレキシブル基板と、を含み、前記超音波トランスデューサーデバイスは、電気的に接続される複数の超音波素子が第1の方向に配置される超音波素子列を、3列有する超音波素子アレイと、前記3列の超音波素子列のうち1列の超音波素子列にコモン電圧を供給するコモン電極線と、前記超音波素子アレイが配置され、前記コモン電極線が形成される基板と、前記基板に形成され、前記3列の超音波素子列の各々に対して信号の供給及び受信の少なくとも一方を行う3本の信号電極線と、を含み、前記3列の超音波素子列は、前記第1の方向に交差する第2の方向に配置され、前記コモン電極線は、前記第1の方向に配置され、前記3列の超音波素子列のうち外側に位置する2列の超音波素子列の間に配置され、前記第1の複数の信号線のうち3本の信号線の各々は、前記3本の信号電極線のうちいずれかの一端に接続され、前記第2の複数の信号線のうち3本の信号線の各々は、前記3本の信号電極線のうちいずれかの他端に接続される超音波測定装置に関する。

【0031】

また本発明の更に他の態様では、前記第1のフレキシブル基板に実装され、第1の複数の送信回路を有する第1の集積回路装置と、前記第2のフレキシブル基板に実装され、第2の複数の送信回路を有する第2の集積回路装置と、を含み、前記第1の複数の送信回路の各送信回路は、前記第1の複数の信号線のうちいずれかに送信信号を出力し、前記第2の複数の送信回路の各送信回路は、前記第2の複数の信号線のうちいずれかに送信信号を出力してもよい。

【0032】

また本発明の更に他の態様は、プローブのヘッドユニットであって、上記のいずれかに記載された超音波トランスデューサーデバイスを含み、プローブのプローブ本体に対して着脱可能であるヘッドユニットに関する。

【0033】

また本発明の更に他の態様は、上記のいずれかに記載された超音波トランスデューサーデバイスを含むプローブに関する。

【0034】

10

20

30

40

50

また本発明の更に他の態様は、上記のいずれかに記載された超音波トランスデューサーデバイスと、表示用画像データを表示する表示部と、を含む超音波画像装置に係る。

【図面の簡単な説明】

【0035】

【図1】図1(A)～図1(C)は、超音波素子の構成例。

【図2】超音波トランスデューサーデバイスの比較例。

【図3】超音波素子の信号電極の電圧と超音波素子のコモン電極の電圧の波形例。

【図4】比較例における、超音波素子の電極間に印加される電圧振幅の特性例。

【図5】超音波トランスデューサーデバイスの第1構成例。

【図6】本実施形態における、超音波素子の電極間に印加される電圧振幅の特性例。

10

【図7】図7(A)は、比較例における放射音圧分布の特性例。図7(B)は、本実施形態における放射音圧分布の特性例。

【図8】超音波トランスデューサーデバイスの第2構成例。

【図9】図9(A)～図9(C)は、超音波トランスデューサーデバイスの第1の詳細な構成例。

【図10】図10(A)～図10(C)は、超音波トランスデューサーデバイスの第2の詳細な構成例。

【図11】超音波測定装置の構成例。

【図12】第1の集積回路装置と第2の集積回路装置のレイアウト構成例。

【図13】ヘッドユニットの構成例。

20

【図14】図14(A)～図14(C)は、ヘッドユニットの詳細な構成例。

【図15】図15(A)、図15(B)は、超音波プローブの構成例。

【図16】超音波画像装置の構成例。

【発明を実施するための形態】

【0036】

以下、本発明の好適な実施の形態について詳細に説明する。なお以下に説明する本実施形態は特許請求の範囲に記載された本発明の内容を不当に限定するものではなく、本実施形態で説明される構成の全てが本発明の解決手段として必須であるとは限らない。

【0037】

#### 1. 超音波素子

30

図1(A)～図1(C)に、本実施形態の超音波トランスデューサーデバイスに適用される超音波素子10の構成例を示す。この超音波素子10(超音波トランスデューサー素子)は、振動膜50(メンブレン、支持部材)と圧電素子部と、を有する。圧電素子部は、第1電極層21(下部電極)、圧電体層30(圧電体膜)、第2電極層22(上部電極)を有する。

【0038】

図1(A)は、基板60(シリコン基板)に形成された超音波素子10の、素子形成面側の基板に垂直な方向から見た平面図である。図1(B)は、図1(A)のAA'に沿った断面を示す断面図である。図1(C)は、図1(A)のBB'に沿った断面を示す断面図である。

40

【0039】

第1電極層21は、振動膜50の上層に例えば金属薄膜で形成される。この第1電極層21は、図1(A)に示すように素子形成領域の外側へ延長され、隣接する超音波素子10に接続される配線であってもよい。

【0040】

圧電体層30は、例えばPZT(ジルコン酸チタン酸鉛)薄膜により形成され、第1電極層21の少なくとも一部を覆うように設けられる。なお、圧電体層30の材料は、PZTに限定されるものではなく、例えばチタン酸鉛( $PbTiO_3$ )、ジルコン酸鉛( $PbZrO_3$ )、チタン酸鉛ランタン( $(Pb, La)TiO_3$ )などを用いてもよい。

【0041】

50

第2電極層22は、例えば金属薄膜で形成され、圧電体層30の少なくとも一部を覆うように設けられる。この第2電極層22は、図1(A)に示すように素子形成領域の外側へ延長され、隣接する超音波素子10に接続される配線であってもよい。

#### 【0042】

振動膜50(メンブレン)は、例えばSiO<sub>2</sub>薄膜とZrO<sub>2</sub>薄膜との2層構造により開口40を塞ぐように設けられる。この振動膜50は、圧電体層30及び第1電極層21、第2電極層22を支持すると共に、圧電体層30の伸縮に従って振動し、超音波を発生させることができる。

#### 【0043】

開口40(空洞領域)は、基板60の裏面(素子が形成されない面)側から反応性イオンエッチング(RIE: Reactive Ion Etching)等によりエッチングすることで形成される。この開口40の形成によって振動可能になった振動膜50のサイズによって超音波の共振周波数が決定され、その超音波は圧電体層30側(図1(A)において紙面奥から手前方向)に放射される。

#### 【0044】

超音波素子10の第1の電極は、第1電極層21及び第2電極層22の一方により形成され、第2の電極は、第1電極層21及び第2電極層22の他方により形成される。具体的には、第1電極層21のうちの圧電体層30に覆われた部分及び第2電極層22のうちの圧電体層30を覆う部分の一方が第1の電極を形成し、他方が第2の電極を形成する。即ち、圧電体層30は、第1の電極と第2の電極に挟まれて設けられる。

#### 【0045】

圧電体層30は、第1の電極と第2の電極との間、即ち第1電極層21と第2電極層22との間に電圧が印加されることで、面内方向に伸縮する。超音波素子10は、薄手の圧電素子(圧電体層30)と金属板(振動膜50)を貼り合わせたモノモルフ(ユニモルフ)構造を用いており、圧電体層30が面内で伸び縮みすると貼り合わせた振動膜50の寸法はそのままであるため反りが生じる。圧電体層30に交流電圧を印加することで、振動膜50が膜厚方向に対して振動し、この振動膜50の振動により超音波が放射される。この圧電体層30に印加される電圧は、例えば10~30Vであり、周波数は例えば1~10MHzである。

#### 【0046】

上記のように超音波素子を構成することにより、バルク型の超音波素子に比べて素子を小型化できるため、素子ピッチを狭くすることができる。これにより、グレーティングローブの発生を抑制できる。また、バルク型の超音波素子に比べて小さい電圧振幅で駆動できるため、低耐圧の回路素子で駆動回路を構成できる。

#### 【0047】

##### 2. 比較例

図2に、本実施形態の超音波トランスデューサーデバイスの比較例を示す。図2に示す第1の方向D1は、超音波ビームのスキャン動作におけるスライス方向に対応し、第1の方向に交差(例えば直交)する第2の方向D2は、超音波ビームのスキャン動作におけるスキャン方向に対応する。

#### 【0048】

比較例の超音波トランスデューサーデバイス200は、基板60と、基板60上に配置される超音波素子アレイ100と、基板60上に第1の方向D1に沿って配線される信号電極線LS1~LS9と、信号電極線LS1~LS9の一端に接続される信号端子XA1~XA9と、信号電極線LS1~LS9の他端に接続される信号端子XB1~XB9と、基板60上に第1の方向D1に沿って配線されるコモン電極線LC1、LC2と、コモン電極線LC1、LC2の一端に接続されるコモン端子XC1、XC2と、コモン電極線LC1、LC2の他端に接続されるコモン端子XC3、XC4と、一端がコモン電極線LC1に接続され、他端がコモン電極線LC2に接続されるコモン電極線LY1~LY20と、を含む。

10

20

30

40

50

## 【 0 0 4 9 】

超音波素子アレイ 1 0 0 は、第 2 の方向 D 2 に沿って配置される 9 列の超音波素子列 S R を有し、超音波素子列 S R は、第 1 の方向 D 1 に沿って配置される 2 0 個の超音波素子を有する。即ち、超音波素子アレイ 1 0 0 には、2 0 行 9 列のマトリックス状に超音波素子 1 0 が配置されている。第 1 ~ 第 9 列の超音波素子 1 0 の一方の電極（例えば下部電極）には、それぞれ信号電極線 L S 1 ~ L S 9 が接続され、第 1 ~ 第 2 0 行の超音波素子 1 0 の他方の電極（例えば上部電極）には、それぞれコモン電極線 L Y 1 ~ L Y 2 0 が接続される。

## 【 0 0 5 0 】

図 3 に、超音波素子 1 0 の信号電極の電圧  $V_{sig}$  と、超音波素子 1 0 のコモン電極の電圧  $V_{com}$  の波形例を模式的に示す。超音波素子 1 0 の電極間には容量成分が見えるため、信号電極の電圧  $V_{sig}$  が変動するとコモン電極を介してコモン電極線に電流が流れ、コモン電極線の配線インピーダンスによってコモン電極の電圧  $V_{com}$  が変動する。この変動の電圧振幅を  $V_{cp}$  とする。

10

## 【 0 0 5 1 】

上記の比較例では、コモン端子 X C 1 ~ X C 4 は超音波素子アレイ 1 0 0 の 4 つの角に配置されているため、超音波素子アレイ 1 0 0 の中央に近づくほど、コモン端子 X C 1 ~ X C 4 から超音波素子 1 0 までのコモン電極線の配線インピーダンスが大きくなる。そのため、超音波素子アレイ 1 0 0 の中央に近づくほど、コモン電極の電圧振幅  $V_{cp}$  が大きくなり、超音波素子 1 0 の電極間に印加される電圧 ( $V_{sig} - V_{com}$ ) の実効的な電圧振幅は小さくなってしまふ。

20

## 【 0 0 5 2 】

図 4 に、超音波素子 1 0 の電極間に印加される電圧振幅の特性例を示す。この特性例は、図 2 の比較例において、中央の信号端子 X A 5、X B 5 に共通の駆動信号を供給し、その両側の信号端子 X A 1 ~ X A 4、X A 6 ~ X A 9、X B 1 ~ X B 4、X B 6 ~ X B 9 に固定電圧を供給し、コモン端子 X C 1 ~ X C 4 に共通のコモン電圧を供給した場合のシミュレーション結果である。駆動信号の周波数は 3 . 5 M H z である。横軸の素子位置 1 ~ 2 0 は、超音波素子の行番号であり、信号端子 X A 5、X B 5 に接続される超音波素子 U E 1 ~ U E 2 0 に対応している。

30

## 【 0 0 5 3 】

図 4 に示すように、超音波素子アレイ 1 0 0 の端に近いほど電極間の電圧振幅が大きくなり、中央に近いほど電極間の電圧振幅が小さくなる。このような電圧振幅の低下や偏りがあると、超音波ビームの音圧低下や、音場の偏り、音場割れなどが生じるという課題がある。

## 【 0 0 5 4 】

## 3 . 超音波トランスデューサーデバイス

## 3 . 1 . 第 1 構成例

図 5 に、上記のような課題を解決できる本実施形態の超音波トランスデューサーデバイス 2 0 0 の第 1 構成例を示す。以下では、超音波素子アレイ 1 0 0 が 8 行 6 4 列のマトリックス状のアレイである場合を例に説明するが、本実施形態はこれに限定されず、m 行 n 列の m、n は  $m = 8$  及び  $n = 6 4$  以外の値であってもよい。

40

## 【 0 0 5 5 】

なお、超音波トランスデューサーデバイス 2 0 0 としては上述したような圧電素子（薄膜圧電素子）を用いるタイプのトランスデューサーを採用できるが、本実施形態はこれに限定されない。例えば c-M U T (Capacitive Micro-machined Ultrasonic Transducers) などの容量性素子を用いるタイプのトランスデューサーを採用してもよい。

## 【 0 0 5 6 】

超音波トランスデューサーデバイス 2 0 0 は、基板 6 0 と、基板 6 0 に形成された超音波素子アレイ 1 0 0 と、基板 6 0 に形成された第 1 ~ 第 6 4 の一端側の信号端子 X A 1 ~ X A 6 4 と、基板 6 0 に形成された第 1 ~ 第 6 4 の他端側の信号端子 X B 1 ~ X B 6 4 と

50

、基板 60 に形成された第 1 ~ 第 64 の一端側のコモン端子 CA 1 ~ CA 64 と、基板 60 に形成された第 1 ~ 第 64 の他端側のコモン端子 CB 1 ~ CB 64 と、基板 60 に形成された第 1 ~ 第 64 の信号電極線 LS 1 ~ LS 64 と、基板 60 に形成された第 1 ~ 第 64 のコモン電極線 LC 1 ~ LC 64 と、を含む。

【0057】

超音波素子アレイ 100 は、第 2 の方向 D 2 ( スキャン方向 ) に沿って配置される第 1 ~ 第 64 の超音波素子列 SR 1 ~ SR 64 を含む。超音波素子列 SR 1 ~ SR 64 の各超音波素子列は、第 1 の方向 D 1 ( スライス方向 ) に沿って配置される 8 個の超音波素子 10 を含む。

【0058】

一端側のコモン端子 CA 1 ~ CA 64 は、第 1 の方向 D 1 における超音波素子アレイ 100 の一方の端部に配置される。他端側のコモン端子 CB 1 ~ CB 64 は、第 1 の方向 D 1 における超音波素子アレイ 100 の他方の端部に配置される。また、一端側の信号端子 XA 1 ~ XA 64 は、第 1 の方向 D 1 における超音波素子アレイ 100 の一方の端部に配置される。他端側の信号端子 XB 1 ~ XB 64 は、第 1 の方向 D 1 における超音波素子アレイ 100 の他方の端部に配置される。

【0059】

例えば、基板 60 は、第 2 の方向 D 2 を長辺方向とする矩形であり、その矩形の第 1 の長辺 HN 1 に沿って一端側のコモン端子 CA 1 ~ CA 64 及び一端側の信号端子 XA 1 ~ XA 64 が交互に配置される。また、矩形の第 2 の長辺 HN 2 に沿って他端側のコモン端子 CB 1 ~ CB 64 及び他端側の信号端子 XB 1 ~ XB 64 が交互に配置される。

【0060】

コモン電極線 LC 1 ~ LC 64 は、第 1 の方向 D 1 に沿って配線され、それぞれ超音波素子列 SR 1 ~ SR 64 に接続される。コモン電極線 LC 1 ~ LC 64 の一端は、一端側のコモン端子 CA 1 ~ CA 64 に接続され、コモン電極線 LC 1 ~ LC 64 の他端は、他端側のコモン端子 CB 1 ~ CB 64 に接続される。

【0061】

超音波素子列 SR 1 を例にとると、コモン端子 CA 1、CB 1 には同一電圧のコモン電圧が供給され、そのコモン電圧はコモン電極線 LC 1 を介して、超音波素子列 SR 1 を構成する超音波素子 10 のコモン電極 ( 例えば上部電極 ) に供給される。超音波素子列 SR 2 ~ SR 64 についても同様に、それぞれコモン電極線 LC 2 ~ LC 64 を介してコモン電圧が供給される。

【0062】

このように、各超音波素子列に対してコモン電極線が設けられているので、上述の比較例に比べてコモン端子から超音波素子までの配線長が短くなり、また、1 ラインのコモン電極線に接続される超音波素子の数が少なくなる。これにより、超音波素子の端子間に印加される電圧振幅を超音波素子アレイ 100 の端と中央部とで近づけることができ、中央部での音圧低下を抑制できる。

【0063】

なお、コモン端子 CA 1 ~ CA 64 ( 及び対応するコモン端子 CB 1 ~ CB 64 ) には、同一電圧のコモン電圧が供給されてもよいし、異なる電圧のコモン電圧が供給されてもよい。例えば、送信専用の超音波素子列と受信専用の超音波素子列が存在する場合には、その送信専用の超音波素子列に対するコモン電圧と受信専用の超音波素子列に対するコモン電圧を、異なる電圧としてもよい。

【0064】

信号電極線 LS 1 ~ LS 64 は、第 1 の方向 D 1 に沿って配線され、それぞれ超音波素子列 SR 1 ~ SR 64 に接続される。信号電極線 LS 1 ~ LS 64 の一端は、一端側の信号端子 XA 1 ~ XA 64 に接続され、信号電極線 LS 1 ~ LS 64 の他端は、他端側の信号端子 XB 1 ~ XB 64 に接続される。

【0065】

10

20

30

40

50

超音波素子列 S R 1 を例にとると、信号端子 X A 1、X B 1 には同一波形・同一電圧の駆動信号が供給され、その駆動信号は信号電極線 L S 1 を介して、超音波素子列 S R 1 を構成する超音波素子 10 の信号電極（例えば下部電極）に供給される。超音波素子列 S R 2 ~ S R 6 4 についても同様に、それぞれ信号電極線 L S 2 ~ L S 6 4 を介して駆動信号が供給される。

#### 【0066】

さて、信号電極線の配線インピーダンスや超音波素子の容量成分があるため、信号端子に印加された駆動信号は、信号電極線を伝達するに従って減衰していく。この点、本実施形態では信号電極線の両端から駆動信号を供給するので、一端のみから駆動信号を供給する場合に比べて駆動信号の減衰を抑制できる。また、一端のみから駆動信号を供給する場合、駆動信号の減衰によってスライス方向（第1の方向 D 1）に音場の偏りが生じるが、本実施形態では、駆動信号の減衰が対称となるため音場の偏りを抑制できる。

10

#### 【0067】

なお上記では、超音波素子アレイ 100 が m 行 n 列のマトリックス状の配置である場合を例に説明したが、本実施形態はこれに限定されず、複数の単位要素（超音波素子）が 2 次元的に規則性を持って配置されたアレイ状の配置であればよい。例えば、超音波素子アレイ 100 は千鳥状の配置であってもよい。ここでマトリックス状の配置とは、m 行 n 列の格子状配置であり、格子が矩形状の場合だけでなく、格子が平行四辺形状に変形した場合を含む。千鳥状の配置とは、超音波素子 m 個の列と超音波素子 m - 1 個の列が交互に並び、m 個の列の超音波素子が、(2m - 1) 行の中の奇数行に配置され、m - 1 個の列の超音波素子が、(2m - 1) 行の中の偶数行に配置される配置である。

20

#### 【0068】

図 6 に、超音波素子 10 の電極間に印加される電圧振幅の特性例を示す。この特性例は、上記の第 1 構成例において、超音波素子列を 20 行 9 列 (m = 20、n = 9) で構成し、その 9 列の中央の信号端子 X A 5、X B 5 に共通の駆動信号を供給し、その両側の信号端子 X A 1 ~ X A 4、X A 6 ~ X A 9、X B 1 ~ X B 4、X B 6 ~ X B 9 に固定電圧を供給し、コモン端子 X C 1 ~ X C 9 に同一電圧のコモン電圧を供給した場合のシミュレーション結果である。駆動信号の周波数は 3.5 MHz である。横軸の素子位置 1 ~ 20 は、超音波素子の行番号である。

#### 【0069】

図 6 に示すように、超音波素子アレイ 100 の端と中央部とで電極間の電圧振幅に 1 V 程度の差があるが、図 4 の比較例に比べて中央部での電圧振幅の低下は大幅に抑制されている。このように、本実施形態では電圧振幅の低下や偏りが抑制されるため、超音波ビームの音圧向上や、音場の偏りの抑制、音場割れの抑制などを実現できる。

30

#### 【0070】

図 7 (A)、図 7 (B) に放射音圧分布の特性例を示す。図 7 (A) には図 4 の比較例と同一条件での特性例を示し、図 7 (B) には図 6 の本実施形態の同一条件での特性例を示す。横軸は、駆動信号を印加している素子列に沿った方向での位置を表し、x = 0 mm は素子列の中央に対応する。深度は、基板 60 から測定点までの、基板 60 の平面に垂直な方向での距離を表す。

40

#### 【0071】

比較例では、深度 50 mm での最大音圧は 2925 Pa であり、深度 100 mm での最大音圧は 1557 Pa である。一方、本実施形態では、深度 50 mm での最大音圧は 4825 Pa であり、深度 100 mm での最大音圧は 2497 Pa である。いずれの深度においても本実施形態の方が最大音圧が大幅に向上していることが分かる。

#### 【0072】

##### 3.2. 第 2 構成例

上記の第 1 構成例では、同一信号を受信又は送信する 1 チャンネルに 1 列の超音波素子列が接続される場合について説明したが、本実施形態はこれに限定されず、1 チャンネルに複数列の超音波素子列が接続されてもよい。

50

## 【0073】

図8に、このような場合の構成例として、超音波トランスデューサーデバイスの第2構成例を示す。以下では1チャンネルに2列の超音波素子列が接続される場合を例に説明するが、1チャンネルに3列以上の超音波素子列が接続されてもよい。また、各チャンネルで異なる列数の超音波素子列が接続されてもよい。

## 【0074】

超音波トランスデューサーデバイス200は、基板60と、超音波素子アレイ100と、第1～第64の一端側の信号端子XA1～XA64と、第1～第64の他端側の信号端子XB1～XB64と、第1～第64の一端側のコモン端子CA1～CA64と、第1～第64の他端側のコモン端子CB1～CB64と、第1～第128の信号電極線LS1～LS128と、第1～第64のコモン電極線LC1～LC64と、を含む。なお、図5で説明した構成要素と同一の構成要素については、同一の符号を付し、適宜説明を省略する。

10

## 【0075】

超音波素子アレイ100は、第2の方向D2（スキャン方向）に沿って配置される第1～第128の超音波素子列SR1～SR128を含む。

## 【0076】

コモン電極線LC1～LC64は、それぞれ2列ずつの超音波素子列に接続される。例えばコモン電極線LC1は、超音波素子列SR1、SR2を構成する超音波素子10のコモン電極（例えば上部電極）に接続される。

20

## 【0077】

信号電極線LS1～LS128は、それぞれ超音波素子列SR1～SR128に接続される。一端側の信号端子XA1～XA64には、それぞれ2ラインずつの信号電極線の一端が接続され、他端側の信号端子XB1～XB64にそれぞれ2ラインずつの信号電極線の他端が接続される。例えば信号電極線LS1は、超音波素子列SR1を構成する超音波素子10の信号電極（例えば下部電極）に接続され、信号電極線LS2は、超音波素子列SR2を構成する超音波素子10の信号電極（例えば下部電極）に接続される。信号電極線LS1、LS2の一端は信号端子XA1に接続され、信号電極線LS1、LS2の他端は信号端子XB1に接続される。

## 【0078】

このように1チャンネルに複数列の超音波素子列を接続することで、1チャンネルに接続される超音波素子の数を増やすことができる。これにより、送信超音波の音圧を向上することができる。

30

## 【0079】

なお上記では同一信号を受信又は送信する1チャンネルに1ラインのコモン電極線が接続される場合について説明したが、本実施形態はこれに限定されず、例えば複数チャンネルに1ラインのコモン電極線が接続されてもよいし、或は1チャンネルに複数ラインのコモン電極線が接続されてもよい。

## 【0080】

以上の実施形態では、例えば図5で説明したように、超音波トランスデューサーデバイス200は、超音波素子アレイ100とコモン電極線（例えばLC2）とを含む。超音波素子アレイ100は、電氣的に接続される複数の超音波素子10が第1の方向D1に配置される超音波素子列を、3列（例えばSR1～SR3）有する。コモン電極線（LC2）は、3列の超音波素子列（SR1～SR3）のうち1列の超音波素子列（SR2）にコモン電圧を供給する。3列の超音波素子列（SR1～SR3）は、第1の方向D1に交差（例えば直交）する第2の方向D2に配置される。コモン電極線（LC2）は、第1の方向D1に配置され、3列の超音波素子列（SR1～SR3）のうち外側に位置する2列の超音波素子列（SR1、SR3）の間に配置される。

40

## 【0081】

このようにすれば、3列の超音波素子列（SR1～SR3）の間にコモン電極線（LC

50

2) が配置され、そのコモン電極線 (LC2) により、3列の超音波素子列 (SR1 ~ SR3) のうち少なくとも1列の超音波素子列 (SR2) にコモン電圧を供給できる。これにより、図6等で説明したように、超音波素子アレイ100の両端にコモン電極線が配置される場合に比べて、コモン端子から超音波素子までのコモン電極線の配線長が短くなり、配線インピーダンスが低下する。そのため、超音波素子アレイ100の中央部でも実効的な電圧振幅の低下を抑制でき、図7(B)等で説明したように、音圧低下等を抑制できる。

#### 【0082】

ここで、「第1の方向D1 (又は第2の方向D2) に配置される」とは、具体的には、第1の方向D1に沿って配置されることである。例えば複数の超音波素子10が第1の方向D1に沿って配置される場合、複数の超音波素子10が第1の方向D1に沿った直線上に並ぶ場合に限らず、複数の超音波素子10が第1の方向D1に沿った直線に対してジグザグに配置されてもよい。

10

#### 【0083】

なお、3列の超音波素子列は、超音波素子アレイ100に含まれる複数の超音波素子列のうち任意の3列である。例えば3列は超音波素子列SR1 ~ SR3である。この場合、外側の2列は超音波素子列SR1、SR3となり、その間のコモン電極線はコモン電極線LC2である。或いは3列は超音波素子列SR1、SR3、SR5である。この場合、外側の2列は超音波素子列SR1、SR5となり、その間のコモン電極線はコモン電極線LC2或はコモン電極線LC3である。或は3列は超音波素子列SR1と、超音波素子列SR2 ~ SR63のうちいずれかと、超音波素子列SR64と、であってもよい。この場合、外側の2列は超音波素子列SR1、SR64であり、その間のコモン電極線は、コモン電極線LC2 ~ LC64のいずれかである。

20

#### 【0084】

また本実施形態では、超音波素子アレイ100は、第2の方向D2に沿って配置され、3列の超音波素子列 (SR1 ~ SR3) を含む第1 ~ 第nの超音波素子列 (例えばSR1 ~ SR64) を有する。コモン電極線 (LC2) は、第1 ~ 第nの超音波素子列のうち第i ~ 第jの超音波素子列 (例えばSR2) にコモン電圧を供給し、第i - 1 ~ 第jの超音波素子列 (SR1、SR2) のうち第kの超音波素子列 (SR1) と第k + 1の超音波素子列 (SR2) との間に配置される。

30

#### 【0085】

ここで、i、jはi j n - 1の自然数であり、kはi - 1 k jの自然数である。例えば、図5のようにコモン電極線 (LC2) が第2の超音波素子列 (SR2、i = j = 2) にコモン電圧を供給する場合、コモン電極線 (LC2) は、第1、第2の超音波素子列 (SR1、SR2、k = 1 = i - 1) の間に配置されてもよい。或は図5の配置とは左右反対に、コモン電極線 (LC2) は、第2、第3の超音波素子列 (SR2、SR3、k = 2 = j) の間に配置されてもよい。

#### 【0086】

このようにすれば、第i ~ 第jの超音波素子列 (SR2) にコモン電圧を供給するコモン電極線 (LC2) を、第kの超音波素子列 (例えばSR1) と第k + 1の超音波素子列 (SR2) の間に配置できる。これにより、第i ~ 第jの超音波素子列 (SR2) に対して低抵抗でコモン電圧を供給することが可能になり、超音波素子に印加される電圧振幅の低下を抑制できる。

40

#### 【0087】

また本実施形態では、超音波素子アレイ100が配置され、コモン電極線 (LC2) が形成される基板60と、基板60に形成され、超音波素子列 (例えばSR2) に対して信号の供給及び受信の少なくとも一方を行う信号電極線 (LS2) と、を含む。複数の超音波素子10の各超音波素子は、第1の電極 (例えば第1電極層21が圧電体層30に覆われる部分) と、第2の電極 (圧電体層30を覆う部分の第2電極層22) と、第1の電極と第2の電極との間に設けられたトランスデューサー部 (例えば圧電体層30) と、を有

50

する。第1の電極は、信号電極線（例えばLS2）に接続され、第2の電極は、コモン電極線（LC2）に接続されてもよい。

【0088】

例えば本実施形態では、コモン電極線や信号電極線は基板60上に延在形成される。延在形成されるとは、例えばMEMSプロセスや半導体プロセス等によって基板60に導電層（配線層）が積層され、その導電層により少なくとも2点間（例えば超音波素子から信号端子まで）が接続されていることである。

【0089】

コモン電極線（LC2）が基板60上に形成される場合、コモン電極線（LC2）に配線抵抗が生じる可能性があるが、本実施形態によれば、このような場合であっても低抵抗でコモン端子（CA2）から超音波素子10まで接続することが可能になり、超音波素子10に印加される電圧振幅の低下を抑制できる。

10

【0090】

また本実施形態では、超音波トランスデューサーデバイス200は、複数の信号電極線LS1～LS64と、上記のコモン電極線（LC2）として第1のコモン電極線（LC2）と、第2、第3のコモン電極線（例えばLC3、LC4）と、を含む。複数の信号電極線LS1～LS64の各信号電極線は、第1の方向D1に配線される。また各信号電極線は、少なくとも第1、第2の超音波素子列である複数の超音波素子列SR1～SR64のいずれかに対して、信号の供給及び受信の少なくとも一方を行う。第1～第3のコモン電極線（LC2～LC4）の各コモン電極線は、第1の方向D1に配線され、複数の超音波素子列SR1～SR64のうちの1又は複数の超音波素子列に対してコモン電圧を供給する。

20

【0091】

このようにすれば、少なくとも第1のコモン電極線（例えば図5のLC2）が超音波素子列の間に配置されており、第1～第3のコモン電極線（LC2～LC4）により、それぞれ1又は複数の超音波素子列（図5の例では、それぞれSR2～SR4）に対してコモン電圧を供給できる。これにより、コモン端子から超音波素子までの配線抵抗を小さくできるため、超音波素子に印加される電圧振幅の低下を抑制できる。

【0092】

また本実施形態では、第1のコモン電極線（例えば図5のLC2）は、第1～第pの超音波素子列（pは自然数）（SR2）に電氣的に接続されるとともに、第p+1～第qの超音波素子列（qはq>pの自然数）（SR3）に電氣的に非接続である。第2のコモン電極線（LC3）は、第p+1～第qの超音波素子列（SR3）に電氣的に接続されるとともに、第1～第pの超音波素子列（SR2）に電氣的に非接続である。

30

【0093】

このようにすれば、第1～第pの超音波素子列（SR2）に接続されるコモン電極線（LC2）と第p+1～第qの超音波素子列（SR3）に接続されるコモン電極線（LC3）とを分離できるため、コモン電圧の変動を介したクロストークを抑制できる。例えば、連続波ドップラー用に第1～第pの超音波素子列（SR2）を受信用とし、第p+1～第qの超音波素子列（SR3）を送信用としたとする。仮にコモン電極線が共通であれば、コモン電圧が駆動信号によって変動し、その変動が受信用の超音波素子列に影響を与え、微弱な受信信号を検出できなくなる。この点、本実施形態によれば、受信用の超音波素子列のコモン電圧が独立しているため、微弱な受信信号を検出可能となる。

40

【0094】

また本実施形態では、超音波トランスデューサーデバイス200は、第1、第2のコモン電極線（例えば図8のLC2、LC3）に接続される第1、第2のコモン端子（CA2、CA3）と、第1～第rの信号電極線（rは自然数）（LS3、LS4）に共通接続される第1の信号端子（XA2）と、第k+1～第2kの信号電極線（LS5、LS6）に共通接続される第2の信号端子（XA3）と、を含む。第1のコモン電極線（LC2）と第1～第kの信号電極線（LS3、LS4）は、第1～第kの超音波素子列（SR3、S

50

R 4) に電氣的に接続される。第 2 のコモン電極線 ( L C 3 ) と第  $k + 1 \sim$  第  $2 k$  の信号電極線 ( L S 5、L S 6 ) は、第  $k + 1 \sim$  第  $2 k$  の超音波素子列 ( S R 5、S R 6 ) に電氣的に接続される。

【 0 0 9 5 】

このようにすれば、同一信号を送信又は受信するチャンネルごとにコモン電極線を分離することができるため、コモン電極線の電圧変動を介したチャンネル間クロストークを抑制できる。例えば、上述の連続波ドブラーに用いる場合、受信用チャンネルと送信用チャンネルを分けることが可能となる。

【 0 0 9 6 】

また本実施形態では、超音波素子アレイ 1 0 0 の隅に配置される第 1 の超音波素子 1 0 のコモン電極の電位と、超音波素子アレイ 1 0 0 の中央に配置される第 2 の超音波素子 1 0 のコモン電極の電位との差が、生じないように、前記基板 6 0 上にコモン電極線 ( 例えば L C 1 等 ) が形成されている。

10

【 0 0 9 7 】

ここで、「電位の差が生じないように」とは、例えば電位の差が所定の範囲内となることである。所定の範囲とは、所望の超音波ビーム形状を実現できる、超音波素子アレイ 1 0 0 の隅と中央でのコモン電圧の電位差である。例えば、超音波素子の電極間に印加されるべき電圧振幅を、所望の超音波ビーム形状を実現するように決定し、その電圧振幅を実現するようにコモン電圧の許容誤差を決定する。そして、その許容誤差範囲内となるように、コモン電極線 ( 例えば L C 1 等 ) を形成する。

20

【 0 0 9 8 】

このようにすれば、超音波素子アレイ 1 0 0 の端部に供給されるコモン電圧と、超音波素子アレイ 1 0 0 の中央部に供給されるコモン電圧の差分を生じさせないようにできる。これにより、図 3 で説明したような配線抵抗によるコモン電圧の変動を小さくできるので、超音波素子アレイ 1 0 0 の中央部における駆動電圧振幅の低下が抑制される。

【 0 0 9 9 】

#### 4 . 超音波トランスデューサーデバイスの詳細構成

図 9 ( A ) ~ 図 9 ( C ) に、超音波トランスデューサーデバイス 2 0 0 の第 1 の詳細な構成例を示す。図 9 ( A ) は基板 6 0 に対して平面視したときの平面視図であり、図 9 ( B ) は図 9 ( A ) の A A ' 断面での断面図であり、図 9 ( C ) は図 9 ( A ) の B B ' 断面での断面図である。

30

【 0 1 0 0 】

超音波トランスデューサーデバイス 2 0 0 は、基板 6 0、振動膜 5 0、圧電体層 3 0、第 1 電極層 2 1 a、2 1 b、第 2 電極層 2 2 a を含む。以下では「上」は、超音波の出射方向に基板 6 0 から離れる方向を表し、「下」は、超音波の出射方向の反対方向に基板 6 0 へ近づく方向を表す。

【 0 1 0 1 】

第 1 電極層 2 1 a は、第 1 の方向 D 1 ( スライス方向 ) に沿ったライン状に、振動膜 5 0 上に形成される。第 2 電極層 2 2 a は、第 1 の方向 D 1 に沿ったライン状に第 1 電極層 2 1 a 上に形成される電極層 L C d 1 と、電極層 L C d 1 から第 2 の方向 D 2 ( スキャン方向 ) に伸びる電極層 L C d 2 と、で構成される。電極層 L C d 2 は、圧電体層 3 0 の上部を覆うように形成される。電極層 L C d 1 は、信号電極線及びコモン電極線の一方に対応する。電極層 L C d 2 は超音波素子の上部電極を兼ねており、例えば図 9 ( A ) の平面視において圧電体層 3 0 と重なる部分が上部電極に相当する。

40

【 0 1 0 2 】

第 1 電極層 2 1 b は、第 1 の方向 D 1 に沿ったライン状に、振動膜 5 0 上に形成される。圧電体層 3 0 は開口 4 0 の上に設けられ、その圧電体層 3 0 と振動膜 5 0 の間に第 1 電極層 2 1 b が形成される。第 1 電極層 2 1 b は、信号電極線及びコモン電極線の他方に対応する。また、第 1 電極層 2 1 b は超音波素子の下部電極を兼ねており、例えば図 9 ( A ) の平面視において圧電体層 3 0 と重なる部分が下部電極に相当する。

50

## 【0103】

以上の実施形態では、信号電極線（第1電極層21b）は、超音波素子アレイ100に対する平面視において、圧電体層30（広義にはトランスデューサー部）と重なる位置を含んで第1の方向D1に配線される。コモン電極線（電極層Lcd1）は、超音波素子アレイ100に対する平面視において、圧電体層30と重ならない位置に第1の方向D1に配線される。

## 【0104】

このようにすれば、圧電体層30の下に第1電極層21bを配線できるので、スキャン方向（第2の方向D2）における素子ピッチを狭くすることができる。これにより、スキャン方向におけるグレーティングローブを抑制することが可能となる。

10

## 【0105】

図10(A)～図10(C)に、超音波トランスデューサーデバイス200の第2の詳細な構成例を示す。図10(A)は基板60に対して平面視したときの平面視図であり、図10(B)は図10(A)のAA'断面での断面図であり、図10(C)は図10(A)のBB'断面での断面図である。

## 【0106】

超音波トランスデューサーデバイス200は、基板60、振動膜50、圧電体層30、第1電極層21a、21b、第2電極層22a、22bを含む。

## 【0107】

第1電極層21aと第2電極層22aの構成については、第1の詳細な構成例と同様なので説明を省略する。

20

## 【0108】

第1電極層21bは、第1の方向D1に沿ったライン状に振動膜50上に形成される電極層Lsd11、Lsd12と、電極層Lsd11から第2の方向D2に伸びて電極層Lsd12に接続される電極層Lsd2と、で構成される。電極層Lsd12は、信号電極線及びコモン電極線の他方に対応する。電極層Lsd11は、超音波素子の下部電極を兼ねており、例えば図10(A)の平面視において圧電体層30と重なる部分が下部電極に相当する。第2電極層22bは、第1電極層21bを覆うように第1電極層21b上に形成される。

## 【0109】

以上の実施形態では、信号電極線（電極層Lsd12）は、超音波素子アレイ100に対する平面視において、圧電体層30と重ならない位置に第1の方向D1に配線される。コモン電極線（電極層Lcd1）は、超音波素子アレイ100に対する平面視において、圧電体層30及び信号電極線（電極層Lsd12）に重ならない位置に第1の方向D1に配線される。

30

## 【0110】

このように、圧電体層30の下に設けた電極層Lsd11とは別に電極層Lsd12を設けることで、圧電体層30の幅に制限されずに電極層Lsd12の幅を決定し、配線インピーダンスを低下させることが可能となる。これにより、コモン電圧（又は駆動信号）を、より低インピーダンスで超音波素子まで供給できる。

40

## 【0111】

## 5. 超音波測定装置

図11に、超音波トランスデューサーデバイス200が適用された超音波測定装置の構成例を示す。以下ではフレキシブル基板に、送信回路を含む集積回路装置が実装される場合について説明するが、本実施形態はこれに限定されず、送信回路はプローブのリジッド基板に設けられてもよい。

## 【0112】

超音波測定装置は、超音波トランスデューサーデバイス200（素子チップ）、第1のフレキシブル基板130、第2のフレキシブル基板140、第1の集積回路装置110、第2の集積回路装置120を含む。なお以下では、超音波トランスデューサーデバイスを

50

素子チップとも呼ぶ。

【0113】

図11に示すように、フレキシブル基板130上の方向を第3の方向D3と、第3の方向D3に交差（例えば直交）する第4の方向D4とする。フレキシブル基板130は、第3の方向D3での一方の端部HFA1で素子チップ200に接続され、他方の端部HFA2でプローブのリジッド基板に例えば不図示のコネクター等を介して接続される。集積回路装置110は、その長辺方向が第4の方向D4に沿うようにフレキシブル基板130に実装される。

【0114】

具体的には、フレキシブル基板130には、第3の方向D3に沿って第1～第64の信号線LXA1～LXA64と第1～第64のコモン線LCA1～LCA64が配線される。第1～第64の信号線LXA1～LXA64の一端は、素子チップ200の第1～第64の信号端子XA1～XA64に接続され、第1～第64のコモン線LCA1～LCA64の一端は、素子チップ200の第1～第64のコモン端子CA1～CA64に接続される。第1～第64の信号端子XA1～XA64と第1～第64のコモン端子CA1～CA64は、素子チップ200の超音波出射方向側の面に形成されており、フレキシブル基板130は、その超音波出射方向側の面で素子チップ200に接続される。

10

【0115】

集積回路装置110は、駆動信号を出力する第1～第64の送信回路（例えば図12のTXA1～TXA64）と、第1～第64の送信回路の出力ノードに接続される不図示の第1～第64の送信端子と、を含む。第1～第64の送信端子は、集積回路装置110の第1の長辺HLA1に沿って配置されており、それぞれ第1～第64の信号線LXA1～LXA64に接続される。

20

【0116】

プローブのリジッド基板には、第1～第64のコモン線LCA1～LCA64を介して素子チップ200の第1～第64のコモン端子CA1～CA64に対してコモン電圧を供給する不図示のコモン電圧出力回路が設けられる。集積回路装置110の第1～第64の送信回路は、第1～第64の信号線LXA1～LXA64を介して素子チップ200の第1～第64の信号端子XA1～XA64に対して駆動信号を供給し、素子チップ200から超音波ビームが出力される。素子チップ200が超音波エコーを受信すると、第1～第64の信号端子XA1～XA64から受信信号が出力される。プローブのリジッド基板には、その受信信号を第1～第64の信号線LXA1～LXA64を介して受信する不図示の受信回路が設けられている。

30

【0117】

フレキシブル基板130には、複数の制御信号線CTLA1～CTLA4を配線してもよい。この制御信号線CTLA1～CTLA4を介して、例えばプローブのリジッド基板に設けられた制御回路（例えば図16の送受信制御部334）から制御信号が入力される。例えば、制御回路は、送信回路に対して駆動パルス信号の出力を指示する制御信号を出力する。その制御信号は、駆動パルス信号の遅延時間（出力タイミング）に応じたタイミングで出力され、送信回路は、制御信号を受けたタイミングで駆動パルス信号を出力する。

40

【0118】

集積回路装置110の実装は、異方性導電フィルム（ACF: Anisotropic Conductive Film）を用いたフリップチップ実装（ベアチップ実装）により実現される。ここで、フリップチップ実装とは、例えば、素子形成面をフレキシブル基板130側にして実装するフェースダウン実装である。或は、素子形成面の裏面をフレキシブル基板130側にして実装するフェースアップ実装であってもよい。

【0119】

このように、送信回路を含む集積回路装置110をフレキシブル基板に実装することで、送信回路をプローブのリジッド基板に設ける場合に比べてプローブを小型化できる。ま

50

た、フリップチップ実装を行うことで、フラットパッケージの集積回路装置をリジッド基板に対して実装する場合に比べて実装面積を削減できる。また、本実施形態の素子チップ 200 は 10 ~ 30 V 程度で駆動可能であるため集積回路装置 110 を小型化できる。そのため、高耐圧の集積回路装置が必要なパルク圧電素子では困難な、フリップチップ実装による小型化を容易に実現できる。

#### 【0120】

なお、集積回路装置 110 の第 2 の長辺 H L A 2 に沿って第 1 ~ 第 6 4 のダミー端子が設けられ、第 1 ~ 第 6 4 のダミー端子が第 1 ~ 第 6 4 の信号線 L X A 1 ~ L X A 6 4 に接続されてもよい。このようにすれば、異方性導電フィルムが硬化収縮して端子を配線に導通させるときに、第 1 の長辺 H L A 1 側と第 2 の長辺 H L A 2 側で硬化収縮の力が均等になり、導通の信頼性を向上できる。

10

#### 【0121】

第 2 のフレキシブル基板 140 と第 2 の集積回路装置 120 についても、第 1 のフレキシブル基板 130 と第 1 の集積回路装置 110 と同様に構成できる。即ち、フレキシブル基板 140 には、第 5 の方向 D 5 に沿って第 1 ~ 第 6 4 の信号線 L X B 1 ~ L X B 6 4 と第 1 ~ 第 6 4 のコモン線 L C B 1 ~ L C B 6 4 が配線される。第 1 ~ 第 6 4 の信号線 L X B 1 ~ L X B 6 4 の一端は、素子チップ 200 の第 1 ~ 第 6 4 の信号端子 X B 1 ~ X B 6 4 に接続され、第 1 ~ 第 6 4 のコモン線 L C B 1 ~ L C B 6 4 の一端は、素子チップ 200 の第 1 ~ 第 6 4 のコモン端子 C B 1 ~ C B 6 4 に接続される。集積回路装置 120 は、その長辺方向が、第 5 の方向 D 5 に交差（例えば直交）する第 6 の方向 D 6 に沿うようにフレキシブル基板 140 にフリップチップ実装される。

20

#### 【0122】

なお上記では集積回路装置 110、120 が送信回路を含む場合について説明したが、本実施形態はこれに限定されず、例えば集積回路装置 110、120 は、更に送受信切り替え回路（又はリミッター回路）やマルチプレクサー、受信回路等を含んでもよい。

#### 【0123】

##### 6. 集積回路装置のレイアウト構成例

図 12 に、第 1 の集積回路装置 110 と第 2 の集積回路装置 120 のレイアウト構成例を示す。なお簡単のため、コモン端子 C A 1 ~ C A 6 4、C B 1 ~ C B 6 4、コモン線 L C A 1 ~ L C A 6 4、L C B 1 ~ L C B 6 4 の図示を省略する。

30

#### 【0124】

集積回路装置 110 は、第 4 の方向 D 4（集積回路装置 110 の長辺方向）に沿って配置される第 1 ~ 第 6 4 の送信回路 T X A 1 ~ T X A 6 4 と、第 1 の短辺 H S A 1 側に配置される第 1 の制御回路 C T A 1 と、第 2 の短辺 H S A 2 側に配置される第 2 の制御回路 C T A 2 と、を含む。

#### 【0125】

第 1 ~ 第 6 4 の送信回路 T X A 1 ~ T X A 6 4 は、駆動パルス信号を出力するパルサーで構成される。制御回路 C T A 1、C T A 2 は、リジッド基板の制御回路からの制御信号を受けて、送信回路 T X A 1 ~ T X A 6 4 へ制御信号を出力するロジック回路である。なお制御回路 C T A 1、C T A 2 は、いずれか一方のみでもよいし、省略してもよい。

40

#### 【0126】

集積回路装置 120 についても集積回路装置 110 と同様に構成できる。即ち、集積回路装置 120 は、第 6 の方向 D 6（集積回路装置 120 の長辺方向）に沿って配置される第 1 ~ 第 6 4 の送信回路 T X B 1 ~ T X B 6 4 と、第 1 の短辺 H S B 1 側に配置される第 1 の制御回路 C T B 1 と、第 2 の短辺 H S B 2 側に配置される第 2 の制御回路 C T B 2 と、を含む。

#### 【0127】

本レイアウト構成例によれば、集積回路装置 110、120 を長辺方向に長細い矩形に構成し、素子チップ 200 の信号端子 X A 1 ~ X A 6 4、X B 1 ~ X B 6 4 に対して送信回路 T X A 1 ~ T X A 6 4、T X B 1 ~ T X B 6 4 を対向させることができる。これに

50

より、端子間の配線が簡素になり、集積回路装置 110、120 をフレキシブル基板 130、140 に対してコンパクトに実装することが可能となる。

【0128】

7. ヘッドユニット

図 13 に、本実施形態の超音波測定装置が搭載されるヘッドユニット 220 の構成例を示す。図 13 に示すヘッドユニット 220 は、素子チップ 200、接続部 210、支持部材 250 を含む。なお、本実施形態のヘッドユニット 220 は図 13 の構成に限定されず、その構成要素の一部を省略したり、他の構成要素に置き換えたり、他の構成要素を追加するなどの種々の変形実施が可能である。

【0129】

素子チップ 200 は、超音波素子アレイ 100、第 1 のチップ端子群（一端側の信号端子 XA1 ~ XA64、一端側のコモン端子 CA1 ~ CA64）、第 2 のチップ端子群（他端側の信号端子 XB1 ~ XB64、他端側のコモン端子 CB1 ~ CB64）を含む。素子チップ 200 は、接続部 210 を介してプローブ本体が有する処理装置（例えば図 16 の処理装置 330）と電氣的に接続される。

【0130】

接続部 210 は、プローブ本体とヘッドユニット 220 とを電氣的に接続するものであって、複数の接続端子を有するコネクタと、コネクタと素子チップ 200 とを接続する配線が形成されるフレキシブル基板とを有する。具体的には、接続部 210 は、コネクタとして第 1 のコネクタ 421 及び第 2 のコネクタ 422 を有し、フレキシブル基板として第 1 のフレキシブル基板 130 及び第 2 のフレキシブル基板 140 を有する。

【0131】

第 1 のフレキシブル基板 130 には、素子チップ 200 の第 1 の辺側に設けられる第 1 のチップ端子群（XA1 ~ XA64、CA1 ~ CA64）とコネクタ 421 の端子群とを接続する第 1 の配線群（複数の信号線、複数のコモン線）が形成される。第 2 のフレキシブル基板 140 には、素子チップ 200 の第 2 の辺側に設けられる第 2 のチップ端子群（XB1 ~ XB64、CB1 ~ CB64）とコネクタ 422 の端子群とを接続する第 2 の配線群（複数の信号線、複数のコモン線）が形成される。

【0132】

なお接続部 210 は、図 13 に示す構成に限定されず、例えばコネクタ 421、422 を含まない構成とし、コネクタ 421、422 の代わりに接続端子群を設けてもよい。

【0133】

以上のように、接続部 210 を設けることで、プローブ本体とヘッドユニット 220 とを電氣的に接続することができ、さらにヘッドユニット 220 をプローブ本体に脱着可能にすることができる。

【0134】

図 14 (A) ~ 図 14 (C) に、ヘッドユニット 220 の詳細な構成例を示す。図 14 (A) は支持部材 250 の第 2 の面 SF2 側を示し、図 14 (B) は支持部材 250 の第 1 の面 SF1 側を示し、図 14 (C) は支持部材 250 の側面側を示す。なお、本実施形態のヘッドユニット 220 は、図 14 (A) ~ 図 14 (C) の構成に限定されず、その構成要素の一部を省略したり、他の構成要素に置き換えたり、他の構成要素を追加するなどの種々の変形実施が可能である。

【0135】

支持部材 250 は、素子チップ 200 を支持する部材である。支持部材 250 の第 1 の面 SF1 側には、コネクタ 421、422（広義には複数の接続端子）が設けられる。このコネクタ 421、422 は、プローブ本体側の対応するコネクタに脱着可能である。支持部材 250 の第 1 の面 SF1 の裏面である第 2 の面 SF2 側には、素子チップ 200 が支持される。固定用部材 260 は、支持部材 250 の各コーナー部に設けられ、ヘッドユニット 220 をプローブ筐体に固定するために用いられる。

10

20

30

40

50

## 【 0 1 3 6 】

ここで支持部材 2 5 0 の第 1 の面 S F 1 側とは、支持部材 2 5 0 の第 1 の面 S F 1 の法線方向側であり、支持部材 2 5 0 の第 2 の面 S F 2 側とは、支持部材 2 5 0 の第 1 の面 S F 1 の裏面である第 2 の面 S F 2 の法線方向側である。

## 【 0 1 3 7 】

図 1 4 ( C ) に示すように、素子チップ 2 0 0 の表面 ( 図 1 ( B ) において圧電体層 3 0 が形成される面 ) には、素子チップ 2 0 0 を保護する保護部材 ( 保護膜 ) 2 7 0 が設けられる。保護部材は、音響整合層を兼ねてもよい。

## 【 0 1 3 8 】

## 8 . 超音波プローブ

10

図 1 5 ( A ) 、図 1 5 ( B ) に、上記のヘッドユニット 2 2 0 が適用される超音波プローブ 3 0 0 ( プローブ ) の構成例を示す。図 1 5 ( A ) はプローブヘッド 3 1 0 がプローブ本体 3 2 0 に装着された場合を示し、図 1 5 ( B ) はプローブヘッド 3 1 0 がプローブ本体 3 2 0 から分離された場合を示す。

## 【 0 1 3 9 】

プローブヘッド 3 1 0 は、ヘッドユニット 2 2 0 、被検体と接触する接触部材 2 3 0 及びヘッドユニット 2 2 0 を格納するプローブ筐体 2 4 0 を含む。素子チップ 2 0 0 は、接触部材 2 3 0 と支持部材 2 5 0 との間に設けられる。

## 【 0 1 4 0 】

プローブ本体 3 2 0 は、処理装置 3 3 0 及びプローブ本体側コネクタ 4 2 6 を含む。処理装置 3 3 0 は、送信部 3 3 2 、受信部 3 3 5 ( アナログフロントエンド部 ) 、送受信制御部 3 3 4 を含む。送信部 3 3 2 は、素子チップ 2 0 0 への駆動パルス ( 送信信号 ) の送信処理を行う。受信部 3 3 5 は、素子チップ 2 0 0 からの超音波エコー信号 ( 受信信号 ) の受信処理を行う。送受信制御部 3 3 4 は、送信部 3 3 2 や受信部 3 3 5 の制御を行う。プローブ本体側コネクタ 4 2 6 は、ヘッドユニット ( 又はプローブヘッド ) 側コネクタ 4 2 5 と接続される。プローブ本体 3 2 0 は、ケーブル 3 5 0 により電子機器 ( 例えば超音波画像装置 ) 本体に接続される。

20

## 【 0 1 4 1 】

ヘッドユニット 2 2 0 は、プローブ筐体 2 4 0 に格納されているが、ヘッドユニット 2 2 0 をプローブ筐体 2 4 0 から取り外すことができる。こうすることで、ヘッドユニット 2 2 0 だけを交換することができる。或いは、プローブ筐体 2 4 0 に格納された状態で、即ちプローブヘッド 3 1 0 として交換することもできる。

30

## 【 0 1 4 2 】

## 9 . 超音波画像装置

図 1 6 に、超音波画像装置の構成例を示す。超音波画像装置は、超音波プローブ 3 0 0 、電子機器本体 4 0 0 を含む。超音波プローブ 3 0 0 は、ヘッドユニット 2 2 0 ( 超音波ヘッドユニット ) 、処理装置 3 3 0 を含む。電子機器本体 4 0 0 は、制御部 4 1 0 、処理部 4 2 0 、ユーザーインターフェース部 4 3 0 、表示部 4 4 0 を含む。

## 【 0 1 4 3 】

処理装置 3 3 0 は、送信部 3 3 2 、送受信制御部 3 3 4 、受信部 3 3 5 ( アナログフロントエンド部 ) を含む。ヘッドユニット 2 2 0 は、素子チップ 2 0 0 と、素子チップ 2 0 0 を回路基板 ( 例えばリジッド基板 ) に接続する接続部 2 1 0 ( コネクタ部 ) と、を含む。回路基板には、送信部 3 3 2 、送受信制御部 3 3 4 、受信部 3 3 5 が実装されている。送信部 3 3 2 は、パルサーの電源電圧を発生する高電圧生成回路 ( 例えば昇圧回路 ) を含んでもよい。

40

## 【 0 1 4 4 】

超音波を送信する場合には、送受信制御部 3 3 4 が送信部 3 3 2 に対して送信指示を行い、送信部 3 3 2 がその送信指示を受けて駆動信号を高電圧に増幅して駆動電圧を出力する。超音波の反射波を受信する場合には、素子チップ 2 0 0 により検出された反射波の信号を受信部 3 3 5 が受信する。受信部 3 3 5 は、送受信制御部 3 3 4 からの受信指示に基

50

づいて、反射波の信号を処理（例えば増幅処理や、A/D変換処理等）し、処理後の信号を処理部420に送信する。処理部420は、その信号を映像化して表示部440に表示させる。

【0145】

なお、本実施形態の超音波トランスデューサーデバイスは、上記のような医療用の超音波画像装置に限らず、種々の電子機器に適用可能である。例えば、超音波トランスデューサーデバイスが適用された電子機器として、建築物等の内部を非破壊検査する診断機器や、ユーザーの指の動きを超音波の反射により検出するユーザーインターフェース機器等が想定される。

【0146】

なお、上記のように本実施形態について詳細に説明したが、本発明の新規事項および効果から実体的に逸脱しない多くの変形が可能であることは当業者には容易に理解できるであろう。従って、このような変形例はすべて本発明の範囲に含まれるものとする。例えば、明細書又は図面において、少なくとも一度、より広義または同義な異なる用語と共に記載された用語は、明細書又は図面のいかなる箇所においても、その異なる用語に置き換えることができる。また本実施形態及び変形例の全ての組み合わせも、本発明の範囲に含まれる。また集積回路装置、超音波素子、超音波トランスデューサーデバイス、超音波測定装置、超音波ヘッドユニット、超音波プローブ、超音波画像装置の構成・動作や、集積回路装置の実装手法等も、本実施形態で説明したものに限定されず、種々の変形実施が可能である。

【符号の説明】

【0147】

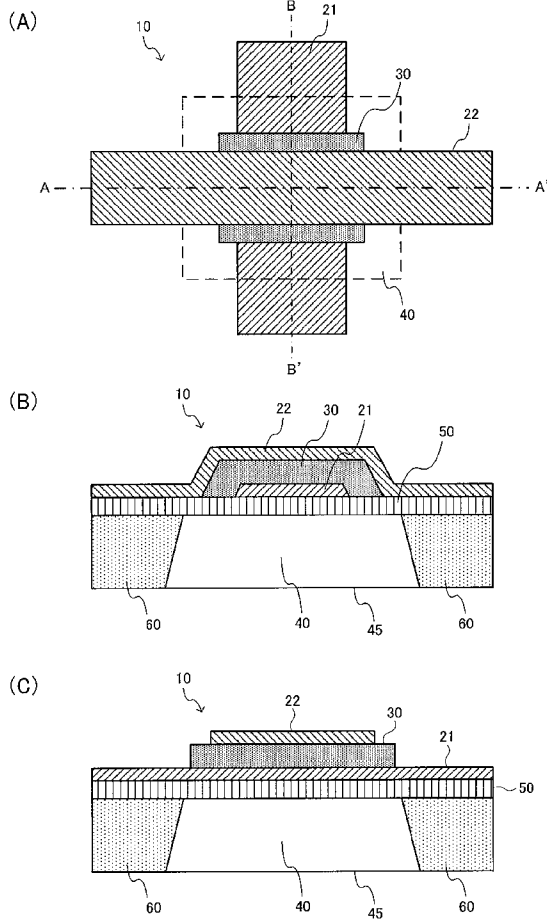
10 超音波素子、21 第1電極層、22 第2電極層、30 圧電体層、40 開口、45 開口部、50 振動膜、60 基板、100 超音波素子アレイ、110 第1の集積回路装置、120 第2の集積回路装置、130 第1のフレキシブル基板、140 第2のフレキシブル基板、200 超音波トランスデューサーデバイス（素子チップ）、210 接続部、220 超音波ヘッドユニット、230 接触部材、240 プローブ筐体、250 支持部材、260 固定用部材、300 超音波プローブ、310 プローブヘッド、320 プローブ本体、330 処理装置、332 送信部、334 送受信制御部、335 受信部、350 ケーブル、400 電子機器本体、410 制御部、420 処理部、421 第1のコネクター、422 第2のコネクター、425 ヘッドユニット側コネクター、426 プローブ本体側コネクター、430 ユーザーインターフェース部、440 表示部、CA1～CA64 第1～第64の一端側のコモン端子、CB1～CB64 第1～第64の他端側のコモン端子、D1～D6 第1～第6の方向、LC1～LC64 第1～第64のコモン電極線、Lcd1, Lcd2, Lsd11, Lsd12, Lsd2 電極層、LS1～LS128 第1～第128の信号電極線、SR1～SR128 第1～第128の超音波素子列、TXA1～TXA64 第1～第64の送信回路、XA1～XA64 第1～第64の一端側の信号端子、XB1～XB64 第1～第64の他端側の信号端子

10

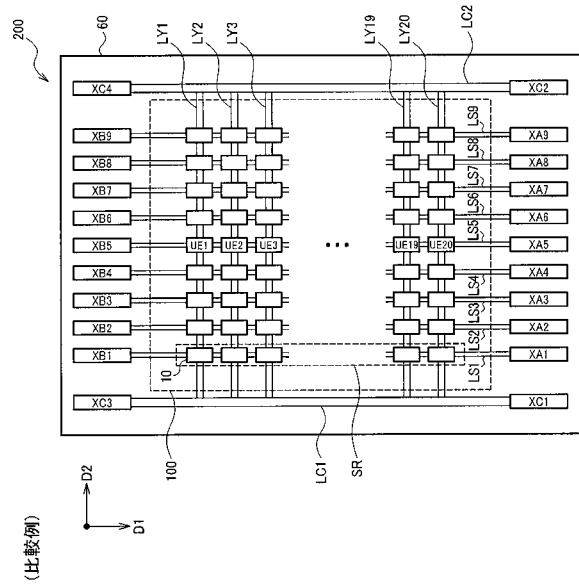
20

30

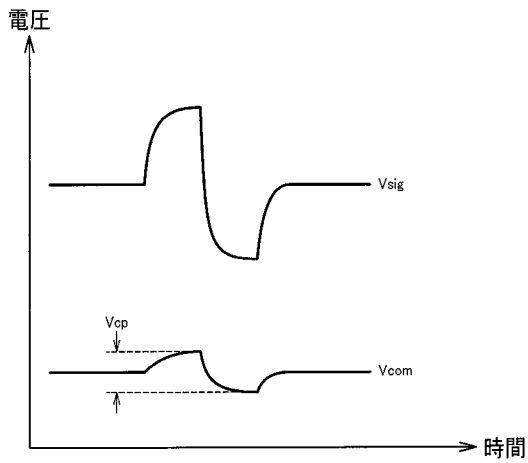
【 図 1 】



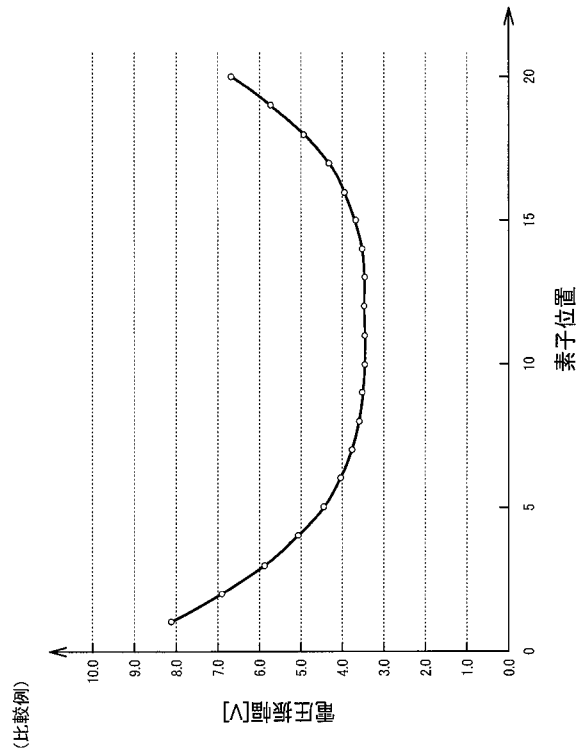
【 図 2 】



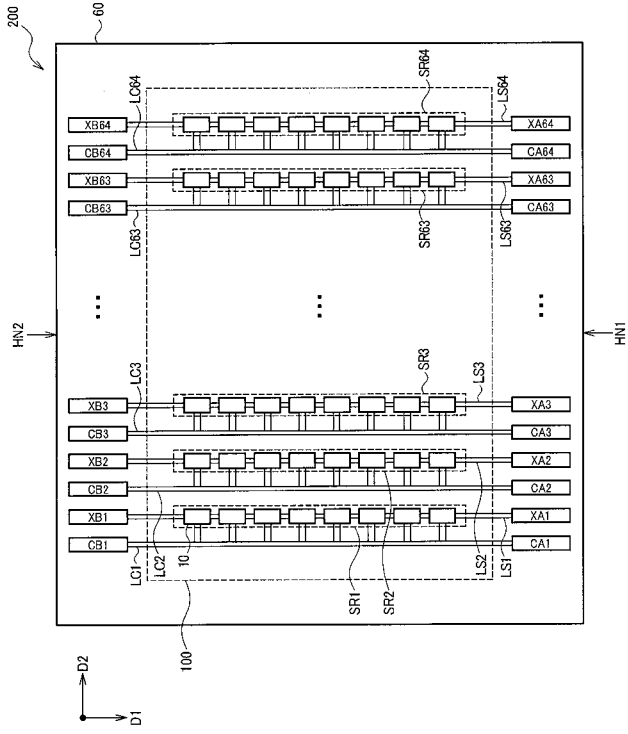
【 図 3 】



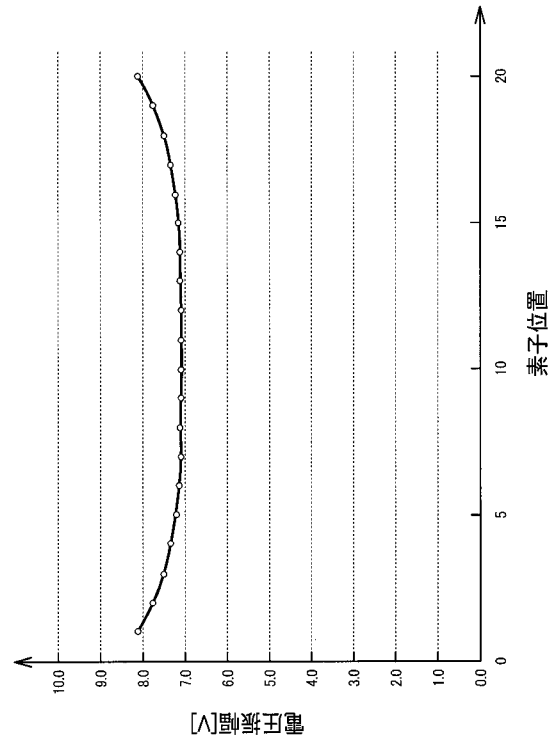
【 図 4 】



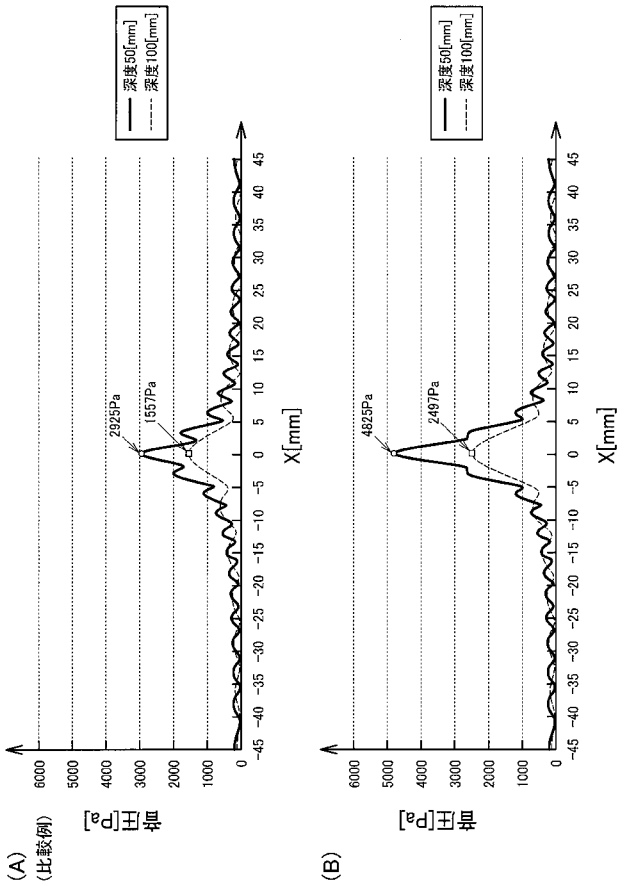
【図5】



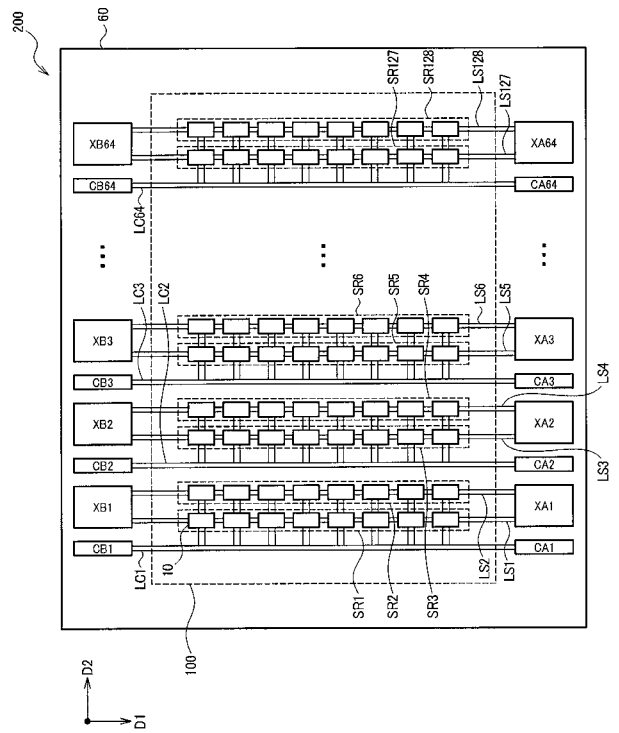
【図6】



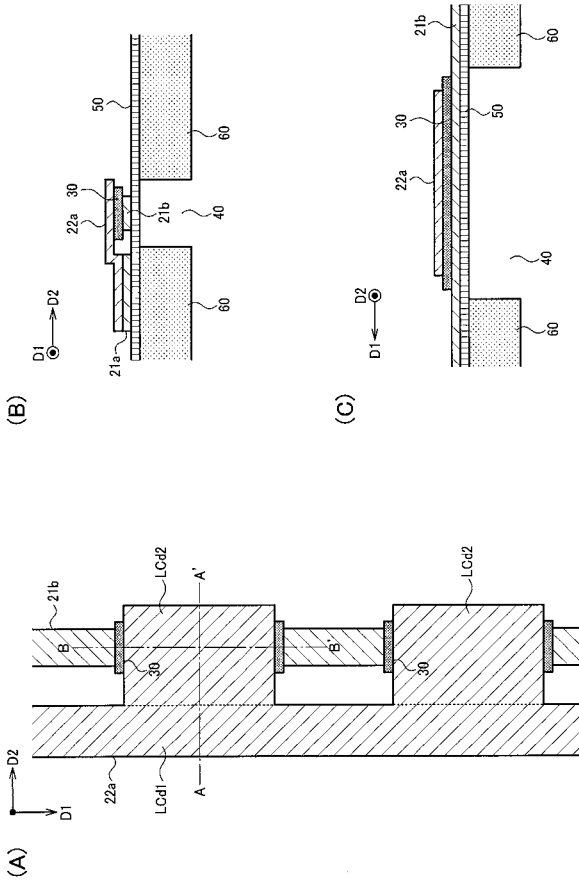
【図7】



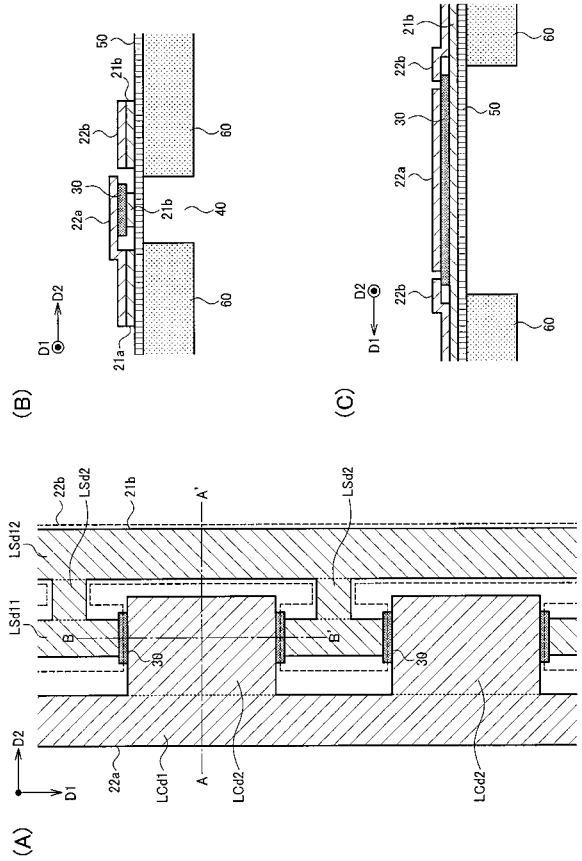
【図8】



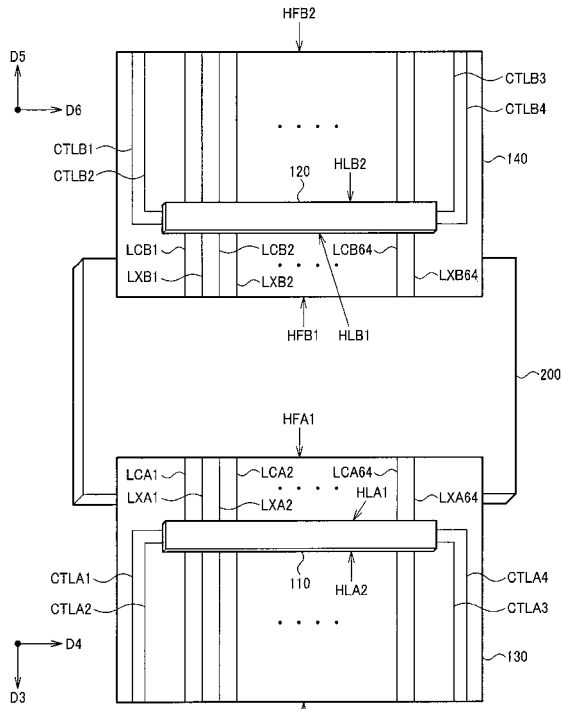
【 図 9 】



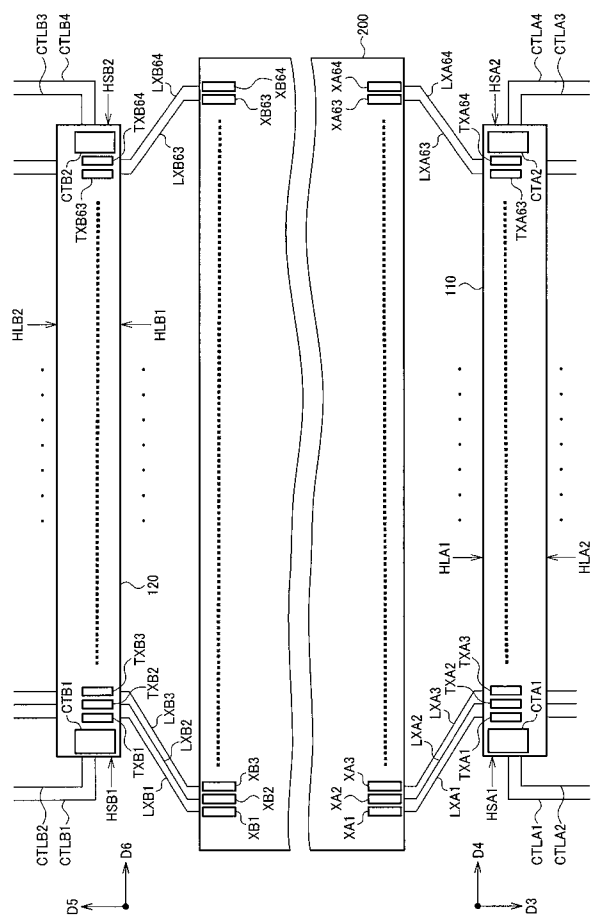
【 図 10 】



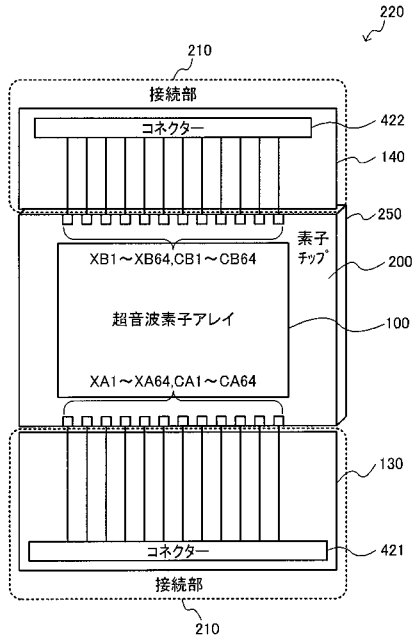
【 図 11 】



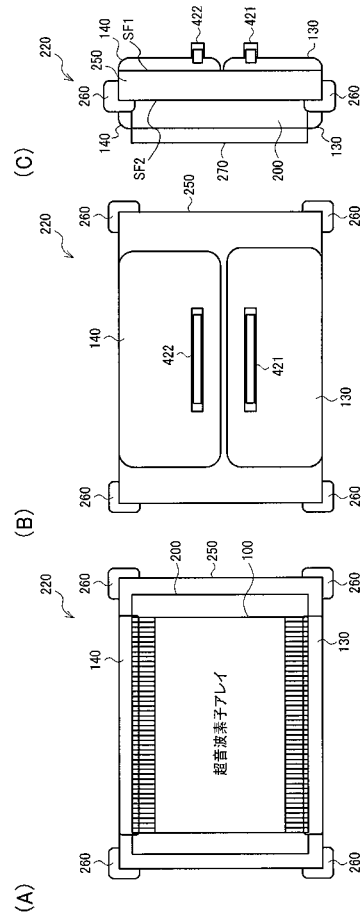
【 図 12 】



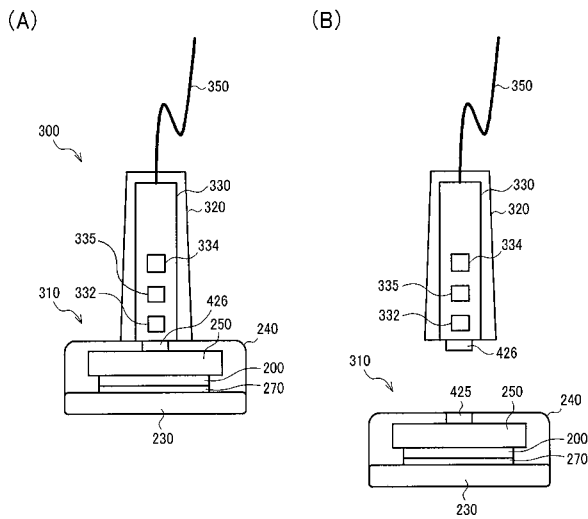
【図13】



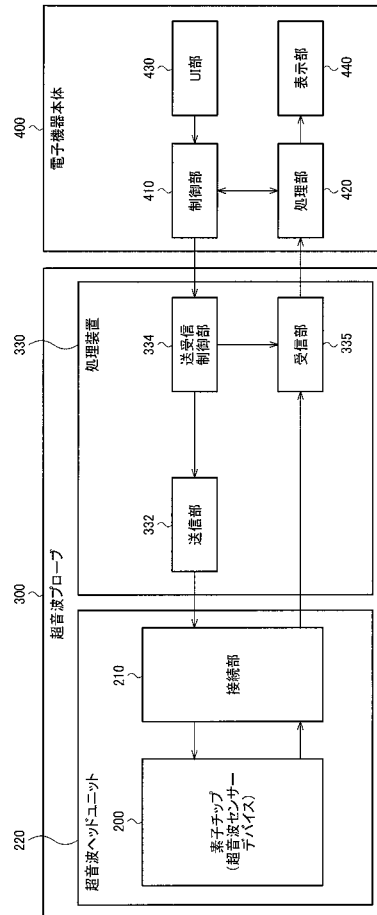
【図14】



【図15】



【図16】



【手続補正書】

【提出日】平成29年7月11日(2017.7.11)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

複数の超音波素子が第1の方向に沿って配置された第1の超音波素子列と、複数の超音波素子が前記第1の方向に沿って配置され、前記第1の方向と交差する第2の方向において前記第1の超音波素子列とは異なる位置に設けられた第2の超音波素子列と、を有する超音波素子アレイと、

前記第1の超音波素子列の超音波素子と接続された第1コモン電極線と、

前記第2の超音波素子列の超音波素子と接続された第2コモン電極線と、を備え、

前記超音波素子は、第1の電極と、第2の電極と、前記第1の電極と前記第2の電極との間に設けられたトランスデューサー部と、を有し、

前記第1の超音波素子列の前記第2の電極は、前記第1コモン電極線に接続され、

前記第2の超音波素子列の前記第2の電極は、前記第2コモン電極線に接続され、

前記1コモン電極線は、前記超音波素子アレイに対する平面視において、前記第1の超音波素子列の前記トランスデューサー部と重ならない位置に配置され、

前記第2コモン電極線は、前記超音波素子アレイに対する平面視において、前記第2の超音波素子列の前記トランスデューサー部と重ならない位置に配置されている、超音波トランスデューサーデバイス。

【請求項2】

請求項1に記載の超音波トランスデューサーデバイスにおいて、

前記第2の方向において前記第1コモン電極線及び前記第2コモン電極線の間に前記第1の超音波素子列が配置されている、超音波トランスデューサーデバイス。

【請求項3】

請求項1に記載の超音波トランスデューサーデバイスにおいて、

前記第2の方向において前記第1の超音波素子列及び前記第2の超音波素子列の間に、前記第1コモン電極線及び前記第2コモン電極線が配置されている、超音波トランスデューサーデバイス。

【請求項4】

請求項1乃至3のうちいずれか一項に記載の超音波トランスデューサーデバイスにおいて、

前記第1の超音波素子列に対して信号の供給及び受信の少なくとも一方を行う第1の信号電極線と、

前記第2の超音波素子列に対して信号の供給及び受信の少なくとも一方を行う第2の信号電極線と、を備え、

前記第1の超音波素子列の前記第1の電極は、前記第1の信号電極線に接続され、

前記第2の超音波素子列の前記第1の電極は、前記第2の信号電極線に接続されている、

超音波トランスデューサーデバイス。

【請求項5】

請求項4に記載の超音波トランスデューサーデバイスにおいて、

前記第1の信号電極線は、前記超音波素子アレイに対する平面視において、前記第1の超音波素子列のトランスデューサー部と重ならない位置に配置され、

前記第2の信号電極線は、前記超音波素子アレイに対する平面視において、前記第2の超音波素子列のトランスデューサー部と重ならない位置に配置されている、超音波トランスデューサーデバイス。

## 【請求項 6】

請求項 1 乃至 5 のうちいずれか一項に記載の超音波トランスデューサーデバイスにおいて、

前記超音波素子アレイは、複数の前記超音波素子が前記第 1 の方向に沿って配置され、前記第 1 の方向と交差する第 2 の方向において前記第 1 の超音波素子列及び前記第 2 の超音波素子列とは異なる位置に設けられた第 3 の超音波素子列を有し、

前記第 3 の超音波素子列の超音波素子は前記第 1 コモン電極線と接続され、

前記第 1 コモン電極線は、前記超音波素子アレイに対する平面視において、前記第 3 の超音波素子列のトランスデューサー部と重ならない位置に配置されている、超音波トランスデューサーデバイス。

## 【請求項 7】

請求項 1 乃至 6 のうちいずれか一項に記載の超音波トランスデューサーデバイスと、

前記第 1 コモン電極線及び前記第 2 コモン電極線に対してコモン電圧を供給するコモン電圧出力回路と、を備える、超音波測定装置。

专利名称(译)	超声换能器装置和超声波测量装置		
公开(公告)号	<a href="#">JP2017196432A</a>	公开(公告)日	2017-11-02
申请号	JP2017115736	申请日	2017-06-13
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生公司		
[标]发明人	加納一幸		
发明人	加納 一幸		
IPC分类号	A61B8/14 H04R17/00		
FI分类号	A61B8/14 H04R17/00.330.H H04R17/00.332.B		
F-TERM分类号	4C601/EE04 4C601/GB06 4C601/GB20 5D019/BB19 5D019/BB25 5D019/FF04		
代理人(译)	渡边和明 西田圭介 仲井 智至		
其他公开文献	JP6465161B2		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明提供能够抑制施加到超声波元件的电压振幅的降低的超声换能器装置，超声波测量装置，头部单元，探头，超声波摄像装置等。解决方案：超声换能器装置200包括超声波元件阵列，其中多个电连接的超声波元件10沿第一方向D1排列，具有三行（SR1至SR3）的超声波元件阵列，以及从三列超声波元件列（SR1~SR3）中的一行超声波元件行SR2提供公共电压的元件阵列100和公共电极线LC2。三排超声波元件阵列（SR1至SR3）沿与第一方向D1交叉的第二方向D2排列。公共电极线LC2布置在第一方向D1上，并且布置在位于三行超声波元件阵列（SR1至SR3）外侧的两行超声波元件行SR1和SR3之间。

