

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2015-116256
(P2015-116256A)

(43) 公開日 平成27年6月25日(2015.6.25)

(51) Int.Cl.
A61B 8/00 (2006.01)

F I
A61B 8/00

テーマコード (参考)
4C601

審査請求 未請求 請求項の数 7 O L (全 18 頁)

(21) 出願番号	特願2013-260502 (P2013-260502)	(71) 出願人	000003078
(22) 出願日	平成25年12月17日 (2013.12.17)		株式会社東芝
			東京都港区芝浦一丁目1番1号
		(71) 出願人	594164542
			東芝メディカルシステムズ株式会社
			栃木県大田原市下石上1385番地
		(74) 代理人	100089118
			弁理士 酒井 宏明
		(72) 発明者	石塚 正明
			栃木県大田原市下石上1385番地 東芝
			メディカルシステムズ株式会社内
		(72) 発明者	藤田 大広
			栃木県大田原市下石上1385番地 東芝
			メディカルシステムズ株式会社内

最終頁に続く

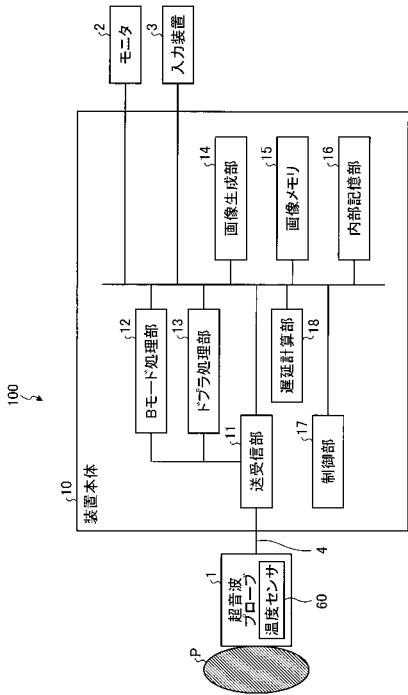
(54) 【発明の名称】 超音波診断装置及び超音波プローブ

(57) 【要約】

【課題】振動素子ごとの遅延時間の演算を容易に行うことを可能とする。

【解決手段】実施形態にかかる超音波診断装置は、超音波プローブと、遅延時間算出部と、送受信部と、画像生成部とを備える。遅延時間算出部は、超音波プローブの複数の振動素子の配列を区分したサブアレイごとに、サブアレイ内又はその近傍にある代表座標における超音波の送受信にかかる遅延時間を算出し、その遅延時間と、代表座標に対するサブアレイに含まれる各振動素子の差分とをもとに、各振動素子における遅延時間を近似して算出する。送受信部は、振動素子ごとに算出された遅延時間をもとに、超音波プローブの複数の振動素子における超音波の送受信を遅延時間を持って行わせる。画像生成部は、送受信部より受信された超音波から被検体の内部の画像データを生成する。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

被検体に対して超音波の送受信を行うための複数の振動素子が配列された超音波プローブと、

前記複数の振動素子の配列を区分したサブアレイごとに、当該サブアレイ内又はその近傍にある代表座標における前記超音波の送受信にかかる遅延時間を算出し、当該遅延時間と、前記代表座標に対する前記サブアレイに含まれる各振動素子の差分とをもとに、前記各振動素子における遅延時間を近似して算出する遅延時間算出部と、

前記振動素子ごとに算出された遅延時間をもとに、前記超音波プローブの複数の振動素子における超音波の送受信を前記遅延時間を持って行わせる送受信部と、

前記送受信部より受信された超音波から前記被検体の内部の画像データを生成する画像生成部と、

を備える超音波診断装置。

【請求項 2】

前記遅延時間算出部は、前記サブアレイごとに、当該サブアレイに含まれる各振動素子における遅延時間を近似して算出する第 1 の算出モード、又は前記複数の振動素子ごとに、前記振動素子の位置をもとに当該振動素子における遅延時間を算出する第 2 の算出モードで前記遅延時間を算出し、

予め設定された条件をもとに、前記第 1 の算出モード、又は第 2 の算出モードの切り替えを行う切替部を更に備える、

請求項 1 に記載の超音波診断装置。

【請求項 3】

前記超音波プローブにかかる温度を検出する温度検出部を更に備え、

前記切替部は、前記検出された温度が所定値以上である場合に前記第 1 の算出モードへ切り替え、前記検出された温度が前記所定値未満である場合に前記第 2 の算出モードへ切り替える、

請求項 2 に記載の超音波診断装置。

【請求項 4】

前記切替部は、前記超音波のフォーカス位置が所定値より深い場合に前記第 1 の算出モードへ切り替え、前記超音波のフォーカス位置が前記所定値より浅い場合に前記第 2 の算出モードへ切り替える、

請求項 2 に記載の超音波診断装置。

【請求項 5】

前記遅延時間算出部は、前記サブアレイに含まれる一つの振動素子の座標を代表座標として前記一つの振動素子の遅延時間を算出し、当該遅延時間と、他の振動素子の差分とをもとに、前記他の振動素子における遅延時間を近似して算出する、

請求項 1 乃至 4 のいずれか一項に記載の超音波診断装置。

【請求項 6】

前記超音波プローブは、ラテラル方向及びエレベーション方向に前記振動素子が配列された 2 D (two dimensional) アレイプローブであり、

前記遅延時間算出部は、前記ラテラル方向及び前記エレベーション方向において所定数の前記振動素子が配列された前記サブアレイごとに、当該サブアレイに含まれる各振動素子における遅延時間を近似して算出する、

請求項 1 乃至 5 のいずれか一項に記載の超音波診断装置。

【請求項 7】

被検体に対して超音波の送受信を行うための複数の振動素子が配列された音響モジュールと、

前記複数の振動素子の配列を区分したサブアレイごとに、当該サブアレイ内又はその近傍にある代表座標における前記超音波の送受信にかかる遅延時間を算出し、当該遅延時間と、前記代表座標に対する前記サブアレイに含まれる各振動素子の差分とをもとに、前記

10

20

30

40

50

各振動素子における遅延時間を近似して算出する遅延時間算出部と、

前記振動素子ごとに算出された遅延時間をもとに、前記音響モジュールの複数の振動素子における超音波の送受信を前記遅延時間を持って行わせる送受信部と、

を備える超音波プローブ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、超音波診断装置及び超音波プローブに関する。

【背景技術】

【0002】

従来、超音波診断装置では、超音波プローブに内蔵された複数の振動素子の各々に供給する駆動信号や、各々の振動素子から得られる受信信号の遅延時間を制御することにより超音波の集束点（焦点）を電子的に制御している。近年は、超音波プローブが１Ｄアレイプローブ（one dimensional array probe）から２Ｄアレイプローブ（two dimensional array probe）への移行が進んでいる。超音波プローブが１Ｄアレイプローブの場合は、横（ラテラル）方向へのみ振動素子が配列されていたが、２Ｄアレイプローブの場合は縦（エレベーション）方向への配列も加わる。このため、超音波プローブにおいては、振動素子の総素子数が飛躍的に増大している。

【0003】

焦点と各振動素子との距離は、各振動素子の位置が異なることからそれぞれ異なった値となる。このため、焦点へ超音波を集束させるための遅延時間は、振動素子ごとに演算する必要があり、振動素子の総素子数の増大に伴って、遅延時間の演算量も増大していた。

【先行技術文献】

【特許文献】

【0004】

【特許文献１】特開２０１２－１５２４３２号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

本発明が解決しようとする課題は、振動素子ごとの遅延時間の演算を容易に行うことを可能とする超音波診断装置及び超音波プローブを提供することである。

【課題を解決するための手段】

【0006】

一実施形態にかかる超音波診断装置は、超音波プローブと、遅延時間算出部と、送受信部と、画像生成部とを備える。超音波プローブは、被検体に対して超音波の送受信を行うための複数の振動素子が配列される。遅延時間算出部は、前記複数の振動素子の配列を区分したサブアレイごとに、当該サブアレイ内又はその近傍にある代表座標における前記超音波の送受信にかかる遅延時間を算出し、当該遅延時間と、前記代表座標に対する前記サブアレイに含まれる各振動素子の差分とをもとに、前記各振動素子における遅延時間を近似して算出する。送受信部は、前記振動素子ごとに算出された遅延時間をもとに、前記超音波プローブの複数の振動素子における超音波の送受信を前記遅延時間を持って行わせる。画像生成部は、前記送受信部より受信された超音波から前記被検体の内部の画像データを生成する。

【図面の簡単な説明】

【0007】

【図１】図１は、第１の実施形態にかかる超音波診断装置の構成を例示するブロック図である。

【図２】図２は、送受信部の詳細構成を例示するブロック図である。

【図３】図３は、超音波プローブにおける振動素子の配列を説明する説明図である。

【図４】図４は、サブアレイの代表座標と、サブアレイに含まれる振動素子の座標と、フ

10

20

30

40

50

オーカス座標との位置関係を説明する説明図である。

【図 5】図 5 は、遅延計算部の演算構成を例示するブロック図である。

【図 6】図 6 は、1Dアレイプローブにおける振動素子の配列を説明する説明図である。

【図 7】図 7 は、比較例にかかる遅延計算部の演算構成を例示するブロック図である。

【図 8】図 8 は、比較例にかかる遅延計算部の演算構成を例示するブロック図である。

【図 9】図 9 は、第 2 の実施形態にかかる超音波プローブの構成を例示するブロック図である。

【図 10】図 10 は、変形例にかかる超音波診断装置の動作の一例を示すフローチャートである。

【発明を実施するための形態】

10

【0008】

以下、添付図面を参照して、実施形態にかかる超音波診断装置及び超音波プローブを詳細に説明する。なお、以下の説明において、同様の構成要素には共通の符号を付与するとともに、重複する説明を省略する。

【0009】

(第 1 の実施形態)

図 1 は、第 1 の実施形態にかかる超音波診断装置 100 の構成を例示するブロック図である。図 1 に示すように、超音波診断装置 100 は、超音波プローブ 1 と、モニタ 2 と、入力装置 3 と、装置本体 10 とを有する。

【0010】

20

超音波プローブ 1 は、プローブケーブル 4 を介して装置本体 10 と通信可能に接続される。なお、超音波プローブ 1 は、プローブケーブル 4 を介した有線接続だけでなく、無線などを介して装置本体 10 と通信可能に接続される構成であってもよい。

【0011】

超音波プローブ 1 は、被検体 P に対して超音波の送受信を行うための複数の振動素子が配列されている(図 3 参照)。これら複数の振動素子は、後述する装置本体 10 が有する送受信部 11 から供給される駆動信号に基づいて振動することで超音波を発生する圧電振動子などであってもよい。また、超音波プローブ 1 の複数の振動素子は、被検体 P からの反射波を受信して電気信号に変換する。また、超音波プローブ 1 は、振動素子に設けられる整合層と、振動素子から後方への超音波の伝播を防止するバックング材などを有する。なお、超音波プローブ 1 は、プローブケーブル 4 を介して装置本体 10 と着脱自在に接続される。

30

【0012】

超音波プローブ 1 から被検体 P に超音波が送信されると、送信された超音波は、被検体 P の体内組織における音響インピーダンスの不連続面で次々と反射され、反射波信号として超音波プローブ 1 が有する複数の振動素子にて受信される。受信される反射波信号の振幅は、超音波が反射される不連続面における音響インピーダンスの差に依存する。なお、送信された超音波パルスが、移動している血流や心臓壁などの表面で反射された場合の反射波信号は、ドプラ効果により、移動体の超音波送信方向に対する速度成分に依存して、周波数偏移を受ける。

40

【0013】

ここで、本実施形態にかかる超音波プローブ 1 は、複数の振動素子がラテラル方向及びエレベーション方向にマトリックス状に配列されることで、被検体 P を 3 次元で超音波走査することが可能な 2Dアレイプローブである(図 3 参照)。なお、超音波プローブ 1 は、振動素子ごとの超音波の送受信が遅延計算部 18 で算出された遅延時間を持って行われることで、被検体 P 内部の所定の位置(焦点)に超音波を集束して走査することが可能である。

【0014】

また、超音波プローブ 1 には、振動素子の近傍に温度センサ 60 が設けられている。この温度センサ 60 により検出された超音波プローブ 1 の温度は、プローブケーブル 4 を介

50

して装置本体 10 の制御部 17 に通知される。

【0015】

モニタ 2 は、超音波診断装置 100 の操作者が入力装置 3 を用いて各種設定要求を入力するための GUI (Graphical User Interface) を表示したり、装置本体 10 において生成された超音波画像などを表示したりする。例えば、モニタ 2 は、後述する画像生成部 14 の処理によって生成された超音波画像を表示する。

【0016】

入力装置 3 は、トラックボール、スイッチ、ダイヤル、タッチコマンドスクリーンなどを有する。入力装置 3 は、超音波診断装置 100 の操作者からの各種設定要求を受け付け、装置本体 10 に対して受け付けた各種設定要求を転送する。例えば、入力装置 3 は、2 次元画像上の所定の位置を指定するための入力操作を受け付ける。

10

【0017】

装置本体 10 は、超音波プローブ 1 が受信した反射波に基づいて超音波画像を生成する装置である。具体的には、装置本体 10 は、超音波プローブ 1 が受信した 3 次元の反射波データに基づいて 3 次元の超音波画像 (ボリュームデータ) を生成可能な装置である。装置本体 10 は、図 1 に示すように、送受信部 11 と、B モード処理部 12 と、ドブラ処理部 13 と、画像生成部 14 と、画像メモリ 15 と、内部記憶部 16 と、制御部 17 と、遅延計算部 18 とを有する。

【0018】

送受信部 11 は、遅延計算部 18 により超音波プローブ 1 の振動素子ごとに算出された遅延時間をもとに、超音波プローブ 1 の複数の振動素子における超音波の送受信を遅延時間を持って行わせる。

20

【0019】

図 2 は、送受信部 11 の詳細構成を例示するブロック図である。図 2 に示すように、送受信部 11 は、放射した超音波を焦点に集束するための駆動信号を超音波プローブ 1 の複数の振動素子へ供給する送信部 21 と、これらの振動素子ごとの複数チャンネルの受信信号を整相加算する受信部 22 を備える。送信部 21 は、パルス発生器 211、送信遅延回路 212 及び駆動回路 213 を備えている。

【0020】

パルス発生器 211 は、体内に放射される送信超音波の繰り返し周期を決定するレートパルスを、制御部 17 から供給される基準信号を分周することによって生成し、得られたレートパルスを送信遅延回路 212 へ供給する。送信遅延回路 212 は、パルス発生器 211 より供給されたレートパルスに対し、遅延計算部 18 により超音波プローブ 1 の振動素子ごとに算出された遅延時間をもとに、超音波プローブ 1 の振動素子ごとの遅延時間を与える。駆動回路 213 は、送信遅延回路 212 によって超音波プローブ 1 の振動素子ごとに遅延時間を与えられたレートパルスに基づいて、超音波プローブ 1 の複数の振動素子を駆動させる駆動信号を生成する。

30

【0021】

受信部 22 は、プリアンプ 221、A/D 変換器 222、受信遅延回路 223 及び加算器 224 を備えている。プリアンプ 221 は、超音波プローブ 1 の複数の振動素子から得られた受信信号 (反射波信号) をチャンネルごとに増幅してゲイン補正処理を行う。A/D 変換器 222 は、ゲイン補正された受信信号を A/D 変換する。受信遅延回路 223 は、A/D 変換された受信信号に対し、遅延計算部 18 により超音波プローブ 1 の振動素子ごとに算出された遅延時間をもとに、受信信号のチャンネルごと (例えば、振動素子ごと) に遅延時間を与える。加算器 224 は、受信遅延回路 223 より出力された受信信号の加算処理を行って、反射波データを生成する。即ち、受信遅延回路 223 及び加算器 224 により、超音波送受信方向からの受信超音波に対応した受信信号は整相加算される。

40

【0022】

B モード処理部 12 は、送受信部 11 から反射波データを受信し、対数増幅、包絡線検波処理などを行って、信号強度が輝度の明るさで表現されるデータ (B モードデータ) を

50

生成する。ここで、Bモード処理部12は、検波周波数を変化させることで、映像化する周波数帯域を変えることができる。また、Bモード処理部12は、一つの反射波データに対して、二つの検波周波数による検波処理を並列して行うことができる。

【0023】

ドブラ処理部13は、送受信部11から受信した反射波データから速度情報を周波数解析し、ドブラ効果による血流や組織、造影剤エコー成分を抽出し、平均速度、分散、パワーなどの移動体情報を多点について抽出したデータ(ドブラデータ)を生成する。

【0024】

なお、本実施形態にかかるBモード処理部12およびドブラ処理部13は、2次元の反射波データおよび3次元の反射波データの両方について処理可能である。すなわち、本実施形態にかかるBモード処理部12は、3次元の反射波データから3次元のBモードデータを生成することができる。また、本実施形態にかかるドブラ処理部13は、3次元の反射波データから3次元のドブラデータを生成することができる。

【0025】

画像生成部14は、Bモード処理部12及びドブラ処理部13が生成したデータから超音波画像を生成する。すなわち、画像生成部14は、Bモード処理部12が生成したBモードデータから反射波の強度を輝度にて表したBモード画像を生成する。具体的には、画像生成部14は、Bモード処理部12が生成した3次元のBモードデータから、3次元のBモード画像を生成する。

【0026】

また、画像生成部14は、ドブラ処理部13が生成したドブラデータから移動体情報を表す平均速度画像、分散画像、パワー画像、又は、これらの組み合わせ画像としてのカラードブラ画像を生成する。具体的には、画像生成部14は、ドブラ処理部13が生成した3次元のドブラデータから、3次元のカラードブラ画像を生成する。なお、以下では、画像生成部14が生成した3次元のBモード画像及び3次元のカラードブラ画像などの超音波画像をまとめて「ボリュームデータ」と記載する。

【0027】

また、画像生成部14は、生成したボリュームデータをモニタ2にて表示するための各種画像を生成することができる。また、画像生成部14は、上述した各種画像に、種々のパラメータの文字情報、目盛り、ボディマークなどを合成した合成画像を生成することもできる。

【0028】

画像メモリ15は、画像生成部14が生成したボリュームデータを記憶するメモリである。また、画像メモリ15は、Bモード処理部12やドブラ処理部13が生成したデータを記憶することも可能である。

【0029】

内部記憶部16は、超音波送受信、画像処理及び表示処理を行うための制御プログラムや、診断情報(例えば、患者ID、医師の所見など)や、診断プロトコルや各種ボディマークなどの各種データを記憶する。また、内部記憶部16は、必要に応じて、画像メモリ15が記憶する画像(ボリュームデータ)の保管などにも使用される。

【0030】

制御部17は、情報処理装置(計算機)としての機能を実現する制御プロセッサ(CPU: Central Processing Unit)であり、超音波診断装置100の処理全体を制御する。具体的には、制御部17は、入力装置3を介して操作者から入力された各種設定要求や、内部記憶部16から読込んだ各種制御プログラム及び各種データに基づき、送受信部11、Bモード処理部12、ドブラ処理部13、画像生成部14及び遅延計算部18の処理を制御する。また、制御部17は、画像メモリ15が記憶するボリュームデータや、内部記憶部16が記憶する各種画像、又は、画像生成部14による処理を行うためのGUI、画像生成部14の処理結果などをモニタ2にて表示するように制御する。

【0031】

10

20

30

40

50

遅延計算部 18 は、制御部 17 の制御のもと、所定の焦点へ超音波を集束させるための、超音波プローブ 1 の振動素子ごとの遅延時間を算出する演算回路である。具体的には、遅延計算部 18 は、A S I C (Application Specific Integrated Circuit) や F P G A (Field Programmable Gate Array) 等の集積回路であってよい。本実施形態では、動的再構成 (Dynamic reconfiguration) により回路構成を動的に切り替えることが可能な F P G A を遅延計算部 18 に用いるものとする。

【0032】

制御部 17 は、内部記憶部 16 などに記憶された超音波プローブ 1 の振動素子ごとの遅延時間を算出するための要素 (振動素子の座標、焦点の座標等) を読み出して遅延計算部 18 に入力する。遅延計算部 18 は、入力された要素をもとに、振動素子ごとの遅延時間を算出する。ここで、遅延計算部 18 が算出する、振動素子ごとの遅延時間の詳細について説明する。

10

【0033】

所定の焦点に超音波を集束するための振動素子ごとの遅延時間は、各振動素子から設定した焦点までの距離を計算し、それを音の速度から時間に換算して求める。ここで、焦点から各振動素子への距離は、各振動素子の位置 (空間上の座標) が異なるためそれぞれ唯一のものである。したがって遅延時間も各振動素子に関して独自のものになる。すなわち、全ての振動素子に対して遅延計算を行う必要がある。

【0034】

例えば、超音波プローブが 1 D アレイプローブの場合は、ラテラル方向へのみ振動素子が配列されていたが、2 D アレイプローブの場合はエレベーション方向への配列も加わる。一例として、循環器用の 2 D アレイプローブであり、ラテラル方向へ 48 素子、エレベーション方向へ 36 素子の場合には総素子数が 1728 となる。また、腹部用の 2 D アレイプローブであり、ラテラル方向へ 128 素子、エレベーション方向へ 36 素子の場合には総素子数が 4608 となる。このように、超音波プローブ 1 における振動素子の総素子数の増大に伴って、遅延時間の演算量も増大する。

20

【0035】

このため、遅延計算部 18 では、遅延時間の演算を容易に行うため、超音波プローブ 1 における複数の振動素子の配列を区分したサブアレイごとに、そのサブアレイ内又はその近傍にある代表座標における超音波の送受信にかかる遅延時間を算出する。そして、遅延計算部 18 は、算出した代表座標の遅延時間と、代表座標に対する、サブアレイに含まれる各振動素子の差分とをもとに、各振動素子における遅延時間を近似して算出する。

30

【0036】

図 3 は、超音波プローブ 1 における振動素子 $e_1 \sim e_i$ の配列を説明する説明図である。図 3 に示すように、超音波プローブ 1 における振動素子 $e_1 \sim e_i$ は、ラテラル方向及びエレベーション方向に配列されている。ここで、振動素子 $e_1 \sim e_i$ の全ての振動素子を、ラテラル方向及びエレベーション方向において隣接するもの同士の所定数の振動素子ごとのグループに分ける。これらのグループをサブアレイ a と呼ぶ。なお、図 3 の例では、ラテラル方向に 4 素子、エレベーション方向に 3 素子であり、 4×3 の 12 素子で一つのサブアレイ a を構成しているが、ラテラル方向及びエレベーション方向における素子数については図示例に限定しない。

40

【0037】

ここで、サブアレイ a 内又はその近傍における空間座標上の 1 点に、サブアレイ a 内の振動素子を代表する代表座標を設定する。例えば、サブアレイ a 内の振動素子の空間的中点に代表座標を設定する。この代表座標は、グループ分けしたサブアレイ a ごとの値として内部記憶部 16 などに予め設定されており、サブアレイ a の代表的遅延 (代表座標における遅延時間) を求めるために、制御部 17 が内部記憶部 16 より参照して遅延計算部 18 に入力される要素の一つである。

【0038】

遅延計算部 18 では、入力された代表座標における遅延時間を代表的遅延として算出す

50

る。また、遅延計算部 18 は、サブアレイ a 内の振動素子の座標を制御部 17 より受け付けて、サブアレイ a 内の振動素子の座標を、代表座標との差分（差分座標）で表す。そして、遅延計算部 18 は、実際に必要とする、各振動素子において独自の遅延時間を、先に述べた代表的遅延と、差分座標から近似して求める。

【0039】

なお、代表座標は、サブアレイ a 内の空間的中点に最も近い位置にある一つの振動素子の座標を設定してもよい。この場合は、サブアレイ a 内における他の振動素子の遅延時間を、代表座標として設定した振動素子の遅延時間と、差分座標から近似して求めればよく、一つの振動素子の座標を代表座標としない場合に比べて遅延時間の演算を一つ減らすことができるので、演算を軽減できる。

10

【0040】

図 4 は、サブアレイ a の代表座標 r_{ep} と、サブアレイ a に含まれる振動素子の座標 P と、フォーカス座標 F との位置関係を説明する説明図である。図 4 に示すように、代表座標 r_{ep} が $(x_r \ y_r \ z_r)$ であり、フォーカス座標 $F(x_f \ y_f \ z_f)$ からその代表座標 r_{ep} への代表的遅延が dly_{rep} である。各振動素子と代表座標 r_{ep} との差分は $(dx_i \ dy_i \ dz_i)$ で表わされる。したがって各振動素子の座標 P は、 $(x_r + dx_i \ y_r + dy_i \ z_r + dz_i)$ で表わされる。 dly_i が実際にほしい各振動素子の遅延時間である。

【0041】

図 4 に示した座標設定に従い、遅延時間 dly_i の計算式を次の式 (1) のように展開する。なお、式 (1) では、遅延時間の演算にかかる音の速度での割り算は省略する。遅延時間の演算においては座標パラメータに距離 - 時間変換を含めることが可能であることから、以降の説明では、音速による割り算を省略した形で遅延時間を表現する。

20

【0042】

【数 1】

$$\begin{aligned} dly_i &= \sqrt{\{x_f - (x_r + dx_i)\}^2 + \{y_f - (y_r + dy_i)\}^2 + \{z_f - (z_r + dz_i)\}^2} \\ &= \sqrt{(x_f - x_r)^2 + (x_f - y_r)^2 + (z_f - z_r)^2 - 2(x_f - x_r)dx_i - 2(y_f - y_r)dy_i - 2(z_f - z_r)dz_i} \\ &\quad + dx_i^2 + dy_i^2 + dz_i^2 \end{aligned} \quad \dots (1)$$

30

【0043】

ここで、式 (1) のルート内の最終項、差分座標の二乗については、 $|dly_i|$ に対して相対的に小さい値のさらに二乗であり十分小さくなるので、それらを見捨てる。これにより次の式 (2) を得る。

【0044】

【数 2】

$$dly_i \approx \sqrt{(x_f - x_r)^2 + (x_f - y_r)^2 + (z_f - z_r)^2 - 2(x_f - x_r)dx_i - 2(y_f - y_r)dy_i - 2(z_f - z_r)dz_i} \quad \dots (2)$$

【0045】

式 (2) のルート内の前方の 3 項は、次の式 (3) に示す代表的遅延のルート内の各項に一致することがわかる。

40

【0046】

【数 3】

$$dly_{rep} = \sqrt{(x_f - x_r)^2 + (x_f - y_r)^2 + (z_f - z_r)^2} \quad \dots (3)$$

【0047】

ここで、次の式 (4) を定義する。

【0048】

【数 4】

$$d\text{lt}_i \equiv -(x_f - x_r)dx_i - (y_f - y_r)dy_i - (z_f - z_r)dz_i \quad \cdots(4)$$

【0049】

$d\text{ly}_i$ をテイラー展開し、その2次項以降を無視すると、次の式(5)が得られる。

【0050】

【数 5】

$$d\text{ly}_i \approx d\text{ly}_{\text{rep}} + \frac{d\text{lt}_i}{d\text{ly}_{\text{rep}}} \quad \cdots(5)$$

10

【0051】

式(5)は、サブアレイ a 内の各振動素子の遅延時間は、代表的遅延($d\text{ly}_{\text{rep}}$)と、式(4)の計算値($d\text{lt}_i$)との演算で求めることができる、ということを示している。つまり、従来どおりの理論式(後述の式(6)、式(7)参照)に則ってまともに遅延時間の計算をする必要があるのは代表座標に対してだけであり、各振動素子の遅延時間は四則演算により近似して求めることができるのである。ハードウェア規模、演算量を増大させるのは、一般に平方根を演算する部分であることから、上述した式(5)に則って計算する演算構成では、振動素子の素子数が増大する場合であっても、ハードウェア規模、演算量の増大を抑えることが可能である。

【0052】

20

遅延計算部18の演算構成は、上述した式(5)に則って各振動素子の遅延時間を算出する。図5は、遅延計算部18の演算構成を例示するブロック図である。

【0053】

図5に示すように、遅延計算部18の演算構成は、足し算器101~105と、掛け算器111~113と、平方根回路120とにより代表的遅延($d\text{ly}_{\text{rep}}$)を求める部分と、代表的遅延の逆数を演算する逆数計算回路130と、サブアレイ a 内の各振動素子に対する遅延を差分座標から近似して求める遅延算出部140とを備える。

【0054】

ここで、遅延算出部140は、サブアレイ a 内の振動素子の数用意される(例えば3×4の12素子分)。これにより、1回の演算でサブアレイ a 内全ての振動素子における遅延時間が求まることとなる。また、遅延算出部140は、掛け算器141~143と、足し算器145、146とにより式(4)の計算値($d\text{lt}_i$)を求める部分と、逆数計算回路130からの出力を掛け合わせる掛け算器144と、代表的遅延($d\text{ly}_{\text{rep}}$)を加えて振動素子の遅延時間($d\text{ly}_i$)を出力する足し算器147とを備える。

30

【0055】

上述した演算構成を有する遅延計算部18では、総振動素子数が例えば4608(サブアレイ内振動素子数12)に対する遅延を計算するために要する時間は、クロック周波数を40MHzとすると、 $0.025 \text{ us} \times 4608 / 12 = 9.6 \text{ us}$ となる。演算時間の目安を10us内とすると、上述した遅延計算部18の演算構成で十分である。送受両方の遅延を計算させるためには、上述した遅延計算部18の演算構成1セッ

40

【0056】

ここで、サブアレイ a ごとに、各振動素子における遅延時間を近似して算出する上述した演算構成とは異なり、1Dアレイプロップ、2Dアレイプロップにおいて、振動素子ごとに遅延時間を演算する比較例を説明する。

【0057】

図6は、1Dアレイプロップにおける振動素子 $e_1 \sim e_i$ の配列を説明する説明図である。図6に示すように、1Dアレイプロップでは、一方向(X方向)に振動素子 $e_1 \sim e$

50

i が配列されている。ここで、 X 方向と直交する Y 、 Z 方向のうち、超音波を照射する照射方向を Z 方向とする。そして、焦点の座標を (x_f, z_f) 、振動素子 e_i の座標を (x_{e_i}, z_{e_i}) とすると、遅延時間 dly_i の計算式は、式 (1) と同様、次の式 (6) のように展開できる。

【0058】

【数6】

$$dly_i = \sqrt{(x_f - x_{e_i})^2 + (z_f - z_{e_i})^2} \quad \cdots (6)$$

【0059】

図7は、比較例にかかる演算構成を例示するブロック図であり、具体的には、上述した式 (6) に則って1Dアレイプロブの各振動素子の遅延時間を算出する演算構成を示す図である。図7に示すように、式 (6) に則って各振動素子の遅延時間を算出する演算構成では、足し算器1001、1002、1021と、掛け算器1011、1012とによりルート内を求める部分と、平方根回路1031とを備える。

10

【0060】

平方根回路1031は比較的大規模な回路となるので、図7の演算構成が何セット必要になるかで、システムのコスト/電力に対する影響度が決まる。一度に全振動素子分の遅延時間が必要な場合、振動素子数が128であるとする、図7の演算構成は128セット必要になる。しかしながら、実際には、ある送受信処理が終了した後、その次の処理のための準備期間 (10 ~ 20 μ s) が存在するので、その準備期間の間に遅延時間の演算ができればよい。また、図7の演算構成を振動素子間で共有し、順番にそれぞれの遅延時間を計算するというやり方がとられる。例えば演算構成を40MHzで動作させるとして、128回の計算を実行するのに要する時間は、0.025 μ s $\times$ 128 = 3.2 μ s、送受両方の遅延を計算しても6.4 μ sで、十分準備期間内に終了する計算量である。つまり、振動素子数が128である1Dアレイプロブのフォーカスについては、図7の演算構成はただひとつ必要になるだけであり、システムへのコスト/電力の影響度は小さい。

20

【0061】

同様に、2Dアレイプロブの比較例では、エレベーション方向 (座標系では Y 方向) への振動素子が加わるので、遅延時間の計算式は次の式 (7) となる。

30

【0062】

【数7】

$$dly_i = \sqrt{(x_f - x_{e_i})^2 + (y_f - y_{e_i})^2 + (z_f - z_{e_i})^2} \quad \cdots (7)$$

【0063】

図8は、比較例にかかる演算構成を例示するブロック図であり、具体的には、上述した式 (7) に則って2Dアレイプロブの各振動素子の遅延時間を算出する演算構成を示す図である。図8に示すように、式 (7) に則って2Dアレイプロブの各振動素子の遅延時間を算出する演算構成では、式 (6) の場合 (図7参照) と比較して、足し算器1003、1022、掛け算器1013を更に追加した構成となる。

40

【0064】

ここで、振動素子数が4608の場合、仮に1セットの演算構成で実行するとした場合の必要時間は、0.025 μ s $\times$ 4608 = 115.2 μ sとなる。この場合、とても準備期間中に終了させることはできない。従って比較例の演算構成では、次のような対策がある。

a) 動作速度を上げる (クロック周波数を上げる)。

b) 回路を複数セット持つ。

【0065】

a) については、ただひとつの演算構成で実行するとしたときに要求されるクロック周波数は約930MHzとなる。現在、このクロックで動作できるFPGAは存在しない。

50

仮に高度に回路最適化した専用集積回路（ASIC）で実現しようとしても、高速動作に伴い消費電力が増大し、その点でシステム要求を満たすことが難しくなる。

【0066】

b) については、前述した条件と同様に総振動素子数4608、クロック周波数40MHz、許される計算時間10 μ sと仮定し、送受遅延を計算するのに必要な回路セット数を見積もると、24セットとなる。図8の演算構成が24セット必要となると、システムへのコストの影響は甚大である。特に、平方根をとるアルゴリズムをハードウェアで実現する場合は、回路規模が大きいので、それが24も必要となると、例えばFPGAで実現するとしてより大きなものを選ばざるを得なくなる。次の（表1）では、総振動素子数4608、クロック周波数40MHz、許される計算時間10 μ sの条件を仮定した場合の、図8の演算構成が24セットの比較例と、前述した遅延計算部18（2セット）とのハードウェア要素の比較を示す。

【0067】

【表 1】

(表1) 必要ハードウェア要素の比較		
ハードウェア要素	比較例の場合	遅延計算部18の場合
足し算器	120	82
掛け算器	72	102
平方根回路	24	2
逆数計算回路	0	2

(総素子数4608、クロック周波数40MHz、計算時間10us以内、送受それぞれ1点焦点に対する遅延計算)

【0068】

(表1)でも明らかなように、ハードウェア規模に対する影響が大きい平方根回路を24持つ比較例に対し、前述した遅延計算部18ではそれが2に激減するので、効果は明らかである。なお、前述した遅延計算部18では、掛け算器が増えることになるが、最近のFPGAはハードマクロとして多数の掛け算器を持つので、この差は不利にはならない。また、逆数計算回路が必要になるが、動的再構成の際に逆数演算に必要なデータを内蔵メモリにあらかじめ格納しておき、そのデータを参照して求める方法がある。掛け算器同様、最近のFPGAは規模が小さなものでも内蔵メモリが潤沢に用意されて、かつ必要なの

は２セットだけなので、コストを増大させる要因にはならない。平方根回路の数の削減効果は、それらを補って余りあるものとなる。

【００６９】

（第２の実施形態）

次に、遅延計算部１８、送受信部１１に相当する回路構成を超音波プローブ１の内部に備える第２の実施形態を説明する。図９は、第２の実施形態にかかる超音波プローブ１ａの構成を例示するブロック図である。

【００７０】

プローブ制御部４０は、装置本体１０の制御部１７から送信される制御信号をもとに、遅延計算部１８、送信部２１、受信部２２の制御を行う。温度センサ６０は、超音波プローブ１ａにかかる温度を検出するサーミスタであり、検出した温度をプローブ制御部４０へ出力する。温度センサ６０が検出する温度は、音響モジュール５０の振動素子の近傍に配置されることで検出可能となる被検体Ｐとの接触面の温度の他、送受信部１１、遅延計算部１８、プローブ制御部４０等の超音波プローブ１ａの内部温度であってよい。

【００７１】

上述した超音波プローブ１ａのように、遅延計算部１８、送受信部１１に相当する回路構成をプローブ内部に備える構成であってもよい。超音波プローブ１ａについては、ハードウェア実装領域はおのずと限られた体積内となり、熱がこもるため、消費電力は極力抑えなければならないなどの制約がある。しかしながら、前述した遅延計算部１８を採用することで、これらの制約を容易にクリアすることができる。

【００７２】

（変形例）

上述した第１、第２の実施形態では、サブアレイａごとに、各振動素子における遅延時間を近似して算出する動作モード（以下、省電力モード）でのみ動作する。これに対し、変形例では、上述した省電力モードの他に、比較例で示したように、各振動素子の位置をもとに、その振動素子における遅延時間を算出する動作モード（以下、通常モード）を用意し、この２つの動作モードを切り替える構成を例示する。なお、上述した省電力モード、通常モードに対応するため、それぞれに対応した演算構成の遅延計算部１８を複数用意してもよいが、変形例では、動的再構成により、切替部としての制御部１７の制御のもとで、遅延計算部１８の回路構成を切り替えるものとする。

【００７３】

図１０は、変形例にかかる超音波診断装置１００の動作の一例を示すフローチャートである。図１０に示すように、処理が開始されると、超音波診断装置１００の制御部１７は、各部の初期設定を行う（Ｓ１０）。具体的には、制御部１７は、内部記憶部１６に記憶されている初期の設定条件に従った動作モード（省電力モード／通常モード）での動作を開始すべく、動的再構成により演算構成を遅延計算部１８に書き込む。

【００７４】

例えば、初期の設定条件として省電力モードが設定されている場合、制御部１７は、サブアレイａごとに、各振動素子における遅延時間を近似して算出する図５に例示した演算構成を遅延計算部１８に書き込む。また、初期の設定条件として通常モードが設定されている場合、制御部１７は、各振動素子の位置をもとに、その振動素子における遅延時間を算出する図８に例示した演算構成を所定のセット分、遅延計算部１８に書き込む。

【００７５】

この設定条件については、入力装置３などを介して操作者により予め設定される。例えば、振動素子数の多い腹部用の超音波プローブ１を用いる場合には、初期の設定条件として省電力モードを設定する。また、振動素子数の比較的少ない循環器用の超音波プローブ１を用いる場合には、初期の設定条件として通常モードを設定する。

【００７６】

なお、上述した通常モード、省電力モードでの動作状況は、制御部１７の制御のもと、モニタ２の表示画面上に表示してもよい。この場合、操作者は、モニタ２の表示を確認す

10

20

30

40

50

ることで、通常モード、省電力モードのいずれの動作モードで動作しているかを認識できる。

【0077】

次いで、制御部17は、温度センサ60などにより超音波プローブ1、1aの温度を取得し、その取得した温度が予め設定された温度以上であるか否かを判定する(S11)。超音波プローブ1、1aの温度が予め設定された温度以上の高い状態である場合、制御部17は、消費電力を抑えて発熱量を少なくすることができる省電力モードに動作モードを設定する(S14)。

【0078】

超音波プローブ1、1aの温度が予め設定された温度未満の低い状態である場合、制御部17は、超音波のフォーカス位置が予め設定された位置以上の深い位置であるか否かを判定する(S12)。超音波のフォーカス位置が予め設定された位置以上の深い位置である場合、遅延時間を近似して算出する場合に生じる誤差がより小さくなることから、制御部17は、動作モードを省電力モードに設定する(S14)。

【0079】

超音波のフォーカス位置が予め設定された位置未満の浅い位置である場合、制御部17は、動作モードを通常モードに設定し(S13)、遅延時間を近似して算出することなく、より鮮明な超音波画像を得るようにする。

【0080】

S13、S14に次いで、制御部17は、S13、S14で設定された動作モードと、それ以前に設定されていた動作モードとを比較し、モード変更の有無を判定する(S15)。ここで、動作モードの変更がない場合、制御部17はS17へ処理を進める。動作モードの変更がある場合、制御部17は、動的再構成により、S13で設定された通常モード、又はS14で設定された省電力モードに合わせた演算構成を遅延計算部18に書き込み(S16)、S17へ処理を進める。

【0081】

S17において、制御部17は、入力装置3による終了指示の有無などをもとに、処理の終了の有無を判定する。ここで、処理を継続する(S17:NO)場合、制御部17はS11へ処理を戻す。

【0082】

なお、上述したフローチャートは、超音波プローブの温度に応じて動作モードを切り替えるものであり、プローブ内に遅延計算部18を備える第2の実施形態に好適なものである。第1の実施形態については、遅延計算部18を装置本体10側に備えることから、超音波プローブの温度に応じて動作モードを切り替える必要がなく、S11の処理を省略してもよい。また、S11の代わりに、消費電力量を低減する設定が入力装置3などにより行われているか否かを判定する処理を追加し、制御部17は、消費電力量を低減する設定が行われている場合に省電力モードを設定してもよい。

【0083】

以上説明した少なくともひとつの実施形態によれば、振動素子ごとの遅延時間の演算を容易に行うことができる。

【0084】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。例えば図9による第2の実施形態は送受信回路をプローブ側に持つものだが、現在A/D変換器まで内蔵しているケースはまれであり、アナログ信号のままサブアレイ・ビームフォーミングを行い、装置側でA/D変換後、主となるビームフォーミングを行う場合が多い。この場合でも本発明は有効である。これら実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれると同様に、特許請求の範囲に記載された発明とその均等の範囲に含まれるものである。

10

20

30

40

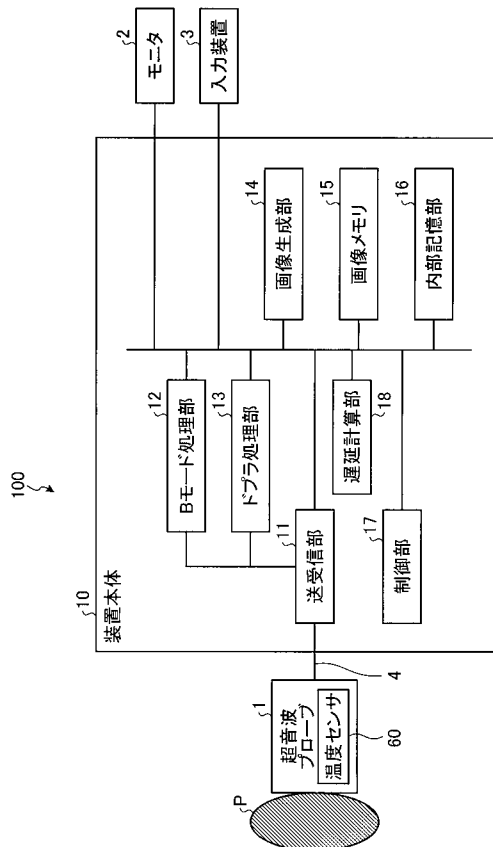
50

【符号の説明】

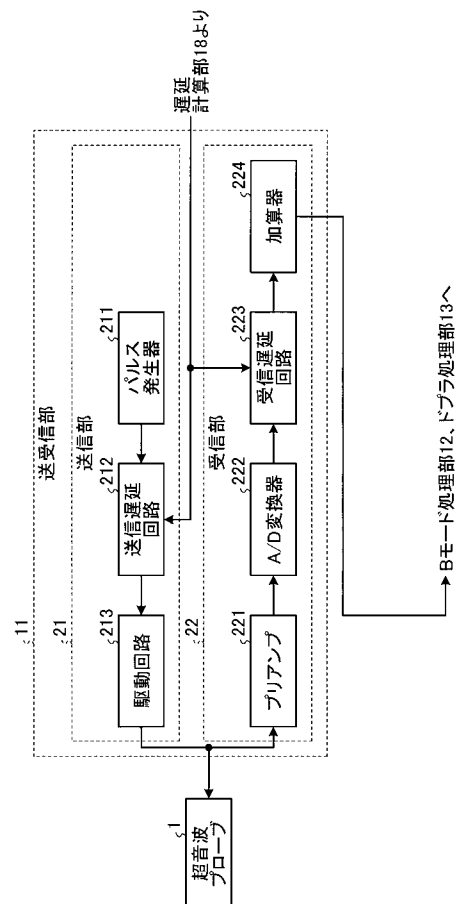
【0085】

100 ... 超音波診断装置、1、1a ... 超音波プローブ、2 ... モニタ、3 ... 入力装置、4 ... プローブケーブル、10 ... 装置本体、11 ... 送受信部、12 ... Bモード処理部、13 ... ドプラ処理部、14 ... 画像生成部、15 ... 画像メモリ、16 ... 内部記憶部、17 ... 制御部、18 ... 遅延計算部、21 ... 送信部、22 ... 受信部、40 ... プローブ制御部、50 ... 音響モジュール、60 ... 温度センサ、213 ... 駆動回路、212 ... 送信遅延回路、211 ... パルス発生器、221 ... プリアンプ、222 ... A/D変換器、223 ... 受信遅延回路、224 ... 加算器、a ... サブアレイ、e1 ~ ei ... 振動素子、P ... 被検体

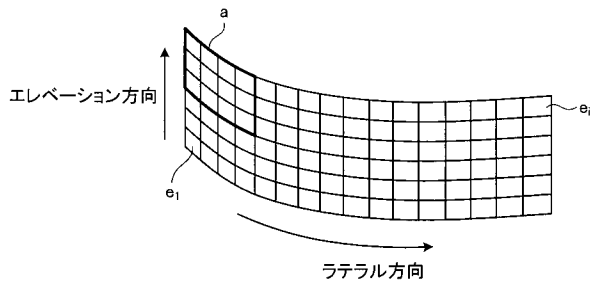
【図1】



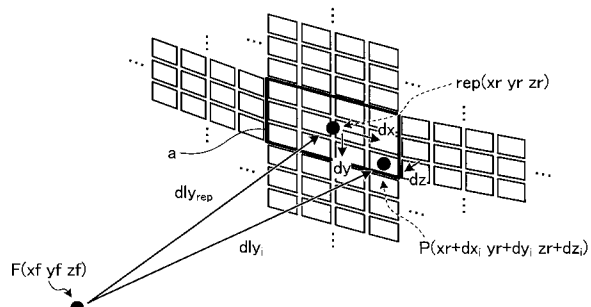
【図2】



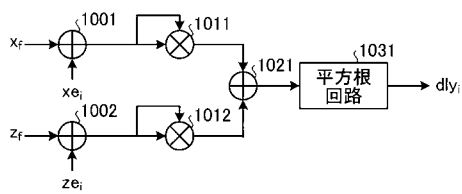
【図 3】



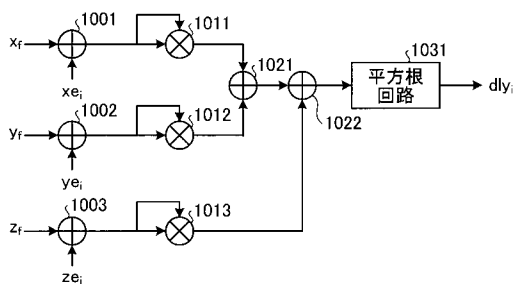
【図 4】



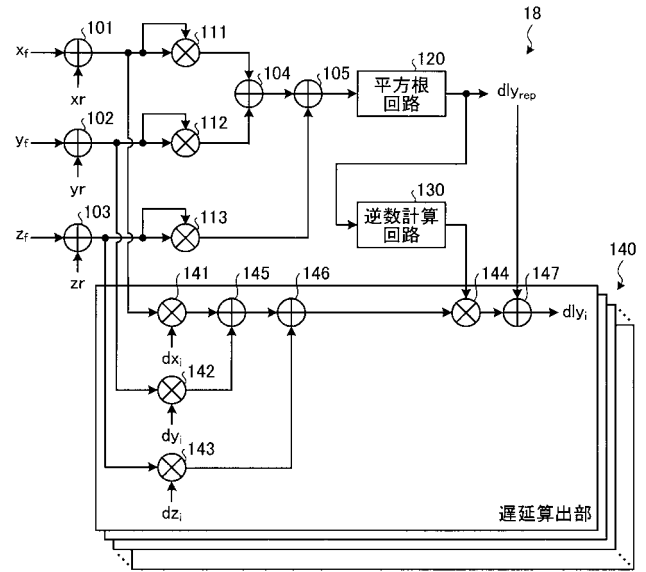
【図 7】



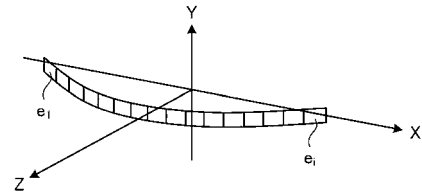
【図 8】



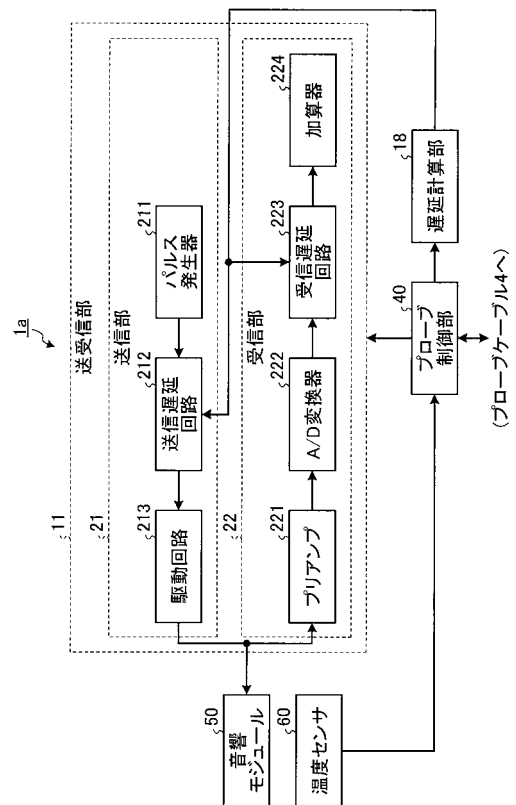
【図 5】



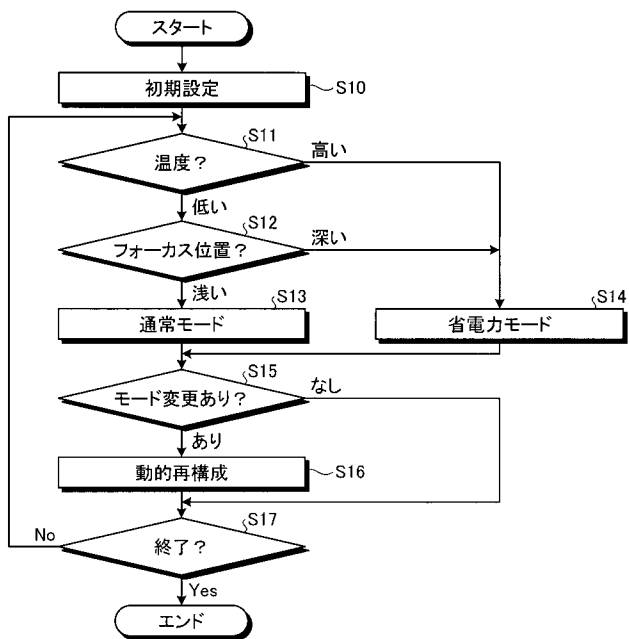
【図 6】



【図 9】



【図 10】



フロントページの続き

- (72)発明者 神山 聡
栃木県大田原市下石上 1 3 8 5 番地 東芝メディカルシステムズ株式会社内
- (72)発明者 芝沼 浩幸
栃木県大田原市下石上 1 3 8 5 番地 東芝メディカルシステムズ株式会社内
- (72)発明者 亀石 渉
栃木県大田原市下石上 1 3 8 5 番地 東芝メディカルシステムズ株式会社内
- (72)発明者 椎名 孝行
栃木県大田原市下石上 1 3 8 5 番地 東芝メディカルシステムズ株式会社内
- (72)発明者 萩原 輝樹
栃木県大田原市下石上 1 3 8 5 番地 東芝メディカルシステムズ株式会社内
- (72)発明者 藤原 周太
栃木県大田原市下石上 1 3 8 5 番地 東芝メディカルシステムズ株式会社内
- F ターム(参考) 4C601 GB06 JB05 JB08 JB52

