

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6205704号  
(P6205704)

(45) 発行日 平成29年10月4日(2017.10.4)

(24) 登録日 平成29年9月15日(2017.9.15)

(51) Int.Cl. F 1  
A 6 1 B 8/00 (2006.01) A 6 1 B 8/00

請求項の数 15 (全 30 頁)

(21) 出願番号	特願2012-235420 (P2012-235420)	(73) 特許権者	000002369
(22) 出願日	平成24年10月25日(2012.10.25)		セイコーエプソン株式会社
(65) 公開番号	特開2014-83282 (P2014-83282A)		東京都新宿区新宿四丁目1番6号
(43) 公開日	平成26年5月12日(2014.5.12)	(74) 代理人	100116665
審査請求日	平成27年10月8日(2015.10.8)		弁理士 渡辺 和昭
		(74) 代理人	100164633
			弁理士 西田 圭介
		(74) 代理人	100179475
			弁理士 仲井 智至
		(72) 発明者	遠藤 甲午
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		審査官	富永 昌彦

最終頁に続く

(54) 【発明の名称】 超音波測定装置、ヘッドユニット、プローブ及び診断装置

(57) 【特許請求の範囲】

【請求項1】

開口を有し、前記開口を閉塞する振動膜が設けられた基板と、  
前記基板上に配置された複数の超音波素子を有する超音波素子アレイと、前記基板上に形成され、前記超音波素子アレイと電気的に接続される複数の信号電極線と、を有する超音波トランスデューサーデバイスと、  
前記超音波素子アレイに対して送信信号を出力するための複数の端子を有する集積回路装置と、

を含み、

前記超音波素子は、前記振動膜に設けられ、かつ、前記基板の厚み方向からの平面視で前記開口と重なる領域である開口対応部位に設けられた圧電素子を有し、

前記複数の信号電極線の各信号電極線は、前記複数の超音波素子のうちの一部の超音波素子の少なくとも1つの信号電極が前記基板上に延在形成されている電極層を含み、

前記集積回路装置は前記基板に実装され、前記集積回路装置の前記複数の端子の各端子が前記複数の信号電極線のいずれかに接続されていることを特徴とする超音波測定装置。

【請求項2】

請求項1において、

前記超音波素子アレイは矩形であり、

前記矩形の長辺方向を第1の方向とする場合に、前記集積回路装置の長辺方向が前記第1の方向に沿うように、前記集積回路装置が前記基板に実装され、

10

20

前記複数の信号電極線は、前記第1の方向に交差する第2の方向に沿って前記基板に形成されることを特徴とする超音波測定装置。

【請求項3】

請求項1又は2において、

前記複数の超音波素子の各超音波素子は、第1の電極と、第2の電極と、前記第1の電極と前記第2の電極との間に設けられたトランスデューサー部とを有し、

前記第1の電極又は前記第2の電極が前記少なくとも1つの信号電極線として前記基板上に延在形成されていることを特徴とする超音波測定装置。

【請求項4】

請求項1乃至3のいずれかにおいて、

前記集積回路装置の前記複数の端子は、

突起電極により構成され、

前記集積回路装置は、

前記基板に対してフリップチップ実装されていることを特徴とする超音波測定装置。

【請求項5】

請求項1乃至4のいずれかにおいて、

前記集積回路装置の回路素子はシリコン基板に形成され、

前記超音波トランスデューサーデバイスの前記基板はシリコンで構成されることを特徴とする超音波測定装置。

【請求項6】

請求項1乃至5のいずれかにおいて、

前記振動膜が前記基板上に形成され、前記少なくとも1つの信号電極は前記振動膜上に延在形成されていることを特徴とする超音波測定装置。

【請求項7】

請求項6において、

前記基板に実装される第2の集積回路装置を含み、

前記超音波素子アレイは矩形であり、

前記集積回路装置は前記矩形の第1の長辺側に実装され、前記第2の集積回路装置は前記矩形の第2の長辺側に実装されることを特徴とする超音波測定装置。

【請求項8】

請求項1乃至7のいずれかにおいて、

前記超音波素子アレイは矩形であり、

前記集積回路装置は、前記送信信号を出力するための送信回路を前記複数の端子ごとに有し、

前記矩形の長辺方向を第1の方向とする場合に、複数の前記送信回路は、前記集積回路装置を前記基板に対して実装した状態において前記第1の方向に沿って配置されていることを特徴とする超音波測定装置。

【請求項9】

請求項8において、

前記集積回路装置は、前記複数の端子ごとに、当該端子に接続される送受信切り替えスイッチを有し、

複数の前記送受信切り替えスイッチは、前記集積回路装置を前記基板に対して実装した状態において前記第1の方向に沿って配置されていることを特徴とする超音波測定装置。

【請求項10】

請求項8又は9において、

前記集積回路装置は、

前記第1の方向に沿って配置されている前記複数の端子と前記第1の方向に沿って配置されている前記複数の送信回路との間に配置されるマルチプレクサーを有することを特徴とする超音波測定装置。

【請求項11】

10

20

30

40

50

請求項 1 乃至 1 0 のいずれかにおいて、  
前記超音波素子アレイを保護する保護膜層が、前記基板及び前記基板に実装された前記集積回路装置上に形成されることを特徴とする超音波測定装置。

【請求項 1 2】

請求項 1 0 において、  
前記保護膜層は音響整合層を兼ねることを特徴とする超音波測定装置。

【請求項 1 3】

プローブのヘッドユニットであって、  
請求項 1 乃至 1 2 のいずれかに記載された超音波測定装置を含み、  
前記プローブのプローブ本体に対して着脱可能であることを特徴とするヘッドユニット

10

【請求項 1 4】

プローブ本体と、  
請求項 1 乃至 1 2 のいずれかに記載された超音波測定装置を有し、前記プローブ本体に脱着可能なヘッドユニットと、  
を含むことを特徴とするプローブ。

【請求項 1 5】

請求項 1 乃至 1 2 のいずれかに記載された超音波測定装置と、  
表示用画像データを表示する表示部と、  
を含むことを特徴とする診断装置。

20

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、超音波測定装置、ヘッドユニット、プローブ及び診断装置等に関する。

【背景技術】

【0 0 0 2】

例えば特許文献 1 には、バルクの圧電部材の後面電極の一部から圧電部材の側面にかけて絶縁体層が設けられ、圧電部材の前面電極に連続し後面電極側まで回り込むように導電体層が設けられ、圧電部材の後面側において導電体層及び後面電極には、フレキシブル基板に形成された配線が接続される超音波プローブが、開示されている。

30

【先行技術文献】

【特許文献】

【0 0 0 3】

【特許文献 1】特開 2 0 0 5 - 3 4 1 0 8 5 号公報

【発明の概要】

【発明が解決しようとする課題】

【0 0 0 4】

さて、従来より超音波を送受信する超音波素子としてバルクの圧電部材が用いられてきた。しかしながら、バルクの圧電部材を駆動するためには例えば 1 0 0 V 程度の高電圧が必要であるため、高耐圧の駆動 IC を用いる必要がある。高耐圧の IC は一般的に実装面積が大きくなったり、IC の個数が多くなるため、その IC を搭載した装置の小型化が困難であるという課題がある。

40

【0 0 0 5】

本発明の幾つかの態様によれば、装置の小型化が可能な超音波測定装置、ヘッドユニット、プローブ及び診断装置等を提供できる。

【課題を解決するための手段】

【0 0 0 6】

本発明の一態様は、基板と、前記基板上に配置された複数の超音波素子を有する超音波素子アレイと、前記基板上に形成され、前記超音波素子アレイと電気的に接続される複数の信号電極線と、を有する超音波トランスデューサーデバイスと、前記超音波素子アレイ

50

に対して送信信号を出力するための複数の端子を有する集積回路装置と、を含み、前記複数の信号電極線の各信号電極線は、前記複数の超音波素子のうちの一部の超音波素子の少なくとも1つの信号電極が前記基板上に延在形成されている電極層を含み、前記集積回路装置は前記基板に実装され、前記集積回路装置の前記複数の端子の各端子が前記複数の信号電極線のいずれかに接続されている超音波測定装置に関係する。

【0007】

本発明の一態様によれば、超音波素子の信号電極が超音波トランスデューサーデバイスの基板上に信号電極線として延在形成される。集積回路装置は超音波トランスデューサーデバイスの基板に実装され、その実装状態において集積回路装置の複数の端子の各端子は、複数の信号電極線のいずれかに接続される。これにより、装置の小型化が可能になる。

10

【0008】

また本発明の一態様では、前記超音波素子アレイは矩形であり、前記矩形の長辺方向を第1の方向とする場合に、前記集積回路装置の長辺方向が前記第1の方向に沿うように、前記集積回路装置が前記基板に実装され、前記複数の信号電極線は、前記第1の方向に交差する第2の方向に沿って前記基板に形成されてもよい。

【0009】

このようにすれば、集積回路装置の複数の端子が超音波素子アレイの長辺に対向するように、集積回路装置を基板に実装できる。そして、その複数の端子と基板の複数の信号電極線を接続することで、簡素な配線で集積回路装置と超音波素子アレイを接続できる。

【0010】

20

また本発明の一態様では、前記複数の超音波素子の各超音波素子は、第1の電極と、第2の電極と、前記第1の電極と前記第2の電極との間に設けられたトランスデューサー部とを有し、前記第1の電極又は前記第2の電極が前記少なくとも1つの信号電極線として前記基板上に延在形成されていてもよい。

【0011】

このようにすれば、基板上に延在形成された信号電極線によってトランスデューサー部の電極から超音波トランスデューサーデバイスの信号端子までを他の配線部材を介在させることなく接続することが可能となる。

【0012】

また本発明の一態様では、前記集積回路装置の前記複数の端子は、突起電極により構成され、前記集積回路装置は、前記基板に対してフリップチップ実装されていてもよい。

30

【0013】

このようにすれば、集積回路装置をフリップチップ実装することで、例えばフラットパッケージなどによってプローブ本体のリジッド基板に実装する場合よりも実装面積を削減でき、超音波測定装置をより小型化することが可能となる。

【0014】

また本発明の一態様では、前記集積回路装置の回路素子はシリコン基板に形成され、前記超音波トランスデューサーデバイスの前記基板はシリコンで構成されてもよい。

【0015】

このようにすれば、熱膨張率が同じシリコン基板同士の接合により集積回路装置を超音波トランスデューサーデバイスの基板に実装できるため、熱膨張率が異なる異素材の接合に比べて接合信頼性が高い実装を実現できる。

40

【0016】

また本発明の一態様では、前記超音波素子アレイの振動膜が前記基板上に形成され、前記少なくとも1つの信号電極は前記振動膜上に延在形成されていてもよい。

【0017】

このようにすれば、超音波素子アレイの超音波素子により振動する振動膜を基板上に形成し、その振動膜上に超音波素子の信号電極を延在形成することにより、基板上に複数の信号電極線を形成できる。

【0018】

50

また本発明の一態様では、前記基板に実装される第2の集積回路装置を含み、前記超音波素子アレイは矩形であり、前記集積回路装置は前記矩形の第1の長辺側に実装され、前記第2の集積回路装置は前記矩形の第2の長辺側に実装されてもよい。

【0019】

このようにすれば、超音波素子アレイを構成する複数の超音波素子列の両端から送信信号を印加することができる。これにより、例えば超音波素子列に接続された信号電極線が高抵抗である等の理由により送信信号が減衰する場合であっても、超音波素子列の両端から送信信号を印加することで、対称な超音波ビームを形成することが可能となる。

【0020】

また本発明の一態様では、前記超音波素子アレイは矩形であり、前記集積回路装置は、前記送信信号を出力するための送信回路を前記複数の端子ごとに有し、前記矩形の長辺方向を第1の方向とする場合に、複数の前記送信回路は、前記集積回路装置を前記基板に対して実装した状態において前記第1の方向に沿って配置前記超音波素子アレイは矩形であり、前記集積回路装置は、前記複数の端子に対して前記送信信号を出力するための複数の送信回路を有し、前記矩形の長辺方向を第1の方向とする場合に、前記複数の送信回路は、前記集積回路装置を前記基板に対して実装した状態において前記第1の方向に沿って配列されてもよい。

10

【0021】

このようにすれば、第1の方向に沿って複数の送信回路を配列することで、集積回路装置を細長い形状に構成することが可能となる。これにより、複数の送信回路が超音波素子アレイの長辺に対して対向するように、集積回路装置を基板に実装することが可能となる。これにより、複数の送信回路と超音波素子アレイを接続する複数の信号電極線を、簡素な配線にできる。

20

【0022】

また本発明の一態様では、前記集積回路装置は、前記複数の端子ごとに、当該端子に接続される送受信切り替えスイッチを有し、複数の前記送受信切り替えスイッチは、前記集積回路装置を前記基板に対して実装した状態において前記第1の方向に沿って配置されてもよい。

【0023】

このようにすれば、送信回路からの送信信号が受信回路へ入力されることを抑制し、受信回路を電気的な破壊から保護することが可能となる。また、複数の送受信切り替えスイッチを第1の方向に沿って配列することで、長細い集積回路装置に対して効率よくレイアウト配置できる。

30

【0024】

また本発明の一態様では、前記集積回路装置は、前記第1の方向に沿って配列配置されている前記複数の端子と前記第1の方向に沿って配列配置されている前記複数の送信回路との間に配置されるマルチプレクサーを有してもよい。

【0025】

このようにすれば、複数の送信回路からマルチプレクサーを介して複数の端子へ出力する信号の流れに沿うように、複数の送信回路とマルチプレクサーと複数の端子とを配置することができる。

40

【0026】

また本発明の一態様では、前記超音波素子アレイを保護する保護膜層が、前記基板及び前記基板に実装された前記集積回路装置上に形成されてもよい。

【0027】

このようにすれば、超音波トランスデューサーデバイスの基板に実装された集積回路装置を、超音波素子アレイを保護する保護膜層により保護することができる。

【0028】

また本発明の一態様では、前記保護膜層は音響整合層を兼ねてもよい。

【0029】

50

このようにすれば、超音波トランスデューサーデバイスの基板に実装された集積回路装置を、音響整合層を兼ねる保護膜層により保護することができる。

【0030】

また本発明の一態様では、前記基板は、アレイ状に配置された複数の開口を有し、前記複数の超音波素子の各超音波素子は、前記複数の開口のうちの対応する開口を塞ぐ振動膜と、前記振動膜の上に設けられる圧電素子部と、を有し、前記圧電素子部は、前記振動膜の上に設けられる下部電極と、前記下部電極の少なくとも一部を覆うように設けられる圧電体膜と、前記圧電体膜の少なくとも一部を覆うように設けられる上部電極と、を有してもよい。

【0031】

このようにすれば、開口を塞ぐ振動膜を圧電素子により振動させる超音波素子によって超音波素子アレイの各超音波素子を構成することができる。これにより、バルクの圧電素子を用いる場合に比べて低電圧の駆動信号で超音波素子を駆動することが可能になり、集積回路装置を低耐圧のプロセスで製造できるため、集積回路装置をコンパクトに形成することが可能となる。

【0032】

また本発明の他の態様は、プローブのヘッドユニットであって、上記のいずれかに記載された超音波測定装置を含み、前記プローブのプローブ本体に対して着脱可能であるヘッドユニットに関する。

【0033】

また本発明の更に他の態様は、プローブ本体と、上記のいずれかに記載された超音波測定装置を有し、前記プローブ本体に脱着可能なヘッドユニットと、を含むプローブに関する。

【0034】

また本発明の更に他の態様は、上記のいずれかに記載された超音波測定装置と、表示用画像データを表示する表示部と、を含む診断装置に関する。

【図面の簡単な説明】

【0035】

【図1】図1(A)～図1(C)は、本実施形態の超音波素子の構成例。

【図2】本実施形態の超音波トランスデューサーデバイスの構成例。

【図3】本実施形態の超音波測定装置の基本構成例。

【図4】本実施形態の超音波測定装置の基本構成例。

【図5】本実施形態の超音波測定装置の基本構成例。

【図6】本実施形態の超音波測定装置の基本構成例。

【図7】図7(A)、図7(B)は、ダミー端子についての説明図。

【図8】本実施形態の超音波測定装置の構成例の回路ブロック図。

【図9】本実施形態の集積回路装置の詳細な構成例。

【図10】超音波プローブの構成例。

【図11】本実施形態の集積回路装置のレイアウト構成例。

【図12】本実施形態の超音波測定装置の第2の基本構成例。

【図13】図13(A)、図13(B)は、本実施形態の超音波測定装置の第2の構成例の回路ブロック図。

【図14】本実施形態の集積回路装置の第2の詳細な構成例。

【図15】本実施形態の集積回路装置の第2のレイアウト構成例。

【図16】ヘッドユニットの構成例。

【図17】図17(A)～図17(C)は、ヘッドユニットの詳細な構成例。

【図18】図18(A)、図18(B)は、超音波プローブの構成例。

【図19】超音波診断装置の構成例。

【発明を実施するための形態】

【0036】

10

20

30

40

50

以下、本発明の好適な実施の形態について詳細に説明する。なお以下に説明する本実施形態は特許請求の範囲に記載された本発明の内容を不当に限定するものではなく、本実施形態で説明される構成の全てが本発明の解決手段として必須であるとは限らない。

【0037】

#### 1. 超音波素子

上述したように、バルクの超音波素子を用いると、高耐圧の駆動ICが必要となるため、装置の小型化が困難であるという課題がある。例えば、ポータブル式の超音波測定装置等では、そのプローブや装置本体を小型化するニーズがあるが、高耐圧の駆動ICを搭載すると小型化が妨げられてしまう。

【0038】

また上述した特許文献1では、超音波素子であるバルク圧電部材の電極がフレキシブル基板を介して送受信部に接続される。フレキシブル基板には、電極と送受信部を接続する配線のみが形成されているため、部品点数やコストが増加するという課題がある。

【0039】

また、超音波素子を駆動するIC（集積回路装置）のほぼ全てがリジッド基板である主基板に実装されることになるため、ICはフラットパッケージで構成されることが想定され、主基板上でICが大きな面積を占めてしまう。またバルク圧電部材を駆動するために100V程度の高電圧に耐える半導体プロセスを用いる必要があるため、ICの実装面積が大きくなる。このように特許文献1の手法では、例えばポータブル式の超音波測定装置等に適用した場合に装置の小型化が困難であるという課題がある。

【0040】

また、上述のように実装面積が大きなICを用いて装置を小型化しようとする、駆動チャンネル数を減らすことで駆動ICの面積や個数を減らすことになるため、超音波素子アレイのチャンネル数が減少するという課題がある。チャンネル数が減少すると超音波ビームの収束性が低下するため、超音波診断装置の重要な特性である分解能が低減してしまう。

【0041】

以下では、このような課題を解決できる本実施形態の超音波測定装置について説明する。まず本実施形態の超音波測定装置に適用される超音波素子について説明する。

【0042】

図1(A)～図1(C)に、本実施形態の超音波測定装置に適用される超音波素子10の構成例を示す。この超音波素子10は、振動膜（メンブレン、支持部材）50と圧電素子部とを有する。圧電素子部は、下部電極（第1電極層）21、圧電体層（圧電体膜）30、上部電極（第2電極層）22を有する。

【0043】

図1(A)は、基板（例えばシリコン基板）60に形成された超音波素子10の、素子形成面側の基板に垂直な方向から見た平面図である。図1(B)は、図1(A)のA-A'に沿った断面を示す断面図である。図1(C)は、図1(A)のB-B'に沿った断面を示す断面図である。

【0044】

第1電極層21は、振動膜50の上層に例えば金属薄膜で形成される。この第1電極層21は、図1(A)に示すように素子形成領域の外側へ延長され、隣接する超音波素子10に接続される配線であってもよい。

【0045】

圧電体層30は、例えばPZT（ジルコン酸チタン酸鉛）薄膜により形成され、第1電極層21の少なくとも一部を覆うように設けられる。なお、圧電体層30の材料は、PZTに限定されるものではなく、例えばチタン酸鉛（ $PbTiO_3$ ）、ジルコン酸鉛（ $PbZrO_3$ ）、チタン酸鉛ランタン（ $(Pb, La)TiO_3$ ）などを用いてもよい。

【0046】

第2電極層22は、例えば金属薄膜で形成され、圧電体層30の少なくとも一部を覆う

10

20

30

40

50

ように設けられる。この第2電極層22は、図1(A)に示すように素子形成領域の外側へ延長され、隣接する超音波素子10に接続される配線であってもよい。

【0047】

振動膜(メンブレン)50は、例えばSiO<sub>2</sub>薄膜とZrO<sub>2</sub>薄膜との2層構造により開口40を塞ぐように設けられる。この振動膜50は、圧電体層30及び第1電極層21、第2電極層22を支持すると共に、圧電体層30の伸縮に従って振動し、超音波を発生させることができる。

【0048】

開口40は、基板60にアレイ状に配置される。開口40の空洞領域は、基板60の裏面(素子が形成されない面)側から反応性イオンエッチング(RIE)等によりエッチングすることで形成される。この空洞領域の開口部45のサイズによって超音波の共鳴周波数が決定され、その超音波は圧電体層30側(図1(A)において紙面奥から手前方向)に放射される。

10

【0049】

超音波素子10の第1の電極は、第1電極層21により形成され、第2の電極は、第2電極層22により形成される。具体的には、第1電極層21のうちの圧電体層30に覆われた部分が第1の電極を形成し、第2電極層22のうちの圧電体層30を覆う部分が第2の電極を形成する。即ち、圧電体層30は、第1の電極と第2の電極に挟まれて設けられる。

【0050】

20

圧電体層30は、第1の電極と第2の電極との間、即ち第1電極層21と第2電極層22との間に電圧が印加されることで、面内方向に伸縮する。超音波素子10は、薄手の圧電素子(圧電体層30)と金属板(振動膜50)を貼り合わせたモノモルフ(ユニモルフ)構造を用いており、圧電体層30が面内で伸び縮みすると貼り合わせた振動膜50の寸法はそのままであるため反りが生じる。圧電体層30に交流電圧を印加することで、振動膜50が膜厚方向に対して振動し、この振動膜50の振動により超音波が放射される。

【0051】

この圧電体層30に印加される電圧は、例えば10~30Vであり、周波数は例えば1~10MHzである。即ち、バルクの圧電素子を用いる場合に比べて低電圧で駆動することができ、駆動ICを低耐圧の半導体プロセスで製造することが可能となる。これにより、超音波診断装置のコンパクト化や多チャンネル化を図ることが可能となる。

30

【0052】

2. 超音波トランスデューサーデバイス(素子チップ)

図2に、本実施形態の超音波測定装置に含まれる超音波トランスデューサーデバイス200の構成例を示す。この超音波トランスデューサーデバイス200は、基板60(図2では図示省略)と、基板60に形成された超音波素子アレイ100と、第1~第nの信号端子XA1~XAn(複数の信号端子)と、第n+1~第2nの信号端子XB1~XBn(第2の複数の信号端子)と、第1のコモン端子XACと、第2のコモン端子XBCと、を含む。

【0053】

40

超音波素子アレイ100は、m行n列のマトリックスアレイ状に配置される複数の超音波素子10、第1~第nの信号電極線LX1~LXn、第1~第mのコモン電極線LY1~LYm、コモン電極線LXCを含む。超音波素子10は、例えば図1(A)~図1(C)に示した構成とすることができる。なお以下では、m=8、n=64の場合を例に説明するが、本実施形態はこれに限定されず、m、nはこれ以外の値であってもよい。

【0054】

図2に示すように、スライス方向DLに沿って第1行~第8行の超音波素子10が配置され、スライス方向DLに交差するスキャン方向DSに沿って第1列~第64列の超音波素子10が配置される。ここでスキャン方向とは、セクタスキャンやリニアスキャンにおいて超音波ビームをスキャンする方向である。

50

## 【 0 0 5 5 】

第 1 ~ 第 6 4 の信号電極線 L X 1 ~ L X 6 4 は、超音波素子アレイ 1 0 0 においてスライス方向 D L に沿って配線され、それぞれ第 1 列 ~ 第 6 4 列の超音波素子 1 0 に駆動電圧を供給する。第 1 ~ 第 6 4 の信号電極線 L X 1 ~ L X 6 4 の一端には、第 1 ~ 第 6 4 の信号端子 X A 1 ~ X A 6 4 がそれぞれ接続され、第 1 ~ 第 6 4 の信号電極線 L X 1 ~ L X 6 4 の他端には、第 6 5 ~ 第 1 2 8 の信号端子 X B 1 ~ X B 6 4 がそれぞれ接続される。この信号電極線 L X 1 ~ L X 6 4 は、図 1 ( A ) の第 1 電極層 2 1 又は第 2 電極層 2 2 が基板 6 0 上に信号端子 X A 1 ~ X A 6 4 まで延在形成されることにより、形成される。ここで、「基板 6 0 上に延在形成される」とは、例えば M E M S プロセスや半導体プロセス等によって基板に導電層 ( 配線層 ) が積層され、その導電層により少なくとも 2 点間 ( 例えば超音波素子から信号端子まで ) が接続されていることである。

10

## 【 0 0 5 6 】

第 1 ~ 第 8 のコモン電極線 L Y 1 ~ L Y 8 は、スキャン方向 D S に沿って配線され、超音波素子アレイ 1 0 0 の複数の超音波素子にコモン電圧を供給する。第 1 ~ 第 8 のコモン電極線 L Y 1 ~ L Y 8 は、スライス方向 D L に沿って配線されたコモン電極線 L X C に接続され、コモン電極線 L X C の一端には第 1 のコモン端子 X A C が接続され、コモン電極線 L X C の他端には第 2 のコモン端子 X B C が接続される。

## 【 0 0 5 7 】

上記の第 1 ~ 第 6 4 の信号電極線 L X 1 ~ L X 6 4 の各線は、図 1 ( A ) 等で説明した第 1 電極層 2 1 及び第 2 電極層 2 2 の一方に対応しており、第 1 ~ 第 8 のコモン電極線 L Y 1 ~ L Y 8 の各線は、第 1 電極層 2 1 及び第 2 電極層 2 2 の他方に対応する。

20

## 【 0 0 5 8 】

なお図 2 では、スライス方向 D L に並ぶ 1 列の超音波素子 1 0 が 1 チャンネル ( 1 つの信号端子 ) に接続される場合を例に説明したが、本実施形態はこれに限定されず、スライス方向 D L に並ぶ複数列の超音波素子が 1 チャンネルに接続されてもよい。例えば、1 チャンネルに 6 列の超音波素子が接続される場合、超音波素子アレイ 1 0 0 は m 行 6 n 列のマトリックスアレイ状となる。

## 【 0 0 5 9 】

また図 2 では、超音波素子アレイ 1 0 0 が m 行 n 列のマトリックス状の配置である場合を例に説明したが、本実施形態はこれに限定されず、複数の単位要素 ( 超音波素子 ) が 2 次元的に規則性を持って配置されたアレイ状の配置であればよい。例えば、超音波素子アレイ 1 0 0 は千鳥状の配置であってもよい。ここでマトリックス状の配置とは、m 行 n 列の格子状配置であり、格子が矩形状の場合だけでなく、格子が平行四辺形状に変形した場合を含む。千鳥状の配置とは、超音波素子 m 個の列と超音波素子 m - 1 個の列が交互に並び、m 個の列の超音波素子が、( 2 m - 1 ) 行の中の奇数行に配置され、m - 1 個の列の超音波素子が、( 2 m - 1 ) 行の中の偶数行に配置される配置である。

30

## 【 0 0 6 0 】

## 3 . 超音波測定装置の基本構成

図 3 ~ 図 6 に、本実施形態の超音波測定装置の基本構成例を示す。この超音波測定装置は、超音波トランスデューサーデバイス 2 0 0 と、第 1 のフレキシブル基板 1 3 0 と、第 2 のフレキシブル基板 1 4 0 と、超音波トランスデューサーデバイス 2 0 0 の基板 6 0 に実装される第 1 の集積回路装置 1 1 0 と、超音波トランスデューサーデバイス 2 0 0 の基板 6 0 に実装される第 2 の集積回路装置 1 2 0 と、を含む。なお以下では、第 1 の集積回路装置 1 1 0、第 1 のフレキシブル基板 1 3 0 を例に説明するが、第 2 の集積回路装置 1 2 0、第 2 のフレキシブル基板 1 4 0 についても同様に構成できる。また以下では適宜、超音波トランスデューサーデバイス 2 0 0 を素子チップとも呼ぶ。

40

## 【 0 0 6 1 】

図 3、図 4 に示す第 1 の方向 D 1 は、図 2 のスキャン方向 D S に対応し、第 1 の方向 D 1 に交差する第 2 の方向 D 2 は、図 2 のスライス方向 D L に対応する。即ち、第 1 ~ 第 6 4 の信号電極線 L X 1 ~ L X 6 4 は、第 2 の方向 D 2 に沿って、素子チップ 2 0 0 の基板

50

60上に形成される。また第1～第64の信号電極線LX1～LX64は、素子チップ200の超音波出射方向側（即ち、圧電体層30が形成される側）の面SYMに形成される。集積回路装置110は、素子チップ200の超音波出射方向側の面SYMに実装される。実装状態において、素子チップ200の第1～第64の信号電極線LX1～LX64には、集積回路装置110の第1～第64の送信端子TT1～TT64が接続される。

#### 【0062】

フレキシブル基板130には、第1～第64の信号線LT1～LT64（複数の信号線）が形成されている。この第1～第64の信号線LT1～LT64は、フレキシブル基板130の内側（図4の紙面に向かって右側）に形成されており、素子チップ200の第1～第64の信号端子XA1～XA64に接続されている。第1～第64の信号線LT1～LT64の他端は、フレキシブル基板130の他端まで延伸され、例えば後段の回路基板に接続するためのコネクタ端子等に接続される。フレキシブル基板130の信号線LT1～LT64が形成された面は、素子チップ200の超音波出射方向側の面SYMに対向するように、信号線LT1～LT64が信号端子XA1～XA64に接続される。そして、フレキシブル基板130は、超音波出射方向の反対方向側（素子チップ200の裏面RIM側）に屈曲されている。

10

#### 【0063】

ここで、「超音波出射方向の反対方向側に屈曲される」とは、フレキシブル基板130の端部（素子チップ200に接続されない側の端部）が、少なくとも素子チップ200の裏面RIM側にくるようにフレキシブル基板130が湾曲していることである。例えば、図10等を示すように、フレキシブル基板130の端部が素子チップ200の裏面RIMに回り込むようにフレキシブル基板130を湾曲させることである。図10の例では、その裏面RIMに回り込んだフレキシブル基板130の端部は、コネクタ421に接続される。

20

#### 【0064】

図5、図6に示すように、集積回路装置110には、集積回路装置110の第1の長辺HL1に沿って第1～第64の送信端子TT1～TT64（複数の送信端子）が配列され、集積回路装置110の第2の長辺HL2に沿って第1～第64のダミー端子TD1～TD64（複数のダミー端子）が配列される。また集積回路装置110には、集積回路装置110の第1の短辺HS1、第2の短辺HS2に沿って制御端子TCA1～TCA4、TCB1～TCB4を配列することができる。これらの端子はバンプ端子であり、例えば集積回路装置110のパッド端子に対して金属メッキを施すことにより形成する。あるいは、集積回路装置110の素子形成面に対して、絶縁層となる樹脂層と、金属配線と、その金属配線に接続されるバンプ端子と、を形成してもよい。

30

#### 【0065】

ここで、「ダミー端子」とは、例えば送信信号や受信信号、制御信号等の信号を入出力しない端子であり、例えばバンプ端子のみが形成され、そのバンプ端子に回路が接続されていない端子である。なお、ダミー端子は、製造プロセスのテスト工程において信号入出力を行うテスト端子を含んでもよい。また、ダミー端子には、静電保護回路が接続されていてもよい。

40

#### 【0066】

集積回路装置110は、長辺HL1、HL2が第1の方向D1に沿うと共に送信端子TT1～TT64側の長辺HL1が超音波素子アレイ100側を向くように、素子チップ200の基板60に対して実装される。実装時において、集積回路装置110の第1～第64の送信端子TT1～TT64と第1～第64のダミー端子TD1～TD64は、素子チップ200の第1～第64の信号電極線LX1～LX64に接続される。集積回路装置110の実装側から基板60を見た平面視において、第1～第64の信号電極線LX1～LX64は、集積回路装置110の下を通過している。

#### 【0067】

図5に示すように、実装時において集積回路装置110の制御端子TCA1～TCA4

50

、TCB1～TCB4は、超音波トランスデューサーデバイス200の制御信号線LCA1～LCA4、LCB1～LCB4に接続される。この制御信号線LCA1～LCA4、LCB1～LCB4は、基板60上に形成された導電層の配線であり、例えば図1(A)等で説明した第1電極層21や第2電極層22と同じ配線層で形成される。制御信号線LCA1～LCA4、LCB1～LCB4には、例えば図8の送受信制御回路560から送信パルス信号や送受信制御信号が供給され、集積回路装置110は、その送信パルス信号や送受信制御信号に基づいて送信信号を生成する。また、図示を省略しているが、集積回路装置110にはコモン出力端子を設けてもよい。コモン出力端子は、基板60上の配線を介して超音波素子アレイ100に対してコモン電圧を供給する。

#### 【0068】

次に、上記の超音波測定装置の動作について説明する。集積回路装置110からの送信信号（以下、駆動信号とも呼ぶ）が、第1～第64の送信端子TT1～TT64と第1～第64の信号電極線LX1～LX64とを介して超音波素子アレイ100に対して入力される。超音波素子アレイ100は、その送信信号により超音波を出射し、その超音波が観察対象から反射され、その反射波が超音波素子アレイ100により受信される。この超音波の受信時には、超音波素子アレイ100からの受信信号が、第1～第64の信号電極線LX1～LX64と第1～第64の信号端子XA1～XA64を介して、フレキシブル基板130の第1～第64の信号線LT1～LT64に出力される。そして、受信信号は、後段の受信回路（例えば図8のアナログフロントエンド回路550）に出力される。集積回路装置110の詳細な回路構成については、後述する。

#### 【0069】

上記のような集積回路装置110の実装は、図4に示すように、異方性導電フィルム115（ACF: Anisotropic Conductive Film）を用いたフリップチップ実装（ベアチップ実装）により実現される。具体的には、異方性導電フィルム115は、金属微粒子等の導電粒子を含んだ樹脂フィルムである。この異方性導電フィルム115を間に挟んで集積回路装置110を基板60に接着し、異方性導電フィルム115を熱硬化させると、異方性導電フィルム115が硬化収縮し、その硬化収縮によって集積回路装置110と基板60が引き合う。そして、集積回路装置110の突起端子（ bumps ）が導電粒子を押しつぶすことにより基板60の配線に対して導通し、その突起端子が硬化収縮の力に対抗することにより集積回路装置110を支える。端子に圧迫されていない部分のフィルムは、樹脂によって導電粒子間が絶縁状態に保たれており、端子のショートは生じないようになっている。

#### 【0070】

このように異方性導電フィルム115を用いて基板60に対してフリップチップ実装を行うことで、フラットパッケージの集積回路装置を後段のプリント基板（リジッド基板）に対して実装する場合に比べて実装面積を削減できる。また、本実施形態の素子チップ200は上述のように10～30V程度で駆動可能であるため集積回路装置110を小型化できる。そのため、高耐圧の集積回路装置が必要なバルク圧電素子では困難な、フリップチップ実装による小型化を容易に実現できる。また、基板60は、集積回路装置110と同じようにシリコン基板で構成される。即ち、熱膨張率が同じもの同士の接合であるため、熱膨張率が異なる異素材の接合に比べて接合信頼性が高い実装を実現できる。

#### 【0071】

なお、フリップチップ実装は、例えば、素子形成面を基板60側にして実装するフェースダウン実装である。或は、素子形成面の裏面を基板60側にして実装するフェースアップ実装であってもよい。

#### 【0072】

さて、図7(A)に、ダミー端子TD1～TD64を設けない場合の集積回路装置110を超音波トランスデューサーデバイス200に実装した部分の断面図を示す。図7(A)に示すように、集積回路装置110の片側（長辺の一方）のみに第1～第64の送信端子TT1～TT64が存在すると、異方性導電フィルム115の硬化収縮の力が、端子が

10

20

30

40

50

無い側と有る側とで不均衡を生じる。この不均衡により、端子が無い側には、集積回路装置 110 と基板 60 が引き合う力  $F_A$  が生じる。一方、第 1 ～ 第 64 の送信端子  $TT1 \sim TT64$  が存在する側には、力  $F_A$  により第 1 ～ 第 64 の送信端子  $TT1 \sim TT64$  を持ち上げる力  $F_B$  が生じるため、第 1 ～ 第 64 の送信端子  $TT1 \sim TT64$  が第 1 ～ 第 64 の信号電極線  $LX1 \sim LX64$  から浮いてしまう可能性がある。

【0073】

この点、本実施形態では、集積回路装置 110 の第 1 の長辺  $HL1$  に第 1 ～ 第 64 の送信端子  $TT1 \sim TT64$  を設け、第 2 の長辺  $HL2$  に第 1 ～ 第 64 のダミー端子  $TD1 \sim TD64$  を設けている。これにより、図 7 (B) に示すように、異方性導電フィルム 115 の硬化収縮の力  $F_C$  に対して、第 1 ～ 第 64 の送信端子  $TT1 \sim TT64$  が対抗する力  $F_E$  と第 1 ～ 第 64 のダミー端子  $TD1 \sim TD64$  が対抗する力  $F_D$  とが釣り合うため、力が均衡し、第 1 ～ 第 64 の送信端子  $TT1 \sim TT64$  と第 1 ～ 第 64 の信号電極線  $LX1 \sim LX64$  との導通を保つことができる。

10

【0074】

なお、本実施形態では異方性導電フィルム 115 (ACF) による実装に限定されず、例えば ACP (Anisotropic Conductive Paste) や NCF (Non-Conductive Film)、NCP (Non-Conductive Paste) 等を用いて集積回路装置 110 を基板 60 に実装してもよい。

【0075】

第 2 の集積回路装置 120 及び第 2 のフレキシブル基板 140 についても、上記と同様に構成される。即ち、図 4 等に示すように、第 2 の集積回路装置 120 は、素子チップ 200 の超音波出射方向側の面  $SYM$  に異方性導電フィルム 125 によりフリップチップ実装される。実装状態において、素子チップ 200 の第 1 ～ 第 64 の信号電極線  $LX1 \sim LX64$  には、第 2 の集積回路装置 120 の第 1 ～ 第 64 の送信端子  $TTB1 \sim TTB64$  (第 2 の複数の送信端子) が接続される。第 2 のフレキシブル基板 140 には、第 1 ～ 第 64 の信号線  $LTB1 \sim LTB64$  (第 2 の複数の信号線) が形成されている。この信号線  $LTB1 \sim LTB64$  は、素子チップ 200 の第 65 ～ 第 128 の信号端子  $XB1 \sim XB64$  (第 2 の複数の信号端子) に接続される。

20

【0076】

このように 2 つの集積回路装置 110、120 を設け、超音波素子アレイ 100 を素子列の両側から駆動することで、対称な超音波ビーム形状を実現できる。即ち、信号電極線  $LX1 \sim LX64$  が高抵抗の場合には、駆動信号の減衰によってスライス方向  $DL$  での超音波ビーム形状が非対称となる可能性があるが、本実施形態のように両側駆動を行うことでスライス方向  $DL$  での超音波ビーム形状を対称にできる。

30

【0077】

なお本実施形態では、上記のような両側駆動に限定されず、片側駆動を行ってもよい。即ち、フレキシブル基板 130 及び集積回路装置 110 のみを設け、素子チップ 200 の片側の信号端子  $XA1 \sim XA64$  のみから駆動信号を供給してもよい。

【0078】

4. 超音波測定装置の詳細構成

40

図 8 に、超音波測定装置の構成例の回路ブロック図を示す。この超音波測定装置は、素子チップ 200、集積回路装置 500、アナログフロントエンド回路 550、送受信制御回路 560 を含む。なお以下では集積回路装置 500 が第 1 の集積回路装置 110 に対応する場合を例に説明するが、集積回路装置 500 は第 2 の集積回路装置 120 に対応してもよいし、第 1 の集積回路装置 110 及び第 2 の集積回路装置 120 の両方を含んでもよい。

【0079】

送受信制御回路 560 は、集積回路装置 500 に対して、超音波の送信制御や受信制御を行う。送受信制御回路 560 は、その制御信号を、図 5 の制御信号線  $LCA1 \sim LCA4$ 、 $LCB1 \sim LCB4$  と制御端子  $TCA1 \sim TCA4$ 、 $TCB1 \sim TCB4$  を介して集

50

積回路装置 500 へ供給する。

【0080】

アナログフロントエンド回路 550 には、素子チップ 200 からフレキシブル基板 130 を介して受信信号が入力され、アナログフロントエンド回路 550 は、その受信信号に対して例えば増幅処理や A/D 変換処理等の受信処理を行う。またアナログフロントエンド回路 550 は、集積回路装置 500 が出力する高電圧の送信信号を制限するリミッター回路 570 を含む。素子チップ 200 を駆動する集積回路装置 500 は 10 ~ 30 V 程度で動作しており、アナログフロントエンド回路 550 は数 V で動作するため、送信信号がそのままアナログフロントエンド回路 550 に入力されるとアナログフロントエンド回路 550 が破壊（静電破壊）される可能性がある。そのため、リミッター回路 570 を設け、送信信号がアナログフロントエンド回路 550 に入力されないようにしている。なお、リミッター回路 570 ではなく、超音波の送信期間にオフになるスイッチ素子を設けてもよい。

10

【0081】

集積回路装置 500 は、送受信制御回路 560 からの送信パルス信号を増幅する送信回路 520 を含む。図 9 に、集積回路装置 500 に対応する集積回路装置 110 の詳細な構成例を示す。この集積回路装置 110 は、第 1 ~ 第 64 の送信回路 TX1 ~ TX64 を含む。第 1 ~ 第 64 の送信回路 TX1 ~ TX64 は図 8 の送信回路 520 に対応する。なお集積回路装置 120 についても同様に構成できる。

【0082】

超音波の送信期間において、送受信制御回路 560 は、端子群 TP を介して第 1 ~ 第 64 の送信回路 TX1 ~ TX64 へ送信パルス信号を供給する。ここで端子群 TP は、図 5 の制御端子 TCA1 ~ TCA4、TCB1 ~ TCB4 に含まれる端子である。第 1 ~ 第 64 の送信回路 TX1 ~ TX64 は、供給された送信パルス信号を増幅し、その送信パルス信号を第 1 ~ 第 64 の送信端子 TT1 ~ TT64 を介して超音波素子アレイ 100 へ出力する。

20

【0083】

超音波の受信期間において、超音波素子アレイ 100 は観察対象からの超音波の反射波を受信し、その受信信号が第 1 ~ 第 64 の信号電極線 LX1 ~ LX64 を介してアナログフロントエンド回路 550 へ入力される。受信信号は、送信信号に比べて微弱（電圧振幅が小さい）ため、リミッター回路 570 で制限されずに通過し、アナログフロントエンド回路 550 の受信回路等に入力される。

30

【0084】

位相走査を行う場合には、送受信制御回路 560 は、送信信号や受信信号の位相制御を行う不図示の位相制御回路（遅延回路）を含むことができる。具体的には、位相制御回路は、第 1 ~ 第 64 の送信回路 TX1 ~ TX64 からの送信パルス信号を遅延させ、超音波ビームの位相走査を行う。ここで位相走査とは、送信信号の間の位相差を制御することで、超音波の放射方向（ビーム方向）を走査することである。そして、受信期間では、アナログフロントエンド回路 550 が、送信時の位相差に応じて受信信号を遅延させ、受信信号間の位相を揃え、受信処理を行う。

40

【0085】

またリニアスキャンを行う場合には、送受信制御回路 560 からの指示に基づいて、送信信号を出力する送信回路が選択される。具体的には、1 度に 8 チャンネルを駆動するリニアスキャンを例にとると、第 1 の送信期間において第 1 ~ 第 8 の送信回路 TX1 ~ TX8 が送信パルス信号を出力し、次に第 2 の送信期間には第 2 ~ 第 9 の送信回路 TX2 ~ TX9 が送信信号を出力する。このように、駆動する超音波素子列を順次ずらしながら超音波素子アレイ 100 を駆動する。受信時には、まず第 1 の受信期間には第 1 ~ 第 8 の信号電極線 LX1 ~ LX8 からの受信信号をアナログフロントエンド回路 550 が受信し、次に第 2 の受信期間には第 2 ~ 第 9 の信号電極線 LX2 ~ LX9 からの受信信号をアナログフロントエンド回路 550 が受信する。このように、受信する超音波素子列を順次ずらし

50

ながら超音波を受信する。

【 0 0 8 6 】

なお、本実施形態の超音波測定装置は上記の構成に限定されず、例えばリニアスキャンを行わず位相走査のみを行う構成としてもよいし、或は位相走査を行わずリニアスキャンのみを行う構成としてもよい。

【 0 0 8 7 】

#### 5 . 超音波プローブ

図 1 0 に、本実施形態の超音波測定装置を含む超音波プローブの構成例を示す。この超音波プローブは、筐体 6 0 0、音響部材 6 1 0、素子チップ 2 0 0（超音波トランスデューサーデバイス）、集積回路装置 1 1 0、1 2 0、フレキシブル基板 1 3 0、1 4 0、コネクタ 4 2 1 ~ 4 2 4、リジッド基板 4 3 1 ~ 4 3 3、集積回路装置 4 4 1 ~ 4 4 8、回路素子 4 5 1 ~ 4 5 5 を含む。

10

【 0 0 8 8 】

音響部材 6 1 0 は、例えば音響整合層や音響レンズなどで構成され、素子チップ 2 0 0 と観察対象との間の音響インピーダンスの整合や、超音波ビームの収束などを行う。例えば、集積回路装置 1 1 0、1 2 0 のシリコン基板は薄く研磨されており、その集積回路装置 1 1 0、1 2 0 は超音波トランスデューサーデバイス 2 0 0 の基板 6 0 に実装されている。音響部材 6 1 0 は例えばシリコン樹脂（シリコンゴム）の層で形成され、そのシリコン樹脂の層は、集積回路装置 1 1 0、1 2 0 を含めて超音波トランスデューサーデバイス 2 0 0 の出射面を覆っている。このように、音響部材 6 1 0 の中に集積回路装置 1 1 0、1 2 0 を含めることで、薄く研磨した集積回路装置 1 1 0、1 2 0 の保護や、プローブヘッドの小型化が可能になる。

20

【 0 0 8 9 】

超音波トランスデューサーデバイス 2 0 0 に接続されたフレキシブル基板 1 3 0、1 4 0 は、コネクタ 4 2 1、4 2 2 によりリジッド基板 4 3 2 に接続される。リジッド基板 4 3 1 ~ 4 3 3 はコネクタ 4 2 3、4 2 4 により接続されており、リジッド基板 4 3 1 ~ 4 3 3 には集積回路装置 4 4 1 ~ 4 4 8 と回路素子 4 5 1 ~ 4 5 5 が実装されている。

【 0 0 9 0 】

集積回路装置 4 4 1 ~ 4 4 8 には、図 8 等で説明したアナログフロントエンド回路 5 5 0 や送受信制御回路 5 6 0 が含まれている。また、集積回路装置 4 4 1 ~ 4 4 8 は、例えば超音波プローブを接続する超音波診断装置の本体部との通信処理を行う通信処理回路や、画像処理を行う画像処理回路などを含むことができる。回路素子 4 5 1 ~ 4 5 5 としては、例えば抵抗素子やキャパシター、コイル、電子ボタン、スイッチ等の種々の回路素子を用いることができる。

30

【 0 0 9 1 】

#### 6 . 集積回路装置のレイアウト構成

図 1 1 に、集積回路装置 1 1 0 のレイアウト構成例を示す。この集積回路装置 1 1 0 は、第 1 ~ 第 6 4 の送信回路 T X 1 ~ T X 6 4、第 1 の制御回路 C T S 1、第 2 の制御回路 C T S 2 を含む。なお図 1 1 では、第 1 の集積回路装置 1 1 0 を例にレイアウト構成例を説明するが、第 2 の集積回路装置 1 2 0 についても同様にレイアウト構成できる。

40

【 0 0 9 2 】

第 1 ~ 第 6 4 の送信回路 T X 1 ~ T X 6 4 は、集積回路装置 1 1 0 の長辺方向に沿って配列される。ここで集積回路装置 1 1 0 の長辺は、第 1 の長辺 H L 1 と第 2 の長辺 H L 2 である。第 1 の長辺 H L 1 は、実装時において超音波素子アレイ 1 0 0 に対向する辺であり、送信端子 T T 1 ~ T T 6 4 が配列される辺である。第 2 の長辺 H L 2 は、実装時において素子チップ 2 0 0 の信号端子 X A 1 ~ X A 6 4 に対向する辺であり、ダミー端子 T D 1 ~ T D 6 4 が配列される辺である。このような配置にすることで、集積回路装置 1 1 0 が長辺方向に長細い矩形状に構成されるため、超音波素子アレイ 1 0 0 に対して集積回路装置 1 1 0 の送信端子 T T 1 ~ T T 6 4 を対向させることができる。これにより、素子チップ 2 0 0 上の配線が簡素になり、超音波トランスデューサーデバイス 2 0 0 をコンパクト

50

トに構成することが可能になる。

【 0 0 9 3 】

第1の制御回路CTS1は、集積回路装置110の第1の短辺HS1側に配置される。また第2の制御回路CTS2は、集積回路装置110の第2の短辺HS2側に配置される。制御回路CTS1、CTS2は、送受信制御回路560からの制御信号に基づいて、超音波の送信制御を行う。また制御回路CTS1、CTS2は、コモン電圧を生成して素子チップ200に供給してもよい。このように制御回路CTS1、CTS2を短辺側に配置することで、短辺に制御端子を配置でき、長辺方向に長細い形状を保ったまま短辺を有効に活用できる。

【 0 0 9 4 】

さて上述のように、例えばポータブル式の超音波測定装置等では、そのプローブや装置本体を小型化するニーズがあるという課題がある。また、プローブ本体のリジッド基板上にフラットパッケージの駆動ICを実装すると部品点数やコストが増加するという課題や、小型化のために駆動ICの面積や個数を減らすことにより超音波素子アレイのチャンネル数が減少するという課題がある。

【 0 0 9 5 】

この点、本実施形態では、超音波測定装置は、超音波トランスデューサーデバイス200と、集積回路装置110と、を含む。超音波トランスデューサーデバイス200は、基板60と、基板60上に配置された複数の超音波素子10を有する超音波素子アレイ100と、基板60上に形成され、超音波素子アレイ100と電氣的に接続される複数の信号電極線LX1～LX64と、を有する。集積回路装置110は、超音波素子アレイ100に対して送信信号を出力するための複数の端子(複数の送信端子TT1～TT64)を有する。複数の信号電極線LX1～LX64の各信号電極線は、複数の超音波素子10のうちの一部の超音波素子の少なくとも1つの信号電極(第1電極層21又は第2電極層22)が基板60上に延在形成されている電極層を含む。集積回路装置110は基板60に実装され、集積回路装置110の複数の端子(TT1～TT64)の各端子は、複数の信号電極線LX1～LX64のいずれかに接続される。

【 0 0 9 6 】

例えば本実施形態では、集積回路装置110の送信端子TT1は、超音波トランスデューサーデバイス200の信号電極線LX1に接続される。即ち、集積回路装置110の複数の端子(TT1～TT64)の各端子は、超音波トランスデューサーデバイス200の複数の信号電極線LX1～LX64の少なくとも1つと接続されている。

【 0 0 9 7 】

このようにすれば、集積回路装置110が基板60に実装され、集積回路装置110の複数の端子(複数の送信端子TT1～TT64)が、基板60に延在形成された複数の信号電極線LX1～LX64に接続される。このように集積回路装置110を超音波トランスデューサーデバイス200の基板60に実装し、その集積回路装置110により超音波素子アレイ100を駆動することで、プローブヘッドやプローブの小型化を実現できる。

【 0 0 9 8 】

また、駆動ICである集積回路装置110を超音波トランスデューサーデバイス200上に配置できるため、プローブ本体のリジッド基板上にフラットパッケージの駆動ICを実装する場合に比べて、部品点数やコストを削減できる。また、駆動チャンネル数を減らすことなく小型化を実現できるため、分解能を低下させることなく装置の小型化を実現できる。

【 0 0 9 9 】

なお上記では、複数の送信端子、複数の信号線、複数の送信回路が、それぞれ64個である場合を例に説明したが、本実施形態はこれに限定されない。即ち、図8等で説明したように、使用するスキャンモードなどに応じて、構成要素の個数を種々の組み合わせに構成することができる。

【 0 1 0 0 】

10

20

30

40

50

また本実施形態では、超音波素子アレイ 100 は矩形である。その矩形の長辺方向（スキャン方向 DS）を第 1 の方向 D1 とする場合に、集積回路装置 110 の長辺方向が第 1 の方向 D1 に沿うように、集積回路装置 110 が基板 60 に実装される。基板 60 の複数の信号電極線 LX1 ~ LX64 は、第 1 の方向 D1 に交差する第 2 の方向 D2 に沿って基板 60 に形成される。

#### 【0101】

このようにすれば、集積回路装置 110 の複数の端子（TT1 ~ TT64）が超音波素子アレイ 100 の長辺に対向するように、集積回路装置 110 を基板 60 に配置できる。そして、その対向する複数の端子（TT1 ~ TT64）と超音波素子アレイ 100 を基板 60 上の複数の信号電極線 LX1 ~ LX64 で接続することで、簡素な配線で集積回路装置 110 と超音波素子アレイ 100 を接続できる。

10

#### 【0102】

なお、「超音波素子アレイ 100 は矩形である」とは、例えばマトリックス状などのように超音波素子アレイ 100 が厳密な矩形に配置される場合に限定されない。例えば、矩形内縁部で超音波素子の一部が欠けている場合や、矩形輪郭の外側に超音波素子の一部が出ている場合など、超音波素子アレイ 100 の配置概形が矩形である場合を含む。

#### 【0103】

さて、バルクタイプの超音波プローブヘッドでは、圧電素子の電極は基板から離れており、基板上の端子や配線と圧電素子の電極を接続するためには、何らかの配線部材が必要である。

20

#### 【0104】

この点、本実施形態では、図 1（A）等で説明したように、複数の超音波素子の各超音波素子 10 は、第 1 の電極（第 1 電極層 21）と、第 2 の電極（第 2 電極層 22）と、第 1 の電極と第 2 の電極との間に設けられたトランスデューサー部（圧電体層 30）とを有する。そして、第 1 の電極又は第 2 の電極が、上述した少なくとも 1 つの信号電極として基板 60 上に延在形成されている。

#### 【0105】

このようにすれば、超音波素子の電極形成工程において同時に信号電極線を形成することが可能となり、その基板 60 上に延在形成された信号電極線によってトランスデューサー部の電極から素子チップ 200 の信号端子 XA1 ~ XA64 までを他の配線部材を介在させることなく接続できる。これにより、プローブヘッドの構成を簡素化し、プローブヘッドを小型化できる。また、超音波トランスデューサーデバイス 200 の製造工程を簡素化できる。

30

#### 【0106】

なお、本実施形態では圧電素子を用いるタイプの超音波素子を例に説明したが、本実施形態はこれに限定されない。例えば、c-MUT（Capacitive Micro-machined Ultrasonic Transducers）などの容量性素子を用いるタイプのトランスデューサーを超音波素子として採用してもよい。

#### 【0107】

また本実施形態では、集積回路装置 110 は、複数の端子（TT1 ~ TT64）ごとに、送信信号を出力するための送信回路 TX1 ~ TX64 を有する。その複数の送信回路 TX1 ~ TX64 は、集積回路装置 110 を基板 60 に対して実装した状態において第 1 の方向 D1 に沿って配置されている。

40

#### 【0108】

このようにすれば、第 1 の方向 D1 に沿って複数の送信回路 TX1 ~ TX64 を配列することで、集積回路装置 110 を細長い形状に構成することが可能となる。これにより、複数の送信回路 TX1 ~ TX64 が超音波素子アレイ 100 に対して対向するように、集積回路装置 110 を基板 60 に実装することが可能となる。そして、その対向する複数の送信回路 TX1 ~ TX64 と超音波素子アレイ 100 を基板 60 上の配線で接続することで、プローブヘッドやプローブの小型化を実現できる。

50

## 【 0 1 0 9 】

## 7. 超音波測定装置の第2基本構成

上記では、集積回路装置110が送信回路TX1~TX64のみを含む場合を例に説明したが、本実施形態ではこれに限定されず、集積回路装置110は更にスイッチ素子やマルチプレクサーを含んでもよい。以下では、この場合の超音波測定装置の構成例について説明する。なお以下では第1の集積回路装置110を例に説明するが、第2の集積回路装置120についても同様に構成できる。

## 【 0 1 1 0 】

図12に、超音波測定装置の第2の基本構成例を示す。図12に示すように、超音波トランスデューサデバイス200の基板60には、第2の方向D2に沿って第1~第64の信号電極線LX1~LX64(複数の信号電極線)が配線される。また、基板60には、第2の方向D2に沿って第1~第64の受信信号線LR1~LR64(複数の受信信号線)が配線される。

10

## 【 0 1 1 1 】

集積回路装置110には、集積回路装置110の第1の長辺HL1に沿って第1~第64の送受信端子TT1~TT64(複数の送受信端子)が配列され、集積回路装置110の第2の長辺HL2に沿って第1~第64の受信信号出力端子TR1~TR64(複数の受信信号出力端子)が配列される。また集積回路装置110には、集積回路装置110の第1の短辺HS1、第2の短辺HS2に沿って制御端子TCA1~TCA4、TCB1~TCB4を配列することができる。これらの端子はバンプ端子であり、例えば集積回路装置110のパッド端子に対して金属メッキを施すことにより形成する。あるいは、集積回路装置110の素子形成面に対して、絶縁層となる樹脂層と、金属配線と、その金属配線に接続されるバンプ端子と、を形成してもよい。

20

## 【 0 1 1 2 】

この集積回路装置110は、その長辺が第1の方向D1に沿うように超音波トランスデューサデバイス200の基板60に対して実装される。実装時において、集積回路装置110の第1~第64の送受信端子TT1~TT64は、第1~第64の信号電極線LX1~LX64の一端に接続される。また集積回路装置110の第1~第64の受信信号出力端子TR1~TR64は、第1~第64の受信信号線LR1~LR64の一端に接続される。第1~第64の受信信号線LR1~LR64の他端には、超音波トランスデューサデバイス200の第1~第64の信号端子XA1~XA64が接続される。

30

## 【 0 1 1 3 】

制御端子TCA1~TCA4、TCB1~TCB4は、実装時において、基板60の制御信号線LCA1~LCA4、LCB1~LCB4に接続される。制御信号線LCA1~LCA4、LCB1~LCB4には、例えば図13(A)の送受信制御回路560から送信パルス信号や送受信制御信号が供給され、集積回路装置110は、その送信パルス信号や送受信制御信号に基づいて送信信号を生成したり、送受信の切り替え制御を行う。また、図示を省略しているが、集積回路装置110にはコモン出力端子を設けることができる。コモン出力端子は、フレキシブル基板130上の配線を介して図2の素子チップ200のコモン端子XACに対してコモン電圧を供給する。

40

## 【 0 1 1 4 】

次に、上記第2の基本構成例の動作について説明する。集積回路装置110は、第1~第64の送受信端子TT1~TT64と第1~第64の信号電極線LX1~LX64を介して超音波素子アレイ100に送信信号を出力する。超音波素子アレイ100は、その送信信号により超音波を出射し、その超音波が観察対象から反射され、その反射波が超音波素子アレイ100により受信される。反射波の受信により発生した受信信号は、第1~第64の信号電極線LX1~LX64と第1~第64の送受信端子TT1~TT64を介して集積回路装置110に入力され、第1~第64の受信信号出力端子TR1~TR64と第1~第64の受信信号線LR1~LR64を介して、後段の受信回路(例えば図13(A)のアナログフロントエンド回路550)に出力される。

50

## 【 0 1 1 5 】

## 8 . 超音波測定装置の第2詳細構成

図13(A)に、超音波測定装置の構成例の回路ブロック図を示す。この超音波測定装置は、素子チップ200、集積回路装置500、アナログフロントエンド回路550、送受信制御回路560を含む。なお以下では集積回路装置500が第1の集積回路装置110に対応する場合を例に説明するが、集積回路装置500は第2の集積回路装置120に対応してもよいし、第1の集積回路装置110及び第2の集積回路装置120の両方を含んでもよい。

## 【 0 1 1 6 】

送受信制御回路560は、集積回路装置500に対して、超音波の送信制御や受信制御を行う。送受信制御回路560は、その制御信号を、図12の制御信号線LCA1~LCA4、LCB1~LCB4と制御端子TCA1~TCA4、TCB1~TCB4を介して集積回路装置500へ供給する。

10

## 【 0 1 1 7 】

アナログフロントエンド回路550には、素子チップ200から集積回路装置500を介して受信信号が入力され、アナログフロントエンド回路550は、その受信信号に対して例えば増幅処理やA/D変換処理等の受信処理を行う。

## 【 0 1 1 8 】

集積回路装置500は、送受信制御回路560からの送信パルス信号を増幅する送信回路520と、送信回路520からの送信信号の送信制御と素子チップ200からの受信信号の受信制御とを行うマルチプレクサー510と、マルチプレクサー510からの受信信号をアナログフロントエンド回路550に対して出力する送受信切替回路530と、を含む。

20

## 【 0 1 1 9 】

図14に、集積回路装置500に対応する集積回路装置110の詳細な構成例を示す。この集積回路装置110は、マルチプレクサー510、第1~第64の送信回路TX1~TX64、第1~第64のスイッチ素子SW1~SW64(複数の送受信切り替えスイッチ)を含む。

## 【 0 1 2 0 】

超音波の送信期間において、送受信制御回路560は、端子群TPを介して第1~第64の送信回路TX1~TX64へ送信パルス信号を供給する。ここで端子群TPは、図12の制御端子TCA1~TCA4、TCB1~TCB4に含まれる端子である。第1~第64の送信回路TX1~TX64は、供給された送信パルス信号を増幅してマルチプレクサー510へ出力する。マルチプレクサー510は、増幅された送信パルス信号を第1~第64の送受信端子TT1~TT64を介して超音波素子アレイ100へ出力する。

30

## 【 0 1 2 1 】

超音波の送信期間では、第1~第64のスイッチ素子SW1~SW64は、送受信制御回路560からの指示に基づいてオフになっており、第1~第64の送信回路TX1~TX64からの送信パルス信号がアナログフロントエンド回路550へ出力されないようになっている。アナログフロントエンド回路550は、一般的に数V程度の電圧で動作しており、10~30V程度の振幅を持つ送信パルス信号によって破壊されないように送信パルス信号を遮断している。

40

## 【 0 1 2 2 】

超音波の受信期間において、超音波素子アレイ100は観察対象からの超音波の反射波を受信し、その受信信号が第1~第64の送受信端子TT1~TT64を介してマルチプレクサー510に入力される。マルチプレクサー510は、その受信信号を第1~第64のスイッチ素子SW1~SW64へ出力する。第1~第64のスイッチ素子SW1~SW64は、超音波素子アレイ100音波の受信期間ではオンになっており、第1~第64の受信信号出力端子TR1~TR64を介してアナログフロントエンド回路550へ受信信号を出力する。

50

## 【 0 1 2 3 】

位相走査を行う場合には、マルチプレクサー 5 1 0 は、送信信号や受信信号の位相制御を行う位相制御回路（遅延回路）を含むことができる。具体的には、位相制御回路は、送受信制御回路 5 6 0 からの指示に基づいて、第 1 ～ 第 6 4 の送信回路 T X 1 ～ T X 6 4 からの送信パルス信号を遅延させ、超音波ビームの位相走査を行う。ここで位相走査とは、送信信号の間の位相差を制御することで、超音波の放射方向（ビーム方向）を走査することである。そして、受信期間では、位相制御回路は、送信時の位相差に応じて受信信号を遅延させ、受信信号間の位相を揃えてアナログフロントエンド回路 5 5 0 へ出力する。

## 【 0 1 2 4 】

またリニアスキャンを行う場合には、マルチプレクサー 5 1 0 は、送受信制御回路 5 6 0 からの指示に基づいて送信信号や受信信号のスイッチング制御を行う。具体的には、1 度に 8 チャンネルを駆動するリニアスキャンを例にとると、送信期間において第 1 ～ 第 8 の送信回路 T X 1 ～ T X 8 が送信パルス信号を出力する。第 9 ～ 第 6 4 の送信回路 T X 9 ～ T X 6 4 は、非動作モード（例えばパワーセーブモードやパワーダウンモード）に設定される。そして、マルチプレクサー 5 1 0 は、8 つの送信パルス信号を、まず第 1 の送信期間には第 1 ～ 第 8 の送受信端子 T T 1 ～ T T 8 へ出力し、次に第 2 の送信期間には第 2 ～ 第 9 の送受信端子 T T 2 ～ T T 9 へ出力し、というように、駆動する超音波素子列を順次ずらしながら超音波素子アレイ 1 0 0 を駆動する。

## 【 0 1 2 5 】

受信時には、まず第 1 の受信期間には第 1 ～ 第 8 の送受信端子 T T 1 ～ T T 8 から受信信号が入力され、次に第 2 の受信期間には第 2 ～ 第 9 の送受信端子 T T 2 ～ T T 9 から受信信号が入力され、というように、受信する超音波素子列を順次ずらしながら超音波を受信する。そして、マルチプレクサー 5 1 0 は、その 8 つの受信信号を第 1 ～ 第 8 のスイッチ素子 S W 1 ～ S W 8 へ出力する。第 1 ～ 第 8 のスイッチ素子 S W 1 ～ S W 8 はオンになっており、第 9 ～ 第 6 4 のスイッチ素子 S W 9 ～ S W 6 4 はオフになっている。

## 【 0 1 2 6 】

なお、図 1 3 ( A ) の超音波測定装置では、リニアスキャンを行わず位相走査のみを行う構成としてもよい。また、本実施形態では超音波測定装置がリニアスキャンのみを行ってもよい。図 1 3 ( B ) に、リニアスキャンのみを行う場合の超音波測定装置の構成例のブロック図を示す。この超音波測定装置は、素子チップ 2 0 0、集積回路装置 5 0 0、アナログフロントエンド回路 5 5 0、送受信制御回路 5 6 0 を含む。集積回路装置 5 0 0 は、送信回路 T X として第 1 ～ 第 8 の送信回路 T X 1 ～ T X 8 を含み、送受信切替回路 5 3 0 として第 1 ～ 第 8 のスイッチ素子 S W 1 ～ S W 8 を含む。そして、送信時には第 1 ～ 第 8 の送信回路 T X 1 ～ T X 8 が送信信号を出力し、マルチプレクサー 5 1 0 が送信チャンネルをスキャンする。受信時にはマルチプレクサー 5 1 0 が受信チャンネルをスキャンし、第 1 ～ 第 8 のスイッチ素子 S W 1 ～ S W 8 が受信信号をアナログフロントエンド回路 5 5 0 へ出力する。

## 【 0 1 2 7 】

このように、本実施形態の超音波測定装置では、スキャンモードや駆動チャンネル数、受信チャンネル数などに応じて、送信回路やスイッチ素子の個数（及び、それに対応した端子の個数）を種々の組み合わせに構成することができる。

## 【 0 1 2 8 】

また、本実施形態ではマルチプレクサー 5 1 0 を省略して構成してもよい。この場合、位相走査を行う際には、送受信制御回路 5 6 0 が送信パルス信号の遅延を制御し、その位相差を持った送信パルス信号を第 1 ～ 第 6 4 の送信回路 T X 1 ～ T X 6 4 へ供給する。受信時には、アナログフロントエンド回路 5 5 0 が受信信号の位相差に応じた遅延制御を行う。またリニアスキャンを行う際には、まず第 1 の送信期間には第 1 ～ 第 8 の送信回路 T X 1 ～ T X 8 が送信し、次に第 2 の送信期間には第 2 ～ 第 9 の送信回路 T X 2 ～ T X 9 が送信し、というように、送信信号を出力する送信回路を順次切り替える。そして、受信時には、まず第 1 の受信期間には第 1 ～ 第 8 のスイッチ素子 S W 1 ～ S W 8 がオンになり、

10

20

30

40

50

次に第2の受信期間には第2～第9のスイッチ素子SW1～SW8がオンになり、というように、オンするスイッチ素子を順次切り替える。

【0129】

9. 集積回路装置の第2レイアウト構成

図15に、集積回路装置110の第2のレイアウト構成例を示す。この集積回路装置110は、第1～第64のマルチプレクサーMUX1～MUX64、第1～第64の送信回路TX1～TX64、第1～第64のスイッチ素子SW1～SW64、第1の制御回路CTS1、第2の制御回路CTS2を含む。

【0130】

第1～第64のマルチプレクサーMUX1～MUX64は、集積回路装置110の第1の長辺HL1に沿って配列される。第1の長辺HL1は、実装時において素子チップ200の信号端子XA1～XA64に対向する辺であり、送受信端子TT1～TT64が配列される辺である。なお第1～第64のマルチプレクサーMUXは、図15のようにセル化して配置されてもよいし、あるいは一体の回路ブロックとして形成してもよい。一体の回路ブロックとして形成する場合には、その回路ブロックの長辺が第1の長辺HL1に沿うように配置する。このような配置にすることで、第1～第64のマルチプレクサーMUX1～MUX64を送受信端子TT1～TT64に対応して近い位置に配置できるため、効率の良いレイアウトを実現できる。

10

【0131】

第1～第64のスイッチ素子SW1～SW64は、集積回路装置110の第2の長辺HL2に沿って配列される。第2の長辺HL2は、受信信号出力端子TR1～TR64が配列される辺である。第1～第64のスイッチ素子SW1～SW64は、図15のようにセル化して配置される。このような配置にすることで、第1～第64のスイッチ素子SW1～SW64を受信信号出力端子TR1～TR64に対応して近い位置に配置できるため、効率の良いレイアウトを実現できる。

20

【0132】

第1～第64の送信回路TX1～TX64は、第1～第64のマルチプレクサーMUX1～MUX64と第1～第64のスイッチ素子SW1～SW64との間に、長辺方向に沿って配列される。第1～第64の送信回路TX1～TX64は、図15のようにセル化して配置される。

30

【0133】

第1の制御回路CTS1は、集積回路装置110の第1の短辺HS1側に配置される。また第2の制御回路CTS2は、集積回路装置110の第2の短辺HS2側に配置される。制御回路CTS1、CTS2は、送受信制御回路560からの制御信号に基づく送受信制御を行う。また制御回路CTS1、CTS2は、コモン電圧を生成して超音波素子アレイ100に供給してもよい。このように制御回路CTS1、CTS2を短辺側に配置することで、短辺に制御端子を配置でき、長辺方向に長細い形状を保ったまま短辺を有効に活用できる。

【0134】

以上の実施形態によれば、集積回路装置110は、集積回路装置110の複数の端子(複数の送受信端子TT1～TT64)ごとに、当該端子に接続される送受信切り替えスイッチ(スイッチ素子SW1～SW64)を有する。その複数の送受信切り替えスイッチは、集積回路装置110を基板60に対して実装した状態において第1の方向D1に沿って配置されている。

40

【0135】

このようにすれば、集積回路装置110が複数の送受信切り替えスイッチ(スイッチ素子SW1～SW64)を有することにより、送信回路TX1～TX64からの送信信号が受信回路へ入力されることを抑制し、受信回路を電気的な破壊から保護することが可能となる。また、複数の送受信切り替えスイッチ(スイッチ素子SW1～SW64)を第1の方向D1に沿って配列することで、長細い集積回路装置110に対して効率よくレイアウト

50

ト配置できる。

【0136】

また本実施形態では、集積回路装置110はマルチプレクサーMUX1~MUX64(又は510)を含む。マルチプレクサーMUX1~MUX64は、第1の方向D1に沿って配置されている複数の端子(TT1~TT64)と第1の方向D1に沿って配置されている複数の送信回路TX1~TX64との間に配置される。

【0137】

このようにすれば、複数の送信回路TX1~TX64、マルチプレクサーMUX1~MUX64、複数の端子(TT1~TT64)の並び順になり、信号の流れに沿った回路配置にすることができる。

10

【0138】

また本実施形態では、集積回路装置110は、複数の受信信号出力端子TR1~TR64を有する。複数の受信信号出力端子TR1~TR64の各受信信号出力端子は、複数の送受信切り替えスイッチ(スイッチ素子SW1~SW64)のいずれかに接続される。複数の端子(TT1~TT64)は、集積回路装置110の第1の長辺HL1に沿って配置され、複数の受信信号出力端子TR1~TR64は、第1の長辺HL1に対向する第2の長辺HL2に沿って配置される。

【0139】

このようにすれば、集積回路装置110を基板60に実装した状態において複数の端子(TT1~TT64)を超音波素子アレイ100に対向して配置し、その反対側に複数の受信信号出力端子TR1~TR64を配置できる。これにより、超音波の送受信における信号の流れに沿って、端子を配置することができる。

20

【0140】

10.ヘッドユニット

図16に、本実施形態の超音波測定装置が搭載されるヘッドユニット220の構成例を示す。図16に示すヘッドユニット220は、素子チップ200、接続部210、支持部材250を含む。なお、本実施形態のヘッドユニット220は図16の構成に限定されず、その構成要素の一部を省略したり、他の構成要素に置き換えたり、他の構成要素を追加するなどの種々の変形実施が可能である。

【0141】

素子チップ200は、図2で説明した超音波トランスデューサーデバイスに対応する。素子チップ200は、超音波素子アレイ100、第1のチップ端子群XA1~XA64(複数の信号端子)、第2のチップ端子群XB1~XB64(第2の複数の信号端子)、コモン端子XAC、XBCを含む。図2で説明したように、コモン電極線LY1~LY8の一端にコモン電極線LXCが接続され、そのコモン電極線LXCの両端にコモン端子XAC、XBCが接続される。また素子チップ200は、コモン端子XAC'、XBC'を含むことができる。コモン端子XAC'、XBC'は、コモン電極線LY1~LY8の他端に接続された不図示のコモン電極線の両端に接続される。素子チップ200には、集積回路装置110、120がフリップチップ実装される。素子チップ200は、接続部210を介してプローブ本体が有する処理装置(例えば図19の処理装置330)と電氣的に接続される。

30

40

【0142】

接続部210は、プローブ本体とヘッドユニット220とを電氣的に接続するものであって、複数の接続端子を有するコネクタと、コネクタと素子チップ200とを接続する配線が形成されるフレキシブル基板とを有する。具体的には、接続部210は、コネクタとして第1のコネクタ421及び第2のコネクタ422を有し、フレキシブル基板として第1のフレキシブル基板130及び第2のフレキシブル基板140を有する。

【0143】

第1のフレキシブル基板130には、素子チップ200の第1の辺側に設けられる第1のチップ端子群XA1~XA64とコネクタ421の端子群とを接続する第1の配線群

50

(複数の信号線)が形成される。

【0144】

第2のフレキシブル基板140には、素子チップ200の第2の辺側に設けられる第2のチップ端子群XB1~XB64(第2の複数の信号端子)とコネクタ422の端子群とを接続する第2の配線群(第2の複数の信号線)が形成される。

【0145】

コネクタ421は、フレキシブル基板130に形成された第1の配線群を介して、第1のチップ端子群XB1~XB64からの受信信号が出力される複数の接続端子を有する。コネクタ422は、フレキシブル基板140に形成された第2の配線群を介して、第2のチップ端子群XB1~XB64からの受信信号が出力される複数の接続端子を有する。

10

【0146】

なお接続部210は、図16に示す構成に限定されるものではない。接続部210は、素子チップ200の第1の辺側に設けられる第1のチップ端子群からの受信信号が出力される第1の接続端子群と、素子チップ200の第2の辺側に設けられる第2のチップ端子群からの受信信号が出力される第2の接続端子群とを有してもよい。

【0147】

接続部210を設けることで、プローブ本体とヘッドユニット220とを電気的に接続することができ、更にヘッドユニット220をプローブ本体に脱着可能にすることができる。

20

【0148】

支持部材250は、素子チップ200を支持する部材であって、後述するように、支持部材250の第1の面側に複数の接続端子が設けられ、支持部材250の第1の面の裏面である第2の面側に素子チップ200が支持される。なお、素子チップ200、接続部210及び支持部材250の具体的な構造については後述する。

【0149】

図17(A)~図17(C)に、ヘッドユニット220の詳細な構成例を示す。図17(A)は支持部材250の第2の面SF2側を示し、図17(B)は支持部材250の第1の面SF1側を示し、図17(C)は支持部材250の側面側を示す。なお、本実施形態のヘッドユニット220は、図17(A)~図17(C)の構成に限定されず、その構成要素の一部を省略したり、他の構成要素に置き換えたり、他の構成要素を追加するなどの種々の変形実施が可能である。

30

【0150】

支持部材250の第1の面SF1側には、コネクタ421、422(広義には複数の接続端子)が設けられる。コネクタ421、422には、フレキシブル基板130、140の一端がそれぞれ接続される。コネクタ421、422は、プローブ本体側の対応するコネクタに脱着可能である。

【0151】

支持部材250の第1の面SF1の裏面である第2の面SF2側には、素子チップ200が支持される。素子チップ200の端子にはフレキシブル基板130、140の他端が接続される。固定用部材260は、支持部材250の各コーナー部に設けられ、ヘッドユニット220をプローブ筐体に固定するために用いられる。

40

【0152】

ここで支持部材250の第1の面側とは、支持部材250の第1の面SF1の法線方向側であり、支持部材250の第2の面側とは、支持部材250の第1の面SF1の裏面である第2の面SF2の法線方向側である。

【0153】

図18(C)に示すように、素子チップ200の表面(図1(B)において圧電体層30が形成される面)には、素子チップ200を保護する保護部材(保護膜)270が設けられる。素子チップ200には集積回路装置110、120が実装されており、その集積

50

回路装置 110、120 は、素子チップ 200 の表面と共に保護部材 270 により覆われている。

【0154】

11. 超音波プローブ

図 18 (A)、図 18 (B) に、上記のヘッドユニット 220 が適用される超音波プローブ 300 の構成例を示す。図 18 (A) はプローブヘッド 310 がプローブ本体 320 に装着された場合を示し、図 18 (B) はプローブヘッド 310 がプローブ本体 320 から分離された場合を示す。

【0155】

プローブヘッド 310 は、ヘッドユニット 220、被検体と接触する接触部材 230 及びヘッドユニット 220 を格納するプローブ筐体 240 を含む。素子チップ 200 は、接触部材 230 と支持部材 250 との間に設けられる。

10

【0156】

プローブ本体 320 は、処理装置 330 及びプローブ本体側コネクタ 426 を含む。処理装置 330 は、受信部 335 (アナログフロントエンド部)、送受信制御部 334 を含む。受信部 335 は、超音波トランスデューサー素子からの超音波エコー信号 (受信信号) の受信処理を行う。送受信制御部 334 は、集積回路装置 110、120 や受信部 335 の制御を行う。プローブ本体側コネクタ 426 は、ヘッドユニット (又はプローブヘッド) 側コネクタ 425 と接続される。プローブ本体 320 は、ケーブル 350 により電子機器 (例えば超音波診断装置) 本体に接続される。

20

【0157】

ヘッドユニット 220 は、プローブ筐体 240 に格納されているが、ヘッドユニット 220 をプローブ筐体 240 から取り外すことができる。こうすることで、ヘッドユニット 220 だけを交換することができる。或いは、プローブ筐体 240 に格納された状態で、即ちプローブヘッド 310 として交換することもできる。

【0158】

12. 超音波診断装置

図 19 に、超音波診断装置の構成例を示す。超音波診断装置は、超音波プローブ 300、電子機器本体 400 を含む。超音波プローブ 300 は、超音波ヘッドユニット 220、処理装置 330 を含む。電子機器本体 400 は、制御部 410、処理部 420、ユーザーインターフェース部 430、表示部 440 を含む。

30

【0159】

処理装置 330 は、送受信制御部 334、受信部 335 (アナログフロントエンド部) を含む。超音波ヘッドユニット 220 は、素子チップ 200 (超音波トランスデューサーデバイス) と、素子チップ 200 に実装された集積回路装置 500 と、素子チップ 200 を回路基板 (例えばリジッド基板) に接続する接続部 210 (コネクタ部) と、を含む。回路基板には、送受信制御部 334、受信部 335 が実装されている。集積回路装置 500 は、送信部 332 を含む。

【0160】

超音波を送信する場合には、送受信制御部 334 が送信部 332 に対して送信指示を行い、送信部 332 がその送信指示を受けて駆動信号を高電圧に増幅して駆動電圧を出力する。受信部 335 は不図示のリミッター回路を有しており、そのリミッター回路が駆動電圧を遮断する。超音波の反射波を受信する場合には、素子チップ 200 により検出された反射波の信号を受信部 335 が受信する。受信部 335 は、送受信制御部 334 からの受信指示に基づいて、反射波の信号を処理 (例えば増幅処理や、A/D 変換処理等) し、処理後の信号を処理部 420 に送信する。処理部 420 は、その信号を映像化して表示部 440 に表示させる。

40

【0161】

なお、本実施形態の超音波測定装置は、上記のような医療用の超音波診断装置に限らず、種々の電子機器に適用可能である。例えば、超音波トランスデューサーデバイスが適用

50

された電子機器として、建築物等の内部を非破壊検査する診断機器や、ユーザーの指の動きを超音波の反射により検出するユーザーインターフェース機器等が想定される。

【 0 1 6 2 】

なお、上記のように本実施形態について詳細に説明したが、本発明の新規事項及び効果から実体的に逸脱しない多くの変形が可能であることは当業者には容易に理解できるであろう。従って、このような変形例はすべて本発明の範囲に含まれるものとする。例えば、明細書又は図面において、少なくとも一度、より広義又は同義な異なる用語と共に記載された用語は、明細書又は図面のいかなる箇所においても、その異なる用語に置き換えることができる。また本実施形態及び変形例の全ての組み合わせも、本発明の範囲に含まれる。また集積回路装置、超音波素子、超音波トランスデューサーデバイス、超音波ヘッドユニット、超音波プローブ、超音波診断装置の構成・動作や、集積回路装置の実装手法、超音波ビームのスキャン手法等も、本実施形態で説明したものに限定されず、種々の変形実施が可能である。

10

【符号の説明】

【 0 1 6 3 】

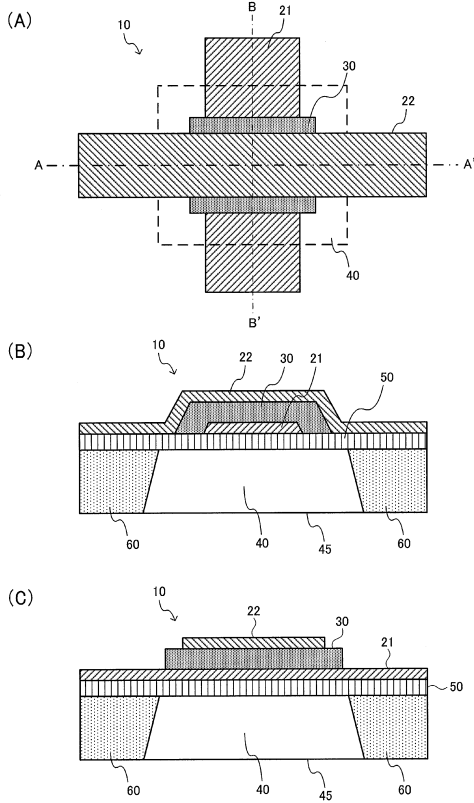
1 0 超音波素子、2 1 第1電極層、2 2 第2電極層、3 0 圧電体層、  
 4 0 開口、4 5 開口部、5 0 振動膜、6 0 シリコン基板、  
 1 0 0 超音波素子アレイ、1 1 0 第1の集積回路装置、  
 1 1 5 異方性導電フィルム、1 2 0 第2の集積回路装置、  
 1 3 0 第1のフレキシブル基板、1 4 0 第2のフレキシブル基板、  
 2 0 0 超音波トランスデューサーデバイス、2 1 0 接続部、  
 2 2 0 超音波ヘッドユニット、2 3 0 接触部材、2 4 0 プローブ筐体、  
 2 5 0 支持部材、2 6 0 固定用部材、2 7 0 保護部材、  
 3 0 0 超音波プローブ、3 1 0 プローブヘッド、3 2 0 プローブ本体、  
 3 3 0 処理装置、3 3 2 送信部、3 3 4 送受信制御部、3 3 5 受信部、  
 3 5 0 ケーブル、4 0 0 電子機器本体、4 1 0 制御部、4 2 0 処理部、  
 4 2 1 ~ 4 2 4 コネクタ、4 2 5 ヘッドユニット側コネクタ、  
 4 2 6 プローブ本体側コネクタ、4 3 0 ユーザーインターフェース部、  
 4 3 1 ~ 4 3 3 リジッド基板、4 4 0 表示部、  
 4 4 1 ~ 4 4 8 集積回路装置、4 5 1 ~ 4 5 5 回路素子、  
 5 0 0 集積回路装置、5 1 0 マルチプレクサー、5 2 0 送信回路、  
 5 3 0 送受信切替回路、5 5 0 アナログフロントエンド回路、  
 5 6 0 送受信制御回路、5 7 0 リミッター回路、6 0 0 筐体、  
 6 1 0 音響部材、  
 C T S 1 , C T S 2 制御回路、D 1 第1の方向、D 2 第2の方向、  
 D L スライス方向、D S スキャン方向、H L 1 第1の長辺、  
 H L 2 第2の長辺、H S 1 第1の短辺、H S 2 第2の短辺、  
 L R 1 ~ L R 6 4 第1 ~ 第6 4の受信信号線、  
 L T 1 ~ L T 6 4 第1 ~ 第6 4の信号線、  
 L X 1 ~ L X 6 4 第1 ~ 第6 4の信号電極線、  
 M U X 1 ~ M U X 6 4 マルチプレクサー、  
 S W 1 ~ S W 6 4 第1 ~ 第6 4のスイッチ素子、  
 T D 1 ~ T D 6 4 第1 ~ 第6 4のダミー端子、  
 T R 1 ~ T R 6 4 第1 ~ 第6 4の受信信号出力端子、  
 T T 1 ~ T T 6 4 第1 ~ 第6 4の送信端子、  
 T X 1 ~ T X 6 4 第1 ~ 第6 4の送信回路、  
 X A 1 ~ X A 6 4 第1 ~ 第6 4の信号端子

20

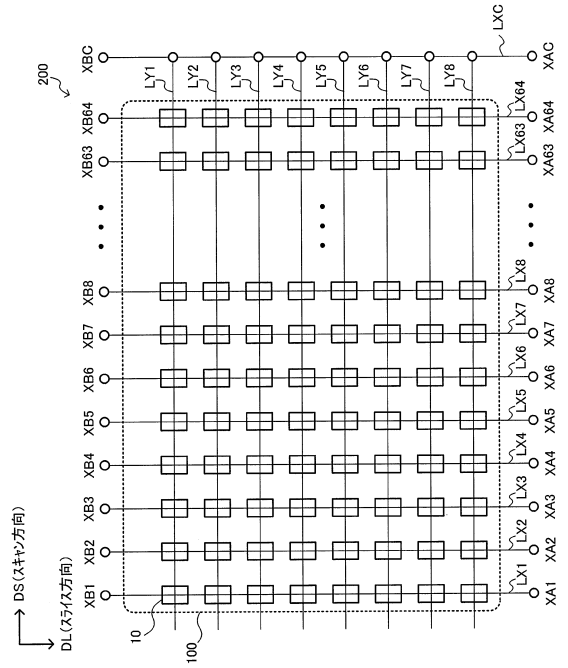
30

40

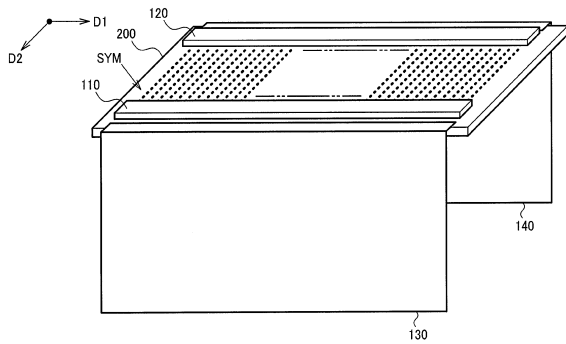
【図1】



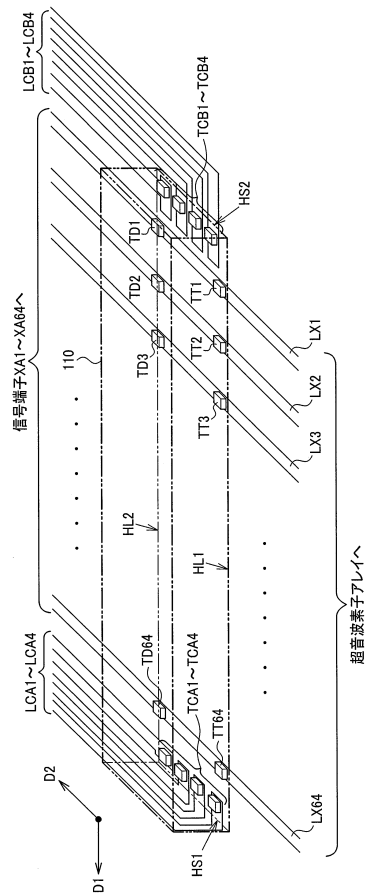
【図2】



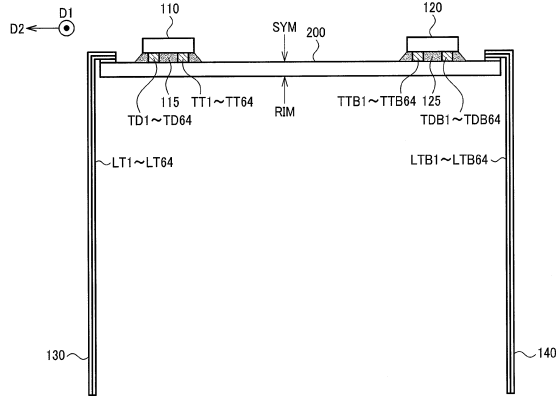
【図3】



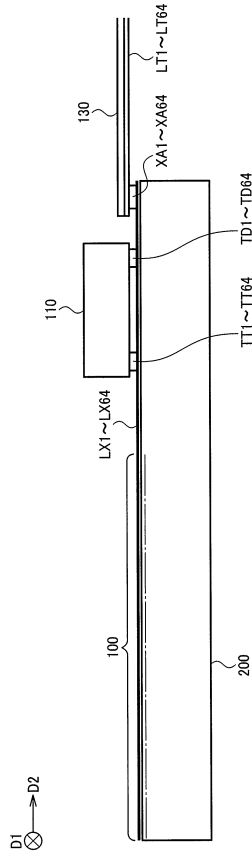
【図5】



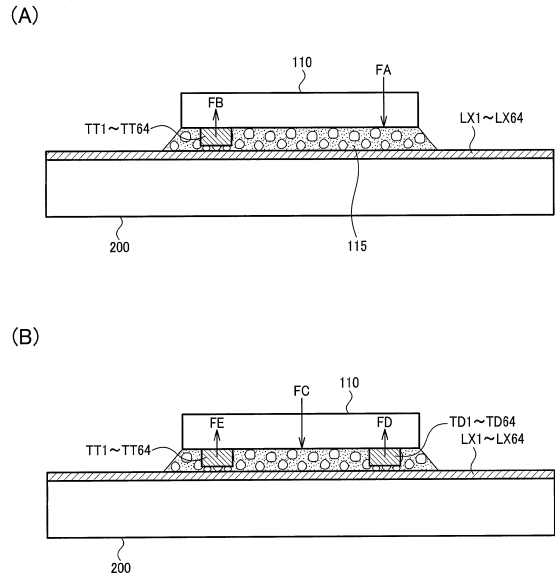
【図4】



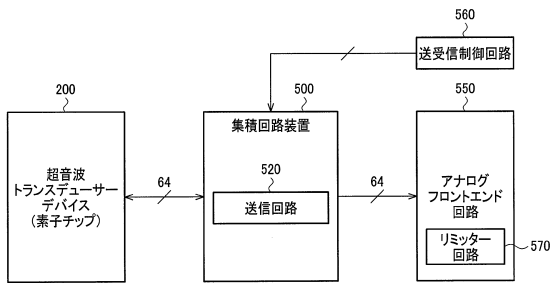
【図6】



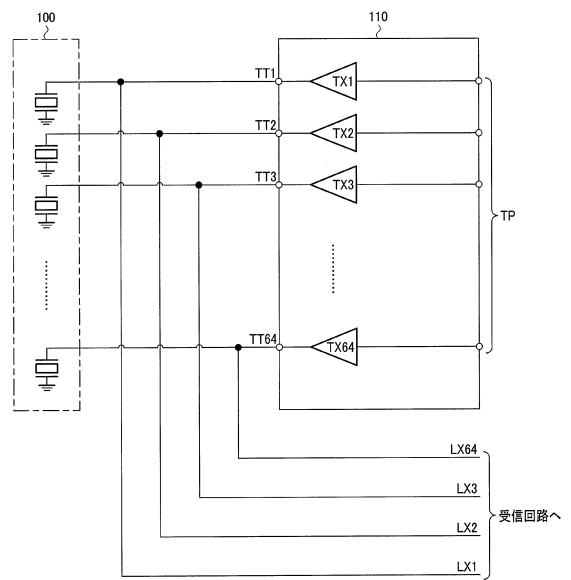
【図7】



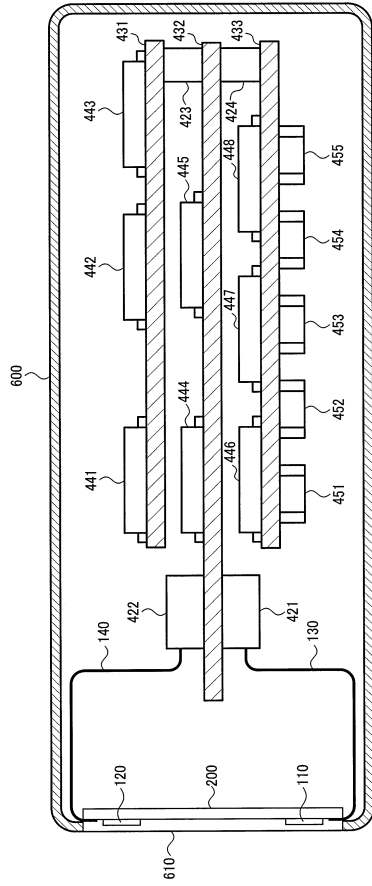
【図8】



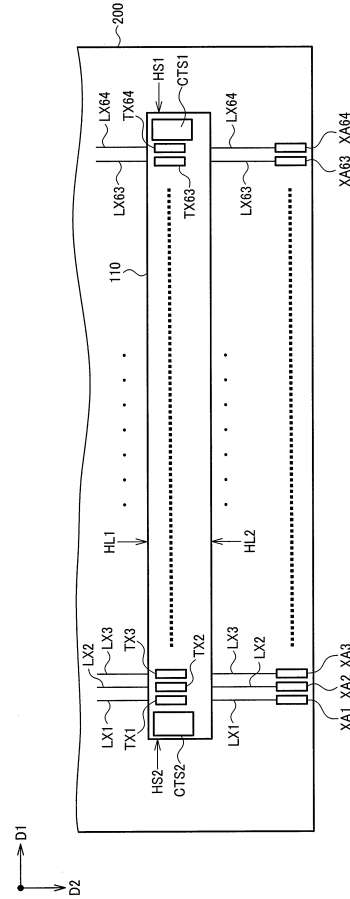
【図9】



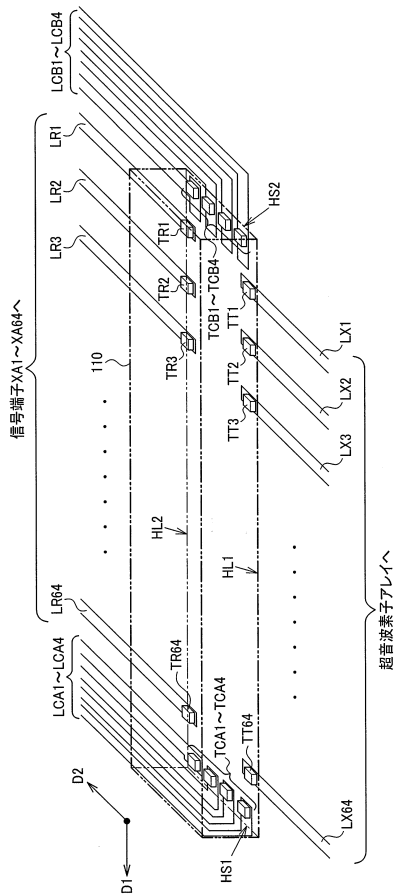
【図10】



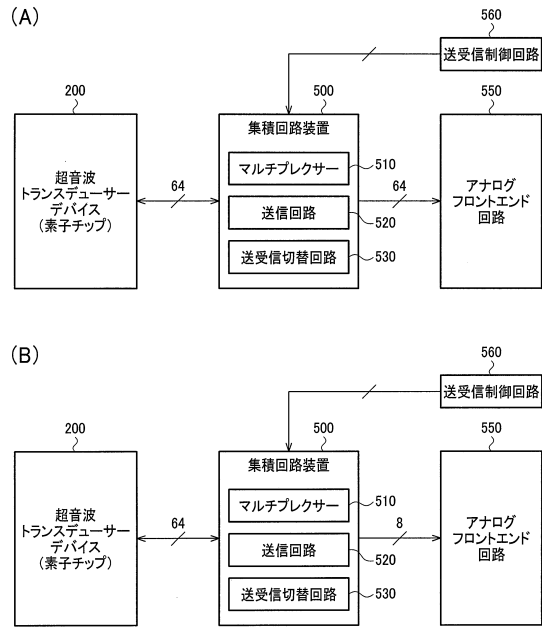
【図11】



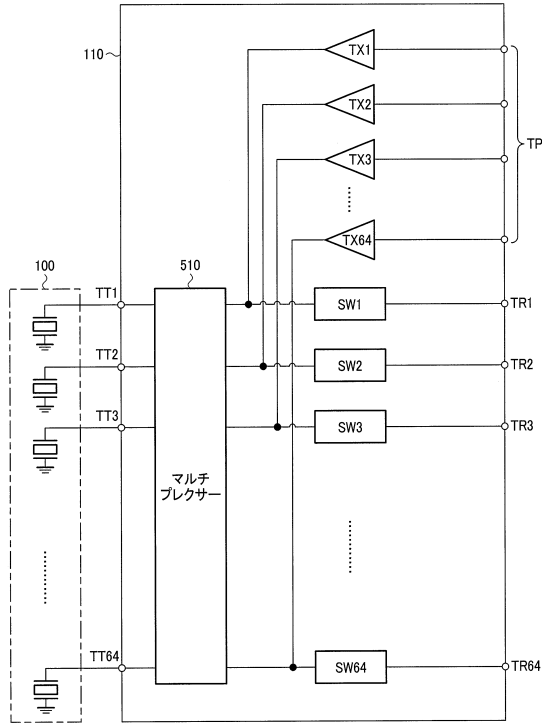
【図12】



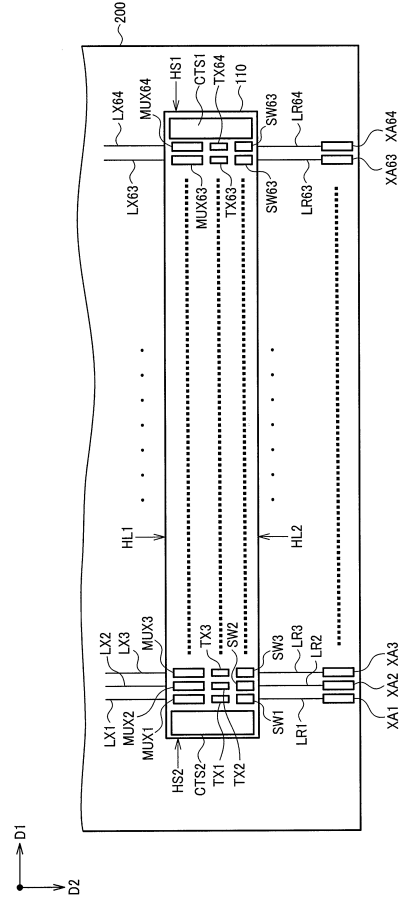
【図13】



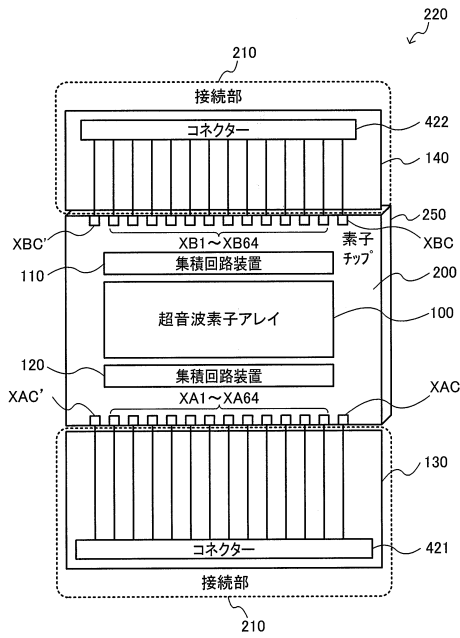
【図14】



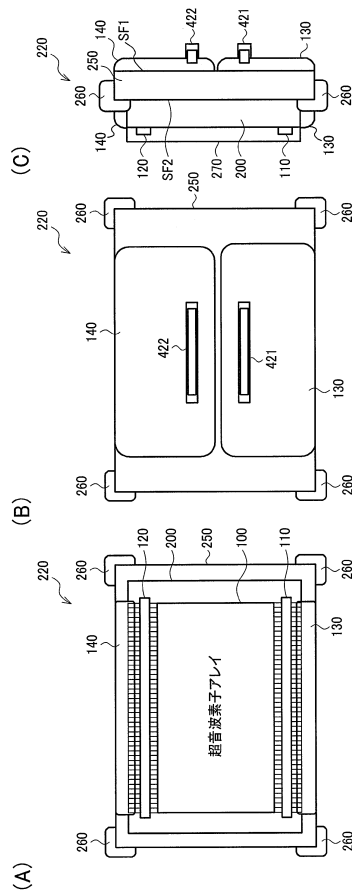
【図15】



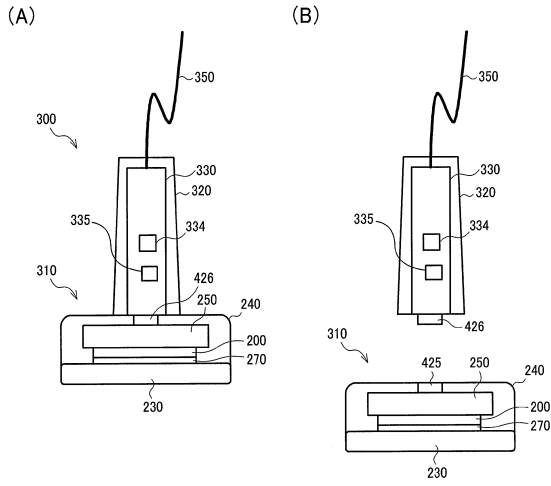
【図16】



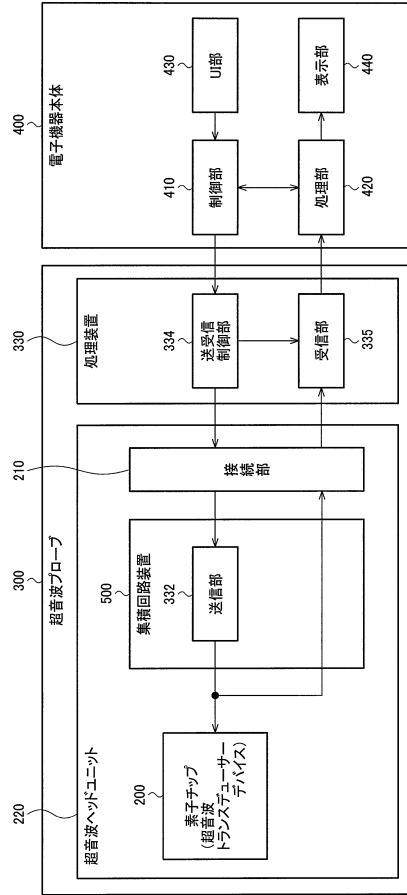
【図17】



【図18】



【図19】



---

フロントページの続き

(56)参考文献 米国特許出願公開第2009/0250729(US, A1)

特開平10-192281(JP, A)

特開2012-152319(JP, A)

特開2010-227562(JP, A)

(58)調査した分野(Int.Cl., DB名)

A61B 8/00 - 8/15

H04R 1/00 - 31/00

专利名称(译)	超声波测量装置，头部装置，探头和诊断装置		
公开(公告)号	<a href="#">JP6205704B2</a>	公开(公告)日	2017-10-04
申请号	JP2012235420	申请日	2012-10-25
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生公司		
当前申请(专利权)人(译)	精工爱普生公司		
[标]发明人	遠藤甲午		
发明人	遠藤 甲午		
IPC分类号	A61B8/00		
CPC分类号	G01N29/2437 A61B8/4411 A61B8/4483 A61B8/4488 A61B8/4494 B06B1/0622 G01N2291/106		
FI分类号	A61B8/00		
F-TERM分类号	4C601/EE13 4C601/GA02 4C601/GA03 4C601/GB06 4C601/GB19 4C601/GB20 4C601/GB41 4C601/LL27		
代理人(译)	渡边和明 西田圭介 仲井 智至		
其他公开文献	JP2014083282A		
外部链接	<a href="#">Espacenet</a>		

**摘要(译)**  
 要解决的问题：提供能够使装置小型化的超声波测量装置，头部单元，探头，诊断装置等。超声波测量装置包括超声波换能器装置200和集成电路装置110。超声换能器装置200包括基板和超声元件阵列，超声元件阵列具有布置在基板上的多个超声元件。集成电路器件110具有多个端子，用于将传输信号输出到超声波元件阵列100。多条信号电极线中的每条信号电极线包括电极层，其中超声波元件的至少一个信号电极形成成为在基板上延伸。集成电路器件110安装在基板上，并且集成电路器件110的多个端子的每个端子连接到多个信号电极线中的一个。点域

(19) 日本国特許庁(JP)	(12) 特許公報(B2)	(11) 特許番号 特許第6205704号 (P6205704)
(45) 発行日 平成29年10月4日(2017.10.4)	(24) 登録日 平成29年9月15日(2017.9.15)	
(51) Int. Cl. A61B 8/00 (2006.01)	F I A61B 8/00	
請求項の数 15 (全 30 頁)		
(21) 出願番号 特願2012-235420 (P2012-235420)	(73) 特許権者 000002369	
(22) 出願日 平成24年10月25日(2012.10.25)	セイコーエプソン株式会社	
(65) 公開番号 特開2014-83282 (P2014-83282A)	東京都新宿区新宿四丁目1番6号	
(43) 公開日 平成26年5月12日(2014.5.12)	(74) 代理人 100116965	
審査請求日 平成27年10月8日(2015.10.8)	弁理士 渡辺 和昭	
	(74) 代理人 100164633	
	弁理士 西田 圭介	
	(74) 代理人 100179475	
	弁理士 仲井 智至	
	(72) 発明者 遠藤 甲午	
	長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内	
	審査官 高永 昌彦	
	最終頁に続く	
(54) 【発明の名称】 超音波測定装置、ヘッドユニット、プローブ及び診断装置		