

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4395558号  
(P4395558)

(45) 発行日 平成22年1月13日 (2010. 1. 13)

(24) 登録日 平成21年10月30日 (2009. 10. 30)

(51) Int.Cl.

F 1

A 6 1 B 8/00 (2006.01)

A 6 1 B 8/00

請求項の数 5 (全 11 頁)

|           |                               |           |                     |
|-----------|-------------------------------|-----------|---------------------|
| (21) 出願番号 | 特願2003-436087 (P2003-436087)  | (73) 特許権者 | 508035425           |
| (22) 出願日  | 平成15年12月1日 (2003. 12. 1)      |           | 株式会社エクストリオン         |
| (65) 公開番号 | 特開2005-160977 (P2005-160977A) |           | 東京都港区芝公園2丁目11番1号住友芝 |
| (43) 公開日  | 平成17年6月23日 (2005. 6. 23)      |           | 公園タワー14F            |
| 審査請求日     | 平成18年12月1日 (2006. 12. 1)      | (74) 代理人  | 100069420           |
|           |                               |           | 弁理士 奈良 武            |
|           |                               | (72) 発明者  | 高橋 一夫               |
|           |                               |           | 東京都港区芝2丁目9番10号 テラリコ |
|           |                               |           | ン・インコーポレイテッド内       |
|           |                               | (72) 発明者  | 篠田 義一               |
|           |                               |           | 東京都港区芝2丁目9番10号 テラリコ |
|           |                               |           | ン・インコーポレイテッド内       |
|           |                               | 審査官       | 右▲高▼ 孝幸             |

最終頁に続く

(54) 【発明の名称】 超音波診断装置

(57) 【特許請求の範囲】

【請求項 1】

複数の超音波振動子を使用して被検体内に超音波パルスを送信する手段と、複数の超音波振動子を使用して被検体内で反射した超音波を受信する手段と、それぞれの超音波振動子で受信した超音波信号をデジタル信号に変換するためのA/D変換器と、A/D変換器から出力されるデジタル信号の出力ビット領域に対して上位ビットを指定し、その上位ビットから指定したビット幅をもつデジタル信号を取り出す機能を持つビット選択器と、ビット選択器から出力されたデジタル信号を指定時間だけ遅延させて位相を調整するデジタル整相器と、位相を調整した信号を加算して整相加算超音波信号を作成する加算器を具備し、A/D変換器の出力ビット幅よりも整相器および加算器のビット幅を小さくして整相器および加算器の回路規模を低減させた超音波診断装置。

10

【請求項 2】

請求項 1 において、A/D変換器とビット選択器と整相器の複数系統と、この複数の整相器からの出力を一系統にまとめる加算器とをワンチップにまとめたデジタルビーム形成用チップを使用した超音波診断装置。

【請求項 3】

請求項 1 および請求項 2 において、超音波診断の用途によって整相器および加算器で使用するA/D変換器出力ビット領域を選択する手段を備えた超音波診断装置。

【請求項 4】

請求項 1 および請求項 2、請求項 3 において、関心超音波診断領域の深さによって整相器

20

および加算器で使用する A D 変換器出力ビット領域を選択する手段を備えた超音波診断装置。

【請求項 5】

請求項 1 および請求項 2 , 請求項 3 , 請求項 4 において , A D 変換器出力ビット領域で整相器および加算器で使用するために選択した A D 変換器出力ビット領域外の下位ビットを四捨五入により出力デジタル信号に加算することによって出力デジタル信号の質を高めた超音波診断装置。

【発明の詳細な説明】

【技術分野】

【0001】

超音波振動子を配列した超音波探触子を用い , デジタルビーム形成法を使用して , ダイナミックフォーカスと電子走査を行いながら超音波信号を受信し , 画像として表示する超音波診断装置に関する。

【背景技術】

【0002】

超音波診断装置では , ダイナミックフォーカスと電子走査の技術を使用し , 複数の超音波振動子を配列した超音波探触子から被検体に超音波を送信し , 被検体内で反射した超音波を複数の超音波振動子を配列した超音波探触子で受信し , 被検体の広範囲の深度を高画質の画像として表示する方法が広く用いられている。

【0003】

その受信においては , それぞれの超音波振動子の出力に対して , 指定する被検体内の位置からそれぞれの超音波振動子の位置までの超音波の到達時間の差を補正した後 , それぞれの超音波振動子の出力を加算することによって高感度で高分解能の信号を得る方法が一般的に使用されている。超音波の到達時間の差の補正方法としては , 初期には同軸ケーブルなどのアナログ遅延線が使用され , 遅延時間をアナログスイッチで切換えることが行われていたが , 最近では超音波振動子の出力信号を A D 変換器でデジタル信号に変換した後 , F I F O ( F i r s t I n F i r s t O u t ) メモリなどのデジタル遅延回路を使用して遅延させ , その遅延時間を調節することで超音波の到達時間の差を補正する方法が採用されている。

【0004】

この方法は , デジタルビームフォーマまたはデジタルビーム形成と呼ばれており , それぞれの超音波振動子の出力信号を A D 変換器でデジタル信号に変換した後 , デジタル遅延回路を使用して遅延させて , 遅延時間を調節することで超音波の到達時間の差を補正した後 , それぞれの信号を加算器に入力させて加算することで , 被検体内の指定位置で反射した超音波信号を加算した整相加算超音波信号を作る。

【0005】

図 4 は、従来の超音波診断装置のデジタルビーム形成部のブロック図である。デジタルビーム形成部 1 2 は、探触子 1 1 を構成する n 個の超音波振動子 1 1 1 で受信した n チャンネルの超音波エコー信号 1 1 3 が入力され , この n チャンネルのアナログ信号 1 1 3 をたとえば 1 2 ビットのデジタルデータに変換する n 個の A D 変換器 5 2 1 と , A D 変換器 5 2 1 でデジタル化されたデジタル信号 5 2 5 を指定時間だけ遅延させて位相を調整する n 個の整相器 5 2 3 と , 位相を調整した n 個のデジタルデータ 5 2 7 を加算する加算器 5 2 4 とで構成され , 整相して加算した超音波デジタル信号 5 2 8 を出力する。各チャンネルの整相器 5 2 3 はデジタルデータを格納し , 各チャンネルの同期を取って出力する各チャンネルに対応した F I F O メモリで構成されている。タイミングパルス発生回路 1 4 は , A D 変換器 5 2 1 のサンプリングクロック , 整相器 5 2 3 の F I F O メモリの書き込みクロック , F I F O メモリの読み出しクロックを示すタイミング信号 5 4 1 を供給する。

【0006】

超音波振動子の出力信号は A D 変換器でデジタル信号に変換された後に使用されるので

10

20

30

40

50

、整相して加算した超音波信号の精度はこのＡＤ変換器の精度に依存する。また、超音波信号の強度は被検体内の体表からの深度によって大幅に変化するので、体表から大深度までの任意の領域で反射した超音波信号を高品質で受信するためには高精度のＡＤ変換器、すなわち出力ビット数の大きなＡＤ変換器が必要になる。

【０００７】

ＡＤ変換器で変換したデジタル信号は、超音波の到達時間を補正するためにＦＩＦＯメモリなどのデジタル遅延回路に送られ、遅延時間を調節することによって超音波信号の位相を調節する。高精度のＡＤ変換器、すなわち出力ビット数の大きなＡＤ変換器で変換したデジタル信号を遅延させるデジタル遅延回路では、当然ビット数の大きなデジタルデータを取り扱うことになるので、デジタル遅延回路は大規模のものになる。

10

【０００８】

ビット数の大きなデジタルデータを取り扱うデジタル遅延回路は大規模なものになり、使用するＦＩＦＯメモリなどの電子部品の点数も多くなる。このデジタル遅延回路は超音波探触子を構成する超音波振動子の数だけ必要であるので、ビット数の大きなデジタルデータを取り扱うデジタル遅延回路を使用する場合には、ＦＩＦＯメモリなどの電子部品の点数が多く、製造費用が高くなるとともに、実装する基板なども大きくなる。

【０００９】

すなわち、体表から大深度までの任意の領域で反射した超音波信号を高品質で受信するために高精度のＡＤ変換器、すなわち出力ビット数の大きなＡＤ変換器を使用する場合には、ビット数の大きなデジタルデータを取り扱うデジタル遅延回路が必要となり、ＦＩ

20

【００１０】

一方、超音波診断装置を小型化し、信頼性を向上させるために、電子回路の集積度を上げることが要求されている。このため、超音波振動子で受信した超音波信号をデジタル信号に変換するためのＡＤ変換器と、デジタル信号を指定時間だけ遅延させて位相を調整するデジタル遅延回路と、位相を調整したデジタル超音波信号を加算して整相加算超音波信号を作成す加算器を一体化し、ワンチップの集積回路にすることが希望されている。

【００１１】

体表から大深度までの任意の領域で反射した超音波信号を高品質で受信するために高精度のＡＤ変換器、すなわち出力ビット数の大きなＡＤ変換器を使用する場合には、ビット数の大きなデジタルデータを取り扱うデジタル遅延回路が必要となり、このようなワンチップの集積回路を実現することは困難となっている。これらの機能をワンチップの集積回路で実現するためには、高精度のＡＤ変換器、すなわち出力ビット数の大きなＡＤ変換器を使用せずに、ＡＤ変換器の出力ビット数の小さなＡＤ変換器を使用し、これによってデジタル遅延回路の必要ビット数を下げることが必要になる。

30

【発明の開示】

【発明が解決しようとする課題】

【００１２】

体表から大深度までの任意の領域で反射した超音波信号を高品質で受信するために高精度のＡＤ変換器、すなわち出力ビット数の大きなＡＤ変換器を使用する場合には、ビット数の大きなデジタルデータを取り扱うデジタル遅延回路が必要となり、ＦＩＦＯメモリなどの電子部品の点数が多く、製造費用が高くなるとともに、実装する基板なども大きくなる。また超音波診断装置を小型化し、信頼性を向上させるためにこれらの機能をワンチップの集積回路に実装することが困難となっている。これらの機能をワンチップの集積回路で実現するためには、高精度のＡＤ変換器、すなわち出力ビット数の大きなＡＤ変換器を使用せずに、ＡＤ変換器の出力ビット数の小さなＡＤ変換器を使用し、これによってデジタル遅延回路の必要ビット数を下げることが必要になり、高品質の超音波診断装置を実現することとは両立していない。

40

50

## 【 0 0 1 3 】

本発明はこの問題を解決し、体表から大深度までの任意の領域で反射した超音波信号を高品質で受信するために高精度のA/D変換器すなわち出力ビット数の大きなA/D変換器を使用しながら、デジタル遅延回路を小型化し、電子部品の点数を削減し、製造費用を下げるとともに、超音波診断装置を小型化し、信頼性を向上させるためにこれらの機能をワンチップの集積回路に実装することを可能にすることで、小型化された、高信頼性で高品質の超音波診断装置を提供することを目的とする。

## 【課題を解決するための手段】

## 【 0 0 1 4 】

本発明はこの問題を解決するために下記的手段を採用した。複数の超音波振動子を使用して被検体内に超音波パルスを送信し、被検体内で反射した超音波を複数の超音波振動子を使用して受信し、それぞれの超音波振動子で受信した超音波信号をA/D変換器でデジタル信号に変換する。A/D変換器から出力されるデジタル信号の出力ビット領域に対して上位ビットを指定し、その指定した上位ビットから指定したビット幅をもつデジタル信号を取り出す機能を持つビット選択器を設ける。このビット選択器から出力されるデジタル信号のビット幅は、A/D変換器の出力ビット幅よりも小さい。このビット選択器から出力されたデジタル信号を指定時間だけ遅延させて位相を調整するデジタル遅延回路を用いた整相器に入力し、整相器で位相を調整した信号を加算回路に入力して整相加算超音波信号を作成する。このようにビット選択器を設けることによって、A/D変換器の出力ビット幅よりも、デジタル遅延回路を用いた整相器および加算器のビット幅を小さくすることを可能にした。

## 【 0 0 1 5 】

複数の超音波振動子を使用して受信する被検体内で反射された超音波信号の強度は、超音波が反射される領域が存在する被検体内の位置、すなわち体表からの深度や被検体の部位によって大幅に変化する。このため、体表から大深度までの任意の領域や任意の部位で反射された超音波信号を高品質で受信するためには、信号強度の強い超音波信号から信号強度の微弱な超音波信号まで忠実にデジタル信号に変換する必要があるため、高精度のA/D変換器すなわち出力ビット数の大きなA/D変換器が必要になる。一方、デジタル遅延回路で位相を調整した信号は、加算回路に入力され整相加算超音波信号として出力されるが、この整相加算超音波信号は直交検波などの超音波画像処理を施された後、画像表示装置で画像表示される。現在、この画像表示装置で使用されている階調数は一般には256階調、すなわち8ビットである。すなわち、高精度のA/D変換器すなわち出力ビット数の大きなA/D変換器が要求されるのは、信号強度の強い超音波信号から信号強度の微弱な超音波信号まで忠実にデジタル信号に変換する必要があるため、デジタル信号に変換した後に行われる信号処理、画像処理に使用するデータのビット数は一般にA/D変換器に要求されるほど大きくない。これによって、本発明ではビット選択器を設けることによって、A/D変換器の出力ビット幅よりも、デジタル遅延回路を用いた整相器および加算器のビット幅を小さくしながら、最終的に画像表示装置に表示される画像の画質を高品質に維持することが可能になった。

## 【 0 0 1 6 】

本発明は、体表から大深度までの任意の領域で反射した超音波信号を高品質で受信するために高精度のA/D変換器すなわち出力ビット数の大きなA/D変換器を使用しながら、ビット選択器を使用してA/D変換器の出力データの存在する最上位ビットから指定したビット幅をもつデジタルデータのみをデジタル遅延回路に送ることによって、デジタル遅延回路を小型化し、電子部品の点数を削減し、製造費用を下げるとともに、超音波診断装置を小型化し、信頼性を向上させるためにこれらの機能をワンチップの集積回路に実装することを可能にすることで、小型化、高信頼性で高品質の超音波診断装置を提供することを実現した。

## 【発明の効果】

## 【 0 0 1 7 】

本発明による超音波診断装置では、デジタルビーム形成部のＡＤ変換器の出力ビットの範囲をビット選択器によって選択するようにしたので、受信超音波信号のダイナミックレンジを広げるために高精度のＡＤ変換器を使用した場合でも、デジタル遅延回路で処理するデジタルデータのビット数を抑えることが可能になった。これによってＡＤ変換器とビット選択器と整相器の複数系統と、この複数の整相器からの出力を一系統にまとめる加算器とをワンチップにまとめたデジタルビーム形成用チップを使用した超音波診断装置を実現できた。

【００１８】

超音波診断の用途によって整相器および加算器で使用するＡＤ変換器出力ビット領域を選択する手段を備えた超音波診断装置を実現できた。

10

【００１９】

関心超音波診断領域の深さによって整相器および加算器で使用するＡＤ変換器出力ビット領域を選択する手段を備えた超音波診断装置を実現できた。

【００２０】

ＡＤ変換器出力ビット領域で整相器および加算器で使用するために選択したＡＤ変換器出力ビット領域外の下位ビットを四捨五入により出力デジタル信号に加算することによって出力デジタル信号の質を高めた超音波診断装置を実現できた。

【発明を実施するための最良の形態】

【００２１】

本発明の実施の形態について説明する。図１は本発明の超音波診断装置の構成図である。超音波診断装置１０は、超音波探触子１１を備えている。この超音波探触子１１は圧電素子などで構成される複数たとえば６４個の超音波振動子１１１を配列した構造になっている。超音波探触子１１はデジタルビーム形成部１２と送信部１３とが接続されている。パルス発生部１４は超音波を送信する周期（たとえば５ｋＨｚ）を与えるタイミング信号を発生する。送信超音波ビームを収束し、指向性を与えるためにそれぞれの超音波振動子に印加する駆動パルスのタイミングを調整する必要があるので、遅延回路によってこのタイミング信号に与える遅延時間を調整した後、たとえば６４チャンネルのタイミング信号を送信部１３に供給する。送信部１３はたとえば６４チャンネルのパルス駆動回路で構成される。パルス駆動回路はタイミング信号のタイミングで超音波送信周波数（たとえば５ＭＨｚ）の駆動パルスを発生し、探触子１１のたとえば６４チャンネルの超音波振動子１１１に印加する。探触子１１を構成するたとえば６４チャンネルの超音波振動子１１１に印加するパルスのタイミングの差によって希望する方向に指向性を持った超音波パルスを送信することができる。タイミング信号の周期で被検体に向けて同一方向の超音波パルス１１２ａを送信する。次に送信方向を切換えながら順次超音波パルス１１２ｂ、１１２ｃを送信する。

20

30

【００２２】

被検体の内部で反射した超音波エコーは探触子１１のたとえば６４チャンネルの超音波振動子１１１で受信される。たとえば６４チャンネルの超音波振動子１１１で受信されたたとえば６４チャンネルのアナログ信号１１３は、デジタルビーム形成部１２に送られる。デジタルビーム形成部１２に入力されたたとえば６４チャンネルの超音波信号はたとえば６４チャンネルのデジタルデータに変換され、たとえば６４チャンネルのそれぞれのチャンネルに送信時に指向性と電子走査のために与えた所定の遅延に相当する遅延を与えられた後に加算されて、整相加算超音波信号１２８として出力される。これによって指向性に対応した方向からの超音波エコーを受信することが可能になる。

40

【００２３】

デジタルビーム形成部１２から出力されたデジタルデータ、整相加算超音波信号１２８は画像処理部１５に入力される。画像処理部１５はそのデジタルデータをその走査方向および探さに応じて２次元状にマッピングし、このマッピングしたデータを画像データとして画像メモリに格納する。その画像メモリに格納された画像データは一定周期で画像メモリから読み出され、画像表示部１６のモニタ上に断層像として表示される。

50

## 【 0 0 2 4 】

図 2 は、本発明の超音波診断装置のデジタルビーム形成部のブロック図である。このデジタルビーム形成部は、探触子 1 1 を構成する  $n$  個の超音波振動子 1 1 1 (振動子 1 ~ 振動子  $n$ ) で得られた  $n$  チャンネルの受信エコー 1 1 3 をたとえば 1 4 ビットのデジタルデータに変換する各チャンネルに対応した  $n$  個の A/D 変換器 1 2 1 と、それぞれの A/D 変換器 1 2 1 から出力されるデジタル信号 1 2 5 の出力ビット領域に対して上位ビットを指定し、その上位ビットから指定したたとえば 1 2 ビットのビット幅をもつデジタル信号を取り出す機能を持つ  $n$  個のビット選択器 1 2 2 と、それぞれのビット選択器 1 2 2 から出力されたデジタル信号 1 2 6 を指定時間だけ遅延させて位相を調整する  $n$  個の整相器 1 2 3 と、位相を調整した  $n$  個のデジタルデータ 1 2 7 を加算する加算器 1 2 4 とで構成され、整相加算超音波デジタル信号 1 2 8 を出力する。各チャンネルの整相器 1 2 3 はデジタルデータを格納し、各チャンネルの同期を取って出力する各チャンネルに対応した F I F O メモリで構成されている。タイミングパルス発生回路 1 4 は、A/D 変換器 1 2 1 のサンプリングクロック、整相器 1 2 3 の F I F O メモリの書込みクロック、F I F O メモリの読み出しクロックなどを含むタイミング信号 1 4 1 を供給する。

10

## 【 0 0 2 5 】

図 3 は本発明によるビット選択器の動作を示す概念図である。A/D 変換器 1 2 1 の出力ビットが 1 4 ビット、ビット選択器 1 2 2 の出力ビットが 1 2 ビットの場合の例である。3 0 1 は A/D 変換器 1 2 1 の出力のビット並びを示している。3 1 1, 3 1 2, 3 1 3 はビット選択器 1 2 2 の出力のビット並びを示し、A/D 変換器 1 2 1 の出力ビットにおけるビット選択器 1 2 2 が選択した範囲とビット選択器 1 2 2 の出力ビットの関係を示す図である。3 1 1 は超音波振動子が受信した信号が大きい場合で、A/D 変換器 1 2 1 の出力 3 0 1 の上位ビットが 1 3 である場合である。この場合は、A/D 変換器 1 2 1 の出力 3 0 1 のビット 1 3 からビット 2 までの範囲をビット選択器 1 2 2 は取り込み、このデータがビット選択器 1 2 2 のビット並び 3 1 1 のビット 1 1 からビット 0 に代入される。この例では A/D 変換器 1 2 1 の出力 3 0 1 のビット 1 は四捨五入され、ビット選択器 1 2 2 のビット並び 3 1 1 のビット 0 に代入される。3 1 2 は超音波振動子が受信した信号がやや小さい場合で、A/D 変換器 1 2 1 の出力 3 0 1 の上位ビットが 1 2 である場合である。この場合は、A/D 変換器 1 2 1 の出力 3 0 1 のビット 1 2 からビット 1 までの範囲をビット選択器 1 2 1 は取り込み、このデータがビット選択器 1 2 2 のビット並び 3 1 2 のビット 1 1 からビット 0 に代入される。この例では A/D 変換器 1 2 1 の出力 3 0 1 のビット 0 は四捨五入され、ビット選択器 1 2 2 のビット並び 3 1 2 のビット 0 に代入される。3 1 3 は超音波振動子が受信した信号が小さい場合で、A/D 変換器 1 2 1 の出力 3 0 1 の上位ビットが 1 1 である場合である。この場合は、A/D 変換器 1 2 1 の出力 3 0 2 1 ビット 1 1 からビット 0 までの範囲をビット選択器 1 2 2 は取り込み、このデータがビット選択器 1 2 2 のビット並び 3 1 3 のビット 1 1 からビット 0 に代入される。このように超音波振動子からの受信信号の大きさによってビット選択器 1 2 2 が取り込む A/D 変換器 1 2 1 の出力 3 0 1 のビットの範囲を制御する。

20

30

## 【 0 0 2 6 】

図 3 は説明の簡単のために A/D 変換器の出力ビットが 1 4 ビット、ビット選択器の出力ビットが 1 2 ビットの場合の例を示したが、実際には A/D 変換器の出力ビットが 1 4 ビット、ビット選択器の出力ビットが 1 0 ビットの場合や、A/D 変換器の出力ビットが 1 2 ビット、ビット選択器の出力ビットが 1 0 ビットの場合など、任意の組み合わせが可能である。

40

## 【 0 0 2 7 】

ビット選択器 1 2 2 が取り込む A/D 変換器 1 2 1 の出力 3 0 1 のビットの範囲を制御する方法としては、それぞれのチャンネルの超音波振動子が受信した信号の大きさによる方法で、それぞれのチャンネルで A/D 変換器 1 2 1 の出力 3 0 1 のビットが 1 になる最上位ビットを監視し、そのビットからビット選択器 1 2 2 のビット幅だけ取り込む方法がある。この場合にはチャンネルによってビット選択器 1 2 2 が取り込むビット位置が異なる可能性があ

50

るが、これはそれぞれのチャンネルの整相器の出力 1 2 7 を加算器 1 2 4 が加算するときに、ビット選択器 1 2 2 が取り込んだビット位置によって出力 1 2 7 のビットをシフトすることで解決できる。

【 0 0 2 8 】

ビット選択器 1 2 2 が取り込む A D 変換器 1 2 1 の出力 3 0 1 のビットの範囲を制御する第二の方法としては、前回送信された超音波パルスにおけるそれぞれのチャンネルの超音波振動子が受信した信号の大きさによる方法で、それぞれのチャンネルで A D 変換器 1 2 1 の出力 3 0 1 のビットが 1 になる最上位ビットを監視し、そのビットからビット選択器 1 2 2 のビット幅だけ取り込む方法がある。この場合にはチャンネルによってビット選択器 1 2 2 が取り込むビット位置が異なる可能性があるが、これはそれぞれのチャンネルの整相器の出力 1 2 7 を加算器 1 2 4 が加算するときに、ビット選択器 1 2 2 が取り込んだビット位置によって出力 1 2 7 のビットをシフトすることで解決できる。

10

【 0 0 2 9 】

ビット選択器 1 2 2 が取り込む A D 変換器 1 2 1 の出力 3 0 1 のビットの範囲を制御する第三の方法としては、最初に超音波エコーが到達するチャンネルの超音波振動子が受信した信号の大きさによる方法で、そのチャンネルの A D 変換器 1 2 1 の出力 3 0 1 のビットが 1 になる最上位ビットを監視し、そのビットからビット選択器 1 2 2 のビット幅だけ取り込むように、すべてのチャンネルのビット選択器 1 2 2 を設定する方法である。

【 0 0 3 0 】

ビット選択器 1 2 2 が取り込む A D 変換器 1 2 1 の出力 3 0 1 のビットの範囲を制御する第四の方法としては、前回送信された超音波パルスにおける最初に超音波エコーが到達したチャンネルの超音波振動子が受信した信号の大きさによる方法で、そのチャンネルの A D 変換器 1 2 1 の出力 3 0 1 のビットが 1 になる最上位ビットを監視し、そのビットからビット選択器 1 2 2 のビット幅だけ取り込むように、すべてのチャンネルのビット選択器 1 2 2 を設定する方法である。

20

【 0 0 3 1 】

ビット選択器 1 2 2 が取り込む A D 変換器 1 2 1 の出力 3 0 1 のビットの範囲を制御する第五の方法としては、特定チャンネル、例えば探触子の中央に位置する超音波振動子が受信した信号の大きさによる方法で、そのチャンネルの A D 変換器 1 2 1 の出力 3 0 1 のビットが 1 になる最上位ビットを監視し、そのビットからビット選択器 1 2 2 のビット幅だけ取り込むように、すべてのチャンネルのビット選択器 1 2 2 を設定する方法である。

30

【 0 0 3 2 】

ビット選択器 1 2 2 が取り込む A D 変換器 1 2 1 の出力 3 0 1 のビットの範囲を制御する第六の方法としては、前回送信された超音波パルスにおける特定チャンネル、例えば探触子の中央に位置する超音波振動子が受信した信号の大きさによる方法で、そのチャンネルの A D 変換器 1 2 1 の出力 3 0 1 のビットが 1 になる最上位ビットを監視し、そのビットからビット選択器 1 2 2 のビット幅だけ取り込むように、すべてのチャンネルのビット選択器 1 2 2 を設定する方法である。

【 0 0 3 3 】

ビット選択器 1 2 2 が取り込む A D 変換器 1 2 1 の出力 3 0 1 のビットの範囲を制御する第七の方法としては、前回送信された超音波パルスにおける超音波振動子の受信信号の大きさが最大であったチャンネルによる方法で、すべてのチャンネルの A D 変換器 1 2 1 の出力 3 0 1 のビットが 1 になる最上位ビットを監視し、もつとも受信信号が大きかったチャンネルの最上位ビットからビット選択器 1 2 2 のビット幅だけ取り込むように、すべてのチャンネルのビット選択器 1 2 2 を設定する方法である。

40

【 0 0 3 4 】

ビット選択器 1 2 2 が取り込む A D 変換器 1 2 1 の出力 3 0 1 のビットの範囲を制御する方法としては、超音波診断の用途によってビット選択器 1 2 2 が取り込む A D 変換器 1 2 1 の出力 3 0 1 のビットの範囲を選択する方法がある。これはたとえば B モードの場合と超音波ドップラーの場合では関心のある超音波エコーの大きさが異なるので、超音波診断

50

の用途によってビット選択器 122 が取り込む A/D 変換器 121 の出力 301 のビットの範囲を選択する方法は有効である。

【0035】

ビット選択器 122 が取り込む A/D 変換器 121 の出力 301 のビットの範囲を制御する方法としては、関心超音波診断領域の深さによってビット選択器 122 が取り込む A/D 変換器 121 の出力 301 のビットの範囲を選択する方法がある。これは関心超音波診断領域の深さをたとえば最初は浅い領域から順次深い領域に移動させながら超音波診断する場合など、浅い領域では超音波エコー強度が強く、深い領域では弱くなるので有効である。

【実施例 1】

【0036】

10

本発明による超音波診断装置では、ディジタルビーム形成部の A/D 変換器の出力ビットの範囲をビット選択器によって選択するようにしたので、受信超音波信号のダイナミックレンジを広げるためにディジタルビーム形成部に高精度の A/D 変換器を使用した場合でも、ディジタル遅延回路で必要とするビット数を抑えることが可能になった。これによって、整相部の回路規模を抑えることが可能になったので、A/D 変換器とビット選択器と整相器の複数系統と、この複数の整相器からの出力を一系統にまとめる加算器とをワンチップにまとめたディジタルビーム形成用チップが実現可能になった。

【0037】

ディジタルビーム形成部の A/D 変換器とビット選択器と整相器で構成される部分は、使用している超音波振動子の数と同数だけ必要であるが、上記のディジタルビーム形成用チップでこの全てを一個の集積回路にする必要は無い。例えば 64 チャンネルの超音波振動子を使用した超音波診断装置のディジタルビーム形成回路では、A/D 変換器とビット選択器と整相器の 64 チャンネルが必要であるが、16 チャンネルの超音波振動子の出力を処理することができる A/D 変換器とビット選択器と整相器の 16 系統と、この 16 個の整相器からの出力を一系統にまとめる加算器とをワンチップにまとめたディジタルビーム形成用チップを製作し、このワンチップのディジタルビーム形成用チップを 4 個並列に使用して 64 チャンネルの超音波振動子の出力を処理するようにし、4 個のワンチップディジタルビーム形成用チップから出力される 4 系統の整相加算超音波信号を 1 個の加算器で加算することによって一系統の整相加算超音波信号にすることができる。

20

【実施例 2】

30

【0038】

超音波診断の用途によって整相器および加算器で使用する A/D 変換器出力ビット領域を選択する手段を備えた。

【実施例 3】

【0039】

関心超音波診断領域の深さによって整相器および加算器で使用する A/D 変換器出力ビット領域を選択する手段を備えた。

【実施例 4】

【0040】

A/D 変換器出力ビット領域で整相器および加算器で使用するために選択した A/D 変換器出力ビット領域の外の下位ビットを四捨五入により出力ディジタル信号に加算することによって出力ディジタル信号の質を高めることができた。

40

【図面の簡単な説明】

【0041】

【図 1】本発明の超音波診断装置を示す構成図である。

【図 2】本発明の超音波診断装置のディジタルビーム形成部を示すブロック図である。

【図 3】本発明のディジタルビーム形成部の A/D 変換器出力ビットとビット選択器出力ビットの関係を示す概念図である。

【図 4】従来の超音波診断装置のディジタルビーム形成部を示すブロック図である。

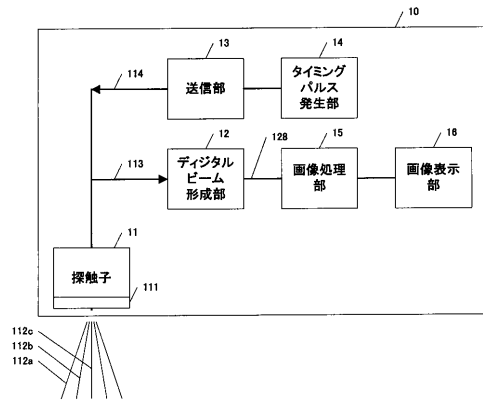
【符号の説明】

50

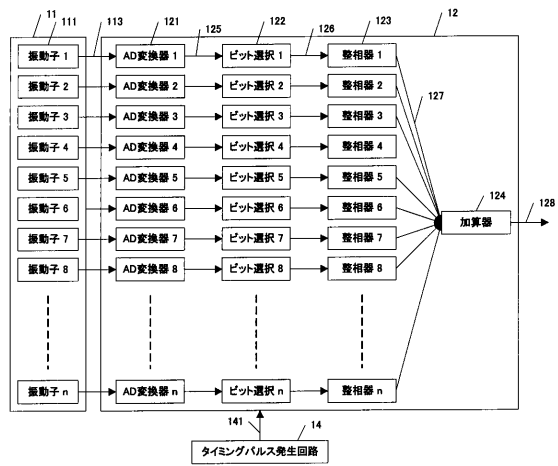
## 【 0 0 4 2 】

|                             |                                   |    |
|-----------------------------|-----------------------------------|----|
| 1 0                         | 超音波診断装置                           |    |
| 1 1                         | 探触子                               |    |
| 1 2                         | デジタルビーム形成部                        |    |
| 1 3                         | 送信部                               |    |
| 1 4                         | タイミングパルス発生部                       |    |
| 1 5                         | 画像処理部                             |    |
| 1 6                         | 画像表示部                             |    |
| 1 1 1                       | 超音波振動子 ( 振動子 1 ~ 振動子 n )          |    |
| 1 1 2 a , 1 1 2 b , 1 1 2 c | 超音波ビーム                            | 10 |
| 1 1 3                       | 超音波振動子で受信された超音波エコー信号 ( n チャンネル )  |    |
| 1 1 4                       | 超音波振動子へ送られる駆動パルス ( n チャンネル )      |    |
| 1 2 1                       | A D 変換器 ( A D 変換器 1 ~ A D 変換器 n ) |    |
| 1 2 2                       | ビット選択器 ( ビット選択器 1 ~ ビット選択器 n )    |    |
| 1 2 3                       | 整相器 ( 整相器 1 ~ 整相器 n )             |    |
| 1 2 4                       | 加算器                               |    |
| 1 2 5                       | A D 変換器出力信号 ( n チャンネル )           |    |
| 1 2 6                       | ビット変換器出力信号 ( n チャンネル )            |    |
| 1 2 7                       | 整相器出力信号 ( n チャンネル )               |    |
| 1 2 8                       | 加算器出力信号 ( 整相加算超音波信号 )             | 20 |
| 1 4 1                       | タイミングパルス                          |    |
| 3 0 1                       | A D 変換器出力ビット並び                    |    |
| 3 1 1                       | 超音波振動子出力が高いときのビット選択器出力ビット並び       |    |
| 3 1 2                       | 超音波振動子出力が中のときのビット選択器出力ビット並び       |    |
| 3 1 3                       | 超音波振動子出力が低いときのビット選択器出力ビット並び       |    |
| 5 2 1                       | A D 変換器 ( A D 変換器 1 ~ A D 変換器 n ) |    |
| 5 2 3                       | 整相器 ( 整相器 1 ~ 整相器 n )             |    |
| 5 2 4                       | 加算器                               |    |
| 5 2 5                       | A D 変換器出力信号 ( n チャンネル )           |    |
| 5 2 7                       | 整相器出力信号 ( n チャンネル )               | 30 |
| 5 2 8                       | 加算器出力信号 ( 整相加算超音波信号 )             |    |
| 5 4 1                       | タイミングパルス                          |    |

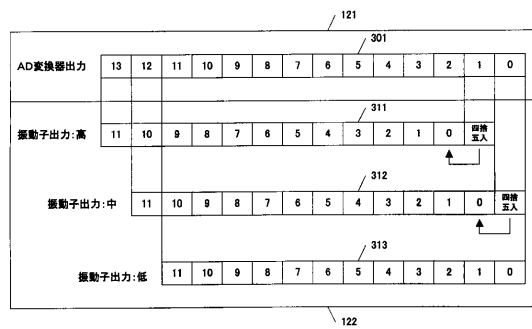
【図 1】



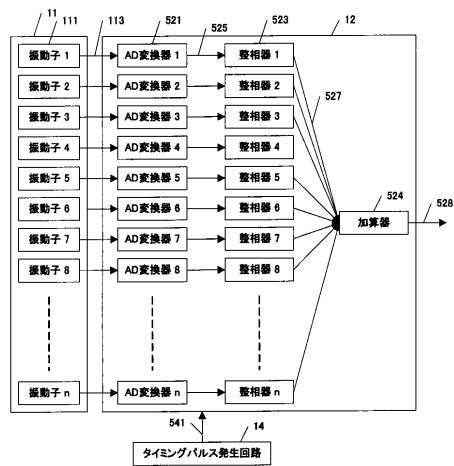
【図 2】



【図 3】



【図 4】



---

フロントページの続き

(56)参考文献 特開平 1 0 - 0 8 5 2 1 2 ( J P , A )  
特開平 0 1 - 1 6 0 5 3 7 ( J P , A )  
特開平 0 2 - 2 4 5 9 2 1 ( J P , A )  
特開昭 6 3 - 1 4 3 0 4 0 ( J P , A )  
特開平 1 0 - 0 5 7 3 7 5 ( J P , A )  
特開平 0 4 - 1 8 0 7 4 2 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)  
A 6 1 B 8 / 0 0

|                |                                                                                         |         |            |
|----------------|-----------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 超声诊断设备                                                                                  |         |            |
| 公开(公告)号        | <a href="#">JP4395558B2</a>                                                             | 公开(公告)日 | 2010-01-13 |
| 申请号            | JP2003436087                                                                            | 申请日     | 2003-12-01 |
| [标]申请(专利权)人(译) | TERARECON                                                                               |         |            |
| 申请(专利权)人(译)    | TeraRecon公司                                                                             |         |            |
| 当前申请(专利权)人(译)  | 艾克斯有限公司小鸟里翁                                                                             |         |            |
| [标]发明人         | 高橋 一夫<br>篠田 義一                                                                          |         |            |
| 发明人            | 高橋 一夫<br>篠田 義一                                                                          |         |            |
| IPC分类号         | A61B8/00                                                                                |         |            |
| FI分类号          | A61B8/00                                                                                |         |            |
| F-TERM分类号      | 4C601/BB06 4C601/EE12 4C601/EE13 4C601/JB03 4C601/JB05 4C601/JB20 4C601/JB36 4C601/JB40 |         |            |
| 其他公开文献         | JP2005160977A                                                                           |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                               |         |            |

#### 摘要(译)

公开了在接收到该超声波诊断装置的数字波束形成，以减小电路规模，同时保持图像的图像质量良好的数字波束成形芯片混合AD转换器和数字调相加法运算部使用。从各超声换能器，以便匹配在超声波诊断装置接收到的超声波信号的相位，用于接收超声波信号的AD转换反映在对象在多个超声换能器的数字信号被转换成数字信号，相位由数字移相器调整，然后相加。因为要被接收的超声波的强度由受试者显著而变化，但图像质量和AD转换器的转换的位的数目是大越好，数字相控加法器的电路规模变大。使用AD转换器的输出的高位比特，当输入信号是大的，通过插入具有使用较低位的能力的位选择，减少由数字相控加法器时弱处理的比特数电路尺寸受到抑制。The

【図 4】

