

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-97681

(P2004-97681A)

(43) 公開日 平成16年4月2日(2004.4.2)

(51) Int. Cl. <sup>7</sup>	F I	テーマコード (参考)
A 6 1 B 8/00	A 6 1 B 8/00	2 G 0 4 7
G 0 1 N 29/22	G 0 1 N 29/22 5 0 1	4 C 3 0 1
G 0 1 N 29/24	G 0 1 N 29/24 5 0 2	4 C 6 0 1
H 0 4 R 3/00	H 0 4 R 3/00 3 3 0	5 D 0 1 9
H 0 4 R 17/00	H 0 4 R 17/00 3 3 0 G	
審査請求 未請求 請求項の数 5 O L (全 15 頁)		

(21) 出願番号	特願2002-266923 (P2002-266923)	(71) 出願人	000005201 富士写真フイルム株式会社 神奈川県南足柄市中沼210番地
(22) 出願日	平成14年9月12日 (2002.9.12)	(74) 代理人	100100413 弁理士 渡部 温
		(74) 代理人	100110777 弁理士 宇都宮 正明
		(72) 発明者	佐藤 良彰 神奈川県足柄上郡開成町宮台798番地 富士写真フイルム株式会社内
		Fターム(参考)	2G047 AA12 BC07 EA04 GF06 GF16 GF18 GF22 GG01 GG09 GG34 GG40 GH04 GH06

最終頁に続く

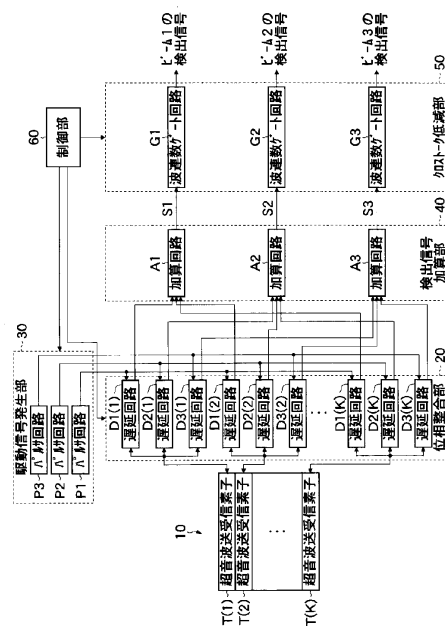
(54) 【発明の名称】 超音波送受信装置及びそれを用いた超音波診断装置

(57) 【要約】

【課題】ハードウェアの構成をあまり複雑にすることなく、リアルタイム性能を維持しながら、マルチビーム方式において被検体の複数の方向から反射された複数の超音波ビーム間のクロストークを低減することができる超音波送受信装置を提供する。

【解決手段】この超音波送受信装置は、超音波を送受信するための複数の超音波送受信素子を含む超音波用探触子10と、連続する周期の数が異なる複数種類の超音波ビームを超音波用探触子から複数の方向に同時に送信させる送信手段20及び30と、被検体によって反射された複数種類の超音波ビームを受信して得られた複数の検出信号を、連続する周期の数に基づいて処理する受信手段40及び50とを具備する。

【選択図】 図1



**【特許請求の範囲】****【請求項 1】**

超音波を送受信するための複数の超音波送受信素子を含む超音波用探触子と、連続する周期の数が異なる複数種類の超音波ビームを前記超音波用探触子から複数の方向に同時に送信させる送信手段と、被検体によって反射された複数種類の超音波ビームを受信して得られた複数の検出信号を、連続する周期の数に基づいて処理する受信手段と、を具備する超音波送受信装置。

**【請求項 2】**

前記受信手段が、被検体によって反射された複数種類の超音波ビームを受信して得られた複数の検出信号を所定の位相関係で加算して、該複数の方向に対応した複数の加算信号を出力する検出信号処理部と、前記検出信号処理部から出力される複数の加算信号間のクロストークを、連続する周期の数に基づいて低減するクロストーク低減部とを含む、請求項 1 記載の超音波送受信装置。

10

**【請求項 3】**

前記送信手段が、前記複数の超音波送受信素子にそれぞれ接続された複数群の遅延回路と、連続する周期の数が異なる複数種類の駆動信号を各群に含まれている複数の遅延回路にそれぞれ供給する駆動信号発生部とを含み、前記検出信号処理部が、前記複数群の遅延回路を用いて遅延された複数の検出信号を加算する、請求項 2 記載の超音波送受信装置。

20

**【請求項 4】**

前記クロストーク低減部が、前記検出信号処理部から出力される複数の加算信号を、連続する周期の数に応じてゲートすることにより、該複数の加算信号間のクロストークを低減する複数のゲート回路を含む、請求項 2 記載の超音波送受信装置。

**【請求項 5】**

超音波を送受信するための複数の超音波送受信素子を含む超音波用探触子と、連続する周期の数が異なる複数種類の超音波ビームを前記超音波用探触子から複数の方向に同時に送信させる送信手段と、被検体によって反射された複数種類の超音波ビームを受信して得られた複数の検出信号を、連続する周期の数に基づいて処理する受信手段と、前記受信手段の出力信号に基づいて、画像信号を生成して処理する画像信号処理手段と、を具備する超音波診断装置。

30

**【発明の詳細な説明】****【0001】****【発明の属する技術分野】**

本発明は、超音波用探触子を用いて超音波を送受信する超音波送受信装置に関し、さらに、そのような超音波送受信装置を含み、医療診断又は非破壊検査を行うために用いられる超音波診断装置に関する。

**【0002】****【従来の技術】**

従来の超音波診断装置においては、超音波の送信及び受信を行う振動子を複数有する 1 次元センサレイが一般的に用いられている。このような 1 次元センサレイにおいては、複数の振動子にそれぞれ印加する複数の駆動信号の位相関係を調整することにより送信フォーカス位置が設定され、複数の振動子からそれぞれ出力される複数の検出信号の位相関係を調整することにより受信フォーカス位置が設定される。また、超音波ビームのフォーカス位置と送受信方向とを変化させることにより、被検体を 1 つの断面において走査して 2 次元画像を取得することができる。さらに、超音波診断装置におけるリアルタイム性能を向上させるために、複数の超音波ビームを複数の方向に同時に送信するマルチビーム方式が知られている。

40

50

## 【0003】

マルチビーム方式においては、被検体の複数の方向から反射された複数の超音波ビームを受信する際に、ビーム間のクロストークを低減する必要がある。下記の特許文献1には、反射波を検出して得られた各画像値について、周辺値の線型結合を形成して伝送画像値を生成することによりビーム間干渉の影響を低減するマルチビーム超音波撮像方法が開示されている。

## 【0004】

しかしながら、超音波診断装置におけるリアルタイム性能を維持しながら上記のような信号処理を行うことは困難であるか、あるいは、超音波診断装置のコストを上昇させてしまう。

10

## 【0005】

一方、複数の超音波ビーム毎に異なる周波数を割り当て、受信処理において周波数情報に基づいてクロストークを低減することも考えられるが、これを実現するためにはハードウェアの構成が複雑になり、やはり超音波診断装置のコストを上昇させてしまう。

## 【0006】

## 【特許文献1】

米国特許第5,105,814号明細書(アブストラクト)

## 【0007】

## 【発明が解決しようとする課題】

そこで、上記の点に鑑み、本発明は、ハードウェアの構成をあまり複雑にすることなく、リアルタイム性能を維持しながら、マルチビーム方式において被検体の複数の方向から反射された複数の超音波ビーム間のクロストークを低減することができる超音波送受信装置、及び、それを用いた超音波診断装置を提供することを目的とする。

20

## 【0008】

## 【課題を解決するための手段】

以上の課題を解決するため、本発明に係る超音波送受信装置は、超音波を送受信するための複数の超音波送受信素子を含む超音波用探触子と、連続する周期の数が異なる複数種類の超音波ビームを超音波用探触子から複数の方向に同時に送信させる送信手段と、被検体によって反射された複数種類の超音波ビームを受信して得られた複数の検出信号を、連続する周期の数に基づいて処理する受信手段とを具備する。

30

## 【0009】

また、本発明に係る超音波診断装置は、超音波を送受信するための複数の超音波送受信素子を含む超音波用探触子と、連続する周期の数が異なる複数種類の超音波ビームを超音波用探触子から複数の方向に同時に送信させる送信手段と、被検体によって反射された複数種類の超音波ビームを受信して得られた複数の検出信号を、連続する周期の数に基づいて処理する受信手段と、受信手段の出力信号に基づいて、画像信号を生成して処理する画像信号処理手段とを具備する。

## 【0010】

本発明によれば、連続する周期の数が異なる複数種類の超音波ビームを超音波用探触子から複数の方向に同時に送信すると共に、被検体によって反射された複数種類の超音波ビームを受信して得られた複数の検出信号を、連続する周期の数に基づいて処理するようにしたので、ハードウェアの構成をあまり複雑にすることなく、リアルタイム性能を維持しながら、マルチビーム方式において被検体の複数の方向から反射された複数の超音波ビーム間のクロストークを低減することができる。

40

## 【0011】

## 【発明の実施の形態】

以下、本発明の実施形態について、図面を参照しつつ詳細に説明する。なお、同一の構成要素には同一の参照番号を付して、説明を省略する。

図1は、本発明の一実施形態に係る超音波送受信装置の構成を示すブロック図である。本実施形態においては、超音波の連続する周期数(以下、「波連数」ともいう)が異なる3

50

種類の超音波ビームを3つの方向に同時に送信し、被検体によって反射された3種類の超音波ビームを受信処理において分離する場合について説明する。

#### 【0012】

図1に示すように、この超音波送受信装置は、超音波を送受信する複数の超音波送受信素子 $T(1) \sim T(K)$ を有する超音波用探触子(プローブ)10と、これらの超音波送受信素子にそれぞれ接続された複数群の遅延回路 $D1(1)$ 、 $D2(1)$ 、 $D3(1) \sim D1(K)$ 、 $D2(K)$ 、 $D3(K)$ を含む位相整合部20と、各群の遅延回路に含まれている3つの遅延回路に3種類の駆動信号をそれぞれ供給する3つのパルサ回路 $P1$ 、 $P2$ 、 $P3$ を含む駆動信号発生部30と、複数群の遅延回路から出力される検出信号を3本の超音波ビームについて加算する3つの加算回路 $A1$ 、 $A2$ 、 $A3$ を含む検出信号加算部40と、これらの加算回路から出力される3種類の加算信号 $S1$ 、 $S2$ 、 $S3$ をそれぞれA/D変換してゲートする3つの波連数ゲート回路 $G1$ 、 $G2$ 、 $G3$ を含むクロストーク低減部50と、各部を制御するCPU等の制御部60とを有している。

10

#### 【0013】

ここで、波連数ゲート回路 $G1$ は、加算信号 $S1$ の内から、波連数が1である信号のみを選択し、波連数ゲート回路 $G2$ は、加算信号 $S2$ の内から、波連数が2である信号のみを選択し、波連数ゲート回路 $G3$ は、加算信号 $S3$ の内から、波連数が3である信号のみを選択する。なお、波連数が4以上である信号が含まれている場合には、波連数ゲート回路 $G1$ 、 $G2$ 、 $G3$ において、そのような信号も選択される。

#### 【0014】

超音波用探触子10において、超音波送受信素子 $T(1) \sim T(K)$ の各々は、PZT(チタン酸ジルコン酸鉛:  $Pb(lead) zirconate titanate$ )に代表される圧電セラミックや、PVDf(ポリフッ化ビニリデン:  $polyvinylidene difluoride$ )等の高分子圧電素子のように圧電性を有する材料(圧電素子)によって構成される振動子を含んでいる。このような圧電素子にパルス状あるいは連続波の電圧(駆動信号)を印加すると、圧電素子は微少な機械的振動を生じる。この機械的振動により、パルス状あるいは連続波の超音波が発生し、伝播媒質中を超音波ビームとして伝達する。超音波の受信に関しては、このような振動子を用いても良いし、超音波によって変調された光を検出する光検出方式による超音波検出素子を用いても良い。

20

#### 【0015】

超音波送受信素子 $T(1) \sim T(K)$ には、3つのパルサ回路 $P1 \sim P3$ から、各群における3つの遅延回路 $D1 \sim D3$ を介して3種類の駆動信号が供給される。制御部60は、超音波送受信素子 $T(1) \sim T(K)$ から3本の超音波ビームが所望の3つの方向に送信されるように、遅延回路 $D1 \sim D3$ における遅延時間を制御する。その結果、図2に示すように、超音波用探触子10からは、3本の超音波ビーム1~3が、異なる3つの方向に送信される。

30

#### 【0016】

また、制御部60の制御の下、3つのパルサ回路 $P1 \sim P3$ は、波連数が異なる3種類の駆動信号を出力する。その結果、図3に示すように、超音波用探触子10から送信される3本の超音波ビーム1~3は、波連数が1、2、3と異なっている。また、超音波ビーム1~3が図2中の黒丸で示される被検体から反射されて戻って来て受信される際には、図3に示すように、クロストークにより他の波連数の超音波ビームも混入している。図3において、破線は、受信ビームにおけるクロストーク成分を示している。このようなクロストーク成分を除去又は低減するために、図1に示す3つの波連数ゲート回路 $G1$ 、 $G2$ 、 $G3$ が用いられる。

40

#### 【0017】

ここで、3つの波連数ゲート回路 $G1$ 、 $G2$ 、 $G3$ の構成と動作について説明する。図4は、波連数ゲート回路 $G1$ の構成を示す回路図である。加算回路 $A1$ から出力される加算信号 $S1$ は、A/D変換器101によってデジタル信号に変換されると共に、シュミットトリガ回路102によって2値信号 $BS1$ に変換される。さらに、PLL回路10

50

3において、加算信号S1に同期したクロック信号CKが作成される。A/D変換器101から出力されるデジタル信号は、クロック信号CKに基づいて動作する4つのDフリップフロップ104~107によって遅延されて、選択回路108の一方の入力端子に入力される(A1)。

**【0018】**

シュミットトリガ回路102から出力される2値信号BS1は、モノステーブル・マルチバイブレータ109とカウンタ110とに入力される。モノステーブル・マルチバイブレータ109は、シュミットトリガ回路102から出力される2値信号BS1の最初の立ち上がりエッジに同期して、所定の期間においてハイレベルとなるイネーブル信号ENを出力する。

10

**【0019】**

カウンタ110は、シュミットトリガ回路102から出力される2値信号BS1をカウントして、波連数Mに相当するカウント値を出力する。カウンタ110には2つのデコーダ111及び112が接続されており、デコーダ111は、 $2^M$ の場合にハイレベルとなる信号を出力し、デコーダ112は、 $4^M$ の場合にハイレベルとなる信号を出力する。ここで、カウンタ110とデコーダ111及び112は、イネーブル信号ENがローレベルになるとリセットされる。

**【0020】**

デコーダ111の出力信号は、クロック信号CKに基づいて動作する3つのDフリップフロップ113~115によって遅延されて、AND回路116の一方の入力端子に入力される(B1)。また、デコーダ112の出力信号は、モノステーブル・マルチバイブレータ117に入力される。モノステーブル・マルチバイブレータ117は、デコーダ112の出力信号の最初の立ち上がりエッジに同期して、所定の期間においてハイレベルとなる信号を出力する。この信号は、インバータ118によって反転されて、AND回路116の他方の入力端子に入力される(C1)。

20

**【0021】**

AND回路116は、2つの信号B1及びC1の論理積を求め、 $2^M - 3$ の場合にハイレベルとなる信号を生成する。この信号は、選択回路108を制御する制御信号として使用される。即ち、選択回路108は、制御信号がハイレベルの場合には、ダミー信号としてデジタル基準レベル(本実施形態においてはオールゼロとする)を選択し、制御信号がローレベルとなる $M = 1$ 又は $M = 4$ の場合には、遅延されたデジタル信号A1を選択する。選択回路108の出力信号は、ビーム1の検出信号として出力される。

30

**【0022】**

図5は、波連数ゲート回路G1の動作を示すタイミングチャートである。図5において、最上段には、タイミングの基準となるクロック信号CKを示している。シュミットトリガ回路102から出力される2値信号BS1としては、波連数Mが2であるクロストーク成分を実線で示し、さらに受信波が連続する場合を破線で示している。選択回路108の一方の入力端子に入力されるデジタル信号A1は、加算信号S1又は2値信号BS1に対して4クロック期間だけ遅延されている。

**【0023】**

イネーブル信号ENは、2値信号BS1が立ち上がると、4クロック期間においてハイレベルとなる。波連数Mが2であるので、イネーブル信号ENがハイレベルである期間内の所定の期間において、 $2^M$ を表す信号がハイレベルとなる。この信号が3クロック期間だけ遅延されて、信号B1となる。一方、 $4^M$ を表す信号はローレベルを維持し、信号C1はハイレベルを維持する。その結果、AND回路116から出力される $2^M - 3$ を表す信号が、3クロック期間においてハイレベルとなる。その期間において、選択回路108は、デジタル基準レベルを選択するので、波連数Mが2であるクロストーク成分が除去される。波連数Mが3であるクロストーク成分についても、同様に除去される。一方、波連数Mが1である場合には、選択回路108は、遅延されたデジタル信号A1を選択する。

40

50

## 【0024】

なお、波連数Mが4以上である場合には、図5に破線で示すように、イネーブル信号ENがハイレベルである期間内の所定の期間において、4-Mを表す信号がハイレベルとなる。この信号に基づいて、信号C1が、4クロック期間においてローレベルとなる。従って、選択回路108は、遅延されたデジタル信号A1を選択する。

## 【0025】

図6は、波連数ゲート回路G2の構成を示す回路図である。加算回路A2から出力される加算信号S2は、A/D変換器201によってデジタル信号に変換されると共に、シュミットトリガ回路202によって2値信号BS2に変換される。さらに、PLL回路203において、加算信号S2に同期したクロック信号CKが作成される。A/D変換器201から出力されるデジタル信号は、クロック信号CKに基づいて動作する3つのDフリップフロップ204~206によって遅延されて、選択回路207の一方の入力端子に入力される。

10

## 【0026】

シュミットトリガ回路202から出力される2値信号BS2は、モノステーブル・マルチバイブレータ209とカウンタ210とに入力される。モノステーブル・マルチバイブレータ209は、シュミットトリガ回路202から出力される2値信号BS2の最初の立上がりエッジに同期して、所定の期間においてハイレベルとなるイネーブル信号ENを出力する。

## 【0027】

カウンタ210は、シュミットトリガ回路202から出力される2値信号BS2をカウントして、波連数Mに相当するカウント値を出力する。カウンタ210には4つのデコーダ211~214が接続されており、デコーダ211は、1-Mの場合にハイレベルとなる信号を出力し、デコーダ212は、2-Mの場合にハイレベルとなる信号を出力し、デコーダ213は、3-Mの場合にハイレベルとなる信号を出力し、デコーダ214は、4-Mの場合にハイレベルとなる信号を出力する。ここで、カウンタ210とデコーダ211~214は、イネーブル信号ENがローレベルになるとリセットされる。

20

## 【0028】

デコーダ211の出力信号は、クロック信号CKに基づいて動作するDフリップフロップ215によって遅延されると共に反転されて、信号A2が生成される。AND回路216によって、デコーダ211の出力信号と信号A2との論理積を表す信号B2が求められる。信号B2は、クロック信号CKに基づいて動作する2つのDフリップフロップ217及び218によって遅延されて、AND回路219の一方の入力端子に入力される(CLK1)。

30

## 【0029】

デコーダ212の出力信号は、インバータ222によって反転されて、AND回路219の他方の入力端子に入力される。AND回路219の出力信号は、クロック信号CKに基づいて動作するDフリップフロップ220によって遅延されて、OR回路221の一方の入力端子に入力される(C2)。

## 【0030】

デコーダ213の出力信号は、クロック信号CKに基づいて動作するDフリップフロップ223によって遅延されて、信号D2が生成される。OR回路224によって、デコーダ213の出力信号と信号D2との論理和を表す信号E2が求められる。信号E2は、クロック信号CKに基づいて動作するDフリップフロップ225によって遅延されて、AND回路226の一方の入力端子に入力される(CLK3)。

40

## 【0031】

デコーダ214の出力信号は、モノステーブル・マルチバイブレータ227に入力される。モノステーブル・マルチバイブレータ227は、デコーダ214の出力信号の最初の立上がりエッジに同期して、所定の期間においてハイレベルとなる信号を出力する。この信号は、インバータ228によって反転されて、AND回路226の他方の入力端子に入力

50

される (F 2)。AND 回路 226 の出力信号は、OR 回路 221 の他方の入力端子に入力される (G 2)。

【0032】

OR 回路 221 は、2つの入力信号 C 2 及び G 2 の論理積を求め、M = 1 又は 3 の場合にハイレベルとなる信号を生成する。この信号は、選択回路 207 を制御する制御信号として使用される。即ち、選択回路 207 は、制御信号がハイレベルの場合には、ダミー信号としてデジタル基準レベルを選択し、制御信号がローレベルとなる M = 2 又は M = 4 の場合には、遅延されたデジタル信号を選択する。選択回路 207 の出力信号は、クロック信号 CK に基づいて動作する D フリップフロップ 208 によって遅延されて、ビーム 2 の検出信号として出力される。

10

【0033】

図 7 は、波連数ゲート回路 G 1 の動作を示すタイミングチャートである。図 7 において、最上段には、タイミングの基準となるクロック信号 CK を示している。シュミットトリガ回路 202 から出力される 2 値信号 BS 2 としては、波連数 M が 3 であるクロストーク成分を示している。選択回路 207 の一方の入力端子に入力されるデジタル信号は、加算信号 S 2 又は 2 値信号 BS 2 に対して 3 クロック期間だけ遅延される。

【0034】

イネーブル信号 EN は、2 値信号 BS 2 が立ち上がると、4 クロック期間においてハイレベルとなる。波連数 M が 3 であるので、イネーブル信号 EN がハイレベルである期間内の所定の期間において、1 M を表す信号がハイレベルとなる。この信号が 1 クロック期間だけ遅延され反転されて、信号 A 2 となる。これらにより、信号 B 2 は、1 クロック期間においてハイレベルとなる。さらに、信号 B 2 が、2 クロック期間だけ遅延されて、信号 CLK 1 となる。

20

【0035】

また、イネーブル信号 EN がハイレベルである期間内の所定の期間において、2 M を表す信号がハイレベルとなる。この信号が反転されて、AND 回路 219 に入力される (2 M バー)。AND 回路 219 の出力信号は、1 クロック期間だけ遅延されて、信号 C 2 となる。信号 C 2 はローレベルを維持する。

【0036】

また、イネーブル信号 EN がハイレベルである期間内の所定の期間において、3 M を表す信号がハイレベルとなる。この信号が 1 クロック期間だけ遅延されて、信号 D 2 となる。これらにより、信号 E 2 は、3 クロック期間においてハイレベルとなる。さらに、信号 E 2 が 1 クロック期間だけ遅延されて、信号 CLK 3 となる。また、4 M を表す信号はローレベルを維持し、信号 F 1 はハイレベルを維持する。従って、AND 回路 226 から出力される信号 G 2 が、3 クロック期間においてハイレベルとなる。

30

【0037】

OR 回路 221 は、信号 C 2 と G 2 の論理和を求めて、3 クロック期間においてハイレベルとなる M = 3 を表す信号を出力する。その期間において、選択回路 207 は、デジタル基準レベルを選択するので、波連数 M が 3 であるクロストーク成分が除去される。なお、波連数 M が 1 である場合には、OR 回路 221 は、1 クロック期間においてハイレベルとなる M = 1 を表す信号を出力する。これにより、波連数 M が 1 であるクロストーク成分についても、同様に除去される。一方、波連数 M が 2 である場合には、選択回路 207 は、遅延されたデジタル信号を選択する。

40

【0038】

なお、波連数 M が 4 以上である場合には、図 7 に破線で示すように、イネーブル信号 EN がハイレベルである期間内の所定の期間において、4 M を表す信号がハイレベルとなる。この信号に基づいて、信号 F 2 が、4 クロック期間においてローレベルとなる。従って、選択回路 207 は、遅延されたデジタル信号を選択する。

【0039】

図 8 は、波連数ゲート回路 G 3 の構成を示す回路図である。加算回路 A 3 から出力される

50

加算信号 S 3 は、A / D 変換器 3 0 1 によってデジタル信号に変換されると共に、シュミットトリガ回路 3 0 2 によって 2 値信号 B S 3 に変換される。さらに、PLL 回路 3 0 3 において、加算信号 S 3 に同期したクロック信号 C K が作成される。A / D 変換器 3 0 1 から出力されるデジタル信号は、クロック信号 C K に基づいて動作する 3 つの D フリップフロップ 3 0 4 ~ 3 0 6 によって遅延されて、選択回路 3 0 7 の一方の入力端子に入力される。

【 0 0 4 0 】

シュミットトリガ回路 3 0 2 から出力される 2 値信号 B S 3 は、モノステーブル・マルチバイブレータ 3 0 9 とカウンタ 3 1 0 とに入力される。モノステーブル・マルチバイブレータ 3 0 9 は、シュミットトリガ回路 3 0 2 から出力される 2 値信号 B S 3 の最初の立ち上がりエッジに同期して、所定の期間においてハイレベルとなるイネーブル信号 E N を出力する。また、カウンタ 3 1 0 は、シュミットトリガ回路 3 0 2 から出力される 2 値信号 B S 3 をカウントして、波連数 M に相当するカウント値を出力する。

10

【 0 0 4 1 】

カウンタ 3 1 0 には 2 つのデコーダ 3 1 1 及び 3 1 2 が接続されており、デコーダ 3 1 1 は、1 M の場合にハイレベルとなる信号を出力し、デコーダ 3 1 2 は、3 M の場合にハイレベルとなる信号を出力する。ここで、カウンタ 3 1 0 とデコーダ 3 1 1 及び 3 1 2 は、イネーブル信号 E N がローレベルになるとリセットされる。

【 0 0 4 2 】

デコーダ 3 1 1 の出力信号は、クロック信号 C K に基づいて動作する 2 つの D フリップフロップ 3 1 3 及び 3 1 4 によって遅延されると共に反転されて、信号 A 3 が生成される。AND 回路 3 1 5 は、デコーダ 3 1 1 の出力信号と信号 A 3 との論理積を求め、信号 B 3 として出力する。信号 B 3 は、クロック信号 C K に基づいて動作する 2 つの D フリップフロップ 3 1 6 及び 3 1 7 によって遅延されて、AND 回路 3 1 8 の一方の入力端子に入力される ( C 3 ) 。

20

【 0 0 4 3 】

また、デコーダ 3 1 2 の出力信号は、クロック信号 C K に基づいて動作する 2 つの D フリップフロップ 3 1 9 及び 3 2 0 によって遅延される。NOR 回路 3 2 1 は、デコーダ 3 1 2 の出力信号と、D フリップフロップ 3 1 9 の出力信号と、D フリップフロップ 3 2 0 の出力信号との論理和を反転して、信号 D 3 を生成する。信号 D 3 は、AND 回路 3 1 8 の他方の入力端子に入力される。

30

【 0 0 4 4 】

AND 回路 3 1 8 は、信号 C 3 と D 3 との論理積を求め、1 M 2 の場合にハイレベルとなる信号を生成する。この信号は、選択回路 3 0 7 を制御する制御信号として使用される。即ち、選択回路 3 0 7 は、制御信号がハイレベルの場合には、ダミー信号としてデジタル基準レベルを選択し、制御信号がローレベルとなる M 3 の場合には、遅延されたデジタル信号を選択する。選択回路 3 0 7 の出力信号は、クロック信号 C K に基づいて動作する D フリップフロップ 3 0 8 によって遅延されて、ビーム 3 の検出信号として出力される。

【 0 0 4 5 】

図 9 は、波連数ゲート回路 G 3 の動作を示すタイミングチャートである。図 9 において、最上段には、タイミングの基準となるクロック信号 C K を示している。シュミットトリガ回路 3 0 2 から出力される 2 値信号 B S 3 としては、波連数 M が 3 である信号成分を示している。選択回路 3 0 7 の一方の入力端子に入力されるデジタル信号は、加算信号 S 3 又は 2 値信号 B S 3 に対して 3 クロック期間だけ遅延される。

40

【 0 0 4 6 】

イネーブル信号 E N は、2 値信号 B S 3 が立ち上がると、4 クロック期間においてハイレベルとなる。波連数 M が 3 であるので、イネーブル信号 E N がハイレベルである期間内の所定の期間において、1 M を表す信号がハイレベルとなる。これにより、信号 A 3 が、2 クロック期間だけ遅れてローレベルとなる。これらの信号に基づいて、2 クロック期間

50

においてハイレベルとなる信号 B 3 が生成される。信号 B 3 は、2 クロック期間だけ遅延されて、信号 C 3 となる。

【0047】

一方、イネーブル信号 E N がハイレベルである期間内の所定の期間において、3 M を表す信号がハイレベルとなる。この信号に基づいて、4 クロック期間においてローレベルとなる信号 D 3 が生成される。AND 回路 318 は、信号 C 3 と信号 D 3 との論理積を求めて、1 M 2 を表す信号を出力する。この信号はローレベルを維持するので、選択回路 307 は、波連数 M が 3 である遅延されたデジタル信号を選択する。波連数 M が 4 以上である場合においても、同様である。一方、波連数 M が 1 又は 2 である場合には、図 9 に破線で示すように、信号 D 3 がハイレベルを維持し、1 M 2 を表す信号がハイレベルとなる。これにより、選択回路 307 は、デジタル基準レベルを選択するので、クロストーク成分が除去される。

10

【0048】

以上においては、本来の検出信号の波連数と異なる波連数を有するクロストーク成分が入力された場合に、これを基準レベルで置き換えたが、前フレームの同位置における検出信号等の代替信号で置き換えるようにしても良い。また、クロストーク成分が入力された場合に、アラームを鳴らす等によりオペレータに知らせるようにしても良い。

【0049】

次に、図 10 を参照しながら、本発明の一実施形態に係る超音波送受信装置の変形例について説明する。

20

図 1 を参照しながら説明した本発明の一実施形態によれば、クロストーク低減を低コストで実現することができるが、反射体（被検体）が複雑な層構造を有するような場合には、却ってアーティファクトの原因になる可能性もある。そこで、図 10 に示す変形例においては、クロストーク低減部 50 の波連数ゲート回路 G 1 ~ G 3 から出力されるゲートされたデジタル信号と、それぞれの波連数ゲート回路内の A / D 変換器から出力されるゲートされていないデジタル信号とを切り換えるための切換回路 S W 1 ~ S W 3 を設けている。切換回路 S W 1 ~ S W 3 は、ユーザ操作スイッチ S W 0 の設定に従って切換動作を行う。これにより、ユーザが、観察すべき被検体の状況を見て、意図的にクロストーク低減部 50 をバイパスすることができる。

【0050】

30

次に、図 11 を参照しながら、本発明の一実施形態に係る超音波診断装置について説明する。

図 11 に示すように、この超音波送受信装置は、超音波用探触子 10 と、超音波用探触子 10 内の複数の超音波送受信素子にそれぞれ供給される複数の駆動信号又はそれらの超音波送受信素子からそれぞれ出力される複数の検出信号の位相を調整する位相整合部 20 と、複数の駆動信号を発生する駆動信号発生部 30 と、複数の検出信号をビーム毎に加算する検出信号加算部 40 と、検出信号加算部 40 から出力されるビーム毎の検出信号におけるクロストーク成分を低減するクロストーク低減部 50 と、クロストーク低減部 50 から出力される検出信号に対して各種の信号処理を施す検出信号処理部 70 と、検出信号処理部 70 の出力信号に基づいて画像信号を生成して処理する画像信号処理部 80 と、画像信号処理部 80 から出力される画像信号に基づいて画像を表示する画像表示部 90 と、各部を制御する CPU 等の制御部 100 とを含んでいる。

40

【0051】

次に、本実施形態に係る超音波診断装置の動作について説明する。

まず、CPU 等の制御部 100 が、駆動信号発生部 30 に送信命令を出力すると、駆動信号発生部 30 は、超音波用探触子 10 内の複数の超音波送受信素子に対して、例えば 3 つの方向に波連数が 1、2、3 となる超音波ビームをそれぞれ送信するように、複数の駆動信号を供給する。これらの駆動信号には、位相整合部 20 において、送信ビームフォーミングのための遅延が与えられる。

【0052】

50

複数の超音波送受信素子は、これらの駆動信号に従って、3つの方向に波連数が1、2、3となる超音波ビームをほぼ同時に送信し、被検体に反射された反射波（エコー）を受信して複数の検出信号を出力する。これらの検出信号には、位相整合部20において、受信ビームフォーミングのための遅延が与えられる。

【0053】

検出信号加算部40において、複数の検出信号は、それぞれの方向におけるビーム毎に加算される。ビーム毎に加算された検出信号は、クロストーク低減部50において、デジタル信号に変換されると共に、クロストーク成分が低減される。さらに、クロストーク低減部50から出力されるデジタル検出信号は、検出信号処理部70において、検波やSTC（センシティビティタイムコントロール）等の信号処理が施される。

10

【0054】

検出信号処理部70から出力されるデジタル検出信号は、画像信号処理部80に入力され、フレーム同期を与えるフレームタイミング信号に同期して、画像信号処理部80に含まれている1次記憶部に面データとして順次記憶される。画像信号処理部80は、それらの面データに基づいて、2次元データ又は3次元の画像データを再構成すると共に、画像データに対して、補間、レスポンス強調処理、階調処理等の画像処理を施す。画像処理が施された画像データは、画像信号処理部80に含まれている2次記憶部に記憶される。画像表示部90は、例えば、CRTやLCD等のディスプレイ装置であり、画像データ又はアナログ画像信号に基づいて画像を表示する。

【0055】

以上において、制御部100は、所定のタイミングで駆動信号を発生するように駆動信号発生部30を制御すると共に、送信時刻から一定時間経過後に超音波送受信素子10から出力される検出信号を取り込むように検出信号処理部70を制御する。このように、駆動信号及び検出信号のタイミングをコントロールすることにより、反射波を受け取る時間帯を限定し、被検体の所望の深度からの反射波を検出することができる。

20

【0056】

【発明の効果】

以上述べたように、本発明によれば、ハードウェアの構成をあまり複雑にすることなく、リアルタイム性能を維持しながら、マルチビーム方式において被検体の複数の方向から反射された複数の超音波ビーム間のクロストークを低減することができる。

30

【図面の簡単な説明】

【図1】本発明の一実施形態に係る超音波送受信装置の構成を示すブロック図である。

【図2】本発明の一実施形態に係る超音波送受信装置を用いて送信される3本の超音波ビームを示す図である。

【図3】本発明の一実施形態に係る超音波送受信装置を用いて送受信される超音波ビームの波形を示す図である。

【図4】図1に示す波連数ゲート回路G1の構成を示す回路図である。

【図5】図1に示す波連数ゲート回路G1の動作を示すタイミングチャートである。

【図6】図1に示す波連数ゲート回路G2の構成を示す回路図である。

【図7】図1に示す波連数ゲート回路G2の動作を示すタイミングチャートである。

40

【図8】図1に示す波連数ゲート回路G3の構成を示す回路図である。

【図9】図1に示す波連数ゲート回路G3の動作を示すタイミングチャートである。

【図10】本発明の一実施形態に係る超音波送受信装置の変形例の構成を示すブロック図である。

【図11】本発明の一実施形態に係る超音波診断装置の構成を示すブロック図である。

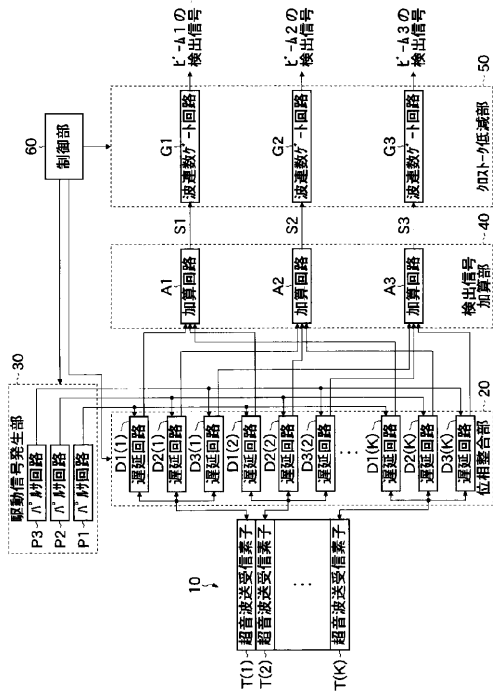
【符号の説明】

- 10 超音波用探触子
- 20 位相整合部
- 30 駆動信号発生部
- 40 検出信号加算部

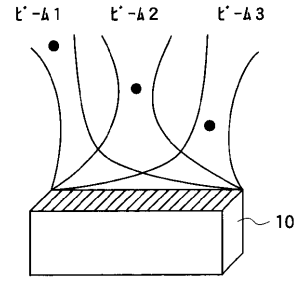
50

50	クロストーク低減部	
70	検出信号処理部	
80	画像信号処理部	
90	画像表示部	
60、100	制御部	
101、201、301	A/D変換器	
102、202、302	シュミットトリガ回路	
103、203、303	PLL回路	
104~107、113~115、204~206、208、215、217~218、 220、223、225、304~306、308、313~314、316~317、		10
319~320	Dフリップフロップ	
108、207、307、	選択回路	
109、117、209、227、309	モノマルチ	
110、210、310	カウンタ	
111~112、211~214、311~312	デコーダ	
116、216、219、226、315、318	AND回路	
118、222、228	インバータ	
221、224	OR回路	
321	NOR回路	
T(1)~T(K)	超音波送受信素子	20
D1(1~K)、D2(1~K)、D3(1~K)	遅延回路	
P1、P2、P3	パルサ回路	
A1、A2、A3	加算回路	
G1、G2、G3	波連数ゲート回路	
SW0	ユーザ操作スイッチ	
SW1~SW3	切換回路	

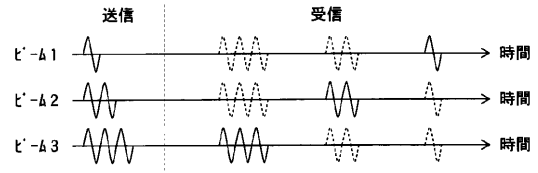
【 図 1 】



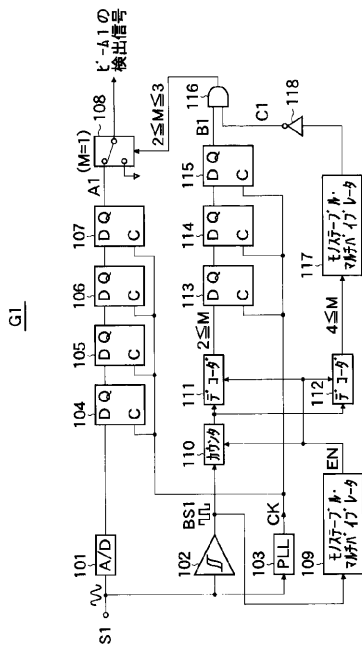
【 図 2 】



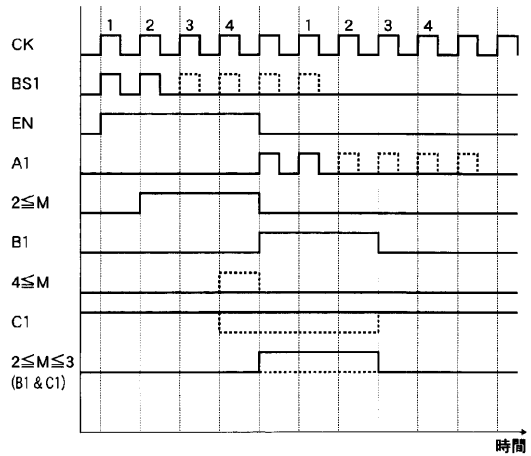
【 図 3 】



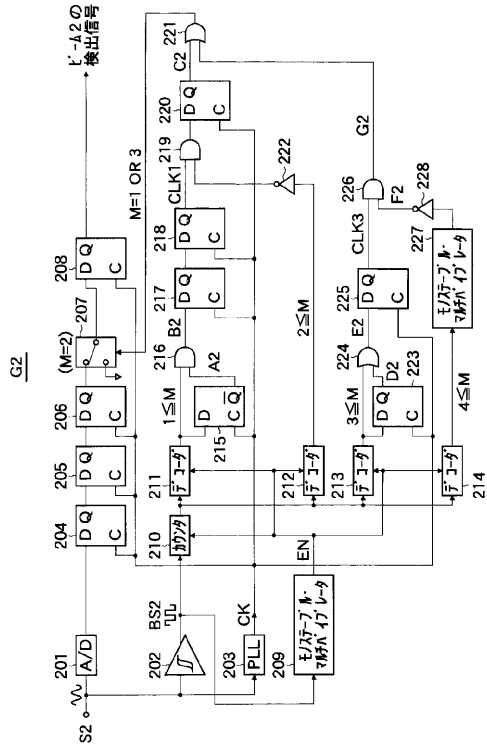
【 図 4 】



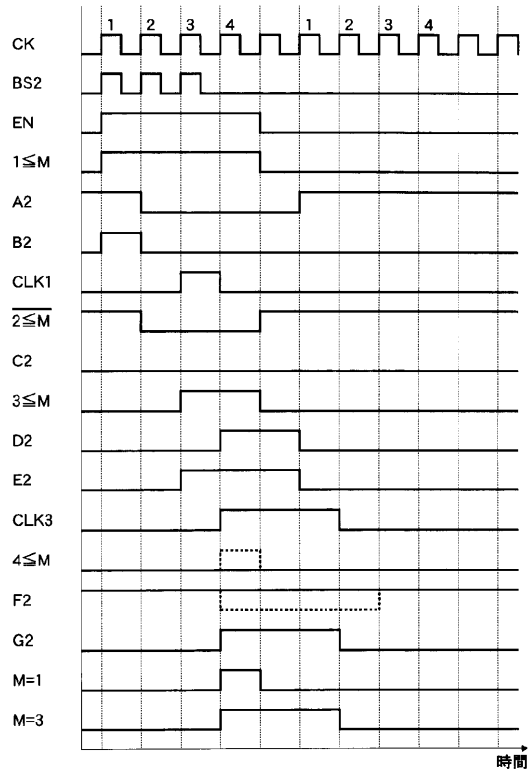
【 図 5 】



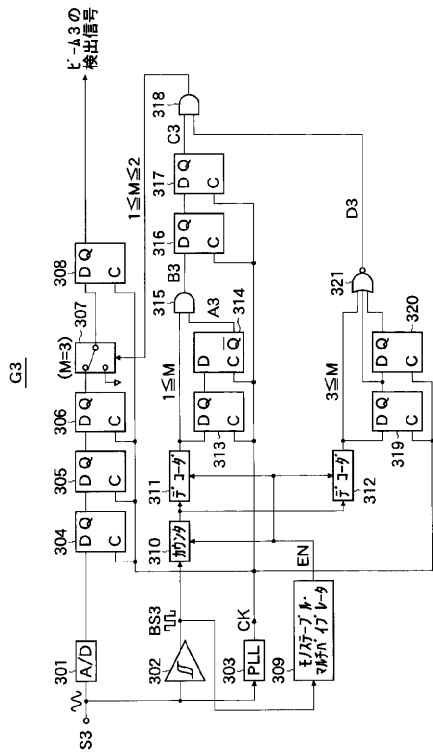
【 図 6 】



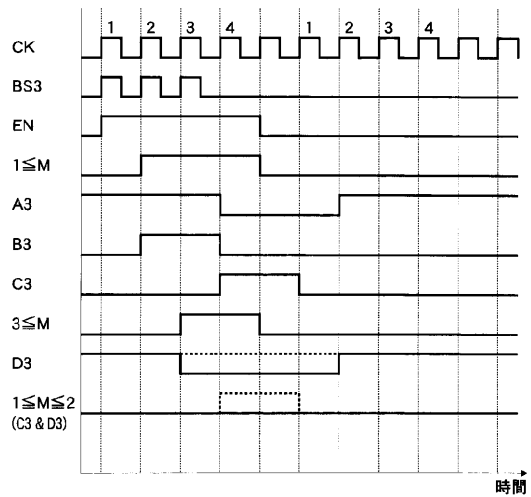
【 図 7 】



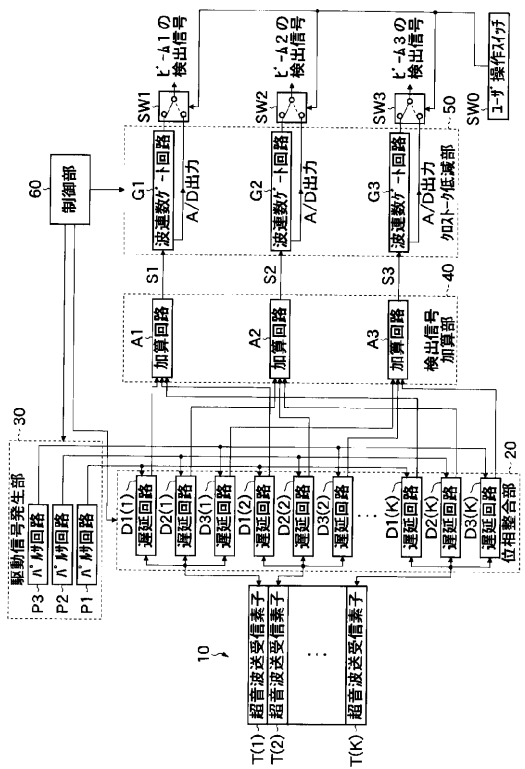
【 図 8 】



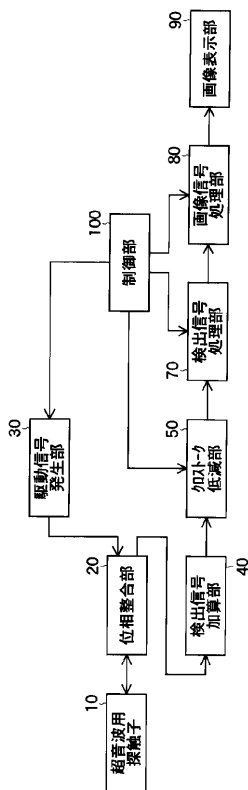
【 図 9 】



【図 10】



【図 11】



---

フロントページの続き

Fターム(参考) 4C301 AA02 BB23 EE10 EE15 EE20 GB04 HH01 HH24 HH37 HH38  
JB03 JB07 JB29  
4C601 BB05 BB06 BB07 EE07 EE12 EE30 GB01 GB03 GB04 HH04  
HH31 JB01 JB16 JB19 JB34 JB45  
5D019 BB02 BB17 FF04 FF05

专利名称(译)	超声波发送/接收装置和使用其的超声波诊断装置		
公开(公告)号	<a href="#">JP2004097681A</a>	公开(公告)日	2004-04-02
申请号	JP2002266923	申请日	2002-09-12
[标]申请(专利权)人(译)	富士胶片株式会社		
申请(专利权)人(译)	富士胶片有限公司		
[标]发明人	佐藤良彰		
发明人	佐藤 良彰		
IPC分类号	G01N29/44 A61B8/00 G01N29/22 G01N29/24 H04R3/00 H04R17/00		
FI分类号	A61B8/00 G01N29/22.501 G01N29/24.502 H04R3/00.330 H04R17/00.330.G		
F-TERM分类号	2G047/AA12 2G047/BC07 2G047/EA04 2G047/GF06 2G047/GF16 2G047/GF18 2G047/GF22 2G047/GG01 2G047/GG09 2G047/GG34 2G047/GG40 2G047/GH04 2G047/GH06 4C301/AA02 4C301/BB23 4C301/EE10 4C301/EE15 4C301/EE20 4C301/GB04 4C301/HH01 4C301/HH24 4C301/HH37 4C301/HH38 4C301/JB03 4C301/JB07 4C301/JB29 4C601/BB05 4C601/BB06 4C601/BB07 4C601/EE07 4C601/EE12 4C601/EE30 4C601/GB01 4C601/GB03 4C601/GB04 4C601/HH04 4C601/HH31 4C601/BB01 4C601/BB16 4C601/BB19 4C601/BB34 4C601/BB45 5D019/BB02 5D019/BB17 5D019/FF04 5D019/FF05		
代理人(译)	宇都宫正明		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

解决的问题：在保持实时性能的同时，以多波束方法减少从对象的多个方向反射的多个超声波束之间的串扰，而不会使硬件配置过于复杂。提供了能够执行上述操作的超声波发送器/接收器。一种超声波发送/接收设备，包括：超声波探头10，其包括用于发送/接收超声波的多个超声波发送/接收元件；以及具有不同连续周期数的多种超声波束。发射装置20和30，用于从声探头同时在多个方向上发射，以及通过接收被检体反射的多种类型的超声波束而获得的多个检测信号，其连续的周期数。并且，接收装置40和50基于上述进行处理。[选型图]图1

