

(19) 日本国特許庁(JP)

(12) **公開特許公報(A)**

(11) 特許出願公開番号

特開2005-103290

(P2005-103290A)

(43) 公開日 平成17年4月21日(2005.4.21)

(51) Int.Cl.⁷

A61B 8/00

H03M 3/02

F I

A 6 1 B 8/00

H03M 3/02

テーマコード (参考)

4C601

5 J 064

審査請求 未請求 請求項の数 35 O L (全 20 頁)

(21) 出願番号 特願2004-285234 (P2004-285234)

(22) 出願日 平成16年9月29日 (2004. 9. 29)

(31) 優先權主張番号 507155

(32) 優先日 平成15年9月30日 (2003. 9. 30)

(33) 優先權主張国 米国 (US)

(71) 出願人 590000248

コーニングレッカ フィリップス エレクトロニクス エヌ ヴィ

Koninklijke Philips
Electronics N.V.

オランダ国 5621 ベーアー アイ
ドーフェン フルーネヴァウツウェッハ

Groenewoudseweg 1 5

621 BA Eindhoven, The Netherlands

100070150
允理士 伊東 中彦

100091214

[最終頁に続く](#)



[最終頁に続く](#)

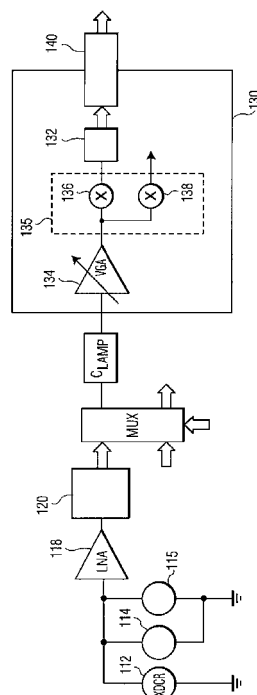
(54) 【発明の名称】 デジタルビームフォーマにおける超音波信号の取得

(57) 【要約】

【課題】 超音波システムにおいて、デジタル変換の前に可変利得ステージを設ける必要性を取り除き、チャンネル当たりのコストを低減する。

【解決手段】 受信ビームフォーマ、かかる受信ビームフォーマを組み入れた超音波システムは、デジタル変換回路の前のチャネルアーキテクチャにおける利得制御の必要性が取り除かれるように、マルチビットのアナログ-デジタル変換を実現するために構築される。これに応じて、ビームフォーマ及び該ビームフォーマを組み入れたいずれかの超音波システムは、望まれる出力レート及びより低いコストで、厳密なレベルのＡＤＣパフォーマンスを実現する場合がある。好ましくは、本発明の構成は、ＣＷドップラが非常に広帯域のパルス波信号と同じやり方でデジタル化される場合があるパフォーマンスのレベルを実現する。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

広いダイナミックレンジ及びノイズシェーピング機能をもつ 1 次のマルチビットデルタ - シグマ型コンバータであって、
受信されたアナログ信号を変換するマルチビットアナログ - デジタル (A / D) コンバータと、
アナログ信号を受信して、変換されたデジタル出力を生成する該マルチビット A / D コンバータに電氣的に接続されるデジタル加算器と、
該デジタル加算器に電氣的に接続され、該変換されたデジタル出力の一部をアナログ信号に変換するデジタル - アナログコンバータと、
該受信されたアナログ信号を遅延するアナログ遅延素子と、
該アナログ信号と遅延されたアナログ信号を受け、該遅延されたアナログ信号から該アナログ信号を減算し、差分されたアナログ信号を生成する差分手段と、
該差分手段、積分器及び高速 1 ビットコンバータを含む高速 1 ビットループとを有し、
該差分されたアナログ信号は該積分器で積分されて該高速 1 ビットコンバータに供給され、該高速 1 ビットコンバータの出力は、該変換されたデジタル出力を生成するために該デジタル加算器にフィードバックされる、
ことを特徴とする 1 次のマルチビットデルタ - シグマ型コンバータ。

10

【請求項 2】

該マルチビット A / D コンバータは、かなりの変換の待ち時間を有する、
請求項 1 記載の 1 次のマルチビットデルタ - シグマ型コンバータ。

20

【請求項 3】

デルタ - シグマ型アーキテクチャのノイズアドバンテージを維持するため、該デジタル加算器の出力に電氣的に接続されるデジタルフィルタをさらに有する、
請求項 1 記載の 1 次のマルチビットデルタ - シグマ型コンバータ。

【請求項 4】

該高速の 1 ビットループは、該デジタル - アナログコンバータ及び該マルチビット A / D コンバータのサンプリングレートの整数倍のレートで動作する、
請求項 1 記載の 1 次のマルチビットデルタ - シグマ型コンバータ。

【請求項 5】

該アナログ遅延素子は、スイッチドキャパシタ装置である、
請求項 1 記載の 1 次のマルチビットデルタ - シグマ型コンバータ。

30

【請求項 6】

該差分手段は、差動増幅器である、
請求項 1 記載の 1 次のマルチビットデルタ - シグマ型コンバータ。

【請求項 7】

請求項 1 記載の 1 次のマルチビットデルタ - シグマ型コンバータを含む超音波画像形成システム。

【請求項 8】

オーバサンプリング・アナログ - デジタルコンバータ (A D C) を利用した超音波画像形成システムのためのビームフォーマであって、
少なくとも 2 つの選択可能な帯域幅を含むために構成されるシグマ - デルタ型 A D C を有し、該少なくとも 2 つの選択可能な帯域幅のうちの第一の帯域幅は、超短波信号をデジタル化するために含まれ、該少なくとも 2 つの選択可能な帯域幅のうちの第二の帯域幅は、該超短波信号のレンジ外の間周波信号をデジタル化するために含まれる、
ことを特徴とするビームフォーマ。

40

【請求項 9】

該超短波の帯域幅は 10 MHz を超え、該中間周波の帯域幅は 10 MHz を超えない、
請求項 8 記載のビームフォーマ。

【請求項 10】

50

該少なくとも2つの帯域幅のうちの該第二の帯域幅の動作は、該少なくとも2つの帯域幅のうちの第一の帯域幅により示される量子化雑音のパフォーマンス及びオーバーサンプリング比よりも、量子化雑音のパフォーマンス及びオーバーサンプリング比において特徴づけられる改善を示す、
請求項8記載のビームフォーマ。

【請求項11】

同相データチャネル及び直交位相データチャネルにそれぞれ供給される同相信号及び直交信号を生成するために、エコー信号を直流及び/又は中間周波のうちの1つに混合する方形波ミキサをさらに含み、該同相信号及び該直交位相信号は、該ビームフォーマの受信チャンネルにおけるADC、及び該ビームフォーマの送信チャンネルにおけるADCを使用してデジタル化される、
請求項8記載のビームフォーマ。

10

【請求項12】

方形波ミキサ信号は、所望の焦点に従い設定される、
請求項11記載のビームフォーマ。

【請求項13】

該同相データチャネル及び該直交位相データチャネルのそれぞれは、他の存在するチャンネル当たりのデータとデジタル的にスケーリングされて合算される、
請求項11記載のビームフォーマ。

【請求項14】

マルチビーム連続波の受信動作は、結果的にベクトルドップラに類似した技術におけるトランスデューサアレイにわたりサブアパーチャ及び角度を問い合わせるために実行される、
請求項8記載のビームフォーマ。

20

【請求項15】

受信ビームフォーマにおけるADCは、それぞれの受信機のチャンネルのための非常に広いビット幅、並びに、プレコンバージョン可変利得ステージ、個別の連続波ミキサステージ及びアナログ高調波フィルタのうちの少なくとも1つを不要にするダイナミックレンジで規定される、
請求項8記載のビームフォーマ。

30

【請求項16】

全ての受信された信号は、超音波動作モードのそれぞれのチャンネルにおける同じADCで変換される、
請求項15記載のビームフォーマ。

【請求項17】

受信ビームフォーマチャンネル内でデジタル信号を合算し、それぞれのチャンネルのプレコンバージョンアナログ高調波フィルタリングを不要にするポストアナログ-デジタル変換のためのデジタル高調波高域通過フィルタをさらに含む、
請求項8記載のビームフォーマ。

【請求項18】

変換のための信号のダイナミックレンジは、約60dBと110dBとの間のレンジにある、
請求項17記載のビームフォーマ。

40

【請求項19】

請求項8記載のビームフォーマを含む超音波診断画像形成システム。

【請求項20】

基本波信号成分、高調波信号成分及び連続波ドップラ信号成分のうちの少なくとも1つを含む超音波エコー信号を受信するためのトランスデューサアレイと、
受信ビームフォーマが該トランスデューサアレイにより生成されたエコー信号を受信するために接続され、エコー信号をデジタル化するためのアナログ-デジタルコンバータ(

50

A D C) を有するビームフォーマチャネルを含む、送信及び受信ビームフォーマと、

該 A D C で変換されたデジタル化されたエコー信号を受信するために受信ビームフォーマチャネルに接続されるデジタルエコー信号プロセッサと、

該受信ビームフォーマチャネルにおける A D C は従来のマルチビット A D C であり、

1 ビットシグマ - デルタ型 A D C、アナログ遅延ライン、積分器、差動増幅器及びデジタル - アナログコンバータ (D A C) をさらに有し、

該マルチビット A D C でデジタル化された入力信号の一部は、該 D A C においてアナログに変換され、該差動増幅器により該遅延ラインで遅延された入力信号の一部から減算され、差分信号は、積分されて該 1 ビットシグマ - デルタ A D C で変換される、
ことを特徴とする超音波診断画像形成システム。

10

【請求項 2 1】

デジタル - アナログコンバータの非線形性は補償される、

請求項 2 0 記載の超音波診断画像形成システム。

【請求項 2 2】

該 1 ビットシグマ - デルタ型コンバータを含む 1 ビットループは、該マルチビット A D C 及び D A C のサンプリングレートの整数倍のレートで動作する、

請求項 2 0 記載の超音波診断画像形成システム。

【請求項 2 3】

該受信ビームフォーマのパス内の差動増幅器及びアナログ積分器と、 1 次のシグマ - デルタ型変調器を実現するために該差動増幅器に接続されて該 A D C からの信号により駆動される送信チャネルにおけるデジタル - アナログコンバータとをさらに含み、

該変調器は、該 A D C のダイナミックレンジを増加するために使用される、

請求項 2 0 記載の超音波診断画像形成システム。

20

【請求項 2 4】

トランスデューサアレイ内で基本波信号成分、高調波信号成分及び連続波ドップラ信号成分のうちの少なくとも 1 つを含む超音波エコー信号を受信するステップと、

シグマ - デルタ型アナログ - デジタルコンバータ (A D C) 回路を含む受信ビームフォーマチャネル内の該トランスデューサからの受信されたエコー信号をデジタル化するステップと、

デジタルエコー信号プロセッサでデジタル化されたエコー信号を処理するステップとを有し、

30

該デジタル化するステップは、少なくとも 2 つの選択可能な帯域幅で該受信されたエコー信号をデジタル化するステップを含み、該少なくとも 2 つの帯域幅のうちの第一の帯域幅は、超短波のデジタルエコー信号をデジタル化するために規定され、該少なくとも 2 つの帯域幅のうちの第二の帯域幅は、該超短波のレンジにない中間周波数のエコー信号をデジタル化するために規定され、該少なくとも 2 つの帯域幅の第一の帯域幅により示される量子化雑音のパフォーマンス及びオーバーサンプリング比よりも、量子化雑音のパフォーマンス及びオーバーサンプリング比において特徴づけされる改善が示される、
ことを特徴とする超音波診断画像形成の方法。

【請求項 2 5】

40

該デジタル化するステップは、同相データチャネル及び直交位相データチャネルで同相信号及び直交位相信号をそれぞれ生成するため、方形波ミキサでエコー信号を直流及び中間周波数のうちの 1 つに混合するステップと、該受信ビームフォーマにおける A D C 及び受信動作の間に送信ビームフォーマのチャネルにおいて利用可能かつ不使用の A D C を使用して該同相信号及び該直交位相信号を変換するステップとをさらに含む、
請求項 2 4 記載の超音波診断画像形成の方法。

【請求項 2 6】

該デジタル化するステップは、方形波ミキサ信号の位相は所望の焦点に従って設定されることを必要とする、

請求項 2 5 記載の超音波診断画像形成の方法。

50

【請求項 27】

該デジタル化するステップは、それぞれの同相データチャネル及び直交位相データチャネルが他の存在するチャネル当たりのデータとデジタル的にスケーリングされて合算されることを含む、
請求項 25 記載の超音波診断画像形成の方法。

【請求項 28】

該受信するステップは、マルチビーム連続波信号を受信するステップを含み、該受信された連続波信号をデジタル化するステップは、結果的にベクトルドップラに類似した技術におけるトランスデューサアレイにわたりサブアパーチャ及び角度を問い合わせるステップを含む、
請求項 25 記載の超音波診断画像形成の方法。

10

【請求項 29】

受信ビームフォーマにおける A D C は、それぞれの受信チャネルの非常に広いビット幅、及び受信ビームフォーマチャネルにおける A D C の前の可変利得ステージを不要にするために十分なダイナミックレンジで規定される、
請求項 25 記載の超音波診断画像形成の方法。

【請求項 30】

該デジタル化するステップは、全ての超音波動作モードからの受信された信号はそれぞれのチャネルにおける同じ A D C において変換されることを必要とする、
請求項 29 記載の超音波診断画像形成の方法。

20

【請求項 31】

ポストアナログ - デジタル変換信号をデジタル高調波高域通過フィルタで処理するステップと、それぞれのチャネル内の信号のプレコンバージョンアナログ高調波フィルタリングが不要であるようなやり方で合算するステップとをさらに含む、
請求項 24 記載の超音波診断画像形成の方法。

【請求項 32】

変換のための信号のダイナミックレンジは、約 60 dB と 110 dB との間にある、
請求項 24 記載の超音波診断画像形成の方法。

【請求項 33】

該デジタル化するステップは、該受信ビームフォーマにおける A D C は入力信号が供給される従来のマルチビット A D C であることを必要とし、該マルチビット A D C でデジタル化された該受信されたエコー信号の一部をアナログに変換するステップ、アナログ遅延ラインで遅延された該受信されたエコー信号の一部であるアナログ信号を減算し、積分し、高速 1 ビットシグマ - デルタ型 A D C で差分をデジタルに変換するステップとをさらに含む、
請求項 24 記載の超音波診断画像形成の方法。

30

【請求項 34】

該デジタル化するステップは、該マルチビット A D C 及び D A C のサンプリングレートの整数倍のレートで動作する 1 ビットループを利用する、
請求項 24 記載の超音波診断画像形成の方法。

40

【請求項 35】

該デジタル化するステップは、該受信ビームフォーマのパス内の差動増幅器及びアナログ積分器を使用するステップと、該 A D C のダイナミックレンジを増加するための 1 次のシグマ - デルタ型変調器を実現するため、該差動増幅器に接続されて該 A D C からの信号により駆動される送信チャネルをもつ D A C を使用するステップとを含む、
請求項 24 記載の超音波診断画像形成の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、超音波画像形成システムに関し、より詳細には、デジタルビームフォーマ内

50

に配置される高速かつ高いダイナミックレンジの A / D コンバータの実現により改善される場合がある超音波診断画像形成システムに関する。

【背景技術】

【0002】

図 1 は、従来の超音波システム 10 の簡略化された図である。この図では、ケーブル 16 を通して高電圧マルチプレクサ / デマルチプレクサ (M u x / D e m u x) 14 に電氣的に接続されるトランスデューサアレイ 12 が示されている。M u x / D e m u x は、送信 / 受信 (T / R) スイッチ 18 及び高電圧 (H V) 増幅器 20 の出力ポートの両者に電氣的に接続されており、この H V 増幅器 20 の入力ポートは、送信ビームフォーマ 22 に接続されている。送信ビームフォーマは、遅延パターン及び所望の送信の焦点を設定するパルス列を決定する。H V 増幅器は、トランスデューサアレイ 12 のトランスデューサを駆動するために送信ビームフォーマの出力を増幅する。H V 増幅器は、トランスデューサ素子への伝播を最適化するために送信パルスを成形するため、デジタル - アナログコンバータ (D A C 、図 1 では図示せず) により制御される場合がある。

10

【0003】

T / R スイッチ 18 は、受信側の一部であり、典型的に、高電圧の送信パルスを阻止するためのダイオードブリッジ (図示せず) 、これに続く低雑音増幅器 (L N A) 及び可変利得増幅器 (V G A) 26 を有している。互いに、L N A 及び V G A は、画像の一様性を維持するための時間利得制御 (T G C : Time Gain Control) を実現する。V G A の出力は、受信ビームフォーマ 28 (B 及び F モード) に供給される。受信ビームフォーマ及び送信ビームフォーマ 22 は、ビームフォーマ・セントラル・コントロール・システムにより制御される。受信側では、V G A により増幅の後、ビームフォーミングがアナログ (A B F) 又はデジタル (D B F) で実行される。大部分のビームフォーミングは、デジタルで行われるが、連続波 (C W) ドップラオベレーションについて連続波ドップラのダイナミックレンジの要件は、余りに大き過ぎて画像と同じチャネルを通して通過することができない。

20

【0004】

したがって、L N A 24 の出力は、C W (アナログ) ビームフォーマ 34 にも供給され、C W ビームフォーマの出力は、スペクトラルドップラ処理ユニット 36 (D モード) で処理される。ドップラ処理された出力は、オーディオトランスデューサ 38 及びディスプレイ 40 に供給される。B モードは、グレイスケール画像を形成し、F モードは、血流をハイライトする b モードへのカラーオーバーレイであり、D モードは、血流の速度及びそれらの方向を示す場合があるドップラディスプレイである。受信ビームフォーマの出力は、画像及び動きプロセッサ 42 (B モード) 及びカラードップラプロセッサ 44 (F モード) に供給され、これらのプロセッサ 42 , 44 の出力はディスプレイ 40 に供給される。

30

【0005】

先に説明されたように、従来の C W (アナログ) ビームフォーミングは、ミキサ、加算器、積分器及び非常に高い解像度の A D C を含む個別のアナログデータパスを使用する。この C W データパスのダイナミックレンジの要件は、非常に厳格であり要求が厳しい。これは、非常に微弱な血液に関連した信号に重ね合わせされるトランスデューサに近い反射を含む最も強度の高い信号をデータパスが収容する必要があるという事実のためである。フロントエンド回路では、非常に低雑音かつ非常に高い信号処理能力が同時に必要とされる。ビームフォーマ内の各チャネルは、1 H z の帯域幅を通して、約 160 ~ 170 d B のダイナミックレンジをサポートする必要がある。従来の C W ビームフォーマで典型的に利用される 200 k H z の帯域幅について、チャネル当たりのダイナミックレンジの要件は、110 ~ 120 d B のオーダとなる。

40

【0006】

図 2 A 及び図 2 B は、基本的なアナログビームフォーマ (A B F) 50 とデジタルビームフォーマ (D B F) 70 のそれぞれの基本的なブロック図である。アナログビームフォーマ 50 は、トランスデューサアレイ 54 から焦点 52 へのエネルギー送信、及び焦点 5

50

2からのエネルギー送信を示している。アレイ54を有しているそれぞれのエレメントの出力はVGA56に接続されており、このVGAは、それぞれの素子を駆動するアナログ信号を増幅する。増幅された（又は減衰された）アナログ信号は、VGAから出力され、可変の遅延ライン58において遅延される。遅延されたアナログ出力は、アナログ加算器60で処理され、ADC62においてデジタルに変換される。デジタルビームフォーマ70は、トランスデューサアレイ74から焦点72へのエネルギー送信、及び焦点72からのエネルギー送信を示している。アレイ74を有するそれぞれの素子の出力は、VGA76に接続されており、VGAは、信号がADCに到達する前に該信号を増幅（減衰）する。ADC78は、デジタル信号を生成し、このデジタル信号は、FIFO80（又は他のデジタルバッファ）に供給され、このFIFOの出力は、デジタル加算器82に供給される。 10

【0007】

フロントエンド回路は、主に低雑音増幅器（LNA）24のノイズフロアであり、最も小さい信号を決定し、この最小の信号は、超音波システムにより効果的に受信されて処理される場合がある。説明されたように、ドップラ処理では、LNAは、ダイナミックレンジのための必要を増加して、非常に大きな信号を扱う必要もある。CWドップラは、全ての超音波システムに関して最も広いダイナミックレンジの必要性を有しており、これは、該超音波システムがトランスデューサアレイの半分で正弦波を連続して送信し、他の半分で受信することを必要とする。典型的に、トランスデューサアレイに近い静止したオブジェクトから到来する強い反射だけでなく、送信/受信パスにわたり漏れが存在する。したがって、CWドップラ（アナログ）信号は、DBFシステムにおけるメインの画像形成（Bモード）及びPWドップラ（Fモード）パスを通して処理することができない。したがって、ドップラを処理するための超音波システムは、CWドップラについて個別のチャンネルを有する必要がある。言い方を換えれば、トランスデューサアレイに存在する最大のエコー信号と最大のエコー信号を同時に扱うために十分なダイナミックレンジをもつ現在利用可能なADCがない。現在の技術水準の高速、高解像度のADC（たとえば、アナログデバイス社 AD6644 14b/65MSPS ADC）は、74dBのSNRを有するが、ジョブを行うため14ビットで十分なSNRを提供することがなほ不可能である。さらに、ADCを何が駆動するかを含めて、チャンネルにおける全ての装置は、同じSNRを有する必要がある。Eberhard Brunner、ULTRASOUND SYSTEM CONSIDERATION AND THEIR IMPACT ON FRONT-END COMPONENT, Analog Devices, Inc. (2002)を参照されたい。 20 30

【0008】

ビームフォーマは、アレイを形成しているトランスデューサ素子のそれぞれからの個々のエネルギー信号のコヒーレントな総和を提供する。ビームフォーマは、受信ビームを視野に合成するためにそれぞれの素子に関する遅延を制御する。これらの遅延は、送信されたパルスが伝播するとき、焦点が合ったビーム（in-foci beam）を維持するためにレンジの機能として動的に調節される。画質は、フォーカス処理及びそれぞれのトランスデューサ素子からの信号に適用される正確な遅延量に依存する。画質を高く維持するため、遅延は、組織において伝播する超音波の波長よりも非常に短いステップで調節可能である必要がある（一般に、1/16の波長が十分であると考えられる）。Gierenz等による“LOW POWER DIGITAL BEAMFORMER FOR HANDHELD ULTRASOUND SYSTEMS” University of Technology RWTH, Aachen, Germany (2002)を参照されたい。ビームフォーマのクリティカルな設計要件は、全ての音響情報を含めて、遅延プロセスの間に組織のシグネチャの歪みのない、全体の帯域幅を保持すること、及びフォーカス及びステアリングのための正確な遅延を提供することである。 40

【0009】

図2BがトランスデューサアレイとADC78との間のVGA76を単に示しているのに対し、大部分のデジタルビームフォーマは、信号をADCに通過させる前にその低域通過フィルタリングするための手段を含んでいる。アナログフィルタは、高周波雑音及び帯域外の信号を減衰させ、エイリアシングを防止する。ADCには、高変換レートのための 50

フラッシュコンバータ、中程度の変換レートのための連続近似コンバータ、高解像度のためのランプコンバータのような形態が採用される。オーバサンプリングコンバータは、実現のためにシンプルかつ高い公差のアナログコンポーネントを使用するが、高速、複雑なDSPステージを必要とする。シグマデルタコンバータは、雑音成形技術及びオーバサンプリングを使用して、比較的低い帯域幅の信号の高解像度の変換を可能にする。シグマデルタ型コンバータは、典型的に、アンチエイリアシングフィルタを含んでおり、このアンチエイリアシングフィルタは、オーバサンプリングレートで動作し、個別のアナログフィルタの必要がない。このことは、シグマデルタ変調器にも当てはまり、このシグマデルタ変調器は、シグマデルタループにおいて連続時間フィルタを含んでおり、このループでは、フィルタリングの後に信号がサンプリングされる。離散時間シグマデルタ(スイッチドキャパシタ)変調器は、サンプラを入力で有しており、アンチエイリアシングフィルタリングを提供しない。

10

【0010】

ダイナミックレンジ、ADCの速度及びSNRは、超音波画像形成システムにおける全体のDBF動作に対してクリティカルではない。シグマデルタ型アナログ-デジタルコンバータ(ADC又はシグマ-デルタ型コンバータ)は、高サンプルレート及びフィルタリングを使用して、関心のある通過帯域における信号を量子化雑音が悪化することがないように、量子化雑音を再成形する。ベースバンドシグマデルタ型ADCは、非常に高速変換を利用して、DC近くの狭帯域信号のための量子化雑音比を改善する。かかるADCは、非常に正確にDC付近の信号をデジタル化する。これは、非常に高いオーバサンプリング比により、DC信号の狭帯域外のより多くの量子化雑音が強制されるためである。シグマデルタ型コンバータは、オーバサンプリングが全体のパフォーマンスに寄与する技術のうちの1つではあるが、本質的にオーバサンプリングコンバータである。

20

【0011】

基本的に、シグマ-デルタ型コンバータは、非常に高いサンプリングレートで、非常に低い解像度をもつアナログ信号をデジタル化する。ノイズシェーピング及びデジタルフィルタリングと共にオーバサンプリング技術を使用することで、効果的な解像度が増加される。次いで、A/Dコンバータ(ADC)出力での効果的なサンプリングレートを低減するため、間引きが使用される場合がある。シグマ-デルタ型ADCは、1ビット量子化器及びDACに線形性のため、優れた微分及び積分の線形性を示す。多ビット量子化器及びDACがシグマデルタ型のアーキテクチャ内で使用される場合もあるが、線形性を最適化するために慎重に設計される必要がある。カスケード接続されたシグマデルタ型コンバータは、比較的低いオーバサンプリング比で高い解像度を提供するので、広い帯域幅のA/D変換について特に有利である。

30

【0012】

周期的にサンプリングされる波形のスペクトルでは、アンダーサンプリングされる入力信号のスペクトルは、サンプリング周波数の高調波の周りで繰り返される。入力信号に含まれるいずれかの周波数は、サンプリング周波数のそれぞれの高調波の上及び下で繰り返される。したがって、サンプリングされた信号のスペクトルでは、0と f_{in} の間の帯域は、 $f_s - f_{in}$ と $f_s + f_{in}$ との間に現れる場合がある。この場合、 f_s はサンプリング周波数である。したがって、たとえば入力が100kHzである場合、サンプリング周波数が1Mサンプル/秒である場合、991MHzでの入力信号は、サンプリングされた信号のスペクトルにおける9kHzの「エイリアス」コンポーネントとして現れる。アンチエイリアシングフィルタは、いずれかの雑音、又は関心のある帯域にエイリアスされるスプリアス信号を除去又は少なくとも減衰するために実現される。オーバサンプリングでは、サンプリング周波数は、最も高い信号周波数よりも非常に高い。アンチエイリアシングフィルタの選択は、オーバサンプリング周波数に基づいており、これにより、アンチエイリアシングフィルタのロールオフ要件が減少される。

40

【0013】

オーバサンプリングは、より広い帯域幅にわたり量子化雑音を広げるため、入力信号の

50

帯域幅内の A D C 雑音を低減する。 $f_s / 2$ と $k f_s / 2$ との間に含まれる量子化雑音は、デジタルフィルタによる出力から除かれる。この場合、 k はオーバーサンプリング比であり、 f_s はナイキスト周波数である。

【 0 0 1 4 】

これにより、全体の信号対雑音比 (S N R) が $10 \log_{10} (k)$ だけ増加する。この関係は、一様に分散される量子化雑音について有効である。量子化雑音が成形される場合、シグマデルタ型コンバータのケースのように、この関係はもはや適用されない。

【 0 0 1 5 】

合理的な帯域でオーバーサンプリング比を維持するため、その大部分が $f_s / 2$ と $k f_s / 2$ との間にあるように、量子化雑音の周波数スペクトルを成形することが可能である。僅かな部分のみが D C と $f_s / 2$ の間に残される。これは、シグマデルタ型 A D C におけるデルタ変調器により達成される。変調器が雑音のスペクトルを成形した後、デジタルフィルタは、量子化雑音エネルギーのバルクを除くことができ、劇的に S N R が増加される。これに応じて、シグマデルタ型コンバータは、たとえば、サンプリング周波数を倍にすることでより大きなダイナミックレンジを提供し、(1 次の変調器について) S N R における 9 d B の改善が実現される。

【 0 0 1 6 】

シグマデルタ型 A D C の第一の部分は変調器であり、この変調器は、(1 ビット量子化器の場合では) 入力信号をサンプリングクロックレート $k f_s$ で 1 及び 0 の連続的なストリームに変換する。シリアル出力データストリームは、1 ビットのデジタルアナログコンバータ (D A C) を駆動し、D A C の出力は、入力信号から減算される。単一のサンプリングインターバルにおけるいずれかの所与の入力値について、1 ビット A D C からのデータは、解釈することが難しいが、大量のサンプルが平均されるとき、有効な結果が実現される。シグマデルタ型 A D C は、電圧 - 周波数コンバータとして見られる場合もあり、これにカウンタが続く。出力データストリームにおける 1 つの数が十分なサンプル数を通してカウントされる場合、カウンタ出力は入力デジタル値を表す。

【 0 0 1 7 】

量子化雑音に変調器により成形され、関心のある帯域の上に押し上げられた後、雑音はデジタルフィルタリングされる。デジタルフィルタは、最終的なサンプリングレート f_s に関して、アンチエイリアシングフィルタとしての役割を果たし、高周波雑音をフィルタリングにより除く。最終的なデータレートの低減は、オーバーサンプリングにより導入される冗長な信号情報を低減する間引きを使用してフィルタリングされた出力をデジタル的に再サンプリングすることで実行される。ANALOG DEVICES (1993) Applications Reference Manual を参照されたい。しかし、シグマデルタ型コンバータの帯域幅の制限により、A D C の前に利得を変えるため、受信機のフロントエンドに存在するために高価な回路が必要とされる。多ビットの A D C に関して先に説明されたように、1 ビットのベースバンドシグマデルタ型コンバータは、超音波信号の取得のためにトランスデューサ素子に直接接続されるために十分なダイナミックレンジを有しない。しかるに、V G A 等のような可変利得手段は、ダイナミックレンジで動作している A D C に受信された信号をスケールアップするため、従来の超音波フロントエンドのそれぞれのチャンネルに含まれる必要がある。かかる可変利得回路の例は、時間利得補償 (T G C) 回路である (当業者であれば、T G C 回路は C W モードで使用されないことに気付くであろう)。

【 0 0 1 8 】

T G C 回路は、当該技術分野で公知であり、一般に、人体のこれまでにない深さからエコーが受信されたときに、益々増加する利得を受信されたエコーに印加する役割を果たす。T G C は、A C のダイナミックレンジの制限のため、時間を通じた深さに依存した減衰の作用をオフセットするため、受信されたエコーの利得を変化又は減衰するために必要とされる。C W ドブプラ回路に加えて受信機の利得を変えるために必要とされる回路は、超音波システムにおけるかなりの製造コスト (チャンネル当たりのコスト) を負わせる。全体のシステムのチャンネルのカウントは、チャンネル当たりのコストのために制限され、したが

って、受信機の回路におけるいずれかの低減は、より低いシステムのコスト、又は同じコストでのチャンネルカウントにおける増加となる。

【0019】

CWドップラのための大きなダイナミックレンジを収容するために必要とされる本質的なコストに加えて、ティッシュ・ハーモニック・イメージング (THI: Tissue Harmonic Imaging) の要件は、受信機の入力での基本波信号の強度と高調波信号の強度との間のレンジのために厳密な要件を課す。THIでは、音響信号は、基本周波数 f_0 で人体に伝播される。(有限の振幅の)非線形の歪みは人体において生じ、この場合、歪みの累積から結果的に得られるエコーは、オリジナルの送信信号からのエコーと共に受信される。第二高調波、すなわち $2f_0$ は、処理及び表示のために望まれる。歪みの累積は、典型的に f_0 で受信されたエネルギーよりも少なくとも 20 dB 低いいため、THIモードは、変換プロセスのためのダイナミックレンジの要件を大幅に増加する。THIは、米国特許第5,833,613号 (Averkiou等) 及び第5,879,303号 (Averkiou等) に開示されており、それらの全体において引用により本明細書に組み込まれる。

10

【0020】

コントラスト及びティッシュ・ハーモニック・イメージングの両者では、同時に起こる基本周波数成分から高調波信号成分を区別又は分離することが必要である。この分離に作用する努力は、かかる帯域通過フィルタリングのようなフィルタリング技術、パルスインバージョンとして知られるマルチプルエコー技術のような信号処理技術に的が絞られている。しかし、これら全ての技術は、信号取得における制限、高調波信号をはじめに取得するために使用される装置及び処理により妨害される可能性がある。1つのかかる制限は、デジタルビームフォーミングの使用において固有であり、このデジタルビームフォーミングの使用は、仮想的に全ての今日のプレミアムの超音波システムにおいて普及した使用である。デジタルビームフォーミングにおける最初のステップは、アナログデジタル変換による受信されたエコー信号のデジタルサンプリングである。高調波信号成分は基本波信号成分の振幅から数 dB 下がるので、特に組織の高調波信号のケースでは、デジタルエコーサンプリングのダイナミックレンジの殆どが基本波信号の情報により占有される。

20

【発明の開示】

【発明が解決しようとする課題】

【0021】

基本波信号成分は、アナログ-デジタルコンバータを圧倒する、すなわち飽和する強度であることさえある。これにより、後続する高調波の区別又は分離処理において高調波成分の検出が不可能となる。飽和により、奇数の高調波を生成し、この奇数番の高調波は、関心のある偶数の高調波周波数になり、特に、ブロードバンドの画像形成システムにおいて問題となる。米国特許第6,516,667号は、共に所有され、引用により本明細書に組み込まれるものであって、かかる飽和、及び高調波信号成分を検出すること、並びに高調波信号成分の変換のためのアナログ-デジタルコンバータのダイナミックレンジのかなりの部分を使用することができないことを防止する方法及びシステムを教示している。本明細書における本発明は、エコー信号のデジタル化の前にエコー信号の基本周波数成分を選択的に減衰することでそのようにしている。既に説明されたように、デジタル変換の前に可変利得ステージを必要とすることは、チャンネル当たりのコストを増加させる。

30

40

【課題を解決するための手段】

【0022】

したがって、本発明の目的は、受信ビームフォーマ、及び該受信ビームフォーマを組み込んだ超音波システムにおける方法及び構成を提供することにあり、マルチビットのアナログ-デジタル変換が実現される場合がある。デジタル変換手段に先行するチャンネルアーキテクチャにおける利得制御のための必要性が除かれる。これに応じて、ビームフォーマ及び該ビームフォーマを組み込んだ超音波システムは、所望の出力レート及びより低いコストでADCパフォーマンスの厳格なレベルを実現する場合がある。好ましくは、本発明は、CWドップラが非常に広帯域のパルス波信号と同様のやり方でデジタル化される場合

50

があるパフォーマンスのレベルを実現する。

【0023】

より詳細には、本発明の1つの好適な実施の形態は、アナログ-デジタル変換を提供するものであり、このアナログデジタル変換では、(受信されたCW信号をデジタル化するために)ビームフォーマの各チャンネルに関する200kHz帯域幅にわたり望まれる110~120dBのダイナミックレンジが提供可能なやり方で実現される。結果的に、(レガシーハードウェアとして記載される場合がある)それぞれのチャンネルに通常含まれるADCにおいて、より広いダイナミックレンジでの変換が得られる。より詳細には、シグマ-デルタ型ADCは、広帯域のパルス波の画像形成信号だけでなく、非常に忠実な狭帯域のCW信号をもデジタル化するために含まれる。本発明は、受信されたエコー、個別のアナログCWパス及び時間利得コントロールから高い強度の基本信号成分を除くため、スイッチ可能な高域通過アナログフィルタをコンバータの前に含むための必要を除く。結果的に、システム当たりのチャンネルにおける減少となる。これにより、可変利得制御のプレコンバージョンが除かれる。

10

【0024】

別の実施の形態では、超音波ビームフォーマのそれぞれのチャンネルにおける受信信号をデジタル化するため、選択可能な帯域幅をもつシグマ-デルタ型ADCが使用される。実施の形態では、シグマ-デルタ型ADCの1つの動作帯域は、10MHzを超えるレンジにおける信号の内容をデジタル化するために非常に広い帯域であり、10MHzを下回るレンジにおけるそれらの信号について非常に狭い動作帯域幅を含むことを要求している。これにより、可変利得制御のプレコンバージョンが除かれる。

20

【0025】

先に説明された実施の形態に関する変形例では、共通の入力及び選択可能な出力をもつシグマ-デルタ型ADCのペアが使用される。第一のADCは、10MHzを超える信号の成分をもつ関心のある信号をデジタル化するために使用され、第二のデルタ-シグマコンバータは、10MHzを下回る中間帯域幅をデジタル化するために含まれる。結果的に、本質的に従来のアーキテクチャによる改善された量子化雑音のパフォーマンスをもつビームフォーマのチャンネル設計が得られる。より低いレンジのADCは、10MHzを下回る信号のデジタル化における使用のための大部分の画像形成プローブ用の「ワークホース」ADCとして依頼される。有益な結果として、高周波トランスデューサから利益を得ないミッドレンジ及びロウエンドシステムのための非常に高い帯域幅を省略するための設計能力が得られる。これにより、可変利得制御のプレコンバージョンが除かれる。

30

【0026】

本発明の別の実施の形態では、受信ビームフォーマが開示され、この受信ビームフォーマは、個別のCW回路についての必要性だけでなく、それぞれのチャンネルについての可変利得増幅器のステージを除くため、十分に大きいダイナミックレンジをもつそれぞれのチャンネルについて非常に広いビット幅のADCを含んでいる。

【0027】

本発明の別の実施の形態では、ダイナミックレンジのための必要性に対するクリエイティブなソリューションを実現するため、及び従来の数クロックサイクルの遅延をもつ、よりロウエンドADCの実現を可能にするため、にもかかわらずベースバンドのシグマ-デルタ型コンバータのSNRパフォーマンスで動作するため、補償用のアナログ遅延ライン及び高速の単一ビットループを追加することで、基本的なシグマ-デルタアーキテクチャが変更される。実際に、本発明のデルタ-シグマ型コンバータは、CW及び非常に広帯域パルス波の信号入力から従来のADCに経路制御されることを提供するものであり、これは、ロウエンドコンバータに共通のかなりの変換遅延を有する場合がある。それぞれのチャンネルのADCからのデジタル出力は、1ビット信号に加えられ、デジタル-アナログコンバータ(DAC)に供給される。チャンネル入力信号は、アナログ遅延ラインにも経路制御され、この遅延ラインは、DACに固有ないずれか遅延だけでなく、ADCの遅延に等価である遅延を提供するために規定される。ADC及びDACを通過する信号は、遅延ライ

40

50

ンを通過する信号から差動増幅器において減算される。この減算から得られる信号は、積分器において積分され、高速の1ビットコンバータで量子化される。1ビットコンバータの出力は、共通のADCの出力ワードと合計されるデジタル信号を提供する。

【0028】

説明される実施の形態の変形例では、超音波システムのそれぞれのチャンネルは、ADCプロセスのレンジを増加するため、受信の間にアイドル状態である送信チャンネルからDACを利用するために構築される。本発明のアーキテクチャは、差動増幅器及びアナログ積分器が受信チェーンに挿入されることを必要とする。受信動作の間、(送信回路内の)DACのアナログ出力は、差動増幅器に接続される。

【0029】

DACのデジタル入力は、ADCから直接受信されたか、又はそれより他のやり方で導出された信号により駆動される。ADC以外からそれより導出される信号を実現するいずれかの方法は、本実施の形態で述べた範囲又は精神を変えることなしに、当該技術分野から利用可能である。かかる構成は一次のシグマ-デルタ型変調器の構成に類似しており、本実施の形態は、ADCのダイナミックレンジを増加するためのアーキテクチャを動作させることによる類似性を利用しており、チャンネル当たりの洗練されたアナログ増幅器及びフィルタのための必要性を低減する。

【0030】

本発明の更に別の実施の形態は、シグマ-デルタ型変調器であり、このシグマ-デルタ型変調器は、複数の同時の受信ビームを形成する機能だけでなく、優れたデジタルビームの合算(summing)を実現するため、超音波システムのそれぞれのチャンネルに固有なレガシーコンポーネントを使用して動作するように設計される。より詳細には、実施の形態は、入力をDCに混合してミキサ出力をデジタル化するため、それぞれのCWビームフォーマチャネルに既に存在する方形波ミキサを使用する。これは、送信/受信ビームフォーマにおける2つのシグマ-デルタ型ADCを使用して達成され、これにより、コスト及びスペースの両者における余分のコストなしに、パルスモード及びCWモードの動作の両者について全てのデジタル総和を実現することができる。

【0031】

本明細書で述べられる本発明の全てのプロセス及びハードウェアのダイナミックレンジは、60dBよりも大きいダイナミックレンジが得られ、好ましくは70dBよりも大きいダイナミックレンジが得られ、より好ましくは80dBよりも大きいダイナミックレンジが得られる。本発明はシグマ-デルタ型ADCにより実現されるものとして主に説明されたが、本発明が実現される場合があるいずれかのマルチビットコンバータにより実現される場合がある。しかし、実現のための好適なADCは、シグマ-デルタ型コンバータである。

【0032】

先に説明された全ての実施の形態は、信号のコンディショニングのプレコンバージョン(pre-conversion)なしに、フロントエンドにおける同じADCを通して受信された信号を通過させる、超音波システムの全ての画像形成及びドップラモードの動作で利用される場合がある。再び、除かれたコンポーネントの低減されたコストにおける利得は、ハイエンドシステム又はロウエンドシステムのための更に低いコスト(たとえば、増加されたチャネルカウント)を実現する。

【0033】

本発明は、本明細書に添付される特許請求の範囲に特に定義されるように、以下の添付図面を参照して良好に理解することができる。添付図面内のコンポーネントは、互いに相対的にスケールングするために必ずしも描かれていないが、代わりに、本発明の原理を明らかに例示することが強調されている。

【発明を実施するための最良の形態】

【0034】

超音波画像形成のために使用されるビームフォーマチャネルのダイナミックレンジは、

10

20

30

40

50

本発明の様々な実施の形態に従って変更されたときに、従来のシグマ - デルタ型 A D C を使用することで劇的に増加される場合がある。言い換えれば、本発明の様々な実施の形態は、広いダイナミックレンジ（すなわち、大きな S N R ）のための必要性、及び超音波画像形成システムのビームフォーマで必要とされるフレキシブルな変換の帯域幅の必要性に対処するものである。

【 0 0 3 5 】

本発明の 1 実施の形態は、図 3 に示されるように、超音波画像形成システムの 1 つのチャンネルのフロントエンド処理経路 1 0 0 内のビームフォーマチャンネル 1 3 0 により表される。ビームフォーマのそれぞれのチャンネルは、非常に広帯域の信号及び中間帯域幅の信号をデジタル化するために選択可能な帯域幅をもつシグマ - デルタ型 A D C 1 3 2 を含んでいる。選択可能な帯域幅のうちの 1 つは、より高周波のトランスデューサ素子からの R F データを変換し、非常に高い帯域幅を示すために規定される必要があり、このトランスデューサ素子は、1 0 M H z を超える信号を伝達する。選択可能な帯域幅の A D C に関する他の選択可能な 1 又は複数のレンジは、1 0 M H z 以下の中間帯域幅内の信号を変換する必要がある。他の選択可能なレンジは、同じアーキテクチャにより、良好な雑音量子化の仕様、及びより上のレンジの広帯域部分よりも大きなオーバーサンプリング比が規定される必要がある。ビームフォーマにおけるこの A D C の使用は、従来必要とされた可変利得制御回路（たとえば T G C ）の必要性を取り除く。

10

【 0 0 3 6 】

フロントエンド処理経路 1 0 0 は、送受信クリスタル（X D C R ）1 1 2、並びに受信された C W ドップラ及び受信された非常に広帯域のパルス波信号を表す受信入力 1 1 4 及び 1 1 5 を含んでいる。入力は、低雑音増幅器（L N A ）1 1 8 に向けられ、この低雑音増幅器の出力は、高域通過アナログフィルタ 1 2 0 に結合される。L N A の出力は、マルチプレクサ 1 2 4 の入力ポート 1 2 2 に供給される。また、マルチプレクサは、ポート 1 2 3 で他のチャンネルからの入力を受け、出力ポート 1 2 5 及びチャンネルアサインメント並びに H P 選択入力 1 2 6 を含んでいる。ポート 1 2 7 でのマルチプレクサ出力は、クランピング回路 1 2 8 に接続される。クランピング回路の出力は、ビームフォーマ 1 3 0 内の可変利得増幅器（V G A ）1 3 4 の入力に供給される。増幅されたアナログ出力は、ミキサ 1 3 5 の I （In-phase：同相）入力 1 3 6 及び Q （Quadrature-phase：直交位相）入力 1 3 8 に供給される。

20

30

【 0 0 3 7 】

本実施の形態の変形例は、ビームフォーマチャンネル 1 1 0 であり、このビームフォーマチャンネルは、A D C 1 3 2 が少なくとも 2 つの高次の帯域通過シグマ - デルタ型 A D C を有することを必要としている。少なくとも 2 つの A D C は、変換のための信号の成分の周波数レンジに依存して多重化された構成でアクチベートされるセットとして配置される。すなわち、A D C を有するセットの配置は、共通の入力及び選択可能な出力を有している。このセットの第一の A D C （次数は重要ではない）は、1 0 M H z を超える帯域幅をデジタル化することが要求（及び規定）され、より高周波のトランスデューサ素子のための信号を処理するために広帯域である必要がある。第二の A D C は、1 0 M H z 以下の中間帯域幅のために規定される。第二の A D C は、同じアーキテクチャについて、第一の A D C よりも良好な量子化雑音のパフォーマンス、及び説明された非常に広帯域の A D C 構造のオーバーサンプリング比よりも良好なオーバーサンプリング比を示す必要がある。より狭い帯域幅の構成を使用することで、ビームフォーマは、改善された量子化及び雑音のパフォーマンスを示す。さらに、より低いレンジの A D C は、1 0 M H z 以下の信号（すなわち信号成分）をデジタル化するための大部分の画像形成プロープについて、「ワークホース」A D C として信頼される。有利な結果として、高周波トランスデューサからの利益を得ないミッドレンジ又はロウエンドシステムのための非常に高い帯域幅の A D C を省略するための設計能力が得られ、勿論、デジタル化の前の増幅（又は減衰）の必要性を取り除くことができる。

40

【 0 0 3 8 】

50

これを利用するために、方形波ミキサを使用して、入力信号がDCに混合される場合がある。しかし、かかるミキサは各チャンネルにおいて既存のビームフォーマのハードウェアに既に存在するため、説明される動作は既存のハードウェアで実現される。I出力は、シグマ - デルタ型ADC 132に供給され、このADCにはデシメータ140が後続する。Q出力は、以下に更に詳細に説明されるように、不使用のチャンネルのADCに供給される。

【0039】

シグマ - デルタ型ADCは、典型的に、非常に深いノイズヌル (noise null) を示し、これにより、200 kHzに変調される信号についてクオリティSNRを提供する。+ - 10 MHz信号をデジタル化するためのシグマ - デルタ型ADCは、典型的に、帯域通過シグマデルタである。これに応じて、ベースバンドのシグマ - デルタは、チャンネル当たり第三のADCであり、すなわち既存のハードウェアではない。代替的に、かかるベースバンドシグマ - デルタは、(DCよりはむしろ) あるIF周波数で非常に深いノイズヌルをもつIF対応の高次の帯域通過のシグマデルタとなる。

10

【0040】

本実施の形態に関する変形例は、IFシグマ - デルタ型変調器 (たとえば、シグマ - デルタループ内部 (又は外部) に集積されたアナログミキサをもつシグマ - デルタ変調器) を含んでいる。しかし、当業者であれば、本明細書に記載された本実施の形態は、例示することのみを目的としており、特許請求された本発明の範囲は、帯域通過変調器を必要とすることに限定されないいずれかのやり方となるべきではない。その問題について、1つの帯域通過ADCを置き換えるため、I及びQ復調について2つのIFシグマ - デルタ変調器が必要とされる。

20

【0041】

従来のCWビームフォーマは、約半分のチャンネルを送信用に、及び半分のチャンネルを受信用に使用している。ビームフォーマ130は、ADC 132が1つのミキサ出力のために使用され、第二のADC (図3には図示せず) が他のミキサ出力をデジタル化するために受信モードの間に送信側から使用されるように配置される。本明細書で意図される本発明の範囲から逸脱することなしに、ビームフォーマに存在するいずれかのADCと共にいずれかのミキサが使用される場合がある。方形波ミキサ信号の位相は、(従来のように) 所望の受信フォーカス及びステアリングに従って設定される場合がある。デジタル化された出力は、超音波システムによる後の処理/使用のためにデシメータ140において調節される場合がある。I及びQデータチャンネルは、ブロードバンドビームフォーマで従来行われているように、他のチャンネル当たりのデータでスケーリングされて合計される。説明される実施の形態に係るビームフォーミングと従来のビームフォーミングとの重要な違いは、チャンネル間の合計がデジタルで行われ、したがって、各種のボードからボードへの雑音源により注入される雑音から免れることである。実現されるビーム合計は、従来のビームフォーマにより生成される品質に比較して、特に、多数のエレメントが合算される場合には品質において優れている。

30

【0042】

I及びQデータチャンネルからの信号は、デジタルビームフォーマの4つのマルチビーム出力のうちの2つを通して通過される場合がある。信号は、フィルタリング及びFFT処理のためのバックエンドにおける更なる処理を必要とする。CWビームへのチャンネル当たりの寄与を固有に重み付けする能力により、本発明の全てがデジタルのCWビームフォーマ技術及び構成という重要な結果を得る。当業者であれば、それぞれのチャンネルの異なるミキサの位相を調節することで、画像における異なる位置に多数のCWの焦点を時間多重化するためのクリエイティブな方法を使用する場合がある。このことは、デジタルビームフォーマにより達成される場合があるが、これに限定されるものではない。

40

【0043】

先の構成は、複数の同時の受信ビームが形成されるビームフォーミングを提供することができる。そのようにするため、ミキサ信号は、第一のCW受信ビームの位相を定義する

50

。かかるミキシングは、搬送波で入力 R F 信号を $e^{(j\omega_c t + \phi)}$ で乗算することと等価である。この場合、 ω_c はアナログ周波数 ($2\pi f$) であり、 ϕ は所望の C W ビームフォーミングの遅延である。I 及び Q デジタルデータストリームは、結果的に得られる複素指数の乗算の正弦波成分及び余弦波成分を表す。第二の受信ビームについて異なる C W 遅延を適用するため、 $e^{(j\omega_c t + \phi)}$ による効果的な乗算が必要である。この場合、 ϕ は第二のビームについて望まれる遅延である。デジタルストリームが $j\omega_c t + \phi$ の項を既に含んでいるので、 $(\phi - \phi)$ による乗算のみが第二のビームのための適切な遅延を駆動するために必要とされる。これは、時不変信号であり、本明細書で説明される例示的なビームフォーマに容易に適用することができ、又はそれぞれのチャネルから出力 I 及び Q ビーム合算チャネル (beamsum channel) へのデジタル化された I 及び Q 成分の積和として当該技術分野で知られ、かつ使用されているいずれか他のビームフォーマに適用することができる。

10

【0044】

マルチビーム C W 受信動作は、ベクタードップラ技術に類似したアレイにわたる幾つかの異なるサブアパーチャ (及び角度) からのサンプルボリュームを問い合わせるために使用される場合がある。それぞれのサブアパーチャからの異なるフローの予測値は、異なるドップラプロジェクションが独立に測定可能であるため、ピークフロー速度についてより正確な予測値を提供する。結果的に得られる F F T は、複数の受信ビームについてデータが結合されるとき「クリーナ (cleaner)」となる。ミキサ信号 (R F 信号を D C にシフトする方形波) は、全てのチャネルに以後共通であり、必要な位相の回転は、本明細書で説明される本発明の概念及び構成の実現によりデジタル領域で行われる場合がある。結果的に、より簡略化されたフロントエンドの形態となり、この形態では、チャネル当たりの方形波の制御ロジックが除かれる。本発明者は、かかる設計により 1 つのチップ上への多くのチャネルの集積化を容易にすることを期待している。

20

【0045】

ミキサ信号は、高周波の受信信号、たとえば、非線形の伝播により実現される高調波信号のスペクトルを D C にシフトするか、又は固有な低域通過シグマ - デルタ型 A D C により、更に容易及び / 又は効率的にサンプリングされる場合がある中間周波数 (I F) にシフトするためにも使用される。この実現は、米国特許第 5,964,708 号 (本明細書にその全体において引用により組み込まれる) に述べられる概念を利用しているが、ビームフォーミングが 1 ビットデータに関して実現されないという事実を利用している。本発明では、より高周波のトランスデューサは関心のある信号を A D C 通過帯域に単にシフトすることで低域通過 A D C を使用してサポート可能であることが利点である。これに応じて、シフトされた信号の I 及び Q データチャネルは 2 つのビームフォーマチャネルを必要とするため、半数のトランスデューサ素子がサンプリングすることができる。比較的狭帯域の 40 M H z のプローブ、又はたとえばカラードップラのような S N R のための帯域幅を交換することができるアプリケーションは、かかるシステムによりサポートすることができる。C W ではない (しかしベースバンドに混合される) 画像形成モード信号のための位相回転と共に真の時間遅延の機能が使用されるビームフォーマを容易に実現することができる。また、高周波プローブの P W ドップラのパフォーマンスは、これにより実現される改善された S / N 比による本発明の技術により拡張される。

30

40

【0046】

本発明の別の実施の形態では、受信機及びビームフォーマが開示され、この受信機及びビームフォーマは、それぞれのチャネルについて可変利得増幅ステージを除くために十分に大きいダイナミックレンジをもつそれぞれのチャネルの非常に広いビット幅の A D C、個別の C W 回路、ティッシュ及びコントラント・ハーモニック・イメージングのためのアナログ高調波フィルタを含んでいる。実施の形態は、信号のコンディショニングのプレコンバージョンなしに、フロントエンドにおける同じ A D C を通して受信された信号を通過させる、超音波システムの全ての画像形成及びドップラモード動作で利用される場合がある。V G A のない簡略化された取得アーキテクチャは、より低いコストのロウエンドシス

50

テムについて望まれ、又はハイエンドシステムにおいて更に大きなチャンネルカウントを容易にすることが望まれる。(703301からのテキストを挿入)

信号経路は簡単である。信号経路は、個別のC Wステージ(ミキサ等)が除かれる点を除いて既存の受信機の設計と同一である。さらに、ADCは、コンバータが要求されるスピード及びダイナミックレンジを有する限り、たとえば、フラッシュ、シグマ-デルタといったいずれかのタイプのコンバータである場合がある。全ての画像形成及びドップラモードは、この信号経路を通して動作する。アナログミキサはもはや使用されないので、ミキシング(mixing)及びチャンネルサミング(channel summing)がビームフォーマ機能においてデジタル的に行われる。

【0047】

本発明の別の実施の形態では、図4に示されるように、基本的なシグマ-デルタ型のアーキテクチャが本発明のコンバータ回路160に変更される。この変更は、図示されるような追加のループを形成するため、補償用のアナログ遅延素子162、及び高速1ビット量子化器164を加えることを含んでいる。コンバータ回路160は、マルチビットコンバータ168を含んでおり、ここでは、アナログ入力ADC168及び遅延素子162の両者に供給される。アナログフィルタ(図4には図示せず)が含まれる場合があり、マルチビットコンバータ168は、ロウエンドコンバータの著しい変換遅延を有する場合がある。

【0048】

遅延素子162において遅延されるアナログ信号は、差動増幅器174の非反転入力ポートに供給される。マルチビットコンバータからのデジタル出力は、加算器170において、(説明されることになる)高速の1ビット量子化器164からの信号出力と加算される。加算器の出力は、デジタル化された出力ワード(変換された入力)を提供する。また、デジタル出力ワードは、DAC172においてアナログに変換される。これは、差動増幅器174の反転入力ポートに供給されるデジタル出力ワードに同等のアナログである。差動増幅器からの出力は、積分器176で積分され、高速の1ビットコンバータ164で量子化される。1ビットコンバータの出力は、加算器170においてADCの出力ワードと合算されたデジタル信号を提供する。この合算された信号は、この実施の形態の変更されたコンバータのアーキテクチャのデジタル信号を表す。

【0049】

デジタル出力は、従来のシグマ-デルタ型ADCからのオーバーサンプリングされた出力と同じやり方でデジタルフィルタ処理される場合がある。フィルタリングの結果は、改善された信号対雑音比をもつ、アナログ入力信号の適切にサンプリングされた表現である。なお、変換アーキテクチャの実施の形態では、少なくとも3つの雑音源が存在する。第一には、マルチビットADCの量子化雑音であり、第二には、高速の1ビットコンバータから生じる雑音であり、第三には、アナログ遅延ラインからの雑音である。これらから放出される雑音は、成形される場合又は成形されない場合がある。

【0050】

これらの雑音は、このアーキテクチャにおいて差分されるので、シグマ-デルタコンバータの雑音成形特性が維持される。当然の結果として、シグマ-デルタ技術により実現されるS/Nの利点は、デジタル出力の適切なフィルタリングの後に維持される場合がある。2つの雑音源を整合することで、1クロックサイクルのみの変換遅延をもつ理論的な1次のマルチビットのシグマ-デルタ型コンバータのS/N比に比較して、S/N比における3dBという最小の低下が維持される場合がある。

【0051】

図5には、本発明の別の実施の形態が示されている。図5は、超音波のフロントエンド200における使用のためのビームフォーマチャネル220を示しており、このビームフォーマチャネルは、受信の間にアイドル状態にある、チャネル220の送信部分からのDAC222を利用している。実施の形態は、ADCプロセスのレンジを増加する。より詳細には、(図5に明示的に示されていない)トランスデューサ素子は、T/Rスイッチ2

10

20

30

40

50

10に電氣的に接続されており、このT/Rスイッチは、受信機214の送信部分に高電圧増幅器212の出力にそれ自身電氣的に接続されている。実施の形態は、差動増幅器224、及び受信チェーンに挿入されるアナログ積分器226を含んでいる。受信動作の間、DAC222からのアナログ出力は、差動増幅器224の反転入力に接続されている。差分された出力は、積分器226において積分され、ADC228において変換される。DACへのデジタル入力は、ADC228から直接受信されたか、たとえばビームフォーミングASIC228を通して、それより他のやり方で導出された信号により駆動される。DAC出力は、(HV増幅器212を介して)トランスデューサ、及びDAC224を駆動する。ADC以外からのそれより導出された信号を実現するいずれかの方法は、この実施の形態で述べた範囲又は精神を変えることなしに、当業者から利用可能である。

10

【0052】

図5は、説明される回路が1次のシグマ-デルタ型変調器に類似しており、この実施の形態は、ADCのダイナミックレンジを増加して、チャンネル当たりの洗練されたアナログ増幅器及びフィルタの必要性を低減するシグマ-デルタ型変調器であるとしてアーキテクチャを動作することで類似性を利用していることを容易に示している。

【0053】

差動増幅器及び積分器は、従来技術におけるフィルタ及び可変利得ステージと比較して、この設計に関して些細な設計の様式である。シグマ-デルタ設計により提供されるオーバーサンプリング、及び増加されるダイナミックレンジは、この実施の形態へのキーであり、更に、ビームフォーミングプロセスにおけるサブサンプル遅延補間フィルタを取り除く。

20

【0054】

本発明の原理から実質的に逸脱することなしに先に与えられた実施の形態及び/又は例に対していずれかの変更及び変形が行われる場合があることは、当業者にとって明らかである。たとえば、本発明は、画像形成システムと共に使用される場合があり、超音波画像形成の分野において特定のアプリケーションを有する場合があるが、いずれか1つの実現に限定されるものではない。本発明にとって解釈される限定は、本明細書に添付される特許請求の範囲に従ってのみ解釈されるべきである。

【図面の簡単な説明】

【0055】

30

【図1】CWドブブラ及び広帯域パルス波信号を画像形成するための従来技術の超音波システムの図である。

【図2A】従来技術のアナログビームフォーマのチャンネルの概念を示す図である。

【図2B】従来技術のデジタルビームフォーマのチャンネルの概念を示す図である。

【図3】本発明の第一の実施の形態に関する概念図である。

【図4】本発明の第二の実施の形態に関する概念図である。

【図5】本発明の別の実施の形態に関する概念図である。

【符号の説明】

【0056】

112：送信受信クリスタル(XDCR)

40

114, 116：受信入力

118：低雑音増幅器(LNA)

120：高域通過アナログフィルタ

130：ビームフォーマチャンネル

132：シグマ-デルタ型ADC

134：可変利得増幅器(VGA)

135：ミキサ

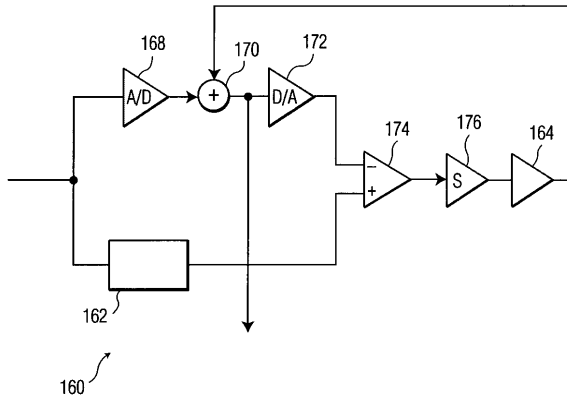
136：I(同相)入力

138：Q(直交位相)入力

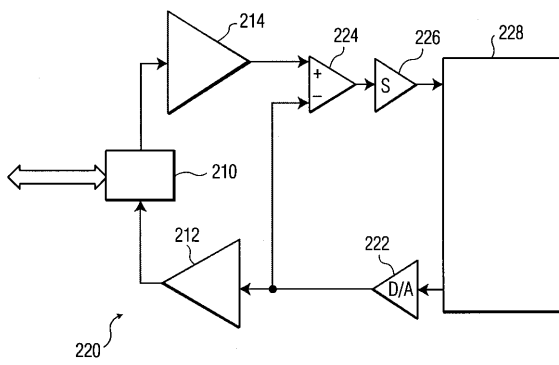
140：デシメータ

50

【 図 4 】



【 図 5 】



フロントページの続き

- (74)代理人 100107766
弁理士 伊東 忠重
- (72)発明者 スティーヴン アール フリーマン
アメリカ合衆国, ワシントン州 9 8 1 5 5, シアトル, エヌイー・8 8 ス・プレイス 4 5 7 5
- (72)発明者 ゲイリー アレン シュワルツ
アメリカ合衆国, ワシントン州 9 8 1 5 5, シアトル, 2 9 ス・アヴェニュー・エヌイー 6 2 4 4
- (72)発明者 ラフ ローデワイク ヤン ローフェルス
ベルギー国, 2 1 6 0 ウォメルヘム, ビューケンラーン 4 2
- (72)発明者 リュシーン ヨーハネス ブレームス
オランダ国, 5 6 1 3 ベーイクス, エイントホーフェン, リートフィンクストラート 2 1
- (72)発明者 ジョージ アンソニー ブロック - フィッシャー
アメリカ合衆国, マサチューセッツ州 0 1 8 1 0, アンドーヴァー, ウェブスター・ストリート 1 5
- (72)発明者 セオドア フィリップ ファツィオーリ
アメリカ合衆国, ニューハンプシャー州 0 3 0 7 9, セーレム, アルタ・アヴェニュー 2 1
- F ターム(参考) 4C601 DE02 DE09 DE10 EE12 EE14 JB03 JB12 JB20
5J064 AA01 BA03 BA06 BB07 BC06 BC07 BC09 BC16 BD02

专利名称(译)	数字波束形成器中超声信号的获取		
公开(公告)号	JP2005103290A	公开(公告)日	2005-04-21
申请号	JP2004285234	申请日	2004-09-29
[标]申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
申请(专利权)人(译)	皇家飞利浦电子股份有限公司的Vie		
[标]发明人	スティーヴンアールフリーマン ゲイリーアレンシュワルツ ラフロードワイクヤンローフェルス リュシーンヨーハネスブレイムス ジョージアンソニーブロックフィッシャー セオドアフィリップファツィオーリ		
发明人	スティーヴン アール フリーマン ゲイリー アレン シュワルツ ラフ ローデワイク ヤン ローフェルス リュシーン ヨーハネス ブレイムス ジョージ アンソニー ブロック-フィッシャー セオドア フィリップ ファツィオーリ		
IPC分类号	A61B8/00 G01S7/52 G01S15/89 H03M3/02 H03M3/04		
CPC分类号	G01S7/52028 G01S7/52095 G01S15/8979 H03M3/43 H03M3/46		
FI分类号	A61B8/00 H03M3/02		
F-TERM分类号	4C601/DE02 4C601/DE09 4C601/DE10 4C601/EE12 4C601/EE14 4C601/JB03 4C601/JB12 4C601/JB20 5J064/AA01 5J064/BA03 5J064/BA06 5J064/BB07 5J064/BC06 5J064/BC07 5J064/BC09 5J064/BC16 5J064/BD02		
代理人(译)	伊藤忠彦		
优先权	10/507155 2003-09-30 US		
外部链接	Espacenet		

摘要(译)

要解决的问题：通过消除在超声系统中进行数字转换之前无需提供可变增益级的需求，降低每通道的成本。接收波束形成器，即包含这种接收波束形成器的超声系统，提供了多位模数转换，从而在消除数字转换电路之前需要进行通道架构中的增益控制。专为。因此，波束形成器和结合了波束形成器的任何超声系统都可以以期望的输出速率和较低的成本实现严格的ADC性能水平。优选地，本发明的布置提供了可以以与非常宽带的脉冲波信号相同的方式将CW多普勒数字化的性能水平。[选择图]图3

