



(12)发明专利申请

(10)申请公布号 CN 109069109 A

(43)申请公布日 2018.12.21

(21)申请号 201780026780.9

(74)专利代理机构 北京集佳知识产权代理有限公司 11227

(22)申请日 2017.03.31

代理人 杜诚 杨林森

(30)优先权数据

15/087,962 2016.03.31 US

(51)Int.Cl.

A61B 8/00(2006.01)

(85)PCT国际申请进入国家阶段日

2018.10.30

(86)PCT国际申请的申请数据

PCT/US2017/025297 2017.03.31

(87)PCT国际申请的公布数据

WO2017/173224 EN 2017.10.05

(71)申请人 蝴蝶网络有限公司

地址 美国康涅狄格州

(72)发明人 包烈伟 陈凯亮

泰勒·S·拉尔斯顿

内华达·J·桑切斯

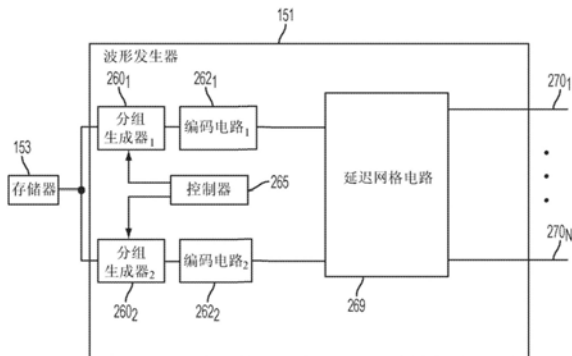
权利要求书2页 说明书12页 附图8页

(54)发明名称

用于控制超声装置的多级脉冲发生器的发送发生器及相关方法和设备

(57)摘要

描述了用于超声装置的电路系统。描述了多级脉冲发生器,该多级脉冲发生器可以支持时域和空间变迹。可以通过软件限定的波形发生器控制多级脉冲发生器。响应于计算机代码的执行,波形发生器可以从存储器访问主段,并且生成指向脉冲电路的分组流。该分组流可以被串行化。多个解码电路可以调制分组流以获得空间变迹。



1. 一种方法,包括:

通过将一系列数据分组顺序地提供至耦合到超声装置的超声换能器的脉冲电路,用所述超声装置产生多级声学波形。

2. 根据权利要求1所述的方法,其中,所述一系列数据分组中的第一数据分组包括标识持续时间和参考电压的数据。

3. 根据权利要求1所述的方法,还包括:产生所述一系列数据分组,对所述一系列数据分组进行编码,以及在将所述一系列数据分组顺序地提供至所述脉冲电路之前对所述一系列数据分组进行解码。

4. 根据权利要求1所述的方法,其中,所述脉冲电路包括上拉晶体管和下拉晶体管,并且其中,所述一系列数据分组中的第一数据分组包括标识所述上拉晶体管和所述下拉晶体管的传导状态的数据。

5. 一种控制耦合到多个超声换能器的多个脉冲发生器的方法,所述方法包括:

将第一分组传输至所述多个脉冲发生器中的至少一个脉冲发生器,所述第一分组包括表示选自多个可选参考电压中的第一参考电压的第一值;

提供第一控制信号以表示第一脉冲段的第一持续时间;

响应于将所述第一分组传输至所述多个脉冲发生器中的所述至少一个脉冲发生器,贯穿所述第一脉冲段的所述第一持续时间,将所述多个脉冲发生器中的所述至少一个脉冲发生器设定成对应于所述第一参考电压的第一状态;

将第二分组传输至所述多个脉冲发生器中的所述至少一个脉冲发生器,所述第二分组包括表示选自所述多个可选参考电压中的第二参考电压的第二值;

提供第二控制信号以表示第二脉冲段的第二持续时间;

响应于将所述第二分组传输至所述多个脉冲发生器中的所述至少一个脉冲发生器,贯穿所述第二脉冲段的所述第二持续时间,将所述多个脉冲发生器中的所述至少一个脉冲发生器设定成对应于所述第二参考电压的第二状态;

其中,所述多个可选参考电压包括至少三个参考电压。

6. 根据权利要求5所述的方法,还包括:响应于将所述多个脉冲发生器中的所述至少一个脉冲发生器设定成所述第一状态,使用所述多个超声换能器中的至少一个超声换能器产生声学超声波形段,其中,所述声学超声波形段具有由所述第一参考电压确定的幅值。

7. 根据权利要求5所述的方法,其中,所述多个脉冲发生器中的所述至少一个脉冲发生器包括第一晶体管和第二晶体管,并且其中,所述第一分组包括表示与所述第一晶体管相关联的第一传导状态和与所述第二晶体管相关联的第二传导状态的值;以及

基于所述值,使所述第一晶体管处于所述第一传导状态以及使所述第二晶体管处于所述第二传导状态。

8. 根据权利要求5所述的方法,还包括:在所述多个脉冲发生器上调制所述第一分组以获得空间变迹。

9. 根据权利要求5所述的方法,其中,所述第一分组和所述第二分组被串行地传输。

10. 根据权利要求5所述的方法,其中,所述多个脉冲发生器中的所述至少一个脉冲发生器被配置成将双极波形提供至所述多个超声换能器中的至少一个超声换能器。

11. 根据权利要求5所述的方法,还包括:产生所述第一分组的多个时间延迟版本;以及

将所述第一分组的所述多个时间延迟版本提供至所述多个脉冲发生器。

12. 一种控制耦合到多个超声换能器的多个脉冲发生器的方法,所述方法包括:

从多个波形段中选择两个或更多个波形段;

连结所选择的两个或更多个波形段以形成输入波形;

将所述输入波形提供至耦合到所述多个超声换能器的所述多个脉冲发生器的脉冲发生器。

13. 根据权利要求12所述的方法,还包括:

用所述脉冲发生器根据所述输入波形产生脉冲;

将所述脉冲提供至所述多个超声换能器中的超声换能器;以及

基于所述脉冲,用所述多个超声换能器中的所述超声换能器生成声学超声波形。

14. 根据权利要求12所述的方法,其中,所述多个脉冲发生器中的所述脉冲发生器被配置成将多级脉冲提供至所述多个超声换能器中的至少一个超声换能器。

15. 根据权利要求12所述的方法,其中,所述多个脉冲发生器中的所述脉冲发生器被配置成将双极脉冲提供至所述多个超声换能器中的至少一个超声换能器。

16. 根据权利要求12所述的方法,还包括:从多个电压参考中选择电压参考;以及

基于所选择的电压参考,从所述多个波形段中选择所述两个或更多个波形段。

17. 根据权利要求12所述的方法,其中,所述多个超声换能器包括至少一个电容式超声换能器。

18. 根据权利要求12所述的方法,其中,所述输入波形是所述多个输入波形中的第一输入波形并且所述脉冲发生器是所述多个脉冲发生器中的第一脉冲发生器,并且所述方法还包括:将第二输入波形提供至所述多个脉冲发生器中的第二脉冲发生器,其中,所述第一输入波形和所述第二输入波形具有不同的幅值。

19. 根据权利要求12所述的方法,还包括:

生成所述输入波形的多个时间延迟版本;

将所述输入波形的所述多个时间延迟版本提供至所述多个脉冲发生器。

20. 根据权利要求12所述的方法,其中,将所述输入波形提供至耦合到所述多个超声换能器的所述多个脉冲发生器的所述脉冲发生器包括至少部分串行地传输所述输入波形。

用于控制超声装置的多级脉冲发生器的发送发生器及相关方法和设备

[0001] 相关申请的交叉引用

[0002] 本申请是根据35U.S.C. §120要求于2016年3月31日提交的代理人案号为B1348.70028US00并且题为“TRANSMIT GENERATOR FOR CONTROLLING A MULTILEVEL PULSER OF AN ULTRASOUND DEVICE, AND RELATED METHODS AND APPARATUS”的美国专利申请第15/087,962号的权益的连案,其全部内容通过引用并入本文。

[0003] 背景

技术领域

[0004] 本申请涉及超声装置中的发送发生器以及相关的方法和设备。

[0005] 相关技术

[0006] 一些超声装置包括将电波形提供至脉冲发生器的波形发生器。作为响应,脉冲发生器控制超声换能器以发射超声声学波。

发明内容

[0007] 根据本申请的一个方面,提供了操作超声装置的方法,该方法包括:通过将一系列分组顺序提供至耦合到超声装置的超声换能器的脉冲电路,用超声装置产生多级声学波形。

[0008] 根据本申请的一个方面,提供了控制耦合到多个超声换能器的多个脉冲发生器的方法,该方法包括:将第一分组传输至多个脉冲发生器中的至少一个脉冲发生器,第一分组包括表示选自多个可选参考电压中的第一参考电压的第一值;提供第一控制信号以表示第一脉冲段的第一持续时间;响应于将第一分组传输至多个脉冲发生器中的至少一个脉冲发生器,贯穿第一脉冲段的第一持续时间,将多个脉冲发生器中的至少一个脉冲发生器设定为对应于第一参考电压的第一状态;将第二分组传输至多个脉冲发生器中的至少一个脉冲发生器,第二分组包括表示选自多个可选参考电压中的第二参考电压的第二值;提供第二控制信号以表示第二脉冲段的第二持续时间;以及响应于将第二分组传输至多个脉冲发生器中的至少一个脉冲发生器,贯穿第二脉冲段的第二持续时间,将多个脉冲发生器中的脉冲发生器设定为对应于第二参考电压的第二状态,其中多个可选参考电压包括至少三个参考电压。

[0009] 根据本申请的一个方面,提供了控制耦合到多个超声换能器的多个脉冲发生器的方法,该方法包括:从多个波形段中选择两个或更多个波形段;连结所选择的两个或更多个波形段以形成输入波形;以及将输入波形提供至耦合到多个超声换能器的多个脉冲发生器中的脉冲发生器。

附图说明

[0010] 将参照附图描述本申请的各种方面和实施方式。应理解的是,附图不一定按比例

绘制。在多个附图中出现的项在其所出现的所有附图中用相同的附图标记表示。

[0011] 图1A示意性地示出根据本申请的非限制性实施方式的包括多个脉冲电路和多个解码电路的超声装置的框图。

[0012] 图1B示出根据本申请的一个方面的包括两个晶体管的脉冲电路的电路图。

[0013] 图1C示意性地示出根据一些非限制性实施方式的包括波形发生器的超声装置的框图。

[0014] 图2A示出根据本申请的非限制性实施方式的换能器阵列的说明性排布。

[0015] 图2B示意性地示出根据本申请的非限制性实施方式的包括多个分组生成器的波形发生器的框图。

[0016] 图2C示意性地示出根据本申请的非限制性实施方式的包括多个解码电路的超声装置的框图。

[0017] 图3A示出根据本申请的非限制性实施方式的呈现一连串分组的数据路径图。

[0018] 图3B示出根据本申请的非限制性实施方式的呈现通过一连串分组形成的示例性多级脉冲的时间图。

[0019] 图4示出根据本申请的非限制性实施方式的控制耦合到多个超声换能器的多个脉冲发生器的方法。

具体实施方式

[0020] 超声探测器可以包括用于产生由探测器发射的波形的集成电路系统。可以在互补金属氧化物半导体 (CMOS) 管芯 (在本文中也被称为“芯片”) 上制造集成电路系统。在一些实施方式中, 超声换能器可以与CMOS芯片集成, 因此形成芯片上超声装置。例如, 超声换能器可以是电容式微机械超声换能器 (CMUT), 其可以与CMOS管芯上的集成电路系统集成。集成电路系统可以包括被配置成产生驱动超声换能器的电波形的波形产生电路系统。

[0021] 本申请的各方面提供用于控制超声装置的脉冲发生器以创建多级脉冲的可编程波形发生器。申请人已经认识到, 被配置成生成多级脉冲的超声装置可以显著地增强所产生的超声图像的对比度。根据本申请的一个方面, 被设计成提供多级脉冲的脉冲电路用于促进时间和空间变迹 (apodization) 的形成。变迹可以减少与传输的脉冲相关联的旁瓣的范围, 因此增加所产生的图像的分辨率。本文描述的类型的多级脉冲可以采用选自一组可选值中的任意值, 其中该组可以包括至少三个值。

[0022] 这样的多级脉冲的生成可能需要复杂的驱动电路系统以控制脉冲电路的状态。当多级脉冲的生成异步发生时, 驱动电路系统的复杂性可能进一步加剧。驱动电路系统的复杂性转化为相当大的功率和空间需求。这在如下情况下可能是不实用的: 超声装置布置在手持式超声探测器、听诊器或其他小型形式中, 其中可用的功率可能受限 (例如, 限于可以由电池提供的功率) 或者功率消耗保持低于特定阈值以防止过热或不安全的操作, 并且实际占用空间可能被限于几立方厘米。

[0023] 申请人已经认识到, 可以使用软件定义的波形发生器来生成多级脉冲。本文描述的类型软件定义的波形发生器可以通过限制用于执行脉冲生成的硬件的量来显著降低波形发生器的功率和空间需求。波形发生器可以访问存储模板的存储器, 使得每个模板代表脉冲电路的特定状态。例如, 模板可以包括脉冲电路可以锁定的一组可选参考电压。在本

文中模板还可以被称为“主段”、“波形段”或其他相似的术语。波形发生器可以包括被配置成访问在存储器中存储的模板的控制器,并且将模板分组处理成使得每个分组可以控制一个或更多个脉冲电路以生成脉冲段。在本文中“脉冲段”将被称为脉冲的电压贯穿脉冲段的持续时间恒定的脉冲部分,并且被锁定至所选的参考电压。如以下还将描述的,主段和分组在数字域中限定而脉冲段在模拟域中限定。

[0024] 根据本申请的另一方面,使用对由波形发生器提供的串行数据流输入而非并行输入数据流进行操作的电路系统来实现超声信号的空间变迹。在一些实施方式中,沿超声装置的波形发生器与脉冲电路系统之间的分组数据路径布置的解码电路可以被配置成通过接收并基于期望的空间分布空间上调制由波形发生器生成的分组来提供空间变迹。因此,阵列中的每个超声换能器可以被提供有取决于换能器位置的输入控制值。本文描述的类型解码电路系统的使用显著简化了波形发生器的设计,该波形发生器可以被配置成生成串行分组流。

[0025] 这些特征可以有利于用于生成波形以控制超声换能器的功率和空间有效的电路的形成,因此可以有利于芯片上超声装置的形成,该装置包括具有集成电路系统和超声换能器的CMOS基板。

[0026] 以下进一步描述了上述的方面和实施方式以及附加的方面和实施方式。这些方面和/或实施方式可以单独、所有一起或者以两个或更多个的任何组合使用,本申请在这方面不受限制。

[0027] 根据本申请的一个方面,提供了被配置成提供多级脉冲的脉冲电路。脉冲电路可以被配置成将一个或更多个脉冲提供至超声装置的相应超声换能器。一个或多个脉冲可以由一连串脉冲段形成。在起始时间 t_i 与终止 t_f 之间,脉冲中的每个脉冲段可以采用一组可选参考电压中的一个参考电压。在一些实施方式中,上述脉冲可以是异步的,使得每个脉冲段的持续 t_f-t_i 可以是可变的。

[0028] 图1A示意性地示出根据本申请的非限制性实施方式的包括多个脉冲电路和多个解码电路的超声装置的框图。超声装置100可以包括多个电路系统通道 $102_1 \cdots 102_N$,其中N是整数。电路系统通道 $102_1 \cdots 102_N$ 可以电连接至相应的超声换能器 $101_1 \cdots 101_N$ 。超声装置100还可以包括模数转换器(ADC) 111。

[0029] 电路系统通道 $102_1 \cdots 102_N$ 可以包括用于超声声学波的发送和/或接收的电路系统。在发送器侧,电路系统通道 $102_1 \cdots 102_N$ 可以包括耦合到相应脉冲电路 $103_1 \cdots 103_N$ 的解码电路 $105_1 \cdots 105_N$ 。脉冲电路 $103_1 \cdots 103_N$ 可以控制相应超声换能器 $101_1 \cdots 101_N$ 以发射声学波形。

[0030] 在一些实施方式中,脉冲电路 $103_1 \cdots 103_N$ 是被配置成将脉冲提供至相应的超声换能器 $101_1 \cdots 101_N$ 的电路。在一些实施方式中,脉冲电路 $103_1 \cdots 103_N$ 可以提供呈现选自一组可选水平中的三个或更多个水平的多级脉冲。在一些实施方式中,可选水平可以是参考电压。脉冲电路可以被配置成一次接收一个参考电压并且形成锁定至所接收的参考电压的脉冲。在一些实施方式中,脉冲发生器可以提供能够呈现正电压和/或负电压的双极脉冲。

[0031] 在一些实施方式中,脉冲电路 $103_1 \cdots 103_N$ 可以包括两个晶体管。图1B示出可以用作图1A的任何脉冲电路 $103_1 \cdots 103_N$ 的脉冲电路103的电路图。图1B的脉冲电路103包括第一晶体管127和第二晶体管129。在一些实施方式中,晶体管127是正金属氧化物半导体(pMOS)晶体管,并且晶体管129是负金属氧化物半导体(nMOS)晶体管。然而,可以使用任何其他适当

数量和/或类型的晶体管。

[0032] 当选择了大于先前所选的参考电压的新参考电压时,晶体管127可以通过控制信号 V_{c1} 被设定为传导状态。在这种情况下,晶体管127可以驱动供给电压 V_H 与超声换能器101之间的电流,并且跨超声换能器端子的电压可以增加直到达到当前所选的参考电压。反馈电路125可以比较跨超声换能器的端子的电压并且将其与当前所选的参考电压比较。当跨换能器端子的电压等于参考电压,或者替选地等于与参考电压以常数和预定因子成比例的电压时,反馈电路125可以通过控制信号 V_{c1} 截止晶体管127。由于超声换能器101是电容式的,超声换能器可以保持等于参考电压或者与参考电压成比例的跨端子的电压。

[0033] 类似地,当选择了小于先前选择的参考电压的新参考电压时,晶体管129可以通过控制信号 V_{c2} 被设定为传导状态。在这种情况下,晶体管129可以驱动供给电压 V_L 与超声换能器101之间的电流,并且跨超声换能器的端子的电压可以降低直到达到当前所选参考电压。在一些实施方式中, V_L 小于 V_H 。 V_L 可以是正电压、负电压或零。反馈电路125可以比较跨超声换能器的端子的电压与当前所选的参考电压。当跨换能器的端子的电压等于参考电压,或者替选地等于与参考电压以常数和预定因子成比例的电压时,反馈电路125可以通过控制信号 V_{c2} 截止晶体管129。由于超声换能器101是电容式的,超声换能器可以保持等于参考电压或者与参考电压成比例的跨其端子的电压。

[0034] 本申请的各方面提供适合用于具有多个多级脉冲发生器的超声装置的解码电路。示例涉及图1A的解码电路 $105_1 \cdots 105_N$ 。在一些实施方式中,解码电路 $105_1 \cdots 105_N$ 可以是单个电路系统元件的一部分,而在其他实施方式中,其可以包括单独的电路。在一些实施方式中,每个解码电路可以对应于各自的超声换能器。然而,在其他实施方式中,超过一个超声换能器可以共用一个解码电路。在一些实施方式中,如下进一步描述的,解码电路 $105_1 \cdots 105_N$ 可以被配置成调制由波形发生器产生的分组并且经调制的分组提供至相应的脉冲电路 $103_1 \cdots 103_N$ 。在一些实施方式中,解码电路 $105_1 \cdots 105_N$ 可以将脉冲提供至相应的脉冲电路 $103_1 \cdots 103_N$ 使得获得空间变迹。

[0035] 将如以下进一步描述的,超声装置100还可以包括一个或更多个波形发生器(在图1A中未示出),该波形发生器被配置成将串行分组提供至解码电路 $105_1 \cdots 105_N$ 。在一些实施方式中,一个或多个波形发生器可以被配置成通过聚集可来自可选主段库中的主段来形成分组。

[0036] 回来参考图1A,电路系统通道 $102_1 \cdots 102_N$ 的接收电路系统可以响应于接收到超声声学波来接收来自相应超声换能器 $101_1 \cdots 101_N$ 的电信号。在示出的示例中,每个电路系统通道 $102_1 \cdots 102_N$ 包括相应的接收开关 $107_1 \cdots 107_N$ 和接收电路 $109_1 \cdots 109_N$ 。接收开关 $107_1 \cdots 107_N$ 可以被控制以激活/去激活从给定超声换能器 $101_1 \cdots 101_N$ 读出电信号。在一些实施方式中,接收电路 $109_1 \cdots 109_N$ 可以包括跨阻放大器(TIA)。

[0037] 超声装置100还可以包括ADC 111。ADC 111可以被配置成对由超声换能器 $101_1 \cdots 101_N$ 接收的信号进行数字化。各种接收到的信号的数字化可以以串行或以并行的方式来执行。

[0038] 虽然图1A示出作为超声装置的电路的一部分的大量部件,但应理解的是,本文中描述的各种方面不限于所示部件的确切部件或构造。

[0039] 在一些实施方式中,超声换能器 $101_1 \cdots 101_N$ 是产生表示接收的超声声学波的电信

号的传感器。在一些实施方式中,超声换能器还可以传输超声声学波。在一些实施方式中,超声换能器可以是电容式微机械超声换能器(CMUT)。然而,在其他实施方式中,可以使用其他类型的电容式超声换能器。

[0040] 图1A的部件可以位于单个基板上或者不同基板上。例如,超声换能器 $101_1 \cdots 101_N$ 可以在第一基板上并且剩余示出的部件可以在第二基板上。第一基板和/或第二基板可以是半导体基板例如硅基板。在替选实施方式中,图1A的部件可以在单个基板上。例如,超声换能器 $101_1 \cdots 101_N$ 和示出的电路可以单片集成在同一半导体管芯上。

[0041] 根据实施方式,图1A的部件形成超声探测器的一部分。超声探测器可以是手持式的。在一些实施方式中,图1A的部件形成被配置成由病人穿戴的超声贴片的一部分。

[0042] 如上所讨论的,超声装置可以包括一个或更多个波形发生器,所述波形发生器被配置成基于一组可选模板生成多个分组。分组可以通过解码电路 $105_1 \cdots 105_N$ 来解码并且可以用于通过脉冲电路 $103_1 \cdots 103_N$ 形成多级脉冲。图1C示意性地示出根据一些非限制性实施方式的包括波形发生器151的超声装置110的框图。超声装置100还可以包括存储器153、发送器阵列150、换能器阵列152、接收器阵列154、信号调节/处理电路170、定时和控制电路160、功率管理电路180或其任何适当组合。

[0043] 在一些实施方式中,超声装置110可以包括超声装置110的部件中的一些或所有部件。在一些实施方式中,超声装置110的发送器阵列150可以包括超声装置110的脉冲电路 $103_1 \cdots 103_N$ 和解码电路 $105_1 \cdots 105_N$ 。在一些实施方式中,换能器阵列152可以包括超声换能器 $101_1 \cdots 101_N$ 。超声换能器可以组织成一维或二维阵列。在一些实施方式中,接收器阵列154可以包括接收开关 $107_1 \cdots 107_N$ 和接收电路 $109_1 \cdots 109_N$ 。信号调节/处理单元170可以包括ADC 111。在一些实施方式中,信号调节/处理单元170还可以包括被配置成基于由换能器阵列152接收的超声声学波形成图像的数字电路。

[0044] 根据本申请的各方面,波形发生器151可以被配置成产生驱动发送器阵列150的脉冲电路 $103_1 \cdots 103_N$ 的控制信号。控制信号可以组织为分组使得每个分组可以包括对应于所选参考电压的信息。在一些实施方式中,分组可以被引导至脉冲电路 $103_1 \cdots 103_N$ 的相应反馈电路125。分组的内容将结合图3A描述。

[0045] 在一些实施方式中,波形发生器151可以连接至存储器153。将如下进一步描述的,存储器153可以存储多个主段。波形发生器151可以访问存储器153以获得一个或更多个主段。波形发生器151可以组合各种主段以形成期望的一连串分组。

[0046] 在一些实施方式中,存储器153可以包括随机存取存储器(RAM)单元、只读存储器(ROM)单元、闪存单元或者可以存储波形段的任何合适类型的存储器。在一些实施方式中,波形发生器151可以包括一个或更多个逻辑电路。一个或多个逻辑电路可以包括处理器、现场可编程门阵列(FPGA)、专用集成电路(ASIC)、微控制器或其任何合适的组合。波形发生器151可以被配置成访问在存储器153中存储的数据并且执行一个或多个计算机指令以处理从存储器中获得的数据。

[0047] 超声装置100还可以包括输出端口114,输出端口114可以是超声装置100与外部设备之间的物理接口。例如,输出端口114可以连接能够接收并且处理大量超声数据的外部设备例如专用FPGA、GPU或其他合适的设备。虽然示出仅单个输出端口114,应理解的是,可以提供多个输出端口。超声装置100还可以包括接收时钟信号CLK并且将时钟信号CLK提供至

定时和控制电路160的时钟输入端口116。

[0048] 功率管理电路180可以接收接地(GND)和电压参考(V_{IN})信号。可选地,如果超声装置100用于提供HIFU,则高强度聚焦超声(HIFU)控制器190可以被包括。在示出的实施方式中,所有示出的元件可以形成在单个半导体管芯(或基板或芯片)112上,但并非所有的实施方式在这方面受限制。

[0049] 在一些实施方式中,换能器阵列152可以以行列的方式布置。图2A示出根据本申请的非限制性实施方式的换能器阵列的说明性布置。如所示,超声装置100的换能器阵列152可以具有多个模块204。如所示,模块204可以包括多个元件206。元件206可以包括多个单元208。单元208可以包括结合图1A描述的类型超声换能器。

[0050] 在示出的实施方式中,换能器阵列152包括被布置为具有72行和2列的阵列的144个模块。然而,应理解的是,换能器阵列可以包括任意适当数量的模块(例如,至少1个模块、至少2个模块、至少10个模块、至少100个模块、至少1000个模块、至少5000个模块、至少10,000个模块、至少25,000个模块、至少50,000个模块、至少100,000个模块、至少250,000个模块、至少500,000个模块、在2与100万个模块之间或者在此范围内的任意数量的数字范围),该模块可以被布置为具有任意适当数量的行和列的模块的一维或二维阵列或者以任何其他方式适合的方式布置。

[0051] 在示出的实施方式中,每个模块包括被布置为具有2行和32列的阵列的64个超声元件。然而,应理解的是,模块可以包括任意适当数量的超声元件(例如,1个元件、至少2个超声元件、至少4个超声元件、至少8个超声元件、至少16个超声元件、至少64个超声元件、至少128个超声元件、至少256个超声元件、至少512个超声元件、在2与1024个超声元件之间、至少2500个超声元件、至少5,000个超声元件、至少10,000个超声元件、至少20,000个超声元件、在1000与20,000个超声元件之间或者在此范围内的任意数量的数字范围),该超声元件可以被布置为具有任意适当数量的行和列的超声元件的一维或二维阵列或者以任何其他方式适合的方式布置。

[0052] 在示出的实施方式中,每个超声元件包括被布置为具有4行和4列的二维阵列的16个单元208,单元代表超声换能器并且这两个术语在本文中同步使用。然而,应理解的是,元件可以包括任意适当数量的单元(例如,1个、至少2个、至少4个、至少16个、至少25、至少36、至少49、至少64、至少81、至少100、在1与200之间或者在此范围内的任意数字或范围的数字),该单元可以被布置为具有任意适当数量的行和列(方形或矩形)的一维或二维阵列或者以其他任何适合的方式布置。在一些实施方式中,每个单元208可以包括结合图1A描述的类型超声换能器。

[0053] 在一些实施方式中,发送器阵列150可以以匹配图2A中示出的模块、超声元件和单元的构造布置,使得每个超声换能器对应于一个脉冲电路。然而,还可以是其他构造。例如,单个脉冲电路可以被配置成驱动多个超声换能器例如单元208的所有超声换能器。

[0054] 根据本申请的一个方面,用于产生多级脉冲的电路系统可以通过经由软件执行脉冲的产生在一些情况下显著减少。例如,可以由用户编程计算机代码以提供期望的脉冲轮廓。可以基于被探测的目标的性质和/或探测发生所在的环境来设计脉冲的轮廓。计算机代码可以包括被配置成与波形发生器151相互作用的一组指令。响应于指令的执行,波形发生器151可以产生多个上述类型的分组。

[0055] 在一些实施方式中,波形发生器151可以被配置成以串行化形式产生分组。因此,可以在先前分组发送之后发送每个分组。然而,本申请在这方面不受限制并且可以使用任何适当程度的并行化来发送分组。图2B示意性地示出根据本申请的非限制性实施方式的波形发生器的框图。波形发生器151可以包括一个或更多个分组生成器(例如,分组生成器260₁和260₂)、一个或更多个编码电路(例如,编码电路262₁和262₂)、控制器265和延迟网格电路269。

[0056] 存储器153可以包括多个记录,使得记录(并且在一些实施方式中每个记录)包括一个主段。在一些实施方式中,主段共同表示脉冲电路可以采用的所有可能的状态。例如,主段可以包括可选参考电压的字段。在一些实施方式中,主段可以包括脉冲电路103₁...103_N的相应反馈电路125的控制信号V_{c1}和V_{c2}的字段。在一些实施方式中,存储器153可以被划分,并且可以包括用于每个分组生成器的至少一个部分。在这样的实施方式中,分组生成器260₁可以使用存储在存储器153的一部分中的数据,并且分组生成器260₂可以使用存储在存储器153的另一部分中的数据。在一些实施方式中,这样的部分可以交叠。在其他实施方式中,这样的部分可以包括同一部分。

[0057] 响应于一组计算机指令的执行,控制器265可以根据用户的要求控制分组生成器以访问存储器153并且选择大量主段。分组发生器可以基于所选的主段来形成一连串分组。每个分组可以对应于所选的主段。在一些实施方式中,可以通过分组生成器在分组流中包括不具有相应主段的特定分组。例如,可以在与主段相应的任何其他分组之前通过分组生成器生成一连串分组的第一分组或开始分组。另外或备选地,可以在所有其他分组之后通过分组生成器生成一连串分组的最后分组或结束分组。

[0058] 如图2B中所示,波形发生器151可以包括两个分组生成器,使得每个分组生成器将分组提供至包括多个超声元件(例如超声元件206)的列。然而,本申请在这方面不受限制并且可以使用任何其他适当数量的分组生成器使得每个分组生成器可以将分组提供至任何适当数量的元件。

[0059] 可以将由分组生成器260₁和260₂生成的分组提供至相应的编码电路262₁和262₂。作为响应,编码电路可以对所提供的分组进行编码。在一些实施方式中,编码电路可以被配置成执行分组的串行化。编码电路可以减少用于将由分组生成器生成的分组提供至脉冲电路的数据的量,因而可以提供存储和传输期望分组的存储器的量的有价值的减少。

[0060] 在一些实施方式中,编码电路可以被配置成实现N对M比特的编码器(其中N和M均是正整数并且其中N大于M),使得当编码电路对包括B比特的输入信号进行编码时,得到的编码信号包括约B*M/N比特(其中,B是正整数)。作为特定的非限制性示例,编码电路可以被配置成实现2对1比特的编码器,使得当编码电路系统对B比特的输入信号进行编码时,得到的编码信号具有约B/2比特。作为另一特定非限制性示例,编码电路可以被配置成实现3对2比特的编码器,使得当编码电路系统对B比特的输入信号进行编码时,得到的编码信号具有约2B/3比特。作为另一特定非限制性示例,编码电路系统可以被配置成实现3对1比特的编码器,使得当编码电路系统对B比特的输入信号进行编码时,得到的编码信号具有约B/3比特。可以在美国专利第9,229,097号中发现非限制性的适当的编码电路的更多细节,其全部内容通过引用并入本文。

[0061] 在一些实施方式中,可以将由编码电路262₁和262₂生成的经编码的分组提供至延

迟网格电路269。延迟网格电路269可以包括用于产生分组的多个版本的延迟网格,该延迟网格具有被配置成接收由波形发生器生成的分组的输入端和被配置成将分组的多个版本提供至多个脉冲电路的多个(并行)输出端。响应于施加至延迟网格的不同控制,延迟网格可以被控制成产生由波形发生器产生的分组的多个版本,因此,超声装置可以被控制成产生不同类型的超声波形。

[0062] 在一些实施方式中,延迟网格电路269可以包括多个延迟网格单元,所述延迟网格单元中的每个可以延迟分组以获得一个或多个时间延迟版本的分组并且将其作为输出信号提供至一个或多个脉冲电路。提供至一个或多个其他延迟网格单元的输出信号还可以由那些延迟网格单元时间延迟并且由另一延迟网格单元传输和/或进一步处理。因此,对延迟网格电路的分组输入可以通过多个延迟网格单元传输,其中一个或多个延迟网格单元时间延迟分组以将得到的经时间延迟的一个或多个版本提供至一个或多个超声元件以用于传输。因此,延迟网格电路可以产生分组的多个时间延迟版本并且将这些版本提供至脉冲电路。延迟网格单元可以包括用于存储分组和/或对分组执行操作的缓冲器。在一些实施方式中,延迟网格电路269可以包括延迟网格单元,并且因此减少每个延迟网格单元的缓冲器的尺寸可以减少在单个基板超声装置上实现延迟网格电路的空间和功率的要求。可以在美国专利第9,229,097号中发现非限制性适当延迟网格电路的更多细节,其全部内容通过引用并入本文。

[0063] 在一些实施方式中,延迟网格电路269可以具有多个输出端 $270_1 \cdots 270_N$ 。在一些实施方式中,输出端的数量等于发送器阵列150的脉冲电路的数量。在一些实施方式中,各种输出端 $270_1 \cdots 270_N$ 可以是由编码电路提供的不同时间延迟版本的分组。在其他实施方式中,各种输出端 $270_1 \cdots 270_N$ 可以均具有相等的延迟。在一些实施方式中,延迟网格电路269可以被配置成提供时间变迹。

[0064] 根据本申请的各方面,发送器阵列150可以包括多个解码电路。在一些实施方式中,解码电路可以对通过输出端 $270_1 \cdots 270_N$ 获得的分组进行解码。图2C示意性地示出根据本申请的非限制性实施方式的包括多个解码电路的超声装置的框图。每个解码电路 $105_1 \cdots 105_N$ 可以接收来自相应输出端 $270_1 \cdots 270_N$ 的一个或多个分组。控制器266可以被配置成控制解码电路 $105_1 \cdots 105_N$ 。在一些实施方式中,虽然解码电路被示出为单独的元件,但其可以是单个解码器电路模块的一部分。每个解码电路可以连接至相应的脉冲电路 $103_1 \cdots 103_N$ 。每个脉冲电路可以连接至超声换能器 $101_1 \cdots 101_N$ 。

[0065] 在一些实施方式中,控制器266可以响应于一组计算机指令的执行来操作。在一些实施方式中,对串行化的分组进行解码可以包括执行串行到并行的转换。因此,解码电路可以一次一个比特地接收分组,并且可以形成一个或多个比特字。例如,一个字可以包括用于限定参考电压的比特。在一些实施方式中,与参考电压相应的字可以通过解码电路并行传输至相应的脉冲电路。在本文中将参考“并行传输”使得形成字的每个比特在相应的导线上传输。

[0066] 在一些实施方式中,控制器266可以被配置成调制所接收的分组。如本文中使用的分组的“调制”指代与所选的参考电压对应的分组的值乘以或除以期望因子。调制分组的效果是产生在分组内传输的缩放版本的参考电压。在一些实施方式中,可以用不同的因子调制由解码电路接收的各种分组。例如,可以根据期望的调制轮廓来调制分组,使得每个解码

电路可以提供期望的因子。

[0067] 分组可以被调制以提供跨超声换能器的阵列的空间变迹。在一些实施方式中,包括在分组中的参考电压可以通过将其乘以或除以因子来调制,该因子在一些实施方式中在0.001与1之间,在一些实施方式中在0.001与0.999之间,在一些实施方式中在0.01与0.99之间,在一些实施方式中在0.1与0.9之间,在一些实施方式中在0.25与0.75之间,在一些实施方式中在0.4与0.7之间,或者在任何其他适当的值或值的范围之间。还可以是其他值。在一些实施方式中,可以在数字域中执行调制。在一些实施方式中,可以由两个比特表示调制因子,因此提供四种组合。借助于示例但不限于示例,调制因子可以等于0、0.4、0.7和1。还可以是其他值。随着解码电路接收分组,相应的参考电压可以乘以本文中描述的四个调制因子中之一。借助于示例但不限于示例,解码电路可以被配置成执行空间变迹,使得发射的超声声学波在阵列的中间具有主瓣,并且强度朝向阵列的边缘衰减。

[0068] 在一些实施方式中,解码电路可以被配置成实现M对N比特的解码器(其中N和M均是正整数并且其中N大于M),使得当解码电路对B比特的输入信号进行解码时,得到的解码过的信号具有约 $B*N/M$ 比特(其中B是正整数)。作为特定的非限制性示例,解码电路可以被配置成实现1对2比特的解码器,使得当解码电路系统对B比特的输入信号进行解码时,得到的解码过的信号具有约2B比特。解码功能可以是由编码电路262₁和262₂提供的编码功能的逆。

[0069] 图3A示出根据本申请的非限制性实施方式的呈现一连串分组的数据路径图。图3A示出包括多个记录的存储器153,使得每个记录包括主段353₁...353_N。如上述,主段353₁...353_N共同表示用于产生期望脉冲轮廓的基础。数据路径的阶段310表示非限制性示例性一连串分组311₁、311₂...311_k的产生,其中k可以采用大于2的任何整数值。每个分组可以对应于主段之一。一连串分组可以以开始分组开始和/或可以以结束分组终止。

[0070] 分组311₁以附加的细节示出。在一些实施方式中,分组311₁可以包括包含一个或更多个比特的字段312_A以确定晶体管127和129的传导状态。字段312_A可以被引导至相应的脉冲电路的反馈电路125。基于字段312_A,反馈电路可以控制信号V_{c1}和V_{c2}。

[0071] 在一些实施方式中,分组311₁可以包括包含表示参考电压的一个或更多个比特的字段312_B。表示参考电压所需的比特数量可以取决于可选参考电压的数量。作为示例,如果n是可选电压的数量,字段312_B可以包括大于、小于或等于 $\log_2 n$ 的比特数量。在一些实施方式中,用于表示字段312_B的比特的数量可以在运行期间再配置。例如,多级脉冲发生器可以在运行期间被再配置以作为2级脉冲发生器来操作。在这样的情况下,可以减少表示参考电压的比特的数量。字段312_B可以被引导至相应脉冲电路的反馈电路125。在一些实施方式中,分组311₁可以包括包含一个或更多个控制比特的字段312_C。控制比特可以被引导至延迟网格电路269以确定跨输出端270₁...270_N的延迟和/或被引导至控制器266以控制空间变迹轮廓。

[0072] 如图3A中所示,可以由脉冲电路使用一连串分组产生脉冲320。脉冲320可以包括脉冲段321₁、321₂...321_k,使得每个脉冲段响应于相应的分组311₁、311₂...311_k产生。每个脉冲段的持续时间可以通过被配置成计算时钟周期的计数器来控制直到达到预定段持续时间。在一些实施方式中,脉冲可以是异步的,使得脉冲段可以具有不同的持续时间。如所示,主段和分组可以在数字域中限定而脉冲段可以在模拟域中限定。

[0073] 图3B示出根据本申请的非限制性实施方式的呈现通过一连串分组形成的示例性多级脉冲301的时间图。在示出的示例中,参考电压可以选自7个可选参考电压RV₁…RV₇。在时间t₁、t₂、t₃、t₄、t₅、t₆、t₇、t₈、t₉和t₁₀处,选择新参考电压。例如,在t₁处,选择了RV₄;在t₂处,选择了RV₅;在t₃处,选择了RV₆等。在本文中“事件”被定义选择新参考电压的时间,例如时间t₁、t₂、t₃等。而在图3B的非限制性示例中,提供了由7个可选参考电压形成的组,可以采用任意合适数量的参考电压。在一些实施方式中,脉冲可以是双极性的并且每个可选参考电压可以是正极性和/或负极性的。

[0074] 在一些实施方式中,分组可以包括用作字段312A的字段PMOS/NMOS。可以激活(传导状态)pMOS晶体管以响应于大于先前选择的参考电压的参考电压的选择而增加电压。可以激活(传导状态)nMOS晶体管以响应于小于先前选择的参考电压的参考电压的选择而降低电压。在段期间,并且在一些实施方式中在每个段期间,至少一个晶体管被激活(截止状态)。在一些实施方式中,分组可以包括用作字段312B的字段REF_V以从一组可选参考电压中选择参考电压。在呈现了由7个可选参考电压形成的组的图3B的非限制性示例中,REF_V可以包括3个或更多个比特以产生8个或更多个组合。在一些实施方式中,时钟计数器可以对时钟周期计数直到达到与分组有关的持续时间。在图3B中示出的实施方式中,分组呈现由字段持续时间限定的相应的持续时间D₁、D₂、D₃、D₄、D₅、D₆、D₇、D₈、D₉和D₁₀。

[0075] 图4示出根据本申请的非限制性实施方式的控制耦合到多个超声换能器的多个脉冲发生器的方法的步骤。方法400可以在动作402处开始,其中波形发生器151可以访问存储器153,并且可以获得主段。在一些实施方式中,可以通过执行计算机代码触发这个操作。主段可以包括旨在限定相应脉冲段的特性的值。例如,主段可以包括表示多个可选参考电压中的参考电压的值。作为响应,相应的脉冲段可以具有锁定至参考电压的电压。在一些实施方式中,主段可以包括表示第一晶体管例如晶体管127的传导状态和/或第二晶体管例如晶体管129的传导状态的值。基于这个值,晶体管127和129可以在对应于主段的脉冲段的持续时间内被设定为传导状态或非传导状态。

[0076] 在动作404处,波形发生器151可以基于在动作402处从存储器153中获得的主段来形成分组。在一些实施方式中,形成的分组可以包括在主段中限定的一个或更多个值。在一些实施方式中,分组可以包括可以用于控制分组的数据路径的值。在一些实施方式中,分组可以包括表示对应于分组的脉冲段的持续时间的值。在其他实施方式中,可以通过计数器来限定脉冲段的持续时间,该计数器被配置成对时钟周期计数直到达到期望的时钟周期数量。

[0077] 在动作406处,分组被传输至解码电路系统。在一些实施方式中,解码电路系统可以包括解码电路105₁…105_N。分组可以被串行地传输。例如,分组可以一次一个比特地被传输。在一些实施方式中,波形发生器151可以包括一个或更多个分组生成器例如分组生成器260₁和260₂,上述分组生成器中的每个可以串行地传输分组。

[0078] 在一些实施方式中,波形发生器151可以从存储器153中获得多个主段,并且可以形成多个分组。在一些实施方式中,对于获得的每个主段形成一个分组。在一些实施方式中,可以使用每个分组来限定脉冲段。脉冲段可以被连结以形成期望的波形。波形的每个脉冲段可以被锁定至由包括在相应分组中的参考电压限定的电压。

[0079] 在一些实施方式中,可以通过延迟网格电路269传输分组。在一些实施方式中,延

迟网格电路269可以从分组生成器中接收一个或更多个分组,并且产生分组的多个副本。例如,延迟网格电路269可以为每个脉冲发生器产生分组的一个副本。在一些实施方式中,延迟网格电路269可以在一个或更多个时间延迟的情况下传输副本。例如,副本可以基于期望的分布来进行时间延迟。

[0080] 在动作408处,包括解码电路 $105_1 \cdots 105_N$ 的解码电路系统可以接收串行化的分组并且将其解码。在一些实施方式中,解码串行化分组可以包括执行串行至并行的转换。因此,解码电路可以一次一个比特地接收分组,并且可以形成一个或更多个比特字。例如,一个字可以包括包含定义参考电压的比特的字段,例如字段312_B。在一些实施方式中,对应于参考电压的字可以通过解码电路并行传输至相应的脉冲电路。

[0081] 在一些实施方式中,对串行化的分组进行解码可以包括调制分组。可以通过将对应于参考电压的分组的值乘以或除以期望的因子来调制分组。在一些实施方式中,可以用不同的因子调制由解码电路接收的各种分组。例如,可以根据期望的调制轮廓来调制分组,使得每个解码电路可以提供期望的因子。在一些实施方式中,可以执行分组的调制以获得跨超声换能器的阵列的空间上变迹的脉冲。

[0082] 在动作410处,可以通过相应的解码电路 $105_1 \cdots 105_N$ 来控制脉冲电路 $103_1 \cdots 103_N$ 。如上述,可以通过将字段312_A、312_B和312_C提供至脉冲电路来获得脉冲电路的控制。响应于获得字段,脉冲电路可以产生脉冲段。在一些实施方式中,可以通过并行传输的字来接收字段。在一些实施方式中,脉冲字段可以具有锁定至接收的参考电压的电压。参考电压可以由调制因子缩放或者可以由调制因子缩放。

[0083] 在动作412处,可以将脉冲段传输至超声换能器。作为响应,超声换能器可以产生声学超声波形段。在一些实施方式中,声学超声波形段可以具有与锁定的电压成比例的强度。在一些实施方式中,分组可以被连结以形成具有多个脉冲段的波形。相应地,可以形成具有多个声学超声波形段的声学超声波形。

[0084] 本申请的各方面可以提供一个或更多个益处,其中一些先前已经描述。现在描述这些益处的一些非限制性示例。应理解的是,并非所有的方面和实施方式必定提供现在描述的所有的益处。此外,应理解的是,本申请的各方面可以对现在描述的那些提供附加的益处。

[0085] 本申请的各方面提供被配置成产生多级脉冲的脉冲电路,其可以通过提供空间和/或时间变迹来提高超声图像的质量。变迹可以减少与传输脉冲有关的旁瓣的范围,因此增加产生图像的分辨率。

[0086] 本申请的各方面提供软件限定的波形发生器。本文描述的类型波形发生器可以被配置成响应于计算机代码的执行来控制脉冲电路。本文描述的类型波形发生器的使用可以显著地减少产生超声脉冲需要的硬件,并且因此可以降低所需的功耗和/或实际占用空间。

[0087] 因此,已经描述了本申请的技术的若干方面和实施方式,将理解的是,对于本领域中的普通技术人员而言,将容易地想到各种替换、修改和改进。这样的替换、修改和改进旨在落入本申请中描述的技术的精神和范围内。因此,将理解的是,前述的实施方式仅借助于示例来呈现并且其落入所附权利要求书及其等同物的范围内。除了具体的描述之外,可以另外实践本发明的实施方式。另外,如果这样的特征、系统、制品、材料和/或方法不相互矛

盾,本文描述的两个或更多个特征、系统、制品、材料和/或方法的任何组合包括在本公开的范围之内。

[0088] 另外,如所描述的,一些方面可以实施为一种或更多种方法。作为方法的一部分被执行的动作可以以任何合适的方式排序。因此,可以构造以与所示的顺序不同的顺序执行动作的实施方式,其可以包括同时执行一些动作,即使这些动作在说明性的实施方式中被示出为顺序动作。

[0089] 如在本文定义和使用的,所有定义应当被理解成支配词典定义、通过引用并入的文献中的定义和/或所定义的术语的普通含义。

[0090] 除非明确相反指出,如在本文的说明书和权利要求书中使用的不定冠词“一(a)”和“一个(an)”应被理解成表示“至少一个”。

[0091] 如在本文的说明书和权利要求书中使用的短语“和/或”应被理解成表示如此共同连接的元件“或者或两者都”,即在一些情况下联合存在的元件并且在其他情况下分离存在的元件。

[0092] 如在本文的说明书和权利要求书中使用的,参考一个或更多个元件的列表,短语“至少一个,”应被理解成表示选自元件列表中的任何一个或更多个元件中的至少一个元件,但不一定包括在元件的列表内具体列出的每个和每一个元件中的至少一个元件并且不排除元件列表中元件的任何组合。该定义还允许,除了在短语“至少一个”指代的元件的列表内具体指定的元件之外,元件可以可选地存在,无论与具体指定的那些元件相关或不相关。

[0093] 术语“约”和“大约”可以用于表示在一些实施方式中在目标值的+20%内,在一些实施方式中在目标值的+10%内,在一些实施方式中在目标值的+5%内,并且在一些实施方式中在目标值的+2%内。术语“约”和“大约”可以包括目标值。

[0094] 在权利要求书中以及在以上说明书中,所有过渡短语例如“包含”、“包括”、“带有”、“具有”、“含有”、“涉及”、“持有”、“由…组成”等被理解成开放式的,即表示包括但不限于。过渡性短语“由…组成”和“基本上由…组成”分别应当是封闭式或半封闭式的过渡短语。

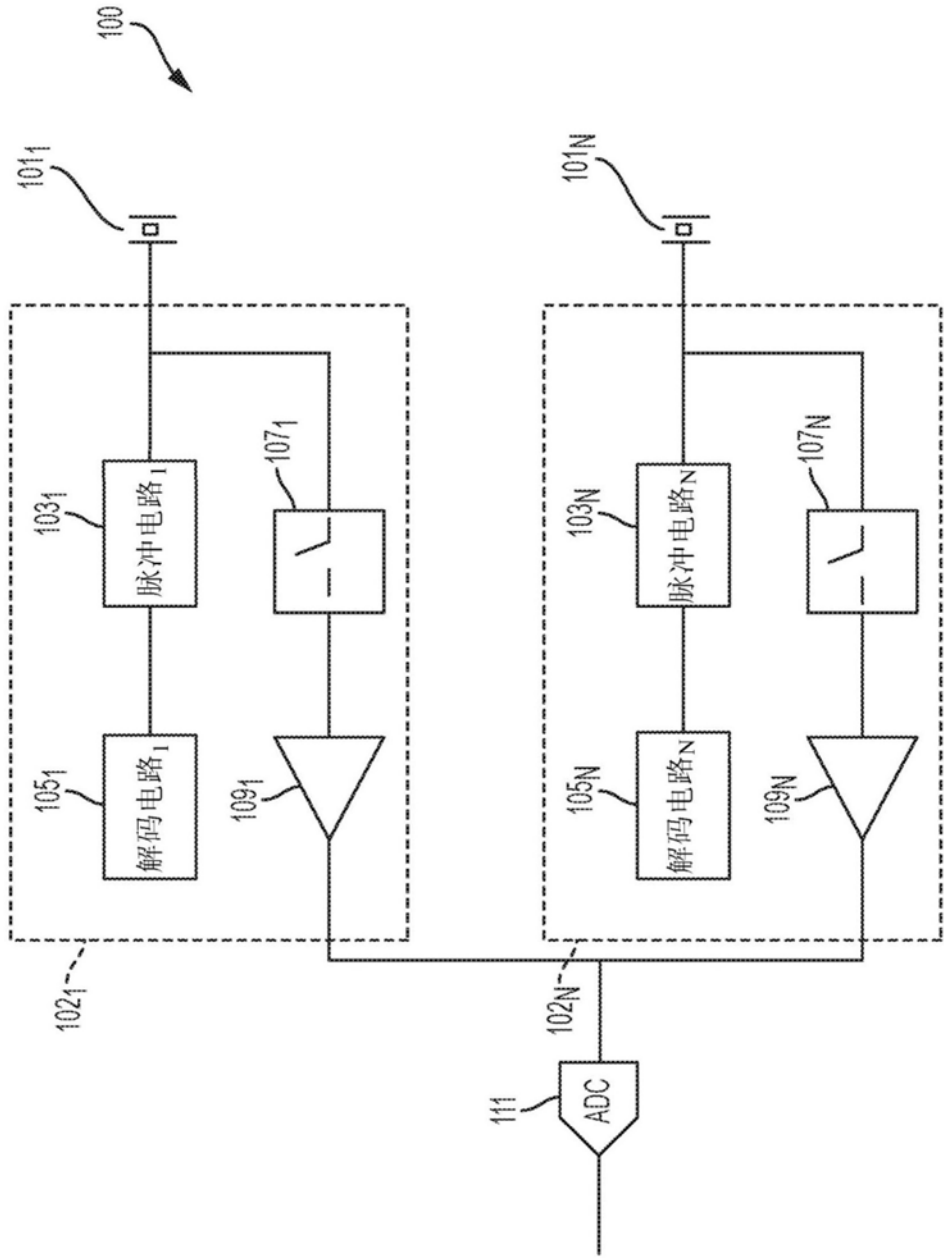


图1A

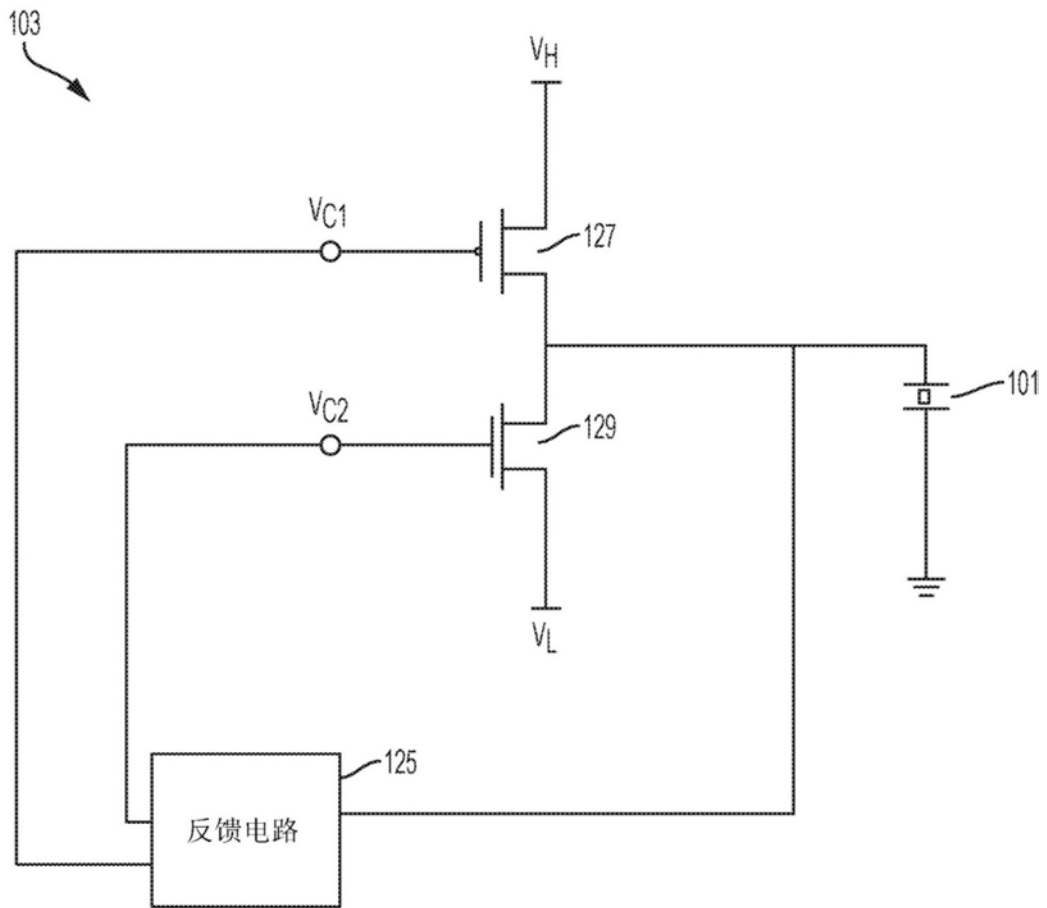


图1B

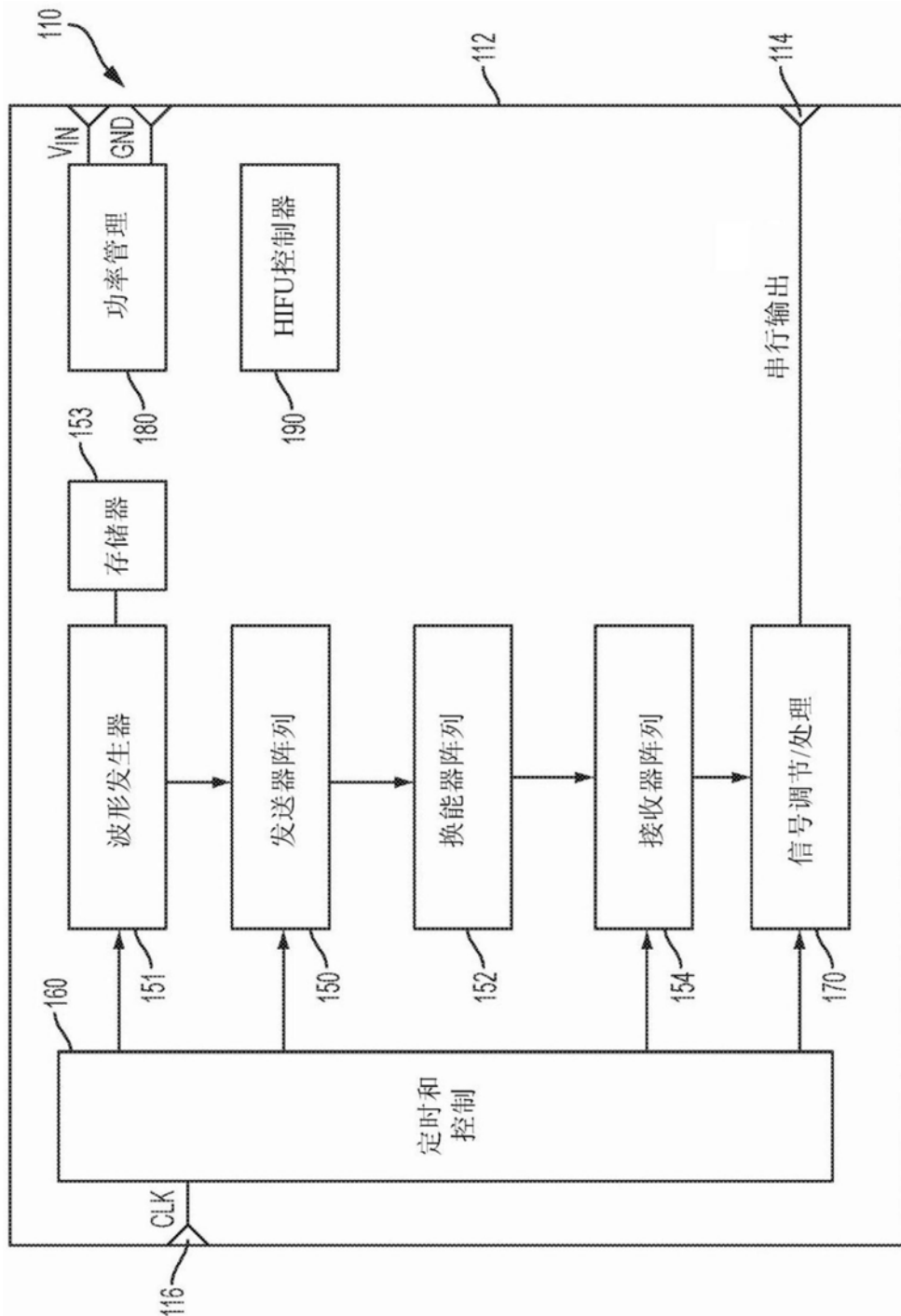


图1C

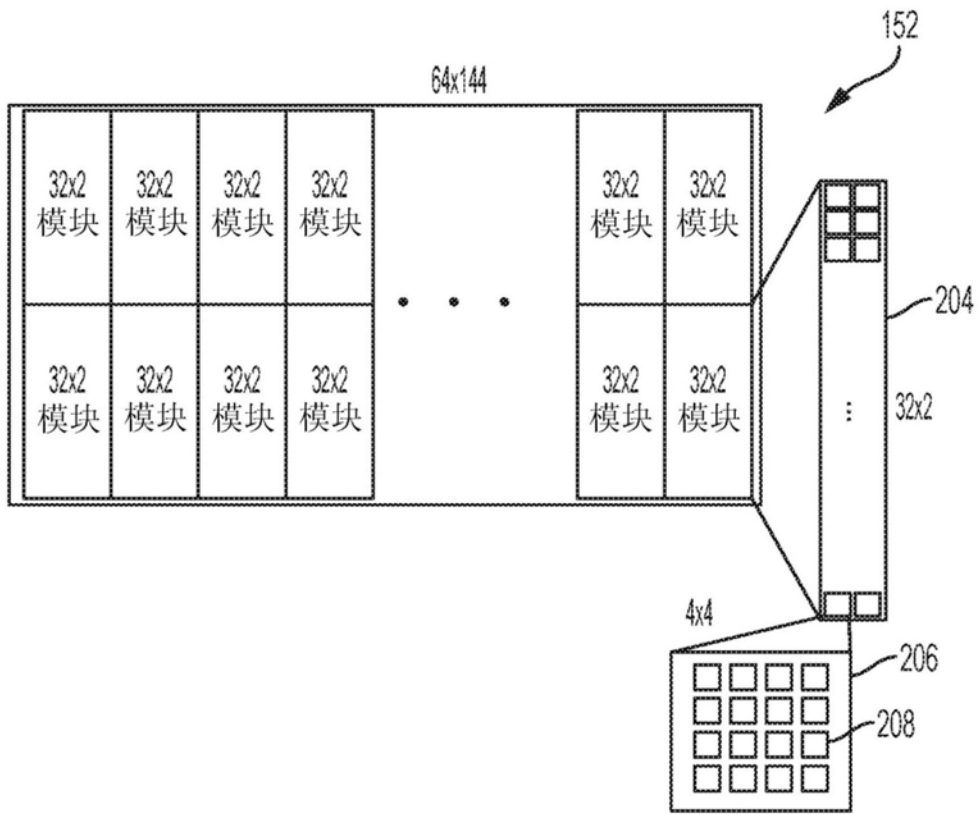


图2A

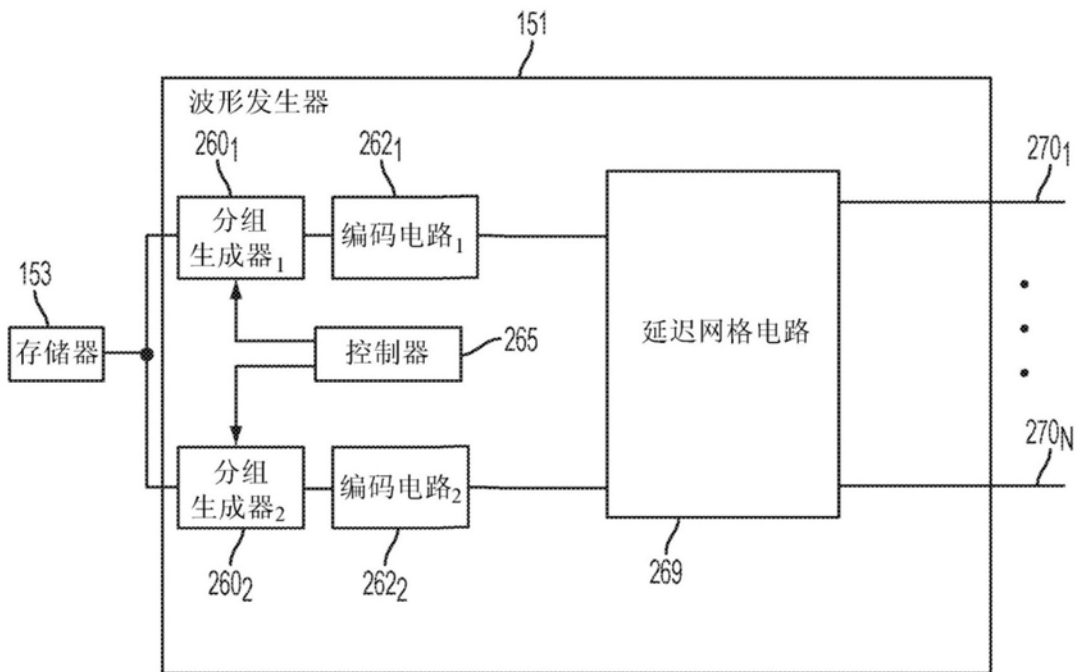


图2B

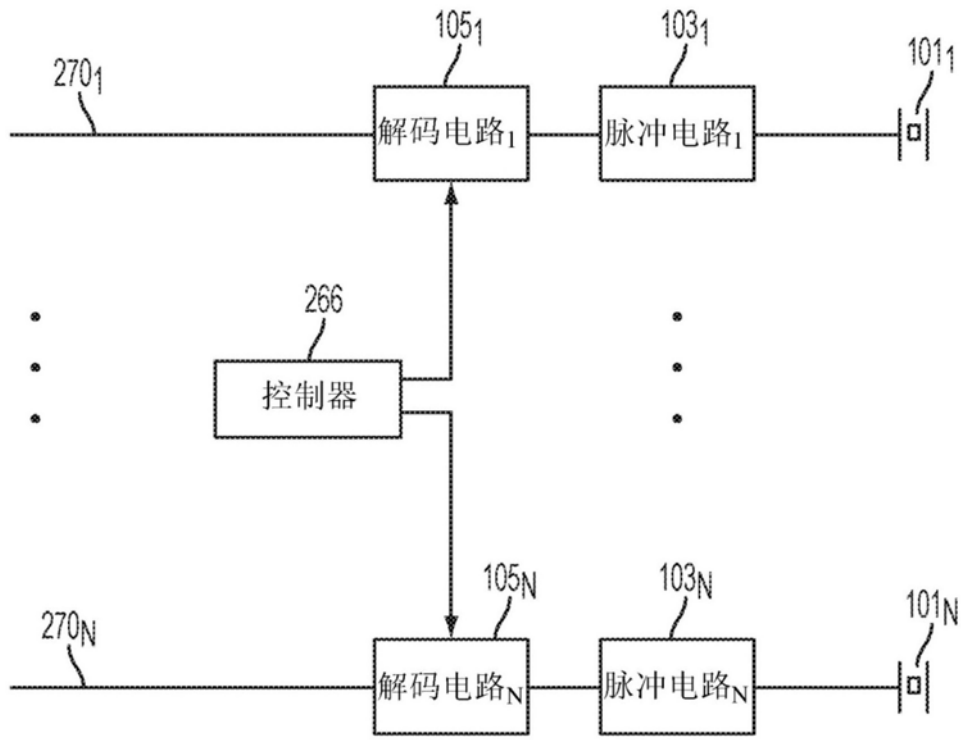


图2C

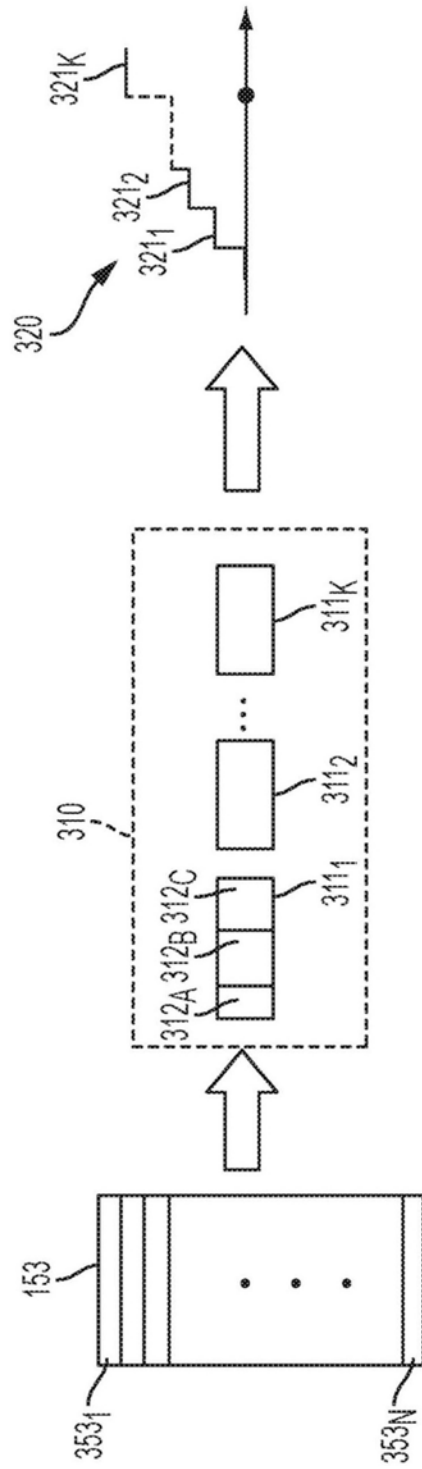


图3A

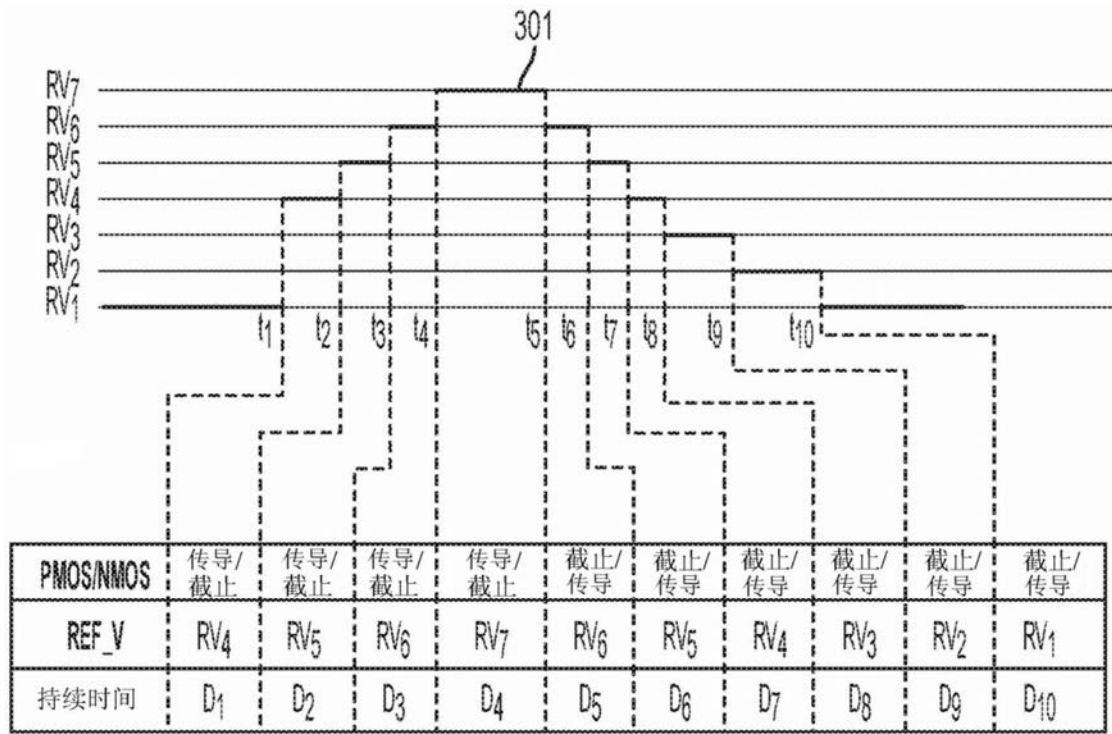


图3B

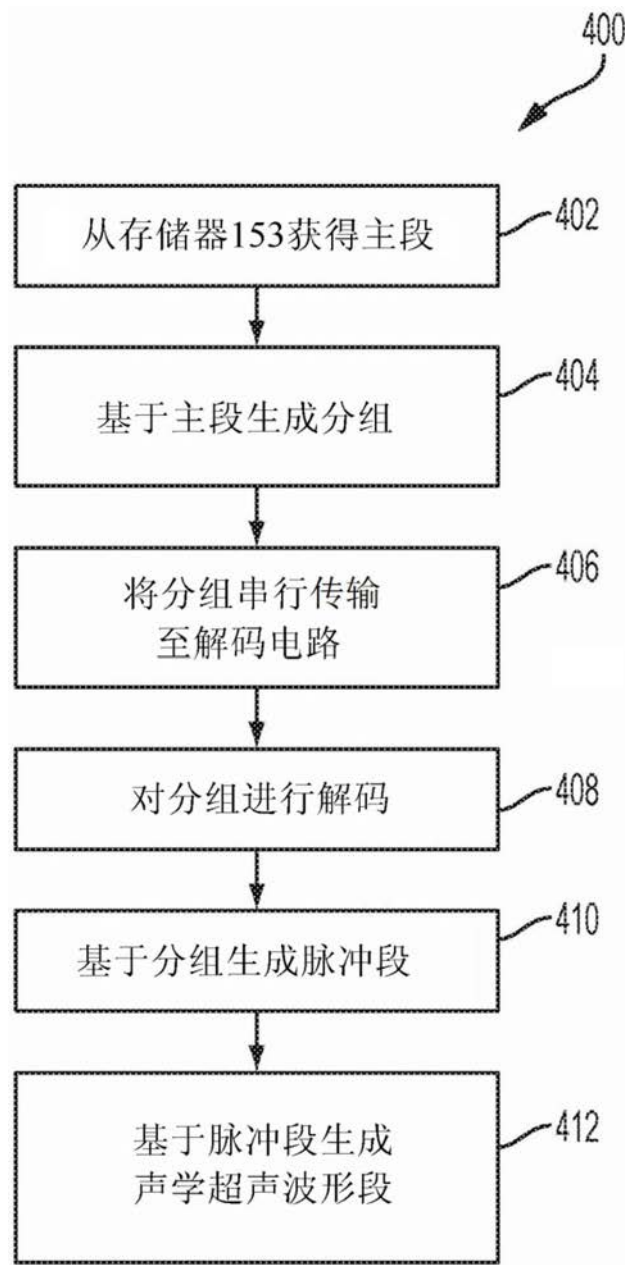


图4

专利名称(译)	用于控制超声装置的多级脉冲发生器的发送发生器及相关方法和设备		
公开(公告)号	CN109069109A	公开(公告)日	2018-12-21
申请号	CN201780026780.9	申请日	2017-03-31
[标]申请(专利权)人(译)	蝴蝶网络有限公司		
申请(专利权)人(译)	蝴蝶网络有限公司		
当前申请(专利权)人(译)	蝴蝶网络有限公司		
[标]发明人	包烈伟 陈凯亮 泰勒S拉尔斯顿 内华达J桑切斯		
发明人	包烈伟 陈凯亮 泰勒·S·拉尔斯顿 内华达·J·桑切斯		
IPC分类号	A61B8/00		
CPC分类号	A61B8/56 B06B1/0215 B06B2201/51 G01S7/5202 G01S15/8915 G10K11/341 A61B8/4227 A61B8/54 A61B8/42 A61B8/4427		
代理人(译)	杜诚 杨林森		
优先权	15/087962 2016-03-31 US		
外部链接	Espacenet SIPO		

摘要(译)

描述了用于超声装置的电路系统。描述了多级脉冲发生器，该多级脉冲发生器可以支持时域和空间变迹。可以通过软件限定的波形发生器控制多级脉冲发生器。响应于计算机代码的执行，波形发生器可以从存储器访问主段，并且生成指向脉冲电路的分组流。该分组流可以被串行化。多个解码电路可以调制分组流以获得空间变迹。

