



(12) 发明专利

(10) 授权公告号 CN 101427928 B

(45) 授权公告日 2013.08.07

(21) 申请号 200810175557.3

审查员 陈淑珍

(22) 申请日 2008.11.07

(30) 优先权数据

11/936,245 2007.11.07 US

(73) 专利权人 日立阿洛卡医疗株式会社

地址 日本东京都

(72) 发明人 R·亚历山德鲁

(74) 专利代理机构 北京戈程知识产权代理有限公司 11314

代理人 程伟 王锦阳

(51) Int. Cl.

A61B 8/00 (2006.01)

(56) 对比文件

US 5905692 A, 1999.05.18, 全文.

US 5827188 A, 1998.10.27, 全文.

US 2006/0173335 A1, 2006.08.03, 全文.

CN 1628613 A, 2005.06.22, 全文.

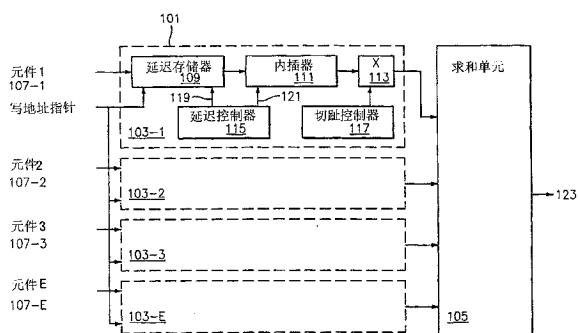
权利要求书5页 说明书10页 附图6页

(54) 发明名称

超声波接收波束形成器

(57) 摘要

本发明提供一种超声波接收波束形成器，其中在每个波束形成器信道的输入端复用来自两个或更多个孔径元件的信号，在延迟存储器的不同分区进行存储，以时分复用方式延迟以及切趾，在信道输出端进行解复用，并在以提高的采样频率运行的不同求和单元进行求和。然后对该部分和进行时间对位，进行求和以生成全部的提高采样频率的波束总数，在插值滤波器中进行滤波、抽取以生成波束形成信号。



1. 一种接收波束形成器，包括：

- 1) 一个或多个波束形成器信道  $\frac{E}{N}$ ，此处总数量的换能器元件 E 的信号采样被耦合到多个信道波束形成器输入 N，每个波束形成器信道包括：
- 多个信道波束形成器输入 N，被配置用来以预定的采样频率  $f_s$  接收来自多个换能器元件 E 的信号采样，每个信道波束形成器输入 N 与唯一的换能器元件 E 相关联；
  - 复用器，具有与多个信道波束形成器输入 N 相对应的并且耦合到多个信道波束形成器输入 N 的多个输入，以及一个输出，该复用器被配置用于复用在多个信道波束形成器输入 N 以频率  $Nf_s$  接收到的换能器元件信号采样；
  - 延迟存储器，具有耦合到复用器输出的输入、延迟控制输入以及输出，该延迟存储器被配置用来以频率  $Nf_s$  存储接收到的换能器元件信号采样；
  - 切趾乘法器，具有耦合到延迟存储器输出的输入、切趾控制输入以及输出，切趾乘法器被配置用于从与延迟存储器输出的每个换能器元件的信号采样相对应的切趾控制输入接收切趾权重，并利用切趾权重来切趾对该换能器元件的信号采样；
  - 与多个信道波束形成器输入 N 相对应多个解复用寄存器，每个解复用寄存器与换能器元件相关联，每个解复用寄存器具有耦合到切趾乘法器输出的输入以及输出，每个解复用寄存器被配置用于存储换能器元件的切趾信号采样；
  - 与多个解复用寄存器相对的多个求和控制器，每个求和控制器具有耦合到解复用寄存器输出的输入、延迟控制输入以及输出，通过在每对输入到求和控制器的信号采样之间插入 L-1 的零值采样，此处 L 为内插系数，每个求和控制器被配置以提高每个已切趾的换能器元件信号采样的采样频率，存储来自全部延迟的延迟控制输入的二次采样部分，并根据该二次采样部分输出换能器元件的切趾信号采样或零值采样；
  - 切趾控制器，耦合到其所在的波束形成器信道的切趾乘法器的切趾控制输出，切趾控制器用于将切趾权重输出到每个波束形成器信道的切趾乘法器，用于从延迟存储器输出的每一已延迟的换能器元件信号采样；以及
  - 延迟控制器，具有耦合到其所在的波束形成器信道的延迟存储器与求和控制器的延迟控制输出，该延迟控制器被配置用于以预定的延迟，并以频率  $Nf_s$  从属于每个换能器元件的每个波束形成器信道的延迟存储器输出信号采样，并用二次采样部分来控制每个波束形成器信道的求和控制器，以生成部分和，其中以频率  $Nf_s$  操作切趾乘法器、解复用器寄存器和求和控制器；

2) 与多个求和控制器相对应的多个子求和器，每个子求和器具有与信道  $\frac{E}{N}$  的数量相对应的多个输入，以及输出，每个输入被耦合到具有相同时间延迟的求和控制器的输出，每个子求和器被配置用于对来自具有相同时间延迟的求和控制器的已延迟、已切趾、以及提高采样频率的换能器元件信号采样一起进行求和；

3) 与多个子求和器相对应的多个延迟器，每个延迟器具有耦合到子求和器输出的输入，以及输出，每个延迟被配置用于将其已切趾、高采样频率、求和的换能器元件信号采样与多个延迟器中的所有其它已延迟、已切趾、提高采样频率、求和的换能器元件信号采样作时间对位；

4) 求和器, 具有多个与多个延迟器相对应的输入以及一个输出, 每个输入被耦合到延迟器输出, 求和器被配置用于对全部已延迟、已切趾、提高采样频率、求和以及时间对位的换能器元件信号采样进行求和; 以及

5) 插值滤波器, 具有耦合到求和器输出的输入, 以及接收波束形成器输出, 该插值滤波器被配置用于以预定的采样频率  $f_s$ , 对已求和的信号采样进行滤波并输出波束形成信号。

2. 根据权利要求 1 所述的接收波束形成器, 其中, 每个波束形成器信道的延迟存储器, 进一步包括与信道波束形成器输入 N 的数量相应的多个预定存储区域。

3. 根据权利要求 2 所述的接收波束形成器, 其中, 预定存储区域被配置为循环存储器。

4. 根据权利要求 1 所述的接收波束形成器, 其中, 插值滤波器被配置为低通滤波器。

5. 根据权利要求 1 所述的接收波束形成器, 其中预定的延迟是可编程的。

6. 一种波束形成方法, 包括:

接收以预定的采样频率  $f_s$  从相应数量的换能器元件 N 获取的多个信号采样;

在延迟存储器的预定区域中以频率  $Nf_s$  存储与每个换能器元件相对应的接收的信号采样;

以预定的次序, 在预定的延迟之后输出所存储的与每个换能器元件相对应的信号采样;

通过将与换能器元件相对应的每个已延迟的信号采样与权重相乘, 切趾自延迟存储器输出的每个已延迟的信号采样;

通过在每对已延迟和已切趾的信号采样之间插入  $L-1$  的零值采样, 此处 L 为内插系数, 提高与每个换能器元件相对应的已延迟和已切趾信号采样的采样频率;

对与每个换能器元件相对应的已延迟、已切趾以及提高采样频率的信号采样进行时间对位;

对与每个换能器元件相对应的全部已进行时间对位、已延迟、已切趾、以及提高采样频率的信号采样进行求和; 以及

过滤已求和的信号采样以形成波束形成信号。

7. 根据权利要求 6 所述的波束形成方法, 其中, 利用低通滤波器来进行滤波。

8. 根据权利要求 6 所述的波束形成方法, 其中, 预定的延迟是可编程的。

9. 一种波束形成方法, 包括:

1) 接收以预定的采样频率  $f_s$  从相应数量的换能器元件获取的多个信号采样流 E;

2) 将信号采样流 E 划分到多个信道, 每个信道 N 占有多个信号流;

3) 对于每个信道:

- 在延迟存储器的预定部分以频率  $Nf_s$  存储与每个换能器元件相对应的接收到的信号采样;

- 以预定的次序在预定的延迟之后, 输出所存储的与每个换能器元件相对应的信号采样;

- 通过将与换能器元件相对应的每个延迟的信号采样与权重相乘, 来切趾自延迟存储器输出的每个已延迟的信号采样;

- 通过在每对已延迟和已切趾的信号采样之间插入  $L-1$  的零值采样, 来提高与每个换能器元件相对应的已延迟和已切趾的信号采样的采样频率, 其中, L 为内插系数;

4) 将每个信道中的每个已延迟、已切趾以及提高采样频率的信号采样流与来自另一个信道的已延迟、已切趾、以及提高采样频率的信号采样流进行求和；

5) 对每个已延迟、已切趾以及提高采样频率和已求和的信号采样流进行时间对位；

6) 对所有的已时间对位、已延迟、已切趾和提高采样频率的信号采样进行求和；以及

7) 对已求和的信号采样进行滤波以形成波束形成信号。

10. 根据权利要求 9 所述的波束形成方法，其中，利用低通滤波器进行过滤。

11. 根据权利要求 9 所述的波束形成方法，其中，预定的延迟是可编程的。

12. 一种输出平行波束的接收波束形成器，包括：

1) 一个或多个波束形成器信道  $\frac{E}{N}$ ，此处全部数量的换能器元件 E 信号采样被耦合到多个信道波束形成器输入 N；每个波束形成器信道包括：

- 多个信道波束形成器输入 N，被配置用于以预定的采样频率  $f_s$  接收来自多个换能器元件 E 的信号采样，每个信道波束形成器输入 N 与唯一的换能器元件 E 相关联；

- 复用器，具有与多个信道波束形成器输入 N 相应并被耦合到多个信道波束形成器输入 N 的多个输入，以及一个输出，复用器被配置用于复用在多个信道波束形成器输入 N 以频率  $Nf_s$  接收到的换能器元件信号采样，此处  $N = \frac{L}{P}$ ，L 是内插系数，并且 P 是平行波束输出的数量；

- 延迟存储器，具有耦合到复用器输出的输入、延迟控制输入以及输出，该延迟存储器被配置用于以频率  $Nf_s$  存储接收到的换能器元件信号采样，并以频率  $Lf_s$  输出每个换能器元件信号采样 P 次，每次在预定的延迟之后输出；
- 切趾乘法器，具有耦合到延迟存储器输出的输入、切趾控制输入、以及输出，该乘法器被配置用于接收来自与由延迟存储器输出的每个换能器元件的信号采样相对应的切趾控制输入的切趾权重，并利用切趾权重，来切趾该换能器元件的信号采样；
- 切趾控制器，具有耦合到切趾乘法器的切趾控制输出，切趾控制器被配置用于将切趾权重输出到切趾乘法器，用于自专用于每个波束 P 的延迟存储器输出的每个已延迟的换能器元件信号采样；以及

- 延迟控制器，具有耦合到延迟存储器以及每个求和控制器的延迟控制输出，配置延迟控制器来根据预定的延迟以专用于每个波束 P 的频率  $Lf_s$  从属于每个换能器元件的延迟存储器输出信号采样，并用二次采样部分来控制每个求和控制器，以生成专用于每个波束 P 的部分和，其中以频率  $Lf_s$  操作切趾乘法器、解复用寄存器与求和控制器；

对每个平行波束 P，每个波束形成器信道进一步包括：

- 与多个信道波束形成器输入 N 相对应多个解复用寄存器，每个解复用寄存器与换能器元件相对应，每个解复用寄存器具有耦合到切趾乘法器输出的输入，以及输出，每个解复用寄存器被配置用于存储换能器元件的切趾的信号采样；

- 与多个解复用寄存器对应的多个求和控制器，每个求和控制器具有耦合到解复用器寄存器输出的输入、延迟控制输入、以及输出，通过在每对输入到求和控制器的信号采样之间插入 L-1 的零值采样，每个求和控制器被配置用来提高每个已切趾的换能器元件的信号采样频率，此处 L 为内插系数，存储专用于来自全部延迟的延迟控制输入的每个波束 P 的二

次采样部分，并根据该二次采样延迟部分输出换能器元件的切趾的信号采样或零值信号采样；

对每个平行波束 P，所述接收波束形成器进一步包括：

2) 与每个信道中的多个求和控制器对应的多个子求和器，每个子求和器具有多个与信道数  $\frac{E}{N}$  相对应的输入以及一个输出，每个输入被耦合到来自具有相同时间延迟的求和控制器的输出，每个子求和器用于对来自具有相同延迟的求和控制器的已延迟、已切趾、提高采样频率的换能器元件信号采样一起进行求和；

3) 与多个子求和器相对应的多个延迟器，每个延迟器具有耦合到子求和器输出的输入，以及一个输出，每个延迟器被配置用于将其已延迟、已切趾、提高采样频率的换能器元件信号采样与多个延迟器中的其余全部已延迟、已切趾、提高采样频率的换能器元件信号采样进行时间对位；

4) 求和器，具有与多个延迟器相对应的输入以及一个输出，将每个输入耦合到延迟输出，求和器用于对已延迟、已切趾、提高采样频率以及时间对位的所有换能器元件信号采样进行求和；以及

5) 插值滤波器，具有耦合到求和器输出的输入，以及接收波束形成器输出，插值滤波器被配置用于对已求和的信号采样进行滤波和抽取，并以预定的采样频率为  $f_s$  输出波束形成信号。

13. 根据权利要求 12 所述的接收波束形成器，其中，每一个波束形成器信道的延迟存储器进一步包括与信道波束形成器输入 N 的数量相应的多个预定的存储区域。

14. 根据权利要求 13 所述的接收波束形成器，其中，预定的存储区域被配置为循环存储器。

15. 根据权利要求 12 所述的接收波束形成器，其中，插值滤波器被配置为低通滤波器。

16. 根据权利要求 12 所述的接收波束形成器，其中，预定的延迟是可编程的。

17. 一种平行波束形成方法，包括：

1) 以预定的采样频率  $f_s$  接收来自于相应数量的换能器元件 E 的多个信号采样；

2) 确定待形成的平行波束 P 的数量；

3) 确定每个信道  $N = \frac{L}{P}$  输入信号的数量，此处 L 是内插系数；

4) 将信号采样流 E 划分到多个信道，每个信道 N 占有多个信号流；

5) 对每个信道：

- 在延迟存储器的预定部分 N 以频率  $Nf_s$  存储所接收的与每个换能器元件相对应的信号采样；

- 输出与每个换能器元件相对应的已存储的信号采样 P 次，每次对应不同的波束 P，并根据预定的数量进行延迟；

- 通过将与换能器元件相对应的每个已延迟采样与每个换能器元件的预定权重相乘，切趾自延迟存储器输出的每个已延迟的信号采样；

- 通过在每对属于相同换能器元件的已延迟以及已切趾的信号采样之间插入 L-1 零值采样，来提高与每个换能器元件相对应的已延迟以及已切趾的信号采样的采样频率 P 次，

每次对应不同的波束 P, 此处 L 为内插系数;

6) 对每个波束 P :

- 对所有信道对应的已延迟、已切趾以及提高采样频率的信号采样流求和, 以形成子和;
- 对每个已延迟、已切趾以及提高采样频率的信号采样流的每个子和进行时间对位;
- 对已延迟、已切趾的信号采样流的所有已进行时间对位的子和进行求和; 以及
- 对已求和的信号采样进行滤波以形成波束形成信号。

## 超声波接收波束形成器

### 技术领域

[0001] 本发明总体上涉及超声波图像处理。更具体地，本发明的实施例涉及对接收到的超声波波束进行聚焦的系统及方法。

### 背景技术

[0002] 使用超声波成像时，使用换能器将超声波波束发送入待检查的介质，例如人体。超声波波束在人体内的某部位中的各种断面产生反射。将接收到的超声波回声转换为电信号，该电信号经过多个处理步骤，最终转换成可显示或打印用于检查的图像。

[0003] 换能器超声波换能器是小矩形压电元件的阵列。阵列中的一个子集的元件用于发送或接收超声波波束，分别称为发送或接收孔径。孔径内每个元件所接收到的信号经过放大和滤波，被输入到多信道接收波束形成器的信道。

[0004] 波束形成器为来自孔径中每个元件的信号分配不同的延迟 (delay) 和切趾权重 (apodization weight)，以形成沿线性方向聚焦的波束 (beam)。为加速图像形成过程，最好是由相同组的接收信号同时形成沿不同方向聚焦的多个波束（平行波束）。直接实施要求不同的信道为每个孔径元件和每个平行波束所用，这使得波束形成器的成本、尺寸和功耗与换能器阵列中的元件数和平行波束数的乘积成比例增加。由于期望增加孔径中的元件数和平行波束数，因此波束形成器的复杂性成为超声波成像系统的限制因素。

[0005] 为了减少波束形成器的成本、尺寸和功耗，众所周知的是共享信道的硬件或部分信道以形成两个或多个平行波束。但是，这样仍然要为孔径中每个换能器元件增加一组信道硬件组件。

[0006] 为了降低波束形成器的复杂性，使用合成孔径技术。合成孔径为每个接收孔径使用多发送进程，每次发送后，信号为不同子集的接收孔径的元件所接收。由多发送 / 接收进程中接收的信号重构波束。这样会减少接收信道数，却增加了辅助电路。这种方法还会遇到运动伪差，运动伪差的校正会使得波束形成器电路更加复杂。

[0007] 通过对来自关于孔径中心对称的元件的信号进行求和，并且对来自两个元件的信号的每个和使用一个信道，信道的数量可以减少两倍。然而，这种方法只在波束未被操纵时工作，而不适用于平行波束。

### 发明内容

[0008] 发明人发现，人们期望有一种系统和方法能够降低超声波接收波束形成器的硬件复杂度。每个接收波束形成器的信道复用来自两个或多个孔径元件的信号采样，并将它们存储在存储器的不同区域。以时分复用方式延迟和切趾该信号，在输出口进行解复用，并在不同的求和单元中以提高采样频率 (upsampled rate) 单独地进行求和。之后作时间对位并输出该部分和，并求和以生成波束总数，在插值滤波器中滤波并抽取该波束和以生成波束形成信号。

[0009] 本发明的一个方面是接收波束形成器。根据此方面，接收波束形成器包含一个或

多个波束形成器信道  $\frac{E}{N}$ , 此处将全部数量的换能器元件 E 的信号采样耦合到多个波束形成器的输入 N; 每个波束形成器信道包括多个波束形成器输入 N, 用于以预定采样频率  $f_s$  接收源自多个换能器元件 E 的信号采样, 每个信道波束形成器输入 N 与唯一的换能器元件 E 相关联; 复用器, 具有与多个波束形成器输入信道 N 相对应并被耦合到多个波束形成器输入信道 N 的多个输入, 以及输出; 复用器被配置用于以频率  $Nf_s$ , 复用来自多个波束形成器输入信道 N 接收到的换能器元件的信号采样; 延迟存储器, 具有耦合到复用器输出的输入、延迟控制输入、以及输出, 延迟存储器被配置用于以频率  $Nf_s$  存储接收到的换能器元件信号采样; 切趾乘法器, 具有耦合到延迟存储器输出的输入, 切趾控制输入以及输出, 该切趾乘法器被配置用于接收来自切趾控制输入的切趾权重, 该切趾控制输入与由该延迟存储器输出的每个换能器元件的信号采样相对应, 并以切趾权重, 来切趾(相乘)该换能器元件的信号采样, 多个解复用器寄存器对应多个信道波束形成器输入 N, 同时每个解复用器寄存器与换能器元件相关联; 解复用寄存器, 具有耦合到切趾乘法器输出的输入, 以及输出, 每个解复用器寄存器被配置用于存储换能器元件的切趾的信号采样; 与多个解复用器寄存器相对应的多个求和控制器, 每个求和控制器具有耦合到解复用器寄存器输出的输入、延迟控制输入、以及输出, 每个求和控制器被配置用于通过在每对输入到求和控制器的信号采样之间插入 L-1 零值采样来提高每个切趾的换能器元件的信号采样的采样频率, 此处 L 为内插系数, 存储全部延时的延时控制输入的二次采样部分, 并根据二次采样部分输出换能器元件的切趾的信号采样, 或零值采样; 与多个求和控制器相对应的一个或多个子求和器, 每个子求和器具有多个与信道数  $\frac{E}{N}$  相对应的输入, 以及输出, 每个耦合到有相同延迟的信道求和控制器的输出的输入, 每个子求和器被配置用于对来自具有相同时间延迟的信道求和控制器的已延迟、已切趾、以及提高采样频率的换能器元件信号采样一起进行求和; 与一个或多个子求和器相对应的一个或多个延迟器, 每个延迟器有耦合到子求和器输出的输入, 以及输出, 每个延迟器被配置用于对其已延迟、已切趾、提高采样频率、已求和的换能器元件信号采样, 与在多个延迟中的所有其余已延迟、已切趾、提高采样频率、已求和的换能器元件信号采样进行时间对位; 求和器, 具有一个或多个与多个延迟器相应的输入, 每个输入耦合到延迟器输出, 以及输出, 该求和器被配置用于对所有的该多个已延迟、已切趾、提高采样频率、已求和以及并且已进行时间对位的换能器元件信号采样进行求和; 插值滤波器, 具有耦合到求和器输出的输入以及接收波束形成器输出, 插值滤波器被配置用于以预定采样频率  $f_s$  对已求和的信号采样进行滤波, 并输出波束形成信号; 切趾控制器, 具有耦合到一个或多个形成器信道的切趾乘法器的切趾控制输出, 该切趾控制器被配置用于输出切趾权重给每个波束形成器信道的切趾乘法器, 用于每个从延迟存储器输出的每个已延迟换能器元件的信号采样; 延迟控制器, 具有延迟控制输出, 输出耦合到一个或多个波束形成器信道的延迟存储器和求和控制器, 该延迟控制器被配置用于以频率  $Nf_s$ , 并以预定的延迟, 输出来自属于每个换能器元件的每个波束形成器信道的延迟存储器的信号采样, 并利用二次采样部分控制每个波束形成器信道的求和控制器, 以生成部分和, 其中以频率  $Nf_s$  操作切趾乘法器、解复用寄存器和求, 以及求和控制器。

[0010] 本发明的另一方面为波束形成方法。根据此方面, 波束形成方法包括: 以预定采样频率  $f_s$  从相应数量的换能器元件 N 接收若干信号采样; 在延迟存储器的预定部分以频率

$Nf_s$  存储接收到的与每个换能器元件相对应的信号采样；在预定延迟之后以预定的次序输出所存储的与每个换能器元件相对应的信号采样；通过将与换能器元件相对应的每个延迟信号采样与权重相乘，切趾自延迟存储器输出的每个延迟的信号采样；对已切趾、已延迟的信号采样进行内插，通过在每对已延迟与已切趾的信号采样之间插入  $L-1$  的零值采样，来提高与每个换能器元件相对应的已延迟并且已切趾信号采样的采样频率，此处  $L$  为内插系数；对与每个换能器元件相对应的每个已延迟、已切趾、以及提高采样频率的信号采样进行时间对位；对与每个换能器元件相对应的所有已进行时间对位、已延迟、已切趾、和提高采样频率的信号采样进行求和；以及对该已求和信号采样进行滤波以形成波束形成信号。

[0011] 本发明的另一方面为波束形成方法。根据此方面，该波束形成方法包括以预定采样频率  $f_s$  接收从相应数量的换能器元件获取的多个信号采样流  $E$ ；将信号采样流  $E$  划分到多个信道，每个信道  $N$  占有多个信号流；对每个信道，在延迟存储器的预定部分以频率  $Nf_s$  存储接收到的与每个换能器元件相对应的信号采样；以预定的次序在预定的延迟之后，输出所存储的与每个换能器元件相对应的信号采样；通过将与换能器元件相对应的每个延迟信号采样与权重相乘，来切趾自延迟存储器输出的每个已延迟的信号采样；通过在每对已延迟与已切趾的信号采样之间，插入  $L-1$  的零值信号采样，来提高与每个换能器元件相对应的该已延迟与已切趾信号采样的采样频率，其中， $L$  为内插系数；在每个信道中，将每个已延迟、已切趾以及提高采样频率的信号采样流与来自另一个信道的已延迟、已切趾、以及提高采样频率的信号采样流进行求和；对每个已延迟、已切趾以及提高采样频率的信号采样流进行时间对位；对所有的已时间对位、已延迟、已切趾和提高采样频率的信号采样进行求和；以及对已求和信号进行滤波以形成波束形成信号。

[0012] 本发明的一个方面为输出平行波束的接收波束形成器。根据此方面，接收波束形成器包含一个或多个波束形成器信道  $\frac{E}{N}$ ，此处将换能器元件  $E$  的信号采样总数耦合到多个波束形成器输入信道  $N$ ；每个波束形成器信道包括多个用于以采样频率  $f_s$  接收源自多个换能器元件  $E$  的信号采样的波束形成器输入  $N$ ，每个波束形成器的输入  $N$  与唯一的换能器元件  $E$  相关联；复用器，具有与多个波束形成器输入信道  $N$  相应并被耦合到多个波束形成器输入信道  $N$  的多个输入，以及输出，复用器被配置用于复用在多个波束形成器输入信道  $N$  以频率  $Nf_s$  接收到的换能器元件的信号采样，此处  $N = \frac{L}{P}$ ， $L$  是内插系数，并且  $P$  是平行波束输出数；延迟存储器，具有耦合到复用器输出、延迟控制输入，以及输出，该延迟存储器被配置用于以频率  $Nf_s$  存储接收到的换能器元件的信号采样，并以频率  $Lf_s$  输出每个换能器元件的信号采样  $P$  次（每次在预定延迟之后输出）；切趾乘法器，具有耦合到延迟存储器输出的输入、切趾控制输入、以及输出，该切趾乘法器被配置用于接收来自与由延迟存储器输出的每个换能器元件的信号采样相对应的切趾控制输入的切趾权重，并利用切趾权重，切趾（相乘）该换能器元件的信号采样；对每个平行波束  $P$ ，有与多个波束形成输入信道  $N$  相对应多个解复用寄存器，同时与换能器元件相对应的每个解复用寄存器，每个解复用寄存器具有耦合到切趾乘法器输出的输入，以及输出，用于存储换能器元件的切趾的信号采样的每个解复用器寄存器，与多个解复用寄存器对应的多个求和控制器，每个求和控制器具有耦合到解复用器寄存器输出的输入、延迟控制输入、以及输出。通过在每对输入到求和控制器的信号采样之间插入  $L-1$  的零值采样，每个求和控制器被配置用来提高每个已切趾换能器元

件的信号采样频率,此处 L 为内插系数,根据二次采样延迟部分,存储来自于全部延迟的延迟控制输入的专用于每个波束 P 的二次采样部分,并输出换能器元件的切趾信号采样或零值信号采样。每个信道中多个子求和器对应多个求和控制器,每个子求和器具有多个与信道数  $\frac{E}{N}$  相对应的输入,每个被耦合到来自具有相同时间延迟的信道求和控制器的输出的输入以及输出,每个子求和器用于对来自具有相同延迟的信道求和控制器的已延迟、已切趾、提高采样频率的换能器元件信号采样一起进行求和;与多个求和控制器相对应的多个延迟器,每个延迟器具有耦合到求和控制器输出的输入以及输出。配置每个延迟来将其已延迟、已切趾、提高采样频率的换能器元件信号采样与多个延迟中的其余全部已延迟、已切趾、提高采样频率的换能器元件信号采样进行时间对位;求和器具有与多个延迟相对应的输入以及输出,每个输入耦合到一个延迟器输出。求和器用于对已延迟、已切趾、提高采样频率以及时问对位的所有换能器元件信号采样进行求和;插值滤波器,具有耦合到求和器输出的输入,以及接收波束形成器的输出,插值滤波器被配置用于对已求和的信号采样进行滤波和采样,并以预定的频率为  $f_s$  输出波束形成信号;切趾控制器,具有耦合到切趾乘法器的切趾控制输出,切趾控制器被配置用来将切趾权重输出到切趾乘法器,用于自针对每个波束 P 输出的延迟存储器的每个已延迟的换能器元件的信号采样;延迟控制器,具有耦合到延迟存储器以及每个求和控制器的延迟控制输出,延迟控制器被配置用来根据预定的延迟以专用于每个波束 P 的频率  $Lf_s$  输出来自于属于每个换能器元件的延迟存储器的信号采样,并用二次采样部分来控制每个求和控制器,以生成具体到每个波束 P 的部分和,其中以频率  $Lf_s$  操作切趾乘法器、解复用寄存器与求和控制器。

[0013] 本发明的另一个方面是平行波束的形成方法。根据此方面,该平行波束形成方法包括以预定的采样频率  $f_s$  接收源自于相应数量的换能器元件 E 的多个信号采样,确定待形成的平行波束 P 的数量,确定每个信道  $N = \frac{L}{P}$  输入信号的数量,此处 L 是内插系数,将信号采样流 E 划分到多个信道,每个信道 N 占有多个信号流;对于每个信道,在延迟存储器的预定部分 N 以频率  $Nf_s$  存储所接收的与每个换能器元件相对应的信号采样,输出与每个换能器元件相对应的已存储的信号采样 P 次,每次对应不同的波束 P,并根据预定的数量进行延迟;通过为每个换能器元件将与换能器元件相对应的每个已延迟信号采样与每个换能器元件的权重相乘,对自延迟存储器输出的每个已延迟信号采样进行切趾,通过在每对属于同样换能器元件的已延迟以及已切趾的信号采样之间插入 L-1 零值采样,来提高与每个换能器元件相对应的已延迟以及已切趾的信号采样的采样频率 P 次,每次对应不同的波束 P,此处 L 为内插系数,对每个波束 P,对所有信道对应的已延迟、已切趾和提高采样频率的信号采样流求和,以形成子和,对每个已延迟、已切趾和提高采样频率的信号采样流的每个子和进行时间对位,对已延迟、已切趾的信号采样的所有已进行时间对位的子和进行求和;以及对已求和信号采样进行滤波以形成波束形成信号。

[0014] 在附图以及以下的说明书中将详细地描述本发明的一个或多个实施例,根据说明书和附图,以及权利要求,本发明的其它特征、目的、以及优点将是显而易见的。

## 附图说明

[0015] 图 1 显示了传统的数字接收波束形成器架构。

- [0016] 图 2 显示了另一种数字接收波束形成器架构。
- [0017] 图 3 显示了本发明的示意性的数字接收波束形成器架构。
- [0018] 图 4 是图 3 所示的波束形成器的输入操作的时序图。
- [0019] 图 5 是图 3 所示的波束形成器的输出操作的时序图。
- [0020] 图 6 显示了本发明的输出 P 个平行波束形成信号的示意性数字接收波束形成器架构。

## 具体实施方式

[0021] 以下将参照附图详细描述本发明的实施例，其中全部附图中相同的附图标记表示相同的元件。在详细描述本发明的实施例之前，应但理解，本发明在其应用中不限于下面的描述或附图所示的示例中阐述的细节。本发明还能够以各种应用或各种方式实施或执行其他的实施例。此外，应但理解，本文所使用的措辞和术语仅出于说明的目的，并不应当视为限制。本文所用的“包括”、“包含”或“具有”及其它变体，意味着包含随后所列出的项及其等价物以及附加的项。“安装”、“连接”和“耦合”等术语被广泛使用，包含了直接和间接的安装、连接和耦合。另外，“连接”和“耦合”也不限于物理或机械连接或耦合。

[0022] 还应理解，某些组件和项如果他们是硬件元件，则被示意说明和描述成与本领域中共同实践的一样。但是，本领域普通技术人员在阅读该详细说明的基础上将了解，在至少一个实施例中，方法和系统中的组件可以用软件或硬件方式来实现。

[0023] 图 1 显示了传统的数字接收波束形成器架构 101 的方框图。波束形成器 101 包含多个 (E 个) 信道 103-1、103-2、103-3、…、103-E (统称为 103) 和信道求和单元 105。每个信道 103 接收作为输入的经放大、滤波和数字化 (离散时间) 的信号 107-1、107-2、107-3、…、107-E，这些信号来自超声波换能器阵列的元件 (图中未表示出来)。每个信道 103 包括双端口延迟存储器 109、内插器 111、切趾乘法器 113、延迟控制器 115 和切趾控制器 117。在实际的实施中，可以使用通常在 32 到 1024 范围内的大的信道数 E。

[0024] 双端口延迟存储器 109 提供可编程的延迟，通过增加采样周期或间隔  $T_s$ ，其中  $T_s = \frac{1}{f_s}$ ，以及  $f_s$  是采样频率或采样率，为每秒所获取的样本数。采样频率  $f_s$  通常是换能器中心频率  $f_c$  的 4 倍。延迟存储器 109 的时间分辨率为 A/D(模 / 数) 转换器的采样周期，这是众所周知的整数延迟，采用数字延迟线来实施，此处该延迟为采样的整数倍。数字延迟线通常采用循环缓冲来实施，并且通过在存储器中以从地址 0 开始的连续地址，将输入采样写入存储器来实现，并且在其后从地址与期望的 (整数倍) 延迟相对应的存储器中读出取样。

[0025] 延迟存储器 109 的容量 M 取决于所要求的最大延迟。在大部分医学应用中，当输入信号采样频率接近换能器中心频率 4 倍时，存储容量为 M = 256 的采样是足够充分的。每个波束的信号采样总数远大于 256，而以循环的方式使用该存储器。当被写入的存储地址超过 255 时，写地址指针会循环归 0。为了实现精确的波束形成，要求延迟精度等于或好于

$\frac{1}{16f_c}$ ，表示延迟增加了采用周期  $T_s$  的四分之一。更一般地，所要求的延迟精度为  $\frac{T_s}{L}$ ，此处 L 为整数，表示内插系数，在本发明中，常用 L = 4。

[0026] 内插器 111 提供的延迟增长小于采样周期  $T_s$ , 即众所周知的二次采样延迟。内插器在采样点或在两次采样之间  $L-1$  个等份分隔点中的一个, 提供采样值, 这取决于延迟控制器 115 提供的二次采样控制信号 121。每个信道一组连续的采样, 通常为 4 个, 由起始地址对应于整数延迟减一的存储器 109 进行读取, 耦合到两次取样之间的时间内对信号进行计算或内插的内插器 111。延迟分两步实现, 首先是整数采样延迟, 其次是二次采样延迟。延迟控制器 115 提供包括, 表示整数采样延迟 (通常为 0 到 255) 的读地址信号 119, 以及表示二次采样延迟 (当  $L = 4$  时通常为 0 到 3) 的控制信号 121 的延迟信号。

[0027] 切趾控制器 117 根据孔径中每个元件的位置生成时变切趾权重。通常通过切趾控制器 117, 由系统控制单元提供的少量参数开始计算该权重。通常使用分段线形拟合电路 (piecewise linear approximation circuit) 来生成时变权重, 但也可使用其它方法, 例如, 元件的切趾权重从起始至某个波深 (beam depth) 可以是 0, 以后直到该波深结束取非零值。

[0028] 求和单元 105 对所有信道 103 的输出进行求和, 以生成波束形成信号的输出 123。求和单元 105 由树形排列、直线形排列或其它本领域已知的另一个多输出加法器结构的加法器和寄存器组成。

[0029] 由此可见, 用于医疗的超声波成像中的超声波形成器架构 101 需要大量的硬件资源。如果内插器 111 使用 4 抽头 (tap) 插值内核, 并且以高于输入采样频率  $f_s$  4 倍操作, 并具有 4 个内插系数  $L$ , 则内插器 111 要求一个乘法器。由于乘法器消耗了大片硅面积, 这使得实施它们是很昂贵的, 为经济起见, 应该最小量地使用乘法器。

[0030] 图 2 显示了另一种传统数字接收波束形成器架构 201。该形成器 201 为图 1 中波束形成器 101 的改进, 基于数字信号处理的内插译码, 此处内插可看作为依据紧随低通滤波的系数  $L$  (在每对内插输入采样之间插入  $L-1$  的零值采样, 此处通常  $L = 4$ ) 提高采样频率的序列。因为滤波操作的线性, 在信道求和之前或之后执行滤波, 具有同样的结果。

[0031] 波束形成器架构 201 包括多个信道 203-1、203-2、203-3、...、203-E (通称为 203), 求和单元 205 以及插值滤波器 (低通滤波器) 225。每个信道 203 接收作为输入的来自超声波换能器阵列的元件 (图中未表示出来) 的已放大、已滤波并且已数字化 (离散时间) 的信号 107-1、107-2、107-3、...、107-E。每个信道 203 包括双端口延迟存储器 209、求和控制器 211、切趾乘法器 213、延迟控制器 215 和切趾控制器 217。

[0032] 波束形成器架构 201 中的求和单元 205 以采样频率  $f_s$  的  $L$  倍进行操作, 即  $Lf_s$ , 与采样频率的系数提高到  $L$  相一致。对于每个输入信号采样, 有  $L$  个信道输出采样, 因而允许延迟解析比采样频率  $f_s$  大  $L$  倍。然而可以使用任意整数采样系数  $L$ , 以使用  $L = 4$  为例。

[0033] 在每个信道 203, 整数延迟是通过延迟控制器 215 从延迟存储器 209 中选取合适的信号采样来实现的。而二次采样延迟则是通过从延迟存储器 209 读取延迟信号采样来创建的, 利用切趾控制器 217 选取的权重对信号采样 213 进行切趾, 并将已延迟、加权的信号采样加到提高采样频率信道输出 223 中的  $L$  采样中的一个。至于该已延迟、加权的信号采样要加到  $L$  采样中的哪一个输出, 是由求和控制单元 211 在由延迟控制器 215 产生的二次采样延迟信号 221 的控制下实施该选择。求和控制单元 211 由门装置, 如与 (AND) 门, 和控制电路组成 (可选择地, 可以将门装置集成在求和单元 205, 而求和控制单元 211 中仅保留控制电路)。控制电路将二次采样延迟信号 221 同切趾信号流中代表当前采样位置 (0 到

L-1) 的信号进行比较, 并允许在切趾信号流里, 将已延迟、切趾的信号仅加在正确的信号采样中, 而在其它信号采样中插入 0。执行控制电路的一个简单实现方法是利用查找表, 例如, 如果 L = 4, 则可用 16 字长的查找表。

[0034] 插值滤波器 225 可以是  $(4 \times L)$  抽头的以提高的采样频率  $L \times f_s$  操作的有限脉冲响应 (finite impulse response, FIR) 的低通滤波器, 减少 (抽取) 提高采样频率的加法器 205 输出中的信号采样的数量, 采样频率回退到  $f_s$ 。插值滤波器 225 仅需要计算求和单元 205 的每个  $L^{\text{th}}$  输出, 执行滤波器 225 所需要的乘法器 / 加法器数量减少到 4 (未图示)。

[0035] 在加法器 205 之后, 在每个信道 103 中波束形成器 201 的架构使用单个值滤波器 225 取代内插器 111, 从而减少了硬件资源的数量。只需从每个信道 203 的延迟存储器 209 的输出取样中读取一个取样。如果提高到 4 倍采样频率, 通常要求 4 个乘法器的后求和 (post-summation) 插值滤波器 225, 来取代每一个都要求一个乘法器的插值滤波器 111, 减少了电路中乘法器的总数。例如, 对于 32 信道的波束架构 201, 相对于图 1 所示的波束形成器架构 101, 将减少 28 个乘法器 ( $32-4 = 28$  个乘法器)。然而, 每个孔径元件需要一个切趾乘法器 213。

[0036] 图 3 显示了根据本发明的数字接收波束形成器架构 301, 其将切趾乘法器的数量减少为原来的  $\frac{1}{N}$ 。如果用于实现架构 301 的电路技术能够比输入采样频率  $f_s$  快 N 倍操作 (此处 N 可以是 L 的整数倍), 拥有  $N \times M$  字的双端口延迟存储器是可用的 (此处 M 是换能器元件所需的最大尺寸, 通常为 256), 那么 N 个换能器孔径元件就可以共享一个信道, 而信道数量可以从 E 减少到  $\frac{E}{N}$  (此处 E 是孔径中元件的数量), 因而切趾乘法器的数量减少为原来的  $\frac{1}{N}$ 。

[0037] 波束形成器 301 包含多个信道 303-1、...、303- $\frac{E}{N}$  (通称 303, 图中只显示了第一个 303-1 和最后一个 303- $\frac{E}{N}$  两个信道), 求和单元 305, 子求和加法器 335-1、335-2、335-3、...、335-N (通称 335), 延迟单元 325-1、325-2、325-3、...、325-N 以及插值滤波器 322。波束形成器 301 一共有 E 个输入 (图 3 中只示出了前 N 个输入), 与孔径元件相关联的每个输入 107-1、107-2、107-3、...、107-N。每个信道单元 303 从超声波感应阵列 (未图示) 的 E 个孔径元件接收作为输入的 N 个经放大、滤波并数字化的信号 107-1、107-2、...、107-N, 并且包括复用器 308、双端口延迟存储器 309、求和控制器 311-1、311-2、311-3、...、311-N (通称 311)、切趾乘法器 313、延迟控制器 315、切趾控制器 317 以及解复用寄存器 312-1、312-2、312-3、...、312-N (通称 312)。

[0038] 每个信道 303 的双端口延迟存储器 309 被均分成 N 个大小相等的区域, 分别分配给 N 个输入 107 中的一个。

[0039] 波束形成器 301 中的每个信道 303, 以时分复用方式复用 308, 并延迟 309 以及切趾 313 输入信号 107。之后在输出端该复用信号被解复用 312, 被选通 311, 并被耦合到 N 个子求和加法器 335-1、335-2、335-3、...、335-N。通过延迟单元 325-1、325-2、325-3、...、325-N 对该子求和加法器 335 的输出进行时间对位 (例如使用移位寄存器来实现), 并进行求和 305。该求和信号被耦合到计算该输出波束形成信号 323 的插值滤波器 322 滤波。

[0040] 信道 303 的时分复用操作是基于比输入信号采样的采样频率  $f_s$  高 N 倍的时钟电路（未图示）。图 4 显示了  $N = 4$  的情况下的信道输入时序，以及 1024 字的延迟存储器 309。来自超声波换能器元件的信号的采样 107-1、107-2、107-3、…、107-N 以采样时钟频率  $f_s$  到达输入端，被复用 308，并在输入控制器（未图示）生成的写地址指针 401 的控制下，被写入双端口延迟存储器 309 的不同部分。所有信道都需要单独的一组输入控制信号（写地址）。允许给每个信号采样 107 分配一个电路时钟周期  $T_{CK}$ （采样时钟的  $\frac{1}{N}$ ），用于写入到存储器 309。

[0041] 写地址指针 401（如果  $M = 256$  则为 [9:8] 比特）的两个最高有效位（Most Significant Bits, MSB）用于控制复用器 308，其不断从一次写入改变到下一次写入，以为代表不同孔径元件的信号采样选择存储器 309 的不同区域。最低有效位 ([7:0]) 在每个采样周期仅增长一次，每 N 个电路时钟增长一次，以将每个元件的输入取样写入分配给每个元件的存储器分区（例如四等分）的连续地址。

[0042] 应该理解到，由于电路时钟的原因，可能要在本发明框图的不同位置插入寄存器，在此情况下，本领域技术人员知道，需要相应地调整时序图。对时序图做修改例如寄存器的插入，以及时序图相应的调整不会影响本发明的实质。

[0043] 信道的输出操作是在每个信道的延迟 315 与切趾控制器 317 的控制下进行的。根据每个超声波换能器的探针与操作模式，信道 315 与切趾控制器 317 可以用系统控制器（未图示）生成的参数进行编程。延迟 315 和切趾控制器 317 在主时钟控制器（未图示）生成“开始”信号的时候，开始他们的每个发送 / 接收事件的操作，之后他们自动操作直到发送 / 接收事件结束。

[0044] 与输入一样，输出操作也是时分复用的。在每一个采样周期，延迟控制器 315 和切趾控制器 317 为换能器元件生成延迟和切趾控制信号 319、321，N 个电路时钟的每一个都会在采样时钟周期内出现。在  $N = 4$  的例子中，主时钟控制器（未画出）生成的 2 位 (bit) 信号识别出四个换能器元件 107-1、107-2、107-3 以及 107-4 中哪一个在每个电路时钟周期内都被处理，并且也用作为双端口存储器读地址指针 401 中的两个最高有效位。为了扩展，例如，如果  $E = 128$ ，主时钟控制器（未画出）生成的信号将是 7 位而不是 2 位。从各个由延迟控制器 315 的整数延迟 319 指示的存储器 309 的四等分中的地址，读取属于各个时钟周期内被处理的元件的信号，乘上由切趾控制器 317 生成的各个切趾权重，并存储在四个输出解复用寄存器 312-1、312-2、312-3、312-4 其中的一个。延迟的二次采样部分被存储在每个元件的不同求和控制单元 311-1、311-2、311-3、311-4 中，之后所存储的值被用于选取四个采样中的一个，按照延迟采样被添加到其中的提高采样频率的求和序列。

[0045] 求和控制单元 311 可以是 2 位的寄存器，以存储二次采样延迟，以及用查找表可以实现的比较器（未图示）。该查找表将存储于寄存器中的二次采样延迟与当前提高采样频率的采样数（例如 4 个内插值系数 L 为 0, 1, 2, 3）进行比较；当比较器探测到四个信号中一个，按照该采样求和，接着同样地添加二次采样延迟，就将使得已解复用、已延迟和已切趾的信号被加入到各自的子求和加法器 335。执行求和的门装置可以在求和控制单元 311 中或子求和加法器 335 中。

[0046] 图 5 显示了  $N = L = 4$  时的信道输出操作的时序图。为便于理解，只示出了一个

输出信号的波形转换。

[0047] 由于时分复用,元件0到1、1到2和2到3之间有一个电路时钟延迟,因而出现在子求和加法器335-1输出的元件1,5,9,...的求和信号会比出现在子求和加法器335-2等的输出的元件的求和信号2,6,10,...早一个电路时钟。作为补偿,子求和加法器335-1的输出被延迟N-1个电路时钟周期325-1,子求和加法器335-2的输出做N-2个电路时钟周期延迟325-2等等,以致当N个子求和被添加到一起的时候,他们都是时间对位的。

[0048] 可以根据现有的延迟生成算法来设计延迟控制器315,例如分段线性拟合或中值算法或者其它。多重延迟生成器可以是时分复用的,来为多种元件生成延迟,或者优选地,增强延迟生成器来依次地为所有元件生成延迟。切趾控制器317通常为分段线性拟合型,并且对于延迟控制器315,可使用多种复用延迟切趾生成器或增强切趾生成器。很多情况下,可以配置该设计,以致在信道输入端复用的元件在几何上相邻;然而对于一个信道的所有多路复用元件,使用相同切趾但是不同延迟是可接受的,结果是更简单的切趾控制器317。

[0049] 图3中的波束形成器也可以生成P个平行波束。第一种情况下,当电路运行以 $P \times L$ 倍采样频率 $f_s$ 运行时,此处P为平行波束数量,L为内插系数,仅当N=L时,元件被复用到每个信道,然而可以以时分复用方式生成P个平行波束。例如,如果期望的平行波束数量为2(P=2),并且波束形成器的输入数N=4,则该架构必须运行8倍的采样频率 $f_s$ 。采样周期 $T_s$ 期间的前4个电路时钟周期(1-4)被用于处理来自使用第一组延迟的四个换能器元件,并切趾权重以形成第一个波束,而同样的时间周期 $T_s$ 内的接下来4个电路时钟周期(5-8)被用于处理使用第二组延迟的四个换能器元件,并切趾权重来形成第二个波束。求和单元305、子求和加法器335以及插值滤波器322则会交替处理第一波束一个信号和第二波束的一个信号。

[0050] 如果必须生成P个平行波束,而电路只以采样频率的L倍运行,然而必须在每信道所处理的换能器元件数与平行波束数之间进行权衡,即一个信道只能处理 $N = \frac{L}{P}$ 个元件。

[0051] 图6示出了本发明的另一种实施例601,在此修改波束形成器架构301以处理每个信道的 $N = \frac{L}{P}$ 个孔径元件,来生成P个平行波束。波束形成器601包含多个信道603-1,...,603- $\frac{E}{N}$ (通称603,图中只示出了第一个和最后一个信道),P个求和单元605-1,...,605-P,L=(P)(N)个子求和加法器635-1,...,635-N,和635-(PN-N+1),...,635-PN,以及延迟单元625-1,...,625-N和625-(PN-N+1),...,625-PN和P个插值滤波器622-1,...,622-P。

[0052] 每个信道603接收作为输入的 $N = \frac{L}{P}$ 个来自超声波换能器阵列(未画出)的E个孔径元件的子集的经放大、滤波以及数字化的信号107-1,...,107-N,并包括复用器608,双端口延迟存储器609,求和控制器611-1,...,611-N和611-(PN-N+1),...,611-PN,切趾乘法器613,延迟控制器615,切趾控制器617和解复用寄存器612-1,...,612-N和612-(PN-N+1),...,612-PN。

[0053] 每个信道603的双端口延迟存储器609被分成N个区域,每个分别分配给N个输

入 107 中的一个。

[0054] 波束形成器 601 的每个信道 603 以时分复用方式复用 608，并延迟 609 以及切趾 613N 个输入信号 107。然后在输出端该复用信号被解复用 612，被选通 611，并被耦合到 N 个子求和加法器 635-1, ..., 635-N 和 635-(PN-N+1), ..., 635-PN。由各自的信道 603 处理该 N 个信号 107 中的每一个 P 次，每次对应 P 个输出平行波束的一个。图 6 示出了  $P \times N$  个解复用寄存器 612，以及被组合成每组 N 个单元共 P 组的求和控制器 611 每组处理一个平行波束的信号。通过迟延单元 625-1, ..., 625-N 和 625-(PN-N+1), ..., 625-PN（如采用移位寄存器）来对子求和加法器 635 的输出作时间对位，并一起求和 605。该  $P \times N$  个子求和加法器 635 和延迟单元 625 也被组合成  $P \times N$  组，同时每 P 组耦合到一个求和单元 605。每个求和信号被耦合到 P 个插值滤波器 622-1, ..., 622-P 中的一个，在他们的输出端分别生成波形形成信号 623-1, ..., 623-P。

[0055] 如果用于构造图 6 所示架构的电路元件能以大于  $L \times f_s$  的操作频率运行，可采用时分复用方式操作该架构来生成为 P 个求和组中的每一个生成两个或多个平行波束。

[0056] 图 3 和图 6 所示本发明的实施例描述为最有效的情形，其电路时钟频率是内插系数 L 乘以采样频率  $f_s$  的整数倍 ( $f_{clk} = K \times L \times f_s$ )，并且所有电路时钟周期都得到了利用。如果可用的电路时钟频率大于最小需要，或不是内插系数 L 的整数倍，通过在额外时钟周期内保持电路处于空闲状态，仍可应用本发明的架构。如果延迟存储器和复用器的运行频率为采样频率的整数倍但小于  $L \times f_s$ ，然而本发明架构依然可以应用，只是每个信道输入数 N 要进行相应减少。

[0057] 前述已对本发明的一个或多个实施例进行了描述，然而，应该能够理解，在不背离本发明的精神与范畴的情况下，可对本发明进行各种变更。相应地，其它实施例也在后述权利要求的范围内。

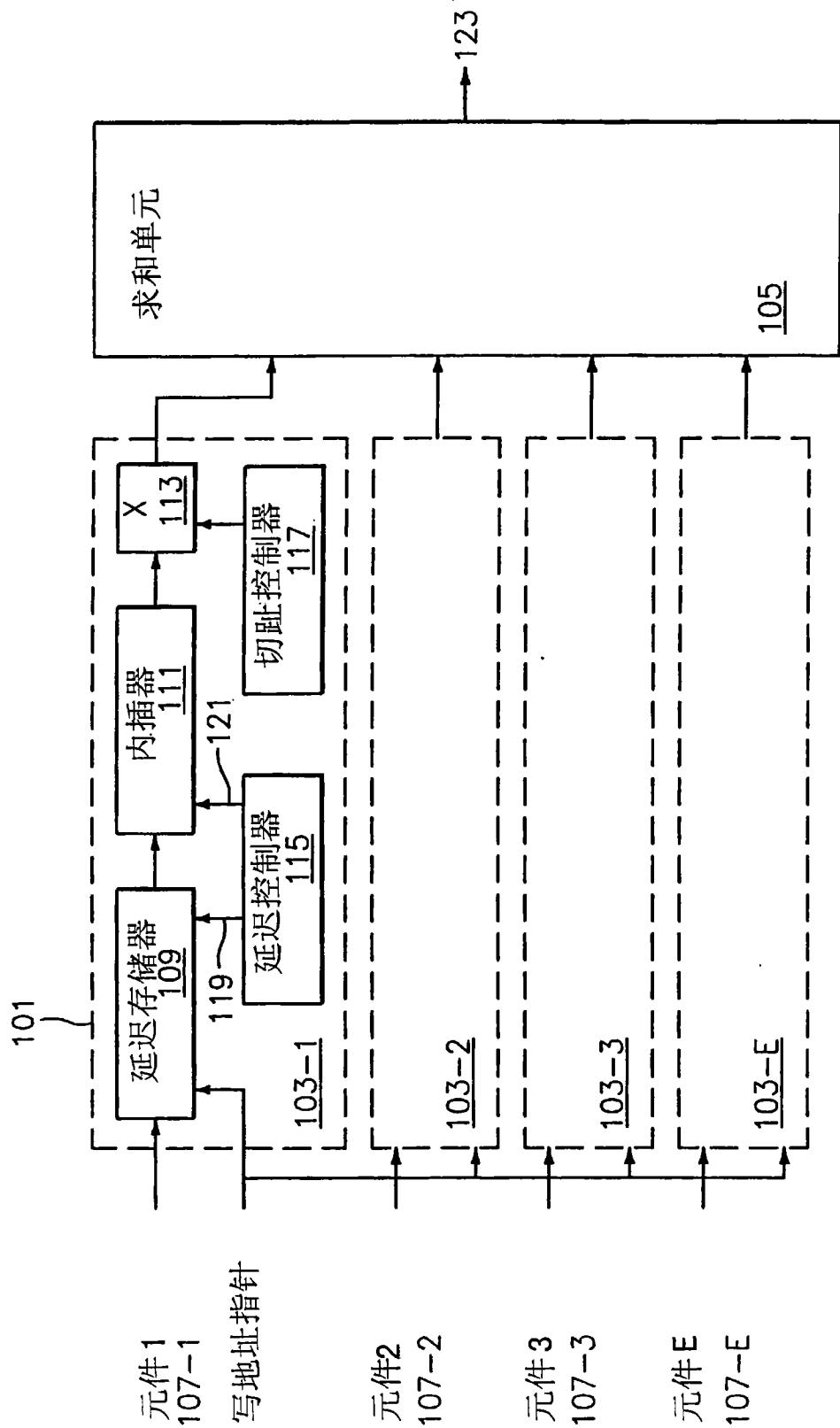
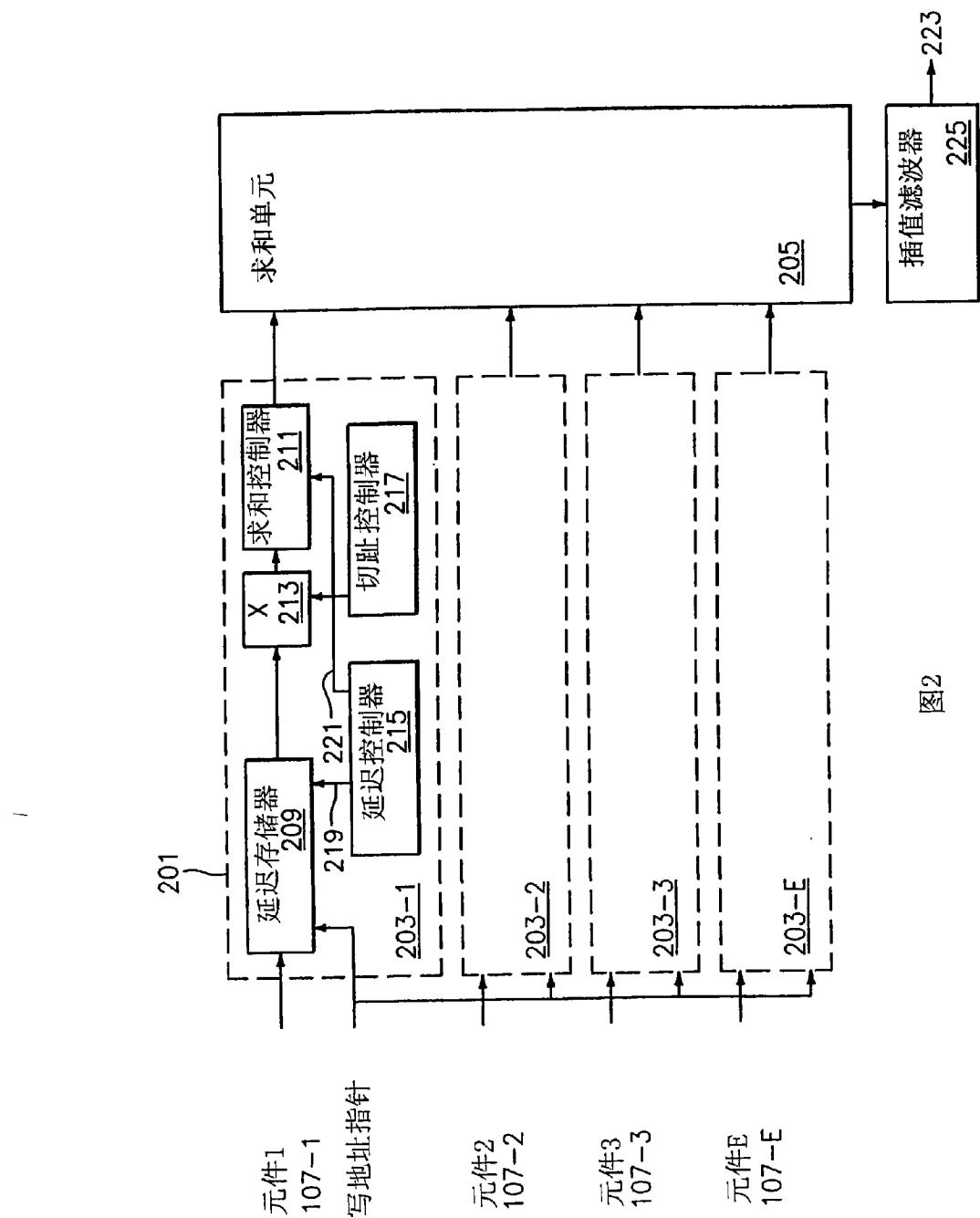


图 1



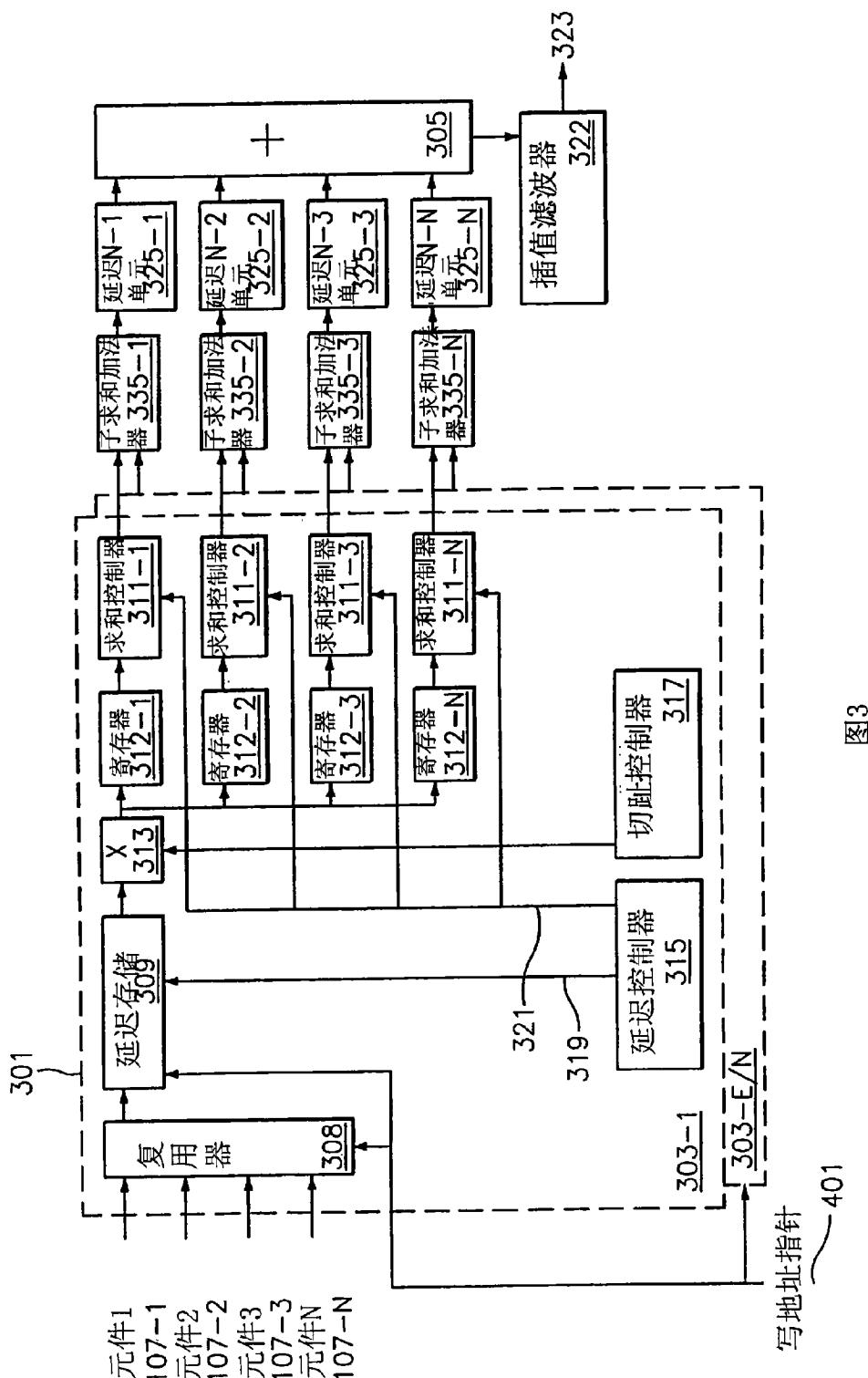


图3

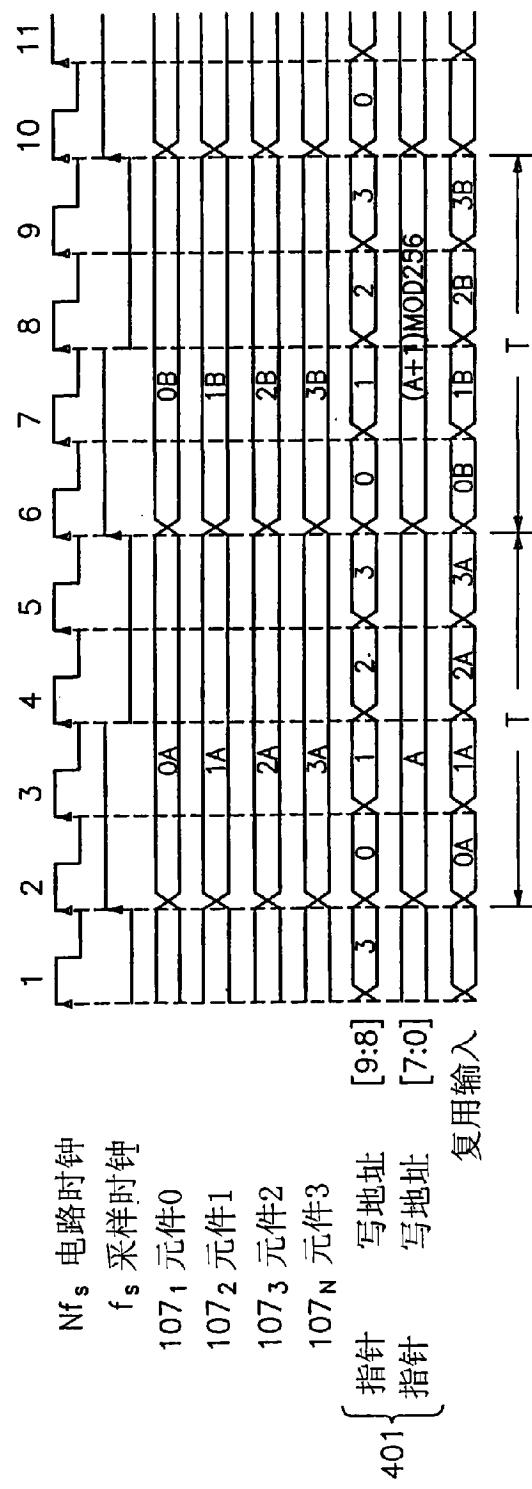
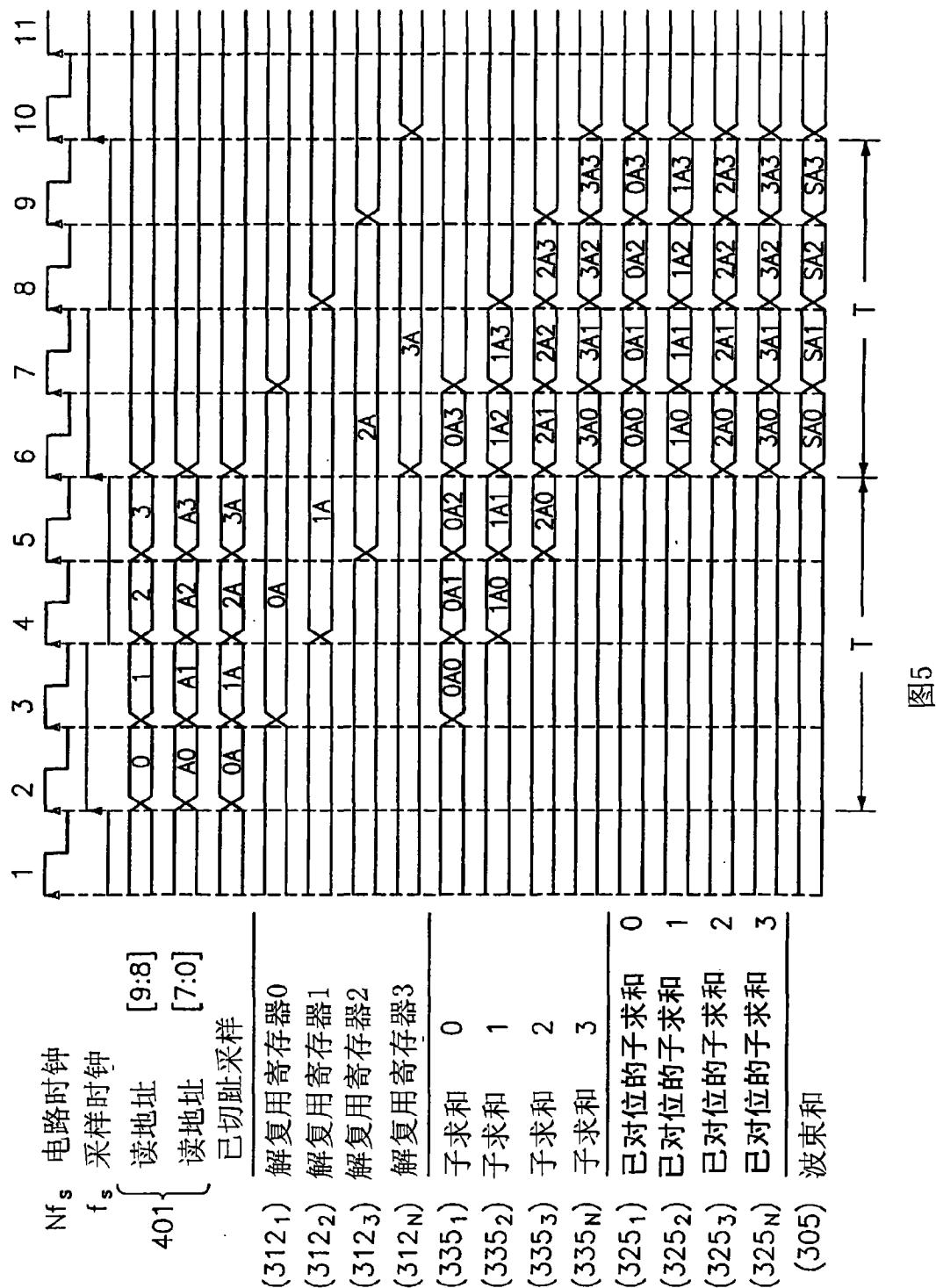


图4



5

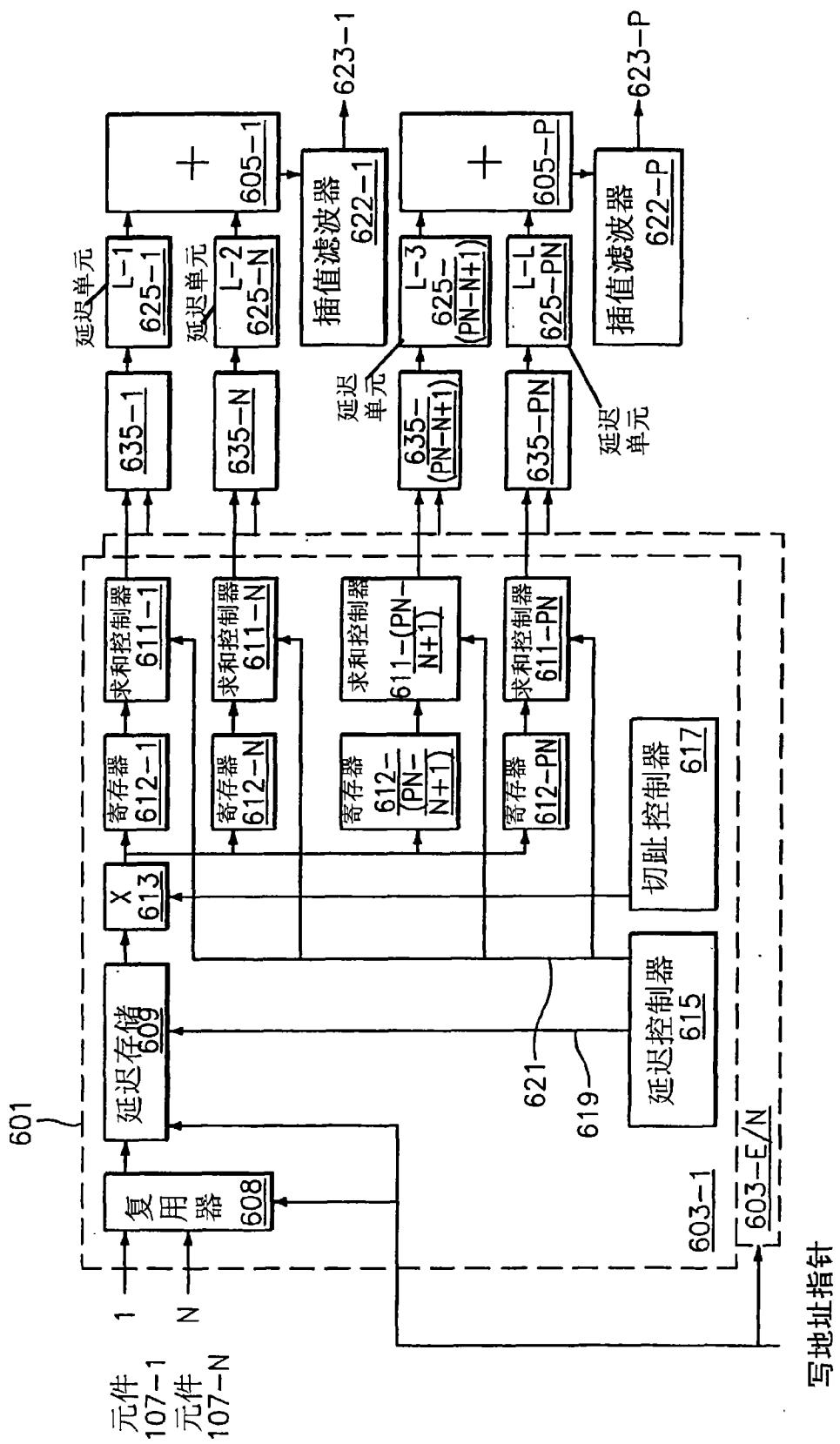


图6

写地址指针

专利名称(译)	超声波接收波束形成器		
公开(公告)号	<a href="#">CN101427928B</a>	公开(公告)日	2013-08-07
申请号	CN200810175557.3	申请日	2008-11-07
[标]申请(专利权)人(译)	日立阿洛卡医疗株式会社		
申请(专利权)人(译)	阿洛卡株式会社		
当前申请(专利权)人(译)	日立阿洛卡医疗株式会社		
[标]发明人	R·亚历山德鲁		
发明人	R·亚历山德鲁		
IPC分类号	A61B8/00		
CPC分类号	G10K11/346 G03B42/06		
代理人(译)	程伟 王锦阳		
审查员(译)	陈淑珍		
优先权	11/936245 2007-11-07 US		
其他公开文献	<a href="#">CN101427928A</a>		
外部链接	<a href="#">Espacenet</a> <a href="#">Sipo</a>		

#### 摘要(译)

本发明提供一种超声波接收波束形成器，其中在每个波束形成器信道的输入端复用来自两个或更多个孔径元件的信号，在延迟存储器的不同分区进行存储，以时分复用方式延迟以及切趾，在信道输出端进行解复用，并在以提高的采样频率运行的不同求和单元进行求和。然后对该部分和进行时间对位，进行求和以生成全部的提高采样频率的波束总数，在插值滤波器中进行滤波、抽取以生成波束形成信号。

