



(12) 实用新型专利

(10) 授权公告号 CN 201578274 U

(45) 授权公告日 2010.09.15

(21) 申请号 200920296821.9

(22) 申请日 2009.12.31

(73) 专利权人 深圳市蓝韵实业有限公司

地址 518034 广东省深圳市福田区景田路碧  
景园 E 栋 408-413 室

(72) 发明人 孟国海

(51) Int. Cl.

A61B 8/00(2006.01)

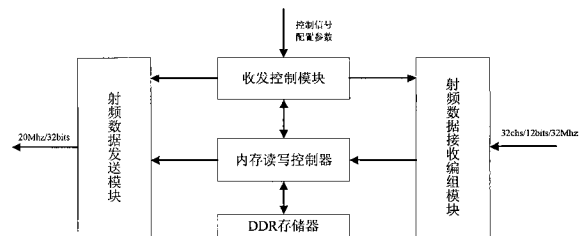
权利要求书 1 页 说明书 3 页 附图 3 页

(54) 实用新型名称

一种高速 B 超射频数据采集装置

(57) 摘要

本实用新型公开了一种高速 B 超射频数据采集装置,包括射频数据接收编组模块、射频数据发送模块、收发控制模块、内存读写控制器和双倍数据速率 DDR 存储器,所述内存读写控制器分别与  
所述收发控制模块、所述射频数据接收编组模块、  
所述射频数据发送模块和所述双倍数据速率 DDR  
存储器相连,所述收发控制模块分别与所述射频  
数据接收编组模块和所述射频数据发送模块相  
连。本实用新型高速 B 超射频数据采集装置在现  
有 B 超诊断仪基础上,实时采集每个超声回波通  
道的高速 RF 数据,保证了回波信息的完整性。



1. 一种高速 B 超射频数据采集装置,其特征在于:包括射频数据接收编组模块、射频数据发送模块、收发控制模块、内存读写控制器和双倍数据速率 DDR 存储器,所述内存读写控制器分别与所述收发控制模块、所述射频数据接收编组模块、所述射频数据发送模块和所述双倍数据速率 DDR 存储器相连,所述收发控制模块分别与所述射频数据接收编组模块和所述射频数据发送模块相连。

2. 根据权利要求 1 所述的高速 B 超射频数据采集装置,其特征在于:所述射频数据接收编组模块与 B 超系统的 ADC 模块输出端口相连。

3. 根据权利要求 2 所述的高速 B 超射频数据采集装置,其特征在于:所述 B 超系统设为 32 通道。

4. 根据权利要求 3 所述的高速 B 超射频数据采集装置,其特征在于:所述 ADC 模块输出端口的数据位宽设为每通道 12 位。

5. 根据权利要求 4 所述的高速 B 超射频数据采集装置,其特征在于:所述射频数据接收编组模块将所述 ADC 模块输出端口输出的数据分配到 6 个 64bits 的数组中。

6. 根据权利要求 5 所述的高速 B 超射频数据采集装置,其特征在于:非实时传送时,所述内存读写控制器对所述双倍数据速率 DDR 存储器进行缓冲模式读写控制。

7. 根据权利要求 6 所述的高速 B 超射频数据采集装置,其特征在于:实时传送时,所述内存读写控制器对所述双倍数据速率 DDR 存储器进行乒乓帧模式读写控制。

## 一种高速 B 超射频数据采集装置

### 技术领域

[0001] 本实用新型涉及超声成像技术领域,具体涉及一种高速 B 超射频数据采集装置。

### 背景技术

[0002] 医用超声回波信号中包含丰富的人体组织信息,比如回波强度和位置反映了结构信息,回波信号的相位变化反应了组织中反射体的位移信息,可以用来观察诸如血流等现象。对射频 (RF, Radio Frequency) 信号的更多分析还可以得出诸如人体组织超声衰减系数、弹性模量等诸多特征。目前的 B 型超声主要是利用回波的位置和强度信息,建立组织的二维图像。现代超声诊断仪器的发展,对提取人体组织更多特征提出了要求,也产生了大量的新技术。这些技术大多是要基于超声回波的 RF 信号处理来完成的。因此 RF 信号的采集、储存和传送在现代 B 超中就变得非常必要。由于常用的数据总线 (PCI/USB2.0) 传输带宽的限制,目前可行的 RF 信号采集方法是将采集点设定在波束合成模块之后,对合成后的一路 RF 信号进行采集和传送。这个方法实现了原始 RF 信号 (也称为“raw data”) 的采集和传送,满足一定的 RF 信号处理需求。但是,对于某些研究工作,比如新的聚焦方式、相干成像、傅里叶成像等,这样采集到的 RF 信号还是不够的。这些研究需要采集波束合成之前由 AD 转换器直接出来的各通道原始信号。假设是一个 32 通道的系统,则数据采集和传送量为上述方法的 32 倍。对于更高端的机器,接收通道为 48 或 64,则数据量更是庞大。不仅目前的数据总线不能满足实时数据的传送要求,即使现有的 SRAM 和 DRAM 技术,如果不采取必要的手段,其速度也无法完成数据缓存的要求。

[0003] 综上所述,现有技术的 B 超 RF 数据采集装置是在波束合成单元之后,对已经合成的一路波束进行 RF 数据采集,其合成 RF 信号的幅度和相位是所有通道 RF 信号幅度和相位的叠加。对于某些成像方法和特征提取算法而言,其信息精度已经大大降低,不能满足分析的需要。对于超声信号更精细的分析,需要建立在了解所有通道的回波幅值和相位的基础上。

### 实用新型内容

[0004] 本实用新型要解决的技术问题是提供一种高速 B 超射频数据采集装置,克服现有技术的 B 超 RF 数据采集装置只能在波束合成之后提取 RF 数据,信息精度不高的缺陷。

[0005] 本实用新型为解决上述技术问题所采用的技术方案为:

[0006] 一种高速 B 超射频数据采集装置,包括射频数据接收编组模块、射频数据发送模块、收发控制模块、内存读写控制器和双倍数据速率 DDR 存储器,所述内存读写控制器分别与所述收发控制模块、所述射频数据接收编组模块、所述射频数据发送模块和所述双倍数据速率 DDR 存储器相连,所述收发控制模块分别与所述射频数据接收编组模块和所述射频数据发送模块相连。

[0007] 所述的高速 B 超射频数据采集装置,其中所述射频数据接收编组模块与 B 超系统的 ADC 模块输出端口相连。

[0008] 所述的高速 B 超射频数据采集装置,其中所述 B 超系统设为 32 通道。

[0009] 所述的高速 B 超射频数据采集装置,其中所述 ADC 模块输出端口的数据位宽设为每通道 12 位。

[0010] 所述的高速 B 超射频数据采集装置,其中所述射频数据接收编组模块将所述 ADC 模块输出端口输出的数据分配到 6 个 64bits 的数组中。

[0011] 所述的高速 B 超射频数据采集装置,其中非实时传送时,所述内存读写控制器对所述双倍数据速率 DDR 存储器进行缓冲模式读写控制。

[0012] 所述的高速 B 超射频数据采集装置,其中实时传送时,所述内存读写控制器对所述双倍数据速率 DDR 存储器进行乒乓帧模式读写控制。

[0013] 本实用新型的有益效果:本实用新型高速 B 超射频数据采集装置在现有 B 超诊断仪基础上,实时采集每个超声回波通道的高速 RF 数据,保证了回波信息的完整性。

### 附图说明

[0014] 本实用新型包括如下附图:

[0015] 图 1 为本实用新型高速 B 超射频数据采集装置示意图;

[0016] 图 2 为本实用新型通道数据分组方式示意图;

[0017] 图 3 为本实用新型分组后通道数据的存取时序;

[0018] 图 4 为本实用新型射频数据接收编组模块示意图;

[0019] 图 5 为本实用新型射频数据发送模块示意图。

[0020] 图 6 为本实用新型与 B 超系统的连接示意图。

### 具体实施方式

[0021] 下面根据附图和实施例对本实用新型作进一步详细说明:

[0022] 如图 1 所示,本实用新型高速 B 超射频数据采集装置,包括射频数据接收编组模块、射频数据发送模块、收发控制模块、内存读写控制器和双倍数据速率 DDR 存储器,内存读写控制器分别与收发控制模块、射频数据接收编组模块、射频数据发送模块和双倍数据速率 DDR 存储器相连,收发控制模块分别与射频数据接收编组模块和射频数据发送模块相连。

[0023] 如图 2 和图 3 所示,本实用新型高速 B 超射频数据采集装置数据输入端来自 32 通道 B 超系统的每通道 12 位 ADC 模块输出端口,每一通道 RF 信号的传输速率为  $32\text{MHz} \times 12\text{Bbits} = 384\text{Mbps}$ ,32 个通道所需要的传输速率为  $384\text{Mbps} \times 32\text{chs} = 12288\text{Mbps} \approx 12.3\text{Gbps}$ 。将通道数据编组后,数据位宽为 64bits,因此要求 RAM 的存取速度或计算机接口的传送速度为 192MHz。考虑到一个适当的工作效率,这里取 75%,则要求 RAM 的存取速率为  $192\text{MHz} \div 75\% = 256\text{MHz}$ 。选取性能高于 DDR/266MHz 的 DRAM 作为缓存即能够满足存取的速度要求。本实用新型采用了 DDR2166MHz 作为缓存 RAM,其内部采用脉冲上升沿和下降沿分别做一次存取的逻辑,工作频率可以到 333MHz。如果 PCI 接口选用 PCI 2.0,其可以工作在 64bits 264MB/s 的传送速率,也可以满足实时传送的速度要求。 $12\text{bits} \times 32 = 384\text{bits}$  的 RF 数据被分组在 6 个 64bits 的数组内。通道 0- 通道 4 的数据在第一个 64bits 长字中,共占据了 60bits,高位剩余的 4 个 bits 存放通道 30 的最低 4 位

bit[3:0];通道 5- 通道 9 的 RF 数据被分组到第二个 64bits 长字中,最高 4 位存放通道 30 的 bit[7:4],通道 10- 通道 14 的 RF 数据被分组到第三个 64bits 长字中,最高 4 位存放通道 30 的 bit[11:8]。以此类推,第 4 到第 6 个长字分别存放通道 15 到通道 29 的 RF 数据,第 4 到第 6 个长字的高 4 位分别用来存放通道 31 的 [3:0], [7:4] 和 [11:8]。

[0024] 如图 4 和图 5 所示, B 超控制器通过配置总线对收发控制模块的功能操作设置操作模式和参数。其中包括对数据是缓存还是实时传送,数据采集开始的条件和结束条件等。相应地内存读写控制器对双倍数据速率 DDR 存储器采取两种控制模式,即非实时传送时的缓冲模式和实时传送时的乒乓帧模式。如果收发控制模块设置为直接数据传送(实时传送),内存读写控制器采取乒乓帧模式对双倍数据速率 DDR 存储器进行读写控制:内存读写控制器把双倍数据速率 DDR 存储器乒乓帧的一帧设置为写状态,另一帧设置为读状态。设置为读状态的一帧由射频数据发送模块将 RAM 地址连接到 PCI 接口的局部总线,PCI 接口可以将该部分 RAM 映射到上位 PC 机 RAM 地址空间,然后,上位 PC 机通过 PCI 的 DMA 操作,将数据传送到上位 PC 机 RAM 之中,供后续进行相关分析使用。如果选择缓冲模式(非实时传送),内存读写控制器将双倍数据速率 DDR 存储器乒乓帧的两帧 RAM 都设置为写状态。当设置的结束条件满足后,内存读写控制器通知上位 PC 机,然后进入读状态。上位 PC 机可以用比较低的速率读取数据。射频数据接收编组模块内部的基本电路结构如图 4 所示。32 通道射频数据(时钟为 32Mhz,数据宽度为 12bits)同时送至射频数据接收编组模块,由 FPGA 内部逻辑电路进行分组,同时产生 192Mhz 编组后数据时钟(芯片内部实现时钟 6 倍频),按多路选择器 1-6 轮转输入规则,将数据依次存入 FIFO。而 FIFO 输出端口是直接连接到内存读写控制器,FIFO 在构建的时候,提供了外部读数据时钟输入,外部读数据使能输入,FIFO 半满状态信号输出,以及 64bits 的数据总线。

[0025] 如图 6 所示,为本实用新型高速 B 超射频数据采集装置的应用实例。射频数据收发控制器(RF data Rx/Tx controller)、DDR 控制器(DDRcontroller)和 DDR 存储模块(DDR module)为本实用新型高速 B 超射频数据采集装置。其他部分为 B 超原有模块。从超声阵列换能器来的信号通过探头接口板(Probe interface board)传送到 B 超的收发切换开关(TR Switch),然后通过 VCAs 的放大处理被送到 ADCs 进行模数转换。经过 ADCs 获得的数字 RF 回波信号一方面被送往 Rx FPGAs 进行波束合成的处理,形成扫描波束数据,另一路被送往 RF data Rx/Txcontroller,32 路的 RF 数据被编组进行缓冲存储。RF data Rx/Tx controller 的射频数据发送模块负责和 PCI 控制器的接口控制,PCI 控制器通过 RFdata controller 的射频数据发送模块实现 RF 数据缓冲 RAM 的地址映射操作。通过 PCI 的 DMA 通道,PC 将 DDR Module 中的 RF 数据传向计算机内存,进行进一步处理。

[0026] 本领域技术人员不脱离本实用新型的实质和精神,可以有多种变形方案实现本实用新型,以上所述仅为本实用新型较佳可行的实施例而已,并非因此局限本实用新型的权利范围,凡运用本实用新型说明书及附图内容所作的等效结构变化,均包含于本实用新型的权利范围之内。

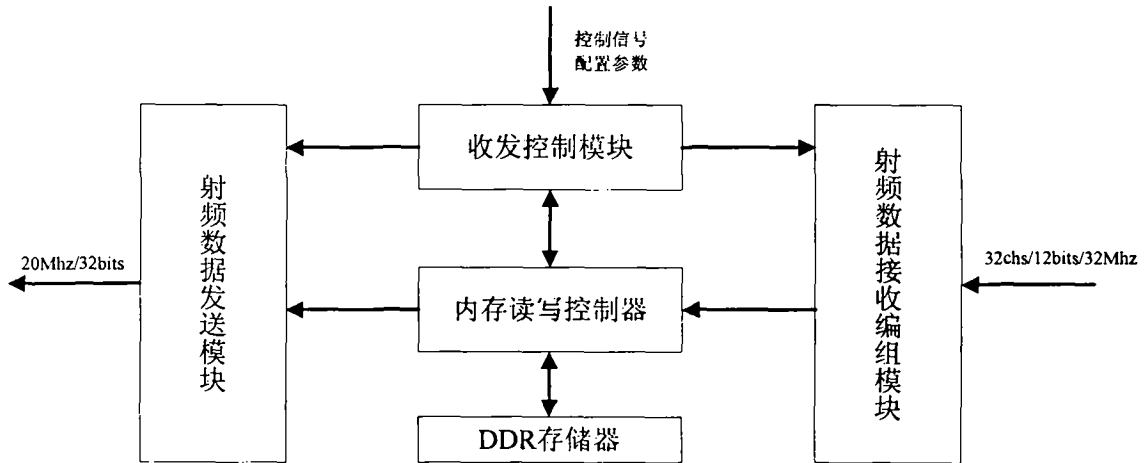


图 1

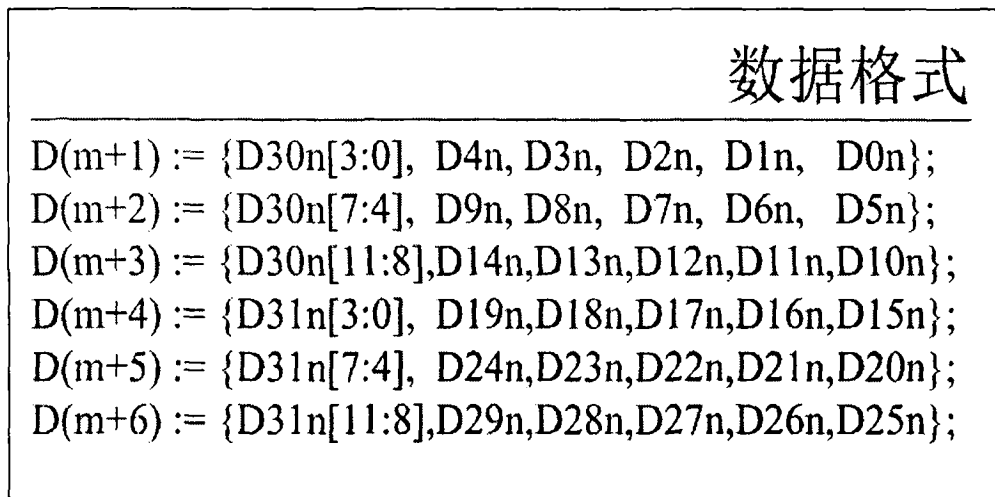


图 2

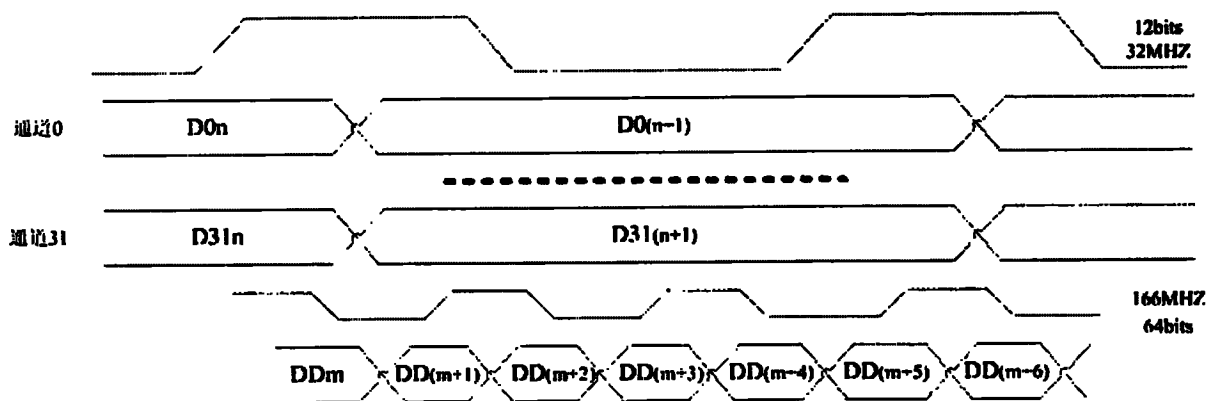


图 3

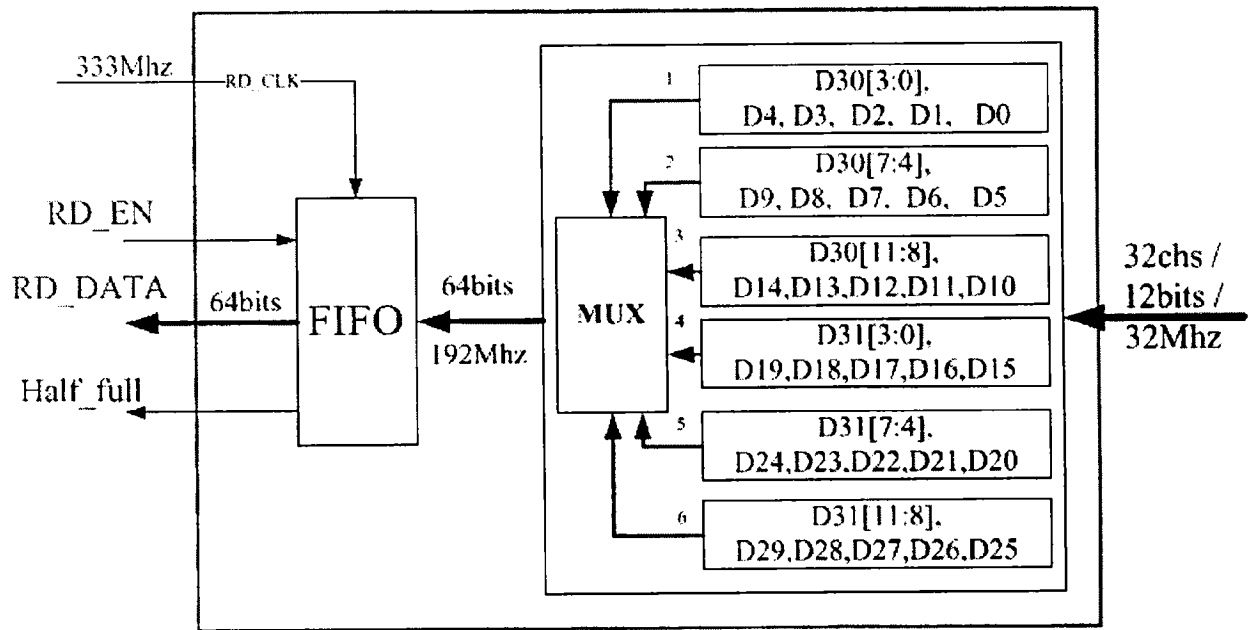


图 4

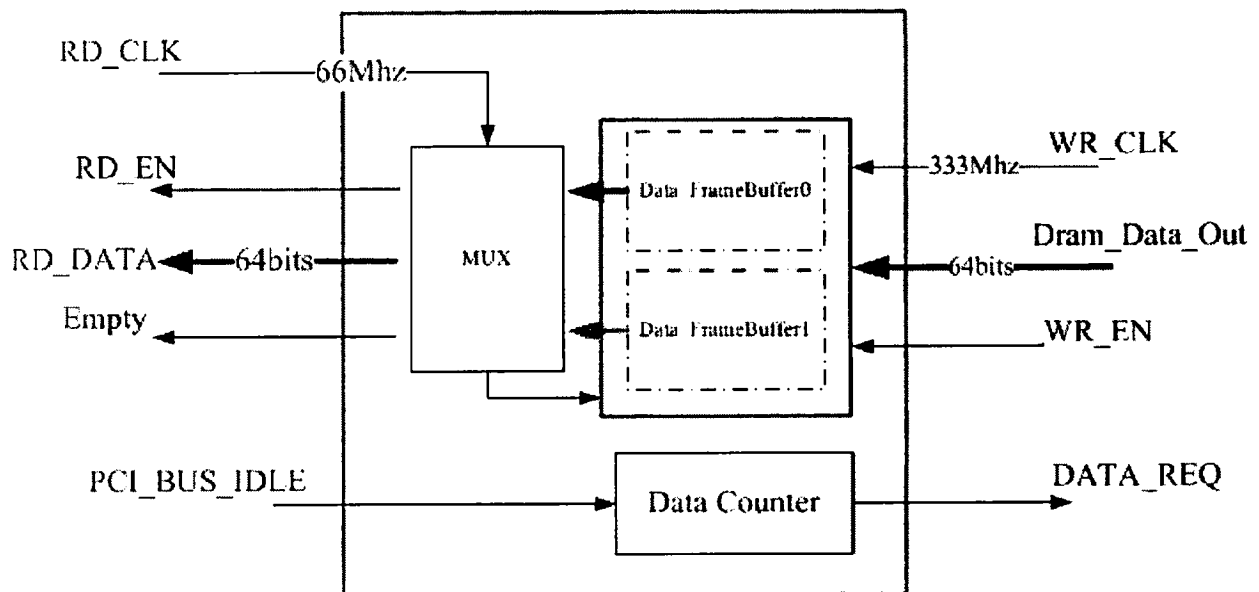


图 5

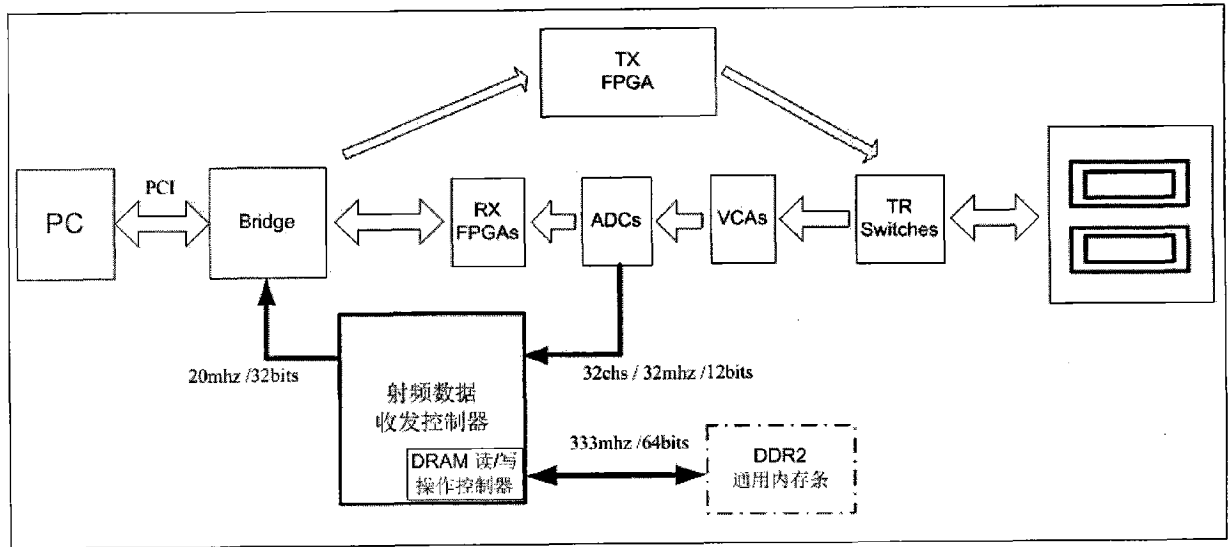


图 6

专利名称(译)	一种高速B超射频数据采集装置		
公开(公告)号	<a href="#">CN201578274U</a>	公开(公告)日	2010-09-15
申请号	CN200920296821.9	申请日	2009-12-31
[标]申请(专利权)人(译)	深圳市蓝韵实业有限公司		
申请(专利权)人(译)	深圳市蓝韵实业有限公司		
当前申请(专利权)人(译)	深圳市蓝韵实业有限公司		
[标]发明人	孟国海		
发明人	孟国海		
IPC分类号	A61B8/00		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本实用新型公开了一种高速B超射频数据采集装置，包括射频数据接收编组模块、射频数据发送模块、收发控制模块、内存读写控制器和双倍数据速率DDR存储器，所述内存读写控制器分别与所述收发控制模块、所述射频数据接收编组模块、所述射频数据发送模块和所述双倍数据速率DDR存储器相连，所述收发控制模块分别与所述射频数据接收编组模块和所述射频数据发送模块相连。本实用新型高速B超射频数据采集装置在现有B超诊断仪基础上，实时采集每个超声回波通道的高速RF数据，保证了回波信息的完整性。

