

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200580028604.6

[51] Int. Cl.

G01S 15/89 (2006.01)

G01S 7/521 (2006.01)

B06B 1/06 (2006.01)

G10K 11/00 (2006.01)

A61B 8/14 (2006.01)

[43] 公开日 2007 年 7 月 25 日

[11] 公开号 CN 101006361A

[22] 申请日 2005.8.15

[21] 申请号 200580028604.6

[30] 优先权

[32] 2004. 8. 18 [33] US [31] 60/602,583

[86] 国际申请 PCT/IB2005/052686 2005.8.15

[87] 国际公布 WO2006/018805 英 2006.2.23

[85] 进入国家阶段日期 2007.2.25

[71] 申请人 皇家飞利浦电子股份有限公司

地址 荷兰艾恩德霍芬

[72] 发明人 W·苏多尔

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 张雪梅 张志醒

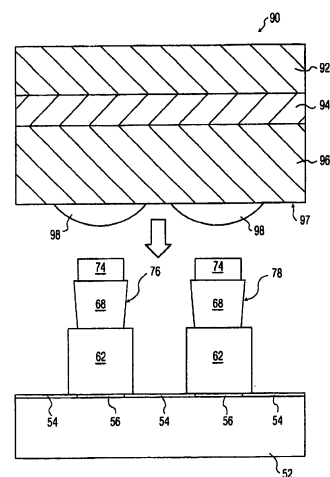
权利要求书 4 页 说明书 11 页 附图 9 页

[54] 发明名称

二维超声换能器阵列

[57] 摘要

一种超声换能器(100)，包括集成电路(52)和通过倒装凸块(76, 78)耦合到该集成电路的声学元件(92, 94, 96)阵列。该倒装凸块包括纵横比大于1:1的大纵横比凸块。该纵横比包括凸块高度(82)与凸块宽度(84)之比。



1. 一种超声换能器(100)，包括：

集成电路(52)；以及

通过倒装凸块(76, 78)耦合到所述集成电路的声学元件(92, 94, 96)阵列，其中所述倒装凸块包括纵横比大于 1:1 的大纵横比凸块，另外其中所述纵横比包括凸块高度(82)与凸块宽度(84)之比。

2. 根据权利要求 1 的超声换能器，另外其中所述大纵横比凸块包括倒装凸块的至少两个层状部分(62, 68, 74)。

3. 根据权利要求 2 的超声换能器，另外其中所述大纵横比凸块的高度(82)包括所述倒装凸块的至少两个层状部分的每层部分的高度之和。

4. 根据权利要求 2 的超声换能器，其中所述倒装凸块的最上层部分的宽度尺寸(88)约小于所述倒装凸块的最下层部分的宽度尺寸的 50%。

5. 根据权利要求 1 的超声换能器，其中所述大纵横比倒装凸块的节距约为 100 μm 。

6. 根据权利要求 2 的超声换能器，其中通过如下工艺形成倒装凸块(76, 78)的第一层状部分(62)：光致抗蚀剂沉积、掩模图形化、以及蚀刻处理以在第一层的倒装凸块位置处在第一层光致抗蚀剂内形成开口，之后电解沉积倒装凸块材料，其中所述电解沉积填充所述第一层光致抗蚀剂内的开口。

7. 根据权利要求 6 的超声换能器，其中所述倒装凸块材料包括金属。

8. 根据权利要求 6 的超声换能器，另外其中通过如下工艺形成倒装凸块(76, 78)的后续层状部分(68)：光致抗蚀剂沉积、掩模图形化、以及蚀刻处理以在下一层的倒装凸块位置处在下一层光致抗蚀剂内形成开口，之后电解沉积倒装凸块材料，其中所述电解沉积填充所述下一层光致抗蚀剂内的开口。

9. 根据权利要求 8 的超声换能器，另外其中所述下一层内的开口小于所述第一层内的开口。

10. 根据权利要求 2 的超声换能器，其中第一层状部分(62)具有第一宽度尺寸，后续层状部分(68, 74)具有后续宽度尺寸，后续宽

度尺寸小于第一宽度尺寸。

11. 根据权利要求 1 的超声换能器,其中所述倒装凸块(132,134)进一步包括大纵横比的电铸金属特征。

12. 根据权利要求 11 的超声换能器,另外其中使用 x-射线深蚀刻光刻工艺形成所述电铸金属特征。

13. 根据权利要求 1 的超声换能器,其中所述大纵横比凸块(76,78)进一步包括两(2)步、三(3)步或者四(4)步镀凸块之一。

14. 根据权利要求 1 的超声换能器,其中所述倒装凸块进一步包括第一层柱形凸块和下一层柱形凸块,所述下一层柱形凸块耦合到前一层的相应柱形凸块的顶上。

15. 根据权利要求 14 的超声换能器,另外其中下一层的柱形凸块包括宽度尺寸小于前一层的柱形凸块的宽度尺寸的凸块。

16. 根据权利要求 14 的超声换能器,另外其中所述倒装凸块包括多层金球焊柱形凸块。

17. 根据权利要求 1 的超声换能器,进一步包括设计用于通过食管壁的超声心脏成像的矩阵经食管换能器,且进一步包括约 2500 至 3000 个声学元件。

18. 一种适于使用超声换能器(100)的超声诊断成像系统(110),所述超声换能器包括:

集成电路(52); 以及

通过倒装凸块(76,78)耦合到所述集成电路的压电元件(92,94,96)阵列,其中所述倒装凸块包括具有纵横比大于 1:1 的大纵横比凸块,另外其中所述纵横比包括凸块高度(82)与凸块宽度(84)之比。

19. 一种超声换能器(100)制作方法,包括:

在集成电路(52)上形成倒装凸块(76,78)阵列,所述倒装凸块包括纵横比大于 1:1 的大纵横比凸块; 以及

通过所述大纵横比凸块将压电元件(92,94,96)阵列耦合到所述集成电路。

20. 根据权利要求 19 的方法,其中所述大纵横比凸块包括倒装凸块的至少两个层状部分。

21. 根据权利要求 20 的方法,其中所述倒装凸块的最上层部分的宽度尺寸约小于所述倒装凸块的最下层部分的宽度尺寸的 50%。

22. 根据权利要求 20 的方法, 其中通过如下工艺形成倒装凸块的第一层状部分: 光致抗蚀剂沉积、掩模图形化、以及蚀刻处理以在第一层的倒装凸块位置处在第一层光致抗蚀剂内形成开口, 之后电解沉积倒装凸块材料, 其中所述电解沉积填充所述第一层光致抗蚀剂内的开口; 另外其中通过如下工艺形成倒装凸块的后续层状部分: 光致抗蚀剂沉积、掩模图形化、以及蚀刻处理以在下一层的倒装凸块位置处在下一层光致抗蚀剂内形成开口, 之后电解沉积倒装凸块材料, 其中该电解沉积填充所述下一层光致抗蚀剂内的开口。

23. 根据权利要求 19 的方法, 其中所述倒装凸块进一步包括大纵横比的电铸金属特征。

24. 根据权利要求 23 的方法, 另外其中使用 x-射线深蚀刻光刻工艺形成所述电铸金属特征。

25. 根据权利要求 19 的方法, 其中所述大纵横比凸块进一步包括两(2)步、三(3)步或者四(4)步电镀凸块之一。

26. 根据权利要求 19 的方法, 其中所述倒装凸块进一步包括第一层柱形凸块和下一层柱形凸块, 下一层的柱形凸块耦合到前一层的对应柱形凸块顶上; 另外其中下一层的柱形凸块包括宽度尺寸小于前一层的柱形凸块的宽度尺寸的凸块。

27. 根据权利要求 19 的方法, 其中所述集成电路厚度约为 $5\sim 50\mu\text{m}$ 。

28. 一种半导体晶片, 包括:

一个或多个集成电路管芯; 以及

耦合到所述一个或多个集成电路管芯表面的大纵横比倒装凸块阵列, 其中所述倒装凸块的大纵横比大于 1:1。

29. 根据权利要求 28 的半导体晶片, 其中所述大纵横比约为 10:1。

30. 根据权利要求 28 的半导体晶片, 进一步包括一个或多个超声换能器的声学元件阵列, 所述声学元件阵列通过所述大纵横比倒装凸块耦合到所述一个或多个集成电路管芯, 另外其中所述一个或多个集成电路管芯包含用于执行超声换能器的控制处理和信号处理功能中至少一种的电路系统。

31. 根据权利要求 28 的半导体晶片, 另外其中所述大纵横比凸

块包括倒装凸块的至少两个层状部分。

32. 根据权利要求 31 的半导体晶片，其中所述倒装凸块的最上层部分的宽度尺寸约小于所述倒装凸块的最下层部分的宽度尺寸的 50%。

33. 根据权利要求 31 的半导体晶片，其中通过如下工艺形成倒装凸块的第一层状部分：光致抗蚀剂沉积、掩模图形化、以及蚀刻处理以在第一层的倒装凸块位置处在第一层光致抗蚀剂内形成开口，之后电解沉积倒装凸块材料，其中所述电解沉积填充所述第一层光致抗蚀剂内的开口；另外其中通过如下工艺形成倒装凸块的后续层状部分：光致抗蚀剂沉积、掩模图形化、以及蚀刻处理以在下一层的倒装凸块位置处在下一层光致抗蚀剂内形成开口，之后电解沉积所述倒装凸块材料，其中所述电解沉积填充所述下一层光致抗蚀剂内的开口。

34. 根据权利要求 28 的半导体晶片，其中所述倒装凸块进一步包括大纵横比的电铸金属特征。

35. 根据权利要求 34 的半导体晶片，另外其中使用 x-射线深蚀刻光刻工艺形成所述电铸金属特征。

36. 根据权利要求 28 的半导体晶片，其中所述大纵横比凸块进一步包括两(2)步、三(3)步或者四(4)步镀凸块之一。

37. 根据权利要求 28 的半导体晶片，其中所述倒装凸块进一步包括第一层柱形凸块和下一层柱形凸块，所述下一层柱形凸块耦合到前一层的相应柱形凸块顶上；另外其中下一层柱形凸块包括宽度尺寸小于前一层柱形凸块的宽度尺寸的凸块。

二维超声换能器阵列

本申请涉及与本案同时提出的 Attorney Docket US040334 的 Bernard Savord 等人题为 “Transducer Arrays for Medical Ultrasound and Method of Making the Same” 的专利申请，该专利申请于此全文引入作为参考。

技术领域

本发明通常涉及用于医学超声的换能器阵列，更具体地涉及实施用于倒装二维阵列的大纵横比凸块 (bump) 的方法和设备。

背景技术

在医学超声中，二维换能器阵列通常用于在超声诊断成像期间发射和接收超声波或声学波。现有技术的二维阵列通常包含具有约三千 (3,000) 个换能器元件的平坦阵列。在一种类型的超声换能器设计中，阵列的所有换能器元件通过使用导电凸块的倒装技术贴附并单独电学连接到集成电路 (IC) 的表面。该 IC 提供了对元件的电学控制，例如用于束形成、信号放大等。

超声换能器典型设计的一个示例示于图 1。超声换能器 10 包含声学元件 12 的平坦阵列，这些声学元件通过倒装导电凸块 16 耦合到集成电路 14 的表面。倒装底充 (underfill) 材料 18 包含在倒装导电凸块 16、集成电路 14、以及声学元件 12 的平坦阵列之间的区域内。换能器 10 进一步包含换能器基底 20 和互连电缆 22。互连电缆 22 用于集成电路 14 和外部电缆 (未示出) 之间的互连。利用本领域已知的技术，通过引线接合的引线 24 将集成电路 14 电学耦合到互连电缆 22。

倒装组装是使裸露的集成电路 (IC) 芯片以面向下的配置直接贴附到基板的技术。IC 芯片也可以称为管芯。采用倒装组装，通过导电的“凸块”实现了 IC 芯片和基板之间的电连接。导电凸块的高度确定了 IC 芯片和基板之间的距离。因此，倒装组装技术提供了许多优点，包括例如高密度 I/O 计数以及短的互连距离。

随着技术微型化继续朝向越来越小的尺寸发展,期望获得用于超声换能器的沿 X 和 Y 方向的高密度连接。然而,使用现有方法,如果不是无法获得沿 X 方向和 Y 方向的高密度凸块阵列,也极难实现这一点。其部分原因为标准工艺限制,在标准工艺中,凸块具有小的纵横比,例如纵横比小于 1。

尽管某些应用可从高的 I/O 密度获益,一些应用可能也要求裸 IC 芯片与基板之间的间距大于使用已知技术获得的间距。一个示例包含这样的应用,其需要 IC 芯片和基板之间更大的电容性或电感性隔离。另外其他应用可能需要热学隔离、机械隔离,或者这样的传感器设计,其中在倒装贴附之后需要将倒装基板分离成更小部分。在以下情形中,这种设计要求更大的分离以实现安全地机械切割例如具有超声换能器或传感器的更小部分。

现有技术中存在许多不同的凸块形成技术,例如印刷导电聚合物、柱形凸块形成(stud bumping)、焊球凸块形成、以及电镀凸块形成。然而,所有已知凸块技术都不能一致地生产足印(宽度)与高度的纵横比大于 1 的凸块。纵横比定义为凸块宽度尺寸与凸块高度之比。

发明内容

因此,期望一种改进的超声换能器及其制造方法以克服现有技术问题。

根据本发明的一个实施方案,超声换能器包括集成电路以及通过倒装凸块耦合到该集成电路的声学元件阵列。该倒装凸块包括纵横比大于 1:1 的大纵横比凸块。该纵横比包括凸块高度与凸块宽度之比。

附图说明

图 1 为传统超声传感器的平面视图;

图 2 至 5 为根据本发明实施方案,形成用于二维超声换能器的大纵横比例倒装凸块的步骤的剖面视图;

图 6 为根据本发明实施方案,形成大纵横比例倒装凸块二维超声换能器时声学叠层一部分的剖面视图;

图 7 至 8 为根据本发明实施方案，形成大纵横比倒装二维超声换能器的步骤的剖面视图；

图 9 为具有根据本发明实施方案的超声换能器的超声诊断成像系统的方框图；

图 10 至 13 为根据本发明另一实施方案，形成大纵横比倒装二维超声换能器的步骤的剖面视图；以及

图 14 为根据本发明另一个实施方案的大纵横比倒装二维超声换能器的剖面视图。

在图示中，相同的参考数字表示相同的元件。此外应该理解，图示未按比例绘制。

具体实施方式

在集成电路制造中，半导体晶片通常包含尚未分离成单个器件的多个集成电路管芯 (die)。每个集成电路管芯通常包含用于根据具体集成电路应用的需要而执行期望功能的电路系统 (circuitry)。例如，集成电路应用可包括超声换能器应用。此外，超声换能器应用可包括心脏应用、腹部应用、经食管 (TEE) 应用、或者其他诊断或治疗超声应用。

对于超声装置，简化的超声换能器构造工序可包含以下步骤。例如，该工艺开始于例如从专用集成电路 (ASIC) 销售者获得包含期望的超声换能器 IC 的晶片。在该晶片上执行根据本发明一个实施方案的晶片凸块形成工艺。在晶片凸块形成之后，使用标准技术减薄该晶片并将晶片分离成单独的管芯。随后执行倒装操作。在倒装操作之后，划片 (dicing) 操作提供了对声学元件 (超声换能器或传感器部件) 的分离。根据具体超声换能器 IC 应用的要求，传感器随后可贴附于框架。

根据本发明一个实施方案，用于倒装的大纵横比凸块实现了沿二维矩阵阵列的 X 方向和 Y 方向的高密度连接，并可以实现约小于或等于 $100\mu\text{m}$ 的凸块节距。相反，采用现有方法，获得沿二维矩阵阵列的 X 方向和 Y 方向的高密度凸块阵列如果不是不可能，就是极其困难。也就是说，采用现有技术，标准工艺限制阻碍了制造节距小于或等于 $100\mu\text{m}$ 且另外具有大于 1 的纵横比的高密度倒装凸块。

根据本发明一个实施方案，该大纵横比倒装凸块包括多步镀（plated）凸块及其制造方法：在该多步镀凸块制造方法中，已经克服了典型的镀凸块的纵横比限制（1:1 - 宽度:高度）。该实施方案包含如此处进一步所述地通过在彼此顶部上依次镀凸块而产生的多步镀凸块。

现在参考图 2 至 5，示出了根据本发明实施方案用于二维超声换能器的大纵横比倒装凸块的形成步骤的剖面视图。在图 2 至 5 中，为了简化说明，仅示出了换能器的一部分 50。

在图 2 中，用基板 52 代表集成电路的一部分。基板 52 包含集成电路的有源区，其具有用于执行超声换能器探头的控制处理和信号处理功能中至少一种的电路系统的各种电路层（未示出）。钝化层 54 位于基板 52 上，并包含任何合适的电介质、玻璃、或者绝缘层。钝化层 54 包含开口（或开孔）56。开口 56 允许形成从 IC 最上层上的焊盘（bond pad）到待形成的凸块的电学连接。根据具体 IC 应用的要求确定该开口 56 的尺寸。在一个实施方案中，开口 56 的宽度约为 70 μm 。

在第一层的镀步骤中，使用光致抗蚀剂 58 涂覆基板 52。随后使用适当的光刻工艺（例如曝光、显影和去除）处理该光致抗蚀剂 58，以在该光致抗蚀剂内产生开口 60。光致抗蚀剂内的开口 60 对应于期望的第一层倒装凸块的位置，并通常与钝化层内相应开口 56 一致。开口 60 还暴露钝化层 54 的开口 56 内的基板 52 的顶面（例如焊盘）。在一个实施方案中，开口 60 的节距约为 100 μm 。在一个实施方案中，该方法包括选择光致抗蚀剂 58 的厚度以限定倒装凸块的第一层部分的高度尺寸。

在下一步骤中，适当的电解工艺（例如金、铜、钨或焊料）在光致抗蚀剂 58 中的开口 60 内镀倒装凸块的第一层部分 62（包括在钝化层 54 中的开口 56 内被镀）。然而，在镀第一层部分 62 之前，该电解工艺包含一个初始步骤，即在集成电路芯片或 ASIC 顶面上形成公共电极（未示出）用于电镀。在电解工艺中使用公共电极是工业标准，因此在此处仅作简单讨论。在形成该公共电极时，在使用光致抗蚀剂 58 涂敷晶片表面之前，用非常薄的导体层（例如金）覆盖该表面。该公共电极层沉积于钝化层顶上，还沉积在所有焊盘顶上（在电

解工艺期间使他们短路)。接着,如这里所述地涂敷光致抗蚀剂 58 等。此外,一旦如这里进一步所述地使用镀工艺完成期望的凸块(在一个实施方案中,期望的凸块包含三(3)级),除了期望的镀凸块下方之外,蚀刻工艺从钝化层表面基本上完全除去公共电极。因此,在电解工艺期间,电镀电流并不经过集成电路芯片或 ASIC 的有源层。在镀倒装凸块的第一层部分 62 之后,第一层光致抗蚀剂 58 保留在恰当的位置。在完成镀第一层之后,如果需要则可以平坦化该光致抗蚀剂的表面。随后在镀下一层的步骤中重复该过程,如下文所述。

现在参考图 3,镀下一层的步骤包括使用第二层光致抗蚀剂 64 涂敷晶片,其中该第二层位于第一光致抗蚀剂 58 和第一级倒装凸块 62 上。随后使用适当的光刻工艺(例如曝光、显影和去除)处理该第二层光致抗蚀剂 64,以在第二层光致抗蚀剂 64 内产生开口 66。第二层光致抗蚀剂 64 内的开口 66 对应于第一层倒装凸块 62 的位置,并露出第一层凸块的顶面。在一个实施方案中,在第二光致抗蚀剂 64 内定义的开口 66 略小于先前的开口 60,从而允许小的光致抗蚀剂掩膜错位。此外,开口 66 可包括渐窄的开口。在一个实施方案中,该方法包含选择光致抗蚀剂 64 的厚度以限定倒装凸块的第二层部分的高度尺寸。

在下一步骤中,适当的电解工艺(即,类似于第一电解工艺)在光致抗蚀剂 64 中的开口 66 内镀倒装凸块的第二层部分 68。在镀倒装凸块的第二层部分 68 之后,第二层光致抗蚀剂 64 保留在恰当的位置。在完成镀第二层之后,如果需要则可以平坦化该光致抗蚀剂的表面。

如图 3 所示,倒装凸块开始呈现类似金字塔的结构。重复结合图 3 所述工艺以向倒装凸块添加后续层,这是获得期望的大纵横比导电倒装凸块所需要的。

现在参考图 4,下一层的电镀步骤包括使用第三层光致抗蚀剂 70 涂敷晶片,其中该第三层位于第二光致抗蚀剂 64 和第二级倒装凸块 68 上。随后使用适当的光刻工艺(例如曝光、显影和去除)处理该第三层光致抗蚀剂 70,以在第三层光致抗蚀剂 70 内产生开口 72。开口 72 对应于第二层倒装凸块 68 的位置。在一个实施方案中,在

第三光致抗蚀剂 70 内限定的开口 72 略小于先前的第二层的开口 66, 从而允许小的光致抗蚀剂掩膜错位。此外, 开口 72 可包括渐窄开口。

在一个实施方案中, 开口 72 的宽度约为 $40\mu\text{m}$ 。开口 72 的减小的尺寸还允许形成具有细尖端的最上面的镀凸块部分。该细尖端提供了一种机制, 其在倒装布置操作期间显著地减小(即, 基本上防止)了导电胶短路的可能性。在一个实施方案中, 该方法包含选择光致抗蚀剂 70 的厚度以限定倒装凸块的第三层部分的高度尺寸。

在下一步骤中, 适当的电解工艺(即, 类似于第一电解工艺)在光致抗蚀剂 70 中的开口 72 内镀倒装凸块的第三层部分 74。在镀倒装凸块的第三层部分 74 之后, 第三层光致抗蚀剂 70 保留在恰当的位置。在完成镀第三层之后, 如果需要则可以平坦化该光致抗蚀剂的表面。

现在参考图 5, 在形成倒装凸块的第三层部分之后, 使用标准技术除去第一、第二和第三光致抗蚀剂(58, 64, 70)的剩余部分。因此产生倒装凸块 76 和 78。倒装凸块(76, 78)具有通常用参考数字 80 表示的节距。在一个实施方案中, 节距 80 约为 $100\mu\text{m}$ 。倒装凸块(76, 78)还具有通常用参考数字 82 表示的高度尺寸。此外, 凸块 76 的第一、第二和第三层部分的宽度尺寸通常分别用参考数字 84、86 和 88 表示。在一个实施方案中, 高度 82 约为 $100\mu\text{m}$, 宽度 84、86 和 88 分别约为 80、60 和 $40\mu\text{m}$ 。

为了确定凸块 76 的纵横比, 该纵横比等于高度尺寸 82 除以倒装凸块 76 的第一层部分 62 的宽度尺寸 84。因此, 通过上述方法可以产生包含多步镀凸块的大纵横比倒装凸块。此外, 根据本发明实施方案, 大纵横比倒装凸块进一步包括两(2)步、三(3)步或者四(4)步镀凸块中的一种或多种, 其期望节距小于或等于 $100\mu\text{m}$ 且纵横比约大于一(1)。

如此处所揭示的用于产生多步镀凸块的方法的优点包括高度均匀性和成本。可以获得几微米之内的高度均匀性。此外, 通过在晶片上同时产生所有凸块, 而不是通过柱形凸块形成工艺逐一形成凸块, 由此可获得成本优点。

本发明的高密度/大纵横比凸块还提供了机械坚固性。在本发明

一个实施方案中，如此处所述，超声换能器应用包括通过大纵横比倒装凸块耦合到集成电路的超声声学元件阵列。就超声换能器而言，由于需要执行换能器的声学材料的分离切割，因此需要机械坚固性。也需要机械坚固性提供这样的高度，其在声学元件/换能器分离切割期间确保不损伤下面的集成电路(IC)。此外，在要求更好的电学隔离与/或改进的噪声隔离的应用中，高密度/大纵横比倒装凸块具有显著优势。

现在参考图 6，该图示出了根据本发明实施方案，适用于形成大纵横比倒装凸块二维超声换能器的声学叠层 90 的一部分的剖面视图。声学叠层 90 包括例如匹配层 (ML) 92、单晶层 94 和去匹配 (dematching) 层 (DML) 96。在一个实施方案中，匹配层 (ML) 92 具有约 120 μm 的高度尺寸，单晶层 94 具有约 120 μm 的高度尺寸，去匹配层 (DML) 96 具有约 270 μm 的高度尺寸。因此，声学叠层 90 具有约 510 μm 的高度尺寸。

使用已知丝网印刷技术在层 96 的表面 97 上形成导电胶点 98 (例如任何合适的导电环氧树脂)。这些点的典型高度约为 30 μm 。在一个实施方案中，导电胶点 98 的节距约为 150 μm (如图 6 中参考数字 99 所示)。在准备将结合图 7 描述的倒装操作时提供导电胶点 98。此外，表面 97 变为声学叠层 90 的底面，结合图 7 可更好地理解。

现在参考图 7 和 8，根据本发明实施方案形成大纵横比倒装二维超声换能器的工艺继续进行倒装对准、放置以及固化。在图 7 中，翻转图 6 的声学叠层 90，随后将该声学叠层 90 与换能器部分 50 对准。更具体而言，将导电胶点 98 与部分 50 的相应大纵横比倒装凸块 (76, 78) 对准。一旦对准，将声学叠层 90 置于倒装凸块上。使用公知的倒装接合器可以完成对准和放置。

在倒装放置步骤期间，大纵横比凸块的尖端使导电胶向一侧移位。在一个实施方案中，从多层倒装凸块的结构的角度而言，移位最小。也就是说，在一个实施方案中，凸块的尖端小于相应凸块的底层部分，由此控制倒装放置操作期间导电胶的侧向移位量。因此，有利地避免了相邻倒装凸块之间导电胶的不期望的短路。结果，本发明的多层大纵横比倒装凸块设计非常适用于缩放到更精细的节距。

现在参考图 8, 随后将结构 100 置于烤箱中以固化导电胶。使用参考数字 102 表示固化的导电胶, 其中使用由参考数字 101 表示的虚线示出相应导电点的原始轮廓。

在固化导电胶之后, 将底充材料 104 涂敷到集成电路和声学叠层的边缘。底充材料通过毛细作用力遍布声学叠层的表面, 填充声学叠层与下面的 IC 之间的间隙。随后, 使用适当的划片操作对结构 100 进行划片, 从而从声学叠层 90 产生单个声学元件的阵列。在一个实施方案中, 该阵列包括声学元件的二维矩阵阵列。

底充材料 104 提供了更多的机械强度以将各部分保持在一起, 因为对于组装强度而言, 仅倒装凸块的连接是不足的。底充材料还提供了声学叠层和 IC 之间结合的良好气密性密封。另外, 对于倒装二维阵列的情形, 底充材料还在倒装完成之后提供了机械支持, 其中划片工艺将声学叠层分离成单个元件。该分离切割需要深于声学叠层的最后一层, 但是不需要深至到达 IC。因此, 底充材料还起着支持该二维阵列的各个独立元件的功能。

划片产生如参考数字 106 所示的间隙或沟槽。对于划片操作而言且为了使该工艺可制造, 大纵横比倒装凸块的高度需要为约 70~100 μm 。为了保证完全分离元件阵列中新产生的单个声学元件之间的声学叠层 90 的去匹配层 96, 且不损伤下面的 IC, 这一点是重要的。

现在参考图 9, 该图示出了具有根据本发明实施方案的超声换能器的超声诊断成像系统 110 的方框图。超声诊断成像系统 110 包括适用于超声换能器探头 114 的基本单元 112。超声换能器探头 114 包含如这里所述的超声换能器 100。基本单元 112 包括合适的电子装置, 用于根据具体超声诊断应用要求执行超声诊断成像。超声换能器探头 114 通过适当的连接耦合到基本单元 112, 该连接为例如电缆、无线连接或者其他恰当的装置。超声诊断成像系统 110 可用于执行各种类型的医学诊断超声成像。

图 10 至 13 为根据本发明另一实施方案的大纵横比倒装二维超声换能器的形成步骤的剖面视图。在图 10 至 13 中, 为了简化图示而仅示出了该换能器的一部分 120。此外, 图 10 的实施方案类似于图 2 至 8, 不同之处如下所述。在该实施方案中, 形成倒装凸块的方法包括使用大纵横比光刻工艺在晶片表面上产生大纵横比的导电特

征。

大纵横比光刻的一种形式包含由德国 Karlsruhe Nuclear Research Center 开发的 LIGA 技术的一部分。具体而言,该大纵横比光刻步骤使用同步辐射而非光。同步辐射包括极度平行的强 x-射线辐射,可用于 x-射线深蚀刻光刻。

就大纵横比光刻而言(图 10),在晶片表面上形成具有期望厚度的辐射敏感抗蚀剂层 122(例如塑料)。在一个实施方案中,根据给定大纵横比倒装凸块应用的要求而选择该期望厚度(用参考数字 123 表示)。例如,期望厚度 123 可包括 100 至 1000 μm 的厚度。在另一个实施方案中,该期望厚度约为几百微米厚。

随后穿过掩模 124 照射该辐射敏感抗蚀剂层 122,掩模 124 包含平坦的 X-射线吸收材料。掩模 124 进一步包含 X-射线吸收材料特征,该特征被图案化成对应于例如按照给定超声换能器应用的要求的期望倒装导电凸块 126 的位置。使用参考数字 128 表示期望的图案化位置的宽度尺寸。

随后在显影工艺期间,通过溶剂作用除去抗蚀剂 122 的受照射区域,在抗蚀剂结构内形成空腔 130(图 11)。随后通过电沉积使用期望的倒装凸块导电材料(例如金属)填充该抗蚀剂结构的空腔 130。随后使用适当的清除方法除去该抗蚀剂,留下如图 12 所示的金属特征 132 和 134。

保留下来的大纵横比电铸金属特征 132 和 134 随后用作倒装凸块。这些倒装凸块分离参考数字 136 所示的节距。凸块 132 具有参考数字 138 表示的高度尺寸和参考数字 140 表示的宽度尺寸。在一个实施方案中,节距 136 约为 100 μm ,高度 138 约为 100 μm ,宽度 140 约为 40 μm 。

因此,该大纵横比同步辐射光刻工艺产生期望的高密度/大纵横比凸块。此外,在 X-射线深蚀刻光刻中使用同步辐射的方法,使得可以在晶片表面上产生纵横比高达 10 的凸块,有利地解决了如这里所述的倒装分离需求。

现在参考图 13,与上文中结合图 6 至 8 所述类似,将声学叠层 90 倒装结合到图 12 的结构 120。在倒装对准和放置之后,将结构 150 置于烤箱中以固化导电胶。使用参考数字 102 表示固化的导电胶。

使用参考数字 104 表示底充材料。使用适当的划片操作对结构 150 进行划片, 用于从声学叠层 90 产生单个声学元件的阵列。划片产生如参考数字 106 所示的沟槽。大纵横比倒装凸块 (132, 134) 的高度为约 $70 \sim 100 \mu\text{m}$, 以保证完全分离元件阵列中新产生的单个声学元件之间的声学叠层的去匹配层, 且不损伤下面的 IC。

图 14 为根据本发明另一个实施方案的大纵横比倒装二维超声换能器的剖面视图。在图 14 中, 为了简化图示仅示出了超声换能器的一部分 160。图 14 的实施方案类似于本说明书中结合图 2 至 8 所述的实施方案, 不同之处如下所述。在本实施方案中, 形成大纵横比倒装凸块的方法包括使用柱形凸块形成。柱形凸块形成包含例如金球焊 (gold ball bonding), 如在这里下文进一步所述。

为了生产期望的大纵横比倒装凸块, 该柱形凸块形成包含使用叠置的多个凸块。该方法包括形成位于晶片或基板 52 上的第一层金球焊凸块 162。接着, 形成位于第一层金球焊凸块上的第二层金球焊凸块 164。根据需要重复在先前层的金球焊凸块上提供附加层的金球焊凸块的过程, 直至获得用于特定倒装凸块应用的期望的大纵横比倒装凸块。例如, 在图 14 的实施方案中, 该方法进一步包括形成位于第二层金球焊凸块 164 上的第三层金球焊凸块 164。

图 14 的大纵横比倒装凸块分离了参考数字 168 所示的节距。倒装凸块具有参考数字 167 表示的高度尺寸和参考数字 163 表示的宽度尺寸。在一个实施方案中, 节距 168 约为 $150 \mu\text{m}$, 高度 167 约为 $100 \mu\text{m}$, 宽度 163 约为 $80 \mu\text{m}$ 。此外, 在一个实施方案中, 在至少一个维度上, 后一层的金球焊凸块的尺寸形成为比前一层的相应金球焊凸块的尺寸小。

仍然参考图 14, 与上文中结合图 6 至 8 所述类似, 将声学叠层 90 倒装接合到结构 160。在倒装对准和放置之后, 将结构 160 置于烤箱中以固化导电胶。使用参考数字 102 表示固化的导电胶。使用参考数字 104 表示底充材料。使用适当的划片操作对结构 160 进行划片, 用于从声学叠层 90 产生单个声学元件的阵列。划片产生如参考数字 106 所示的沟槽。大纵横比倒装凸块的高度为约 $70 \sim 100 \mu\text{m}$, 以保证完全分离元件阵列中新产生的单个声学元件之间的声学叠层的去匹配层, 且不损伤下面的 IC。

因此，本发明实施方案使得可以制造如下应用的超声传感器，其需要二维阵列中的约 2,500 至 100,000 个倒装凸块，节距为 80 至 500 μm ，凸块足印为 40 至 150 μm ，且另外具有大于一(1)的纵横比。

尽管上文中仅详细描述了一些示范性实施方案，本领域技术人员可以容易地理解，在本质上不背离本发明实施方案的创新教导和优点的情况下，可以对示范性实施方案进行许多修改。例如，本发明实施方案可进一步包含半导体晶片，该半导体晶片包括一个或多个集成电路管芯以及耦合到该一个或多个集成电路管芯的表面的大纵横比例倒装凸块阵列，其中该倒装凸块的大纵横比大于 1:1，如在这里所述。因此，所有这种修改应落在所附权利要求界定的本发明实施方案的范围之内。在权利要求中，装置加功能的条款旨在涵盖执行所述功能的结构，且不仅涵盖结构上的等效，还涵盖等效的结构。

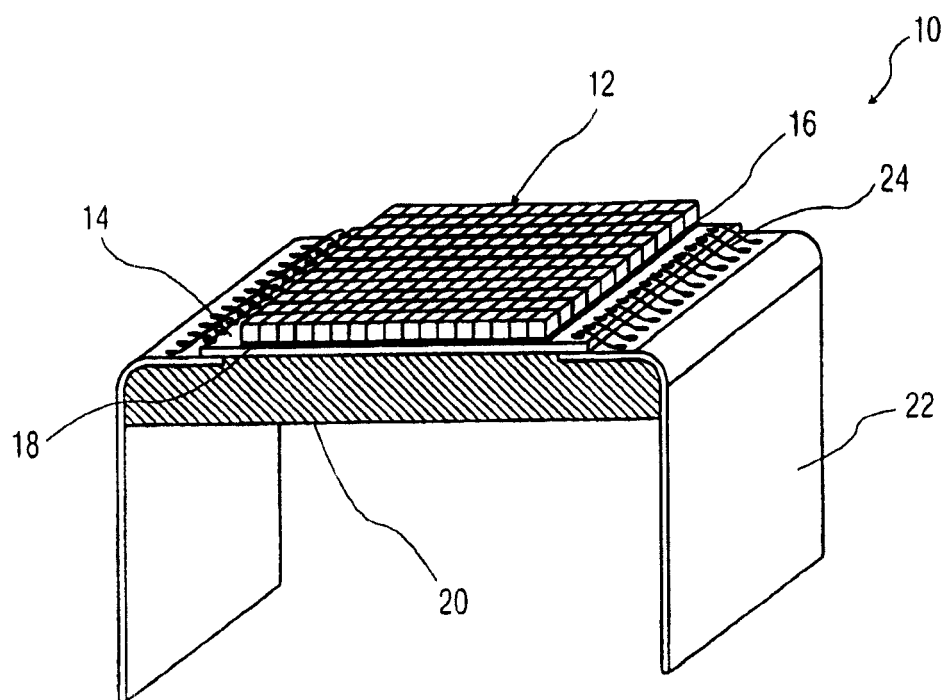


图 1 (现有技术)

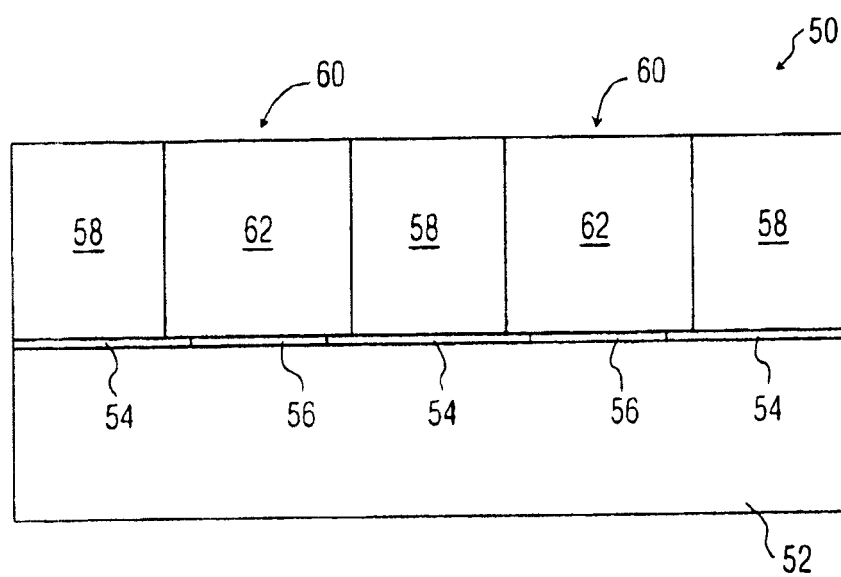
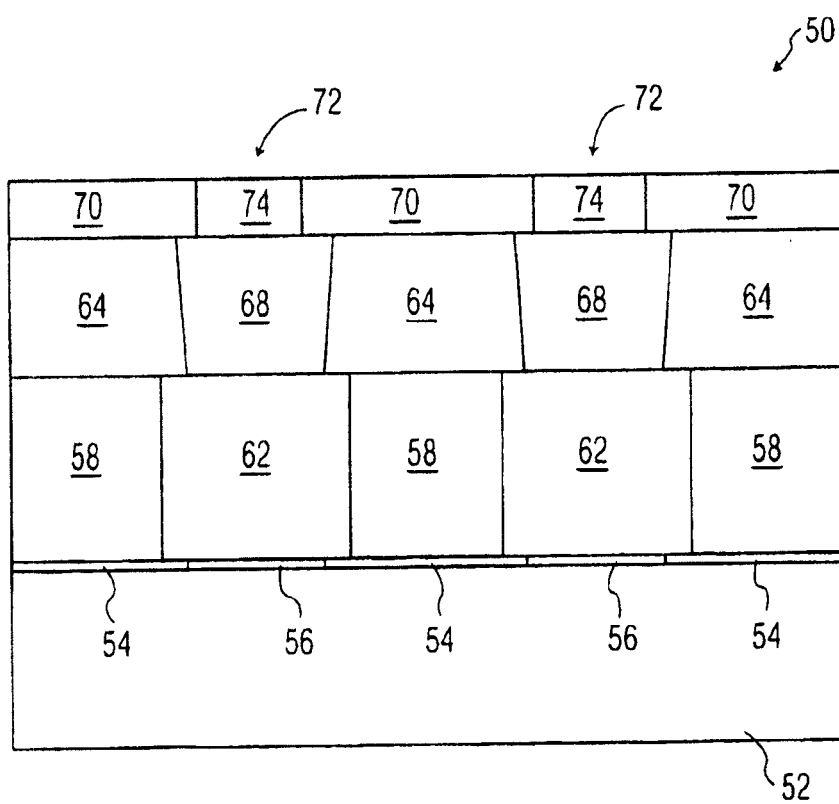
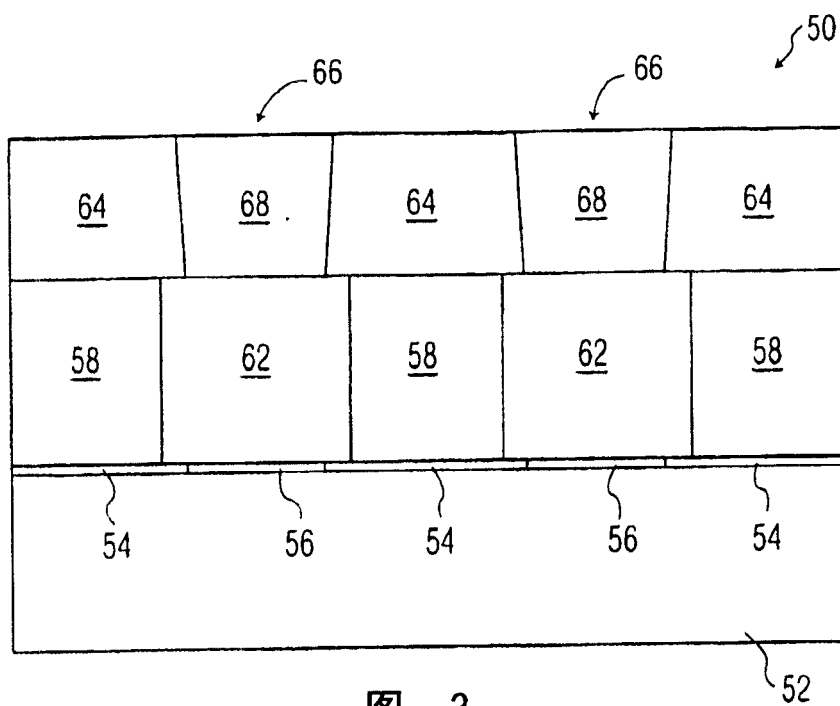


图 2



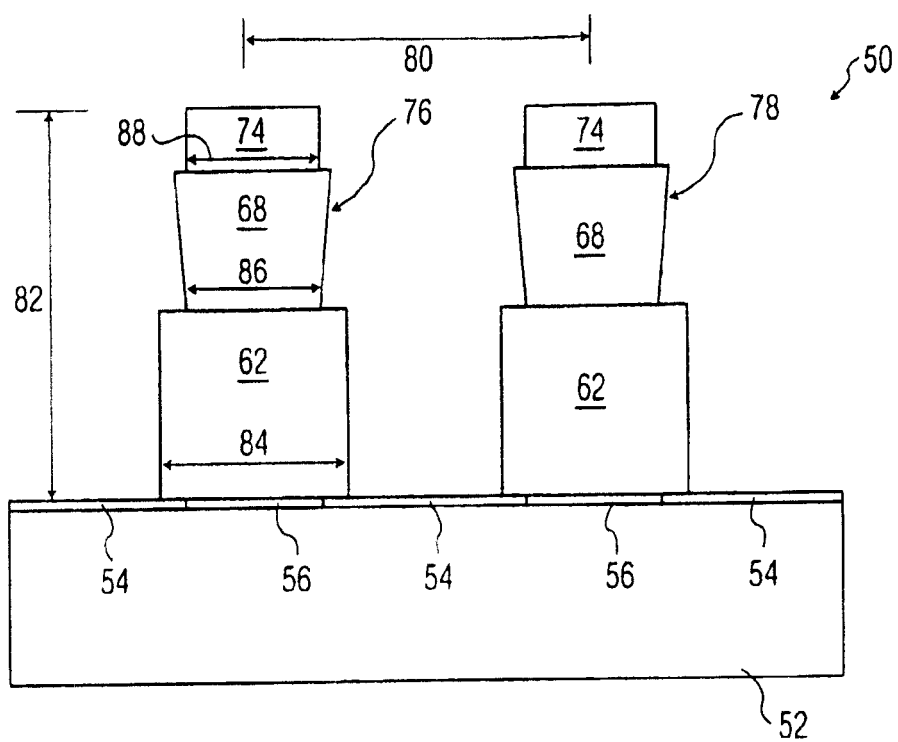


图 5

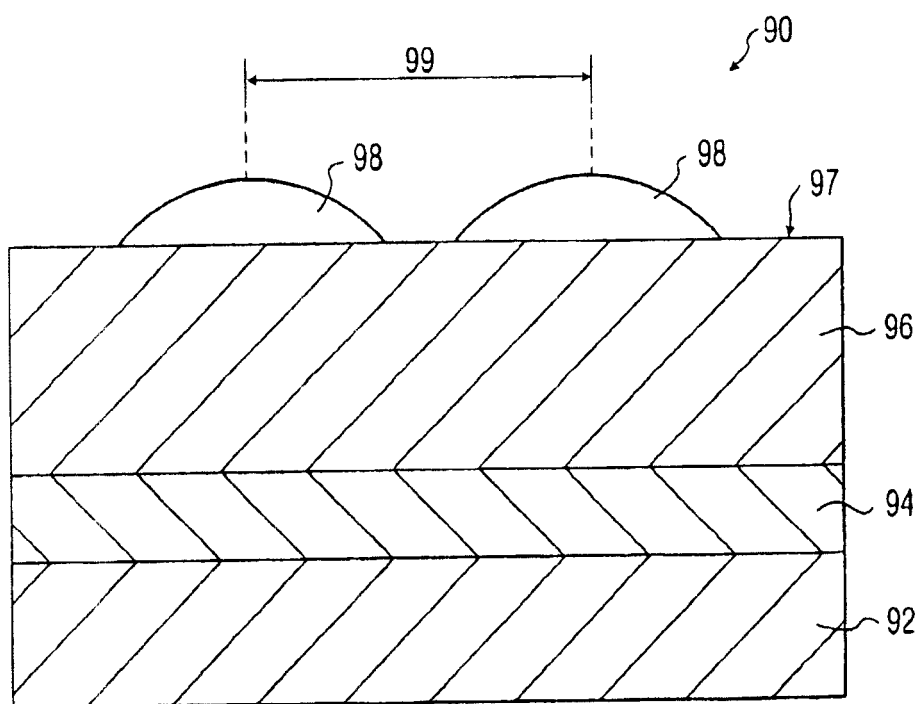


图 6

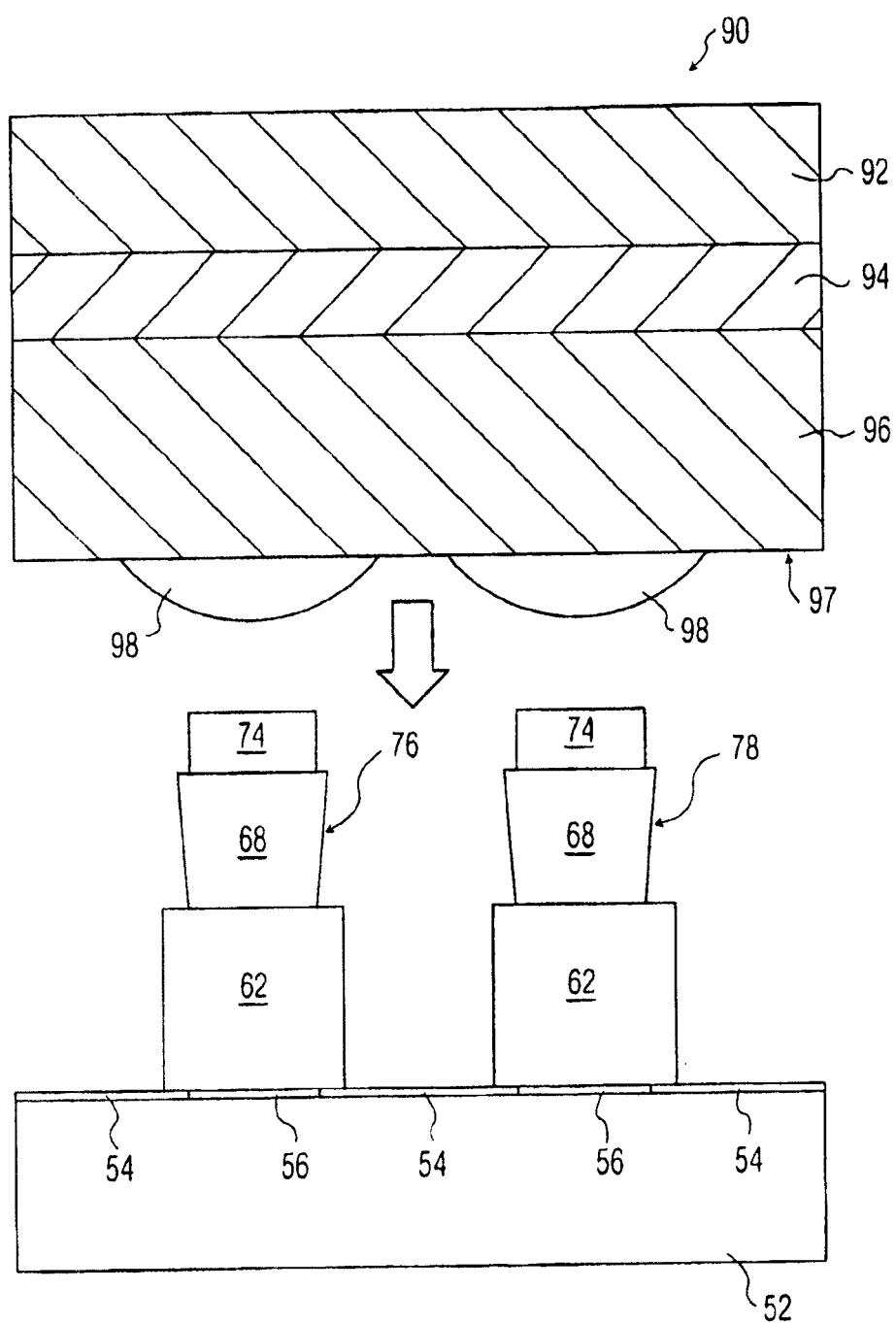


图 7

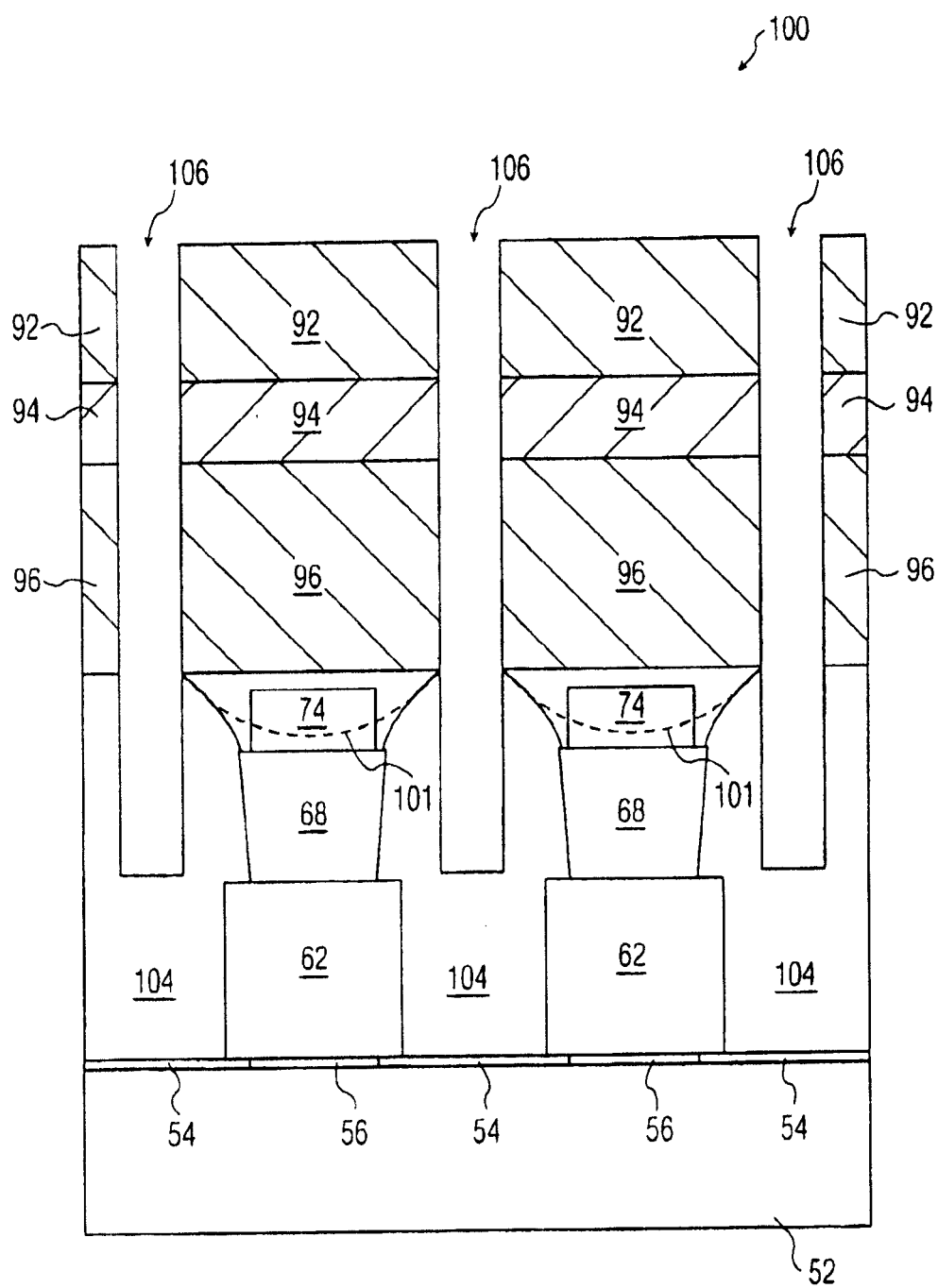


图 8

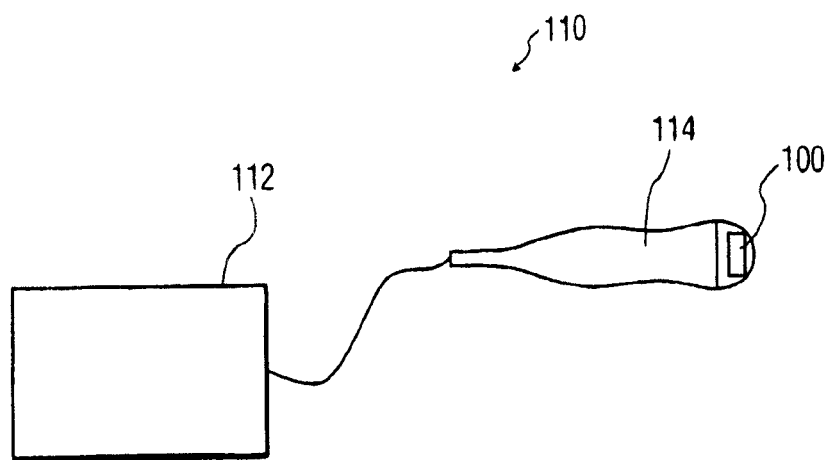


图 9

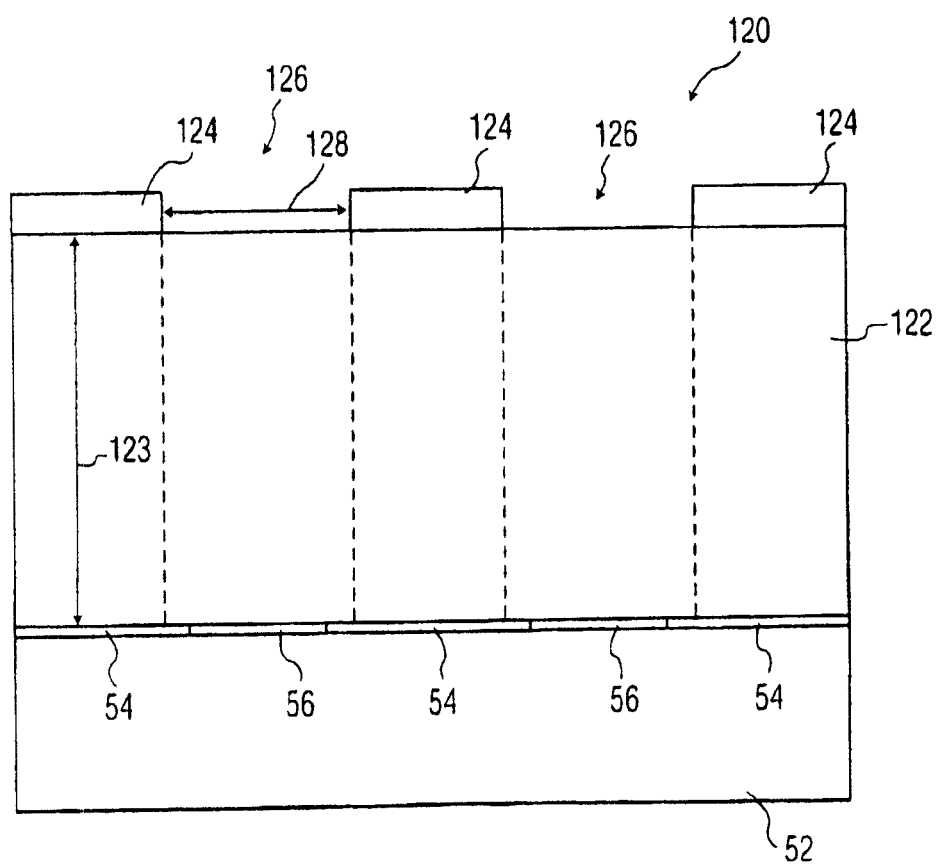


图 10

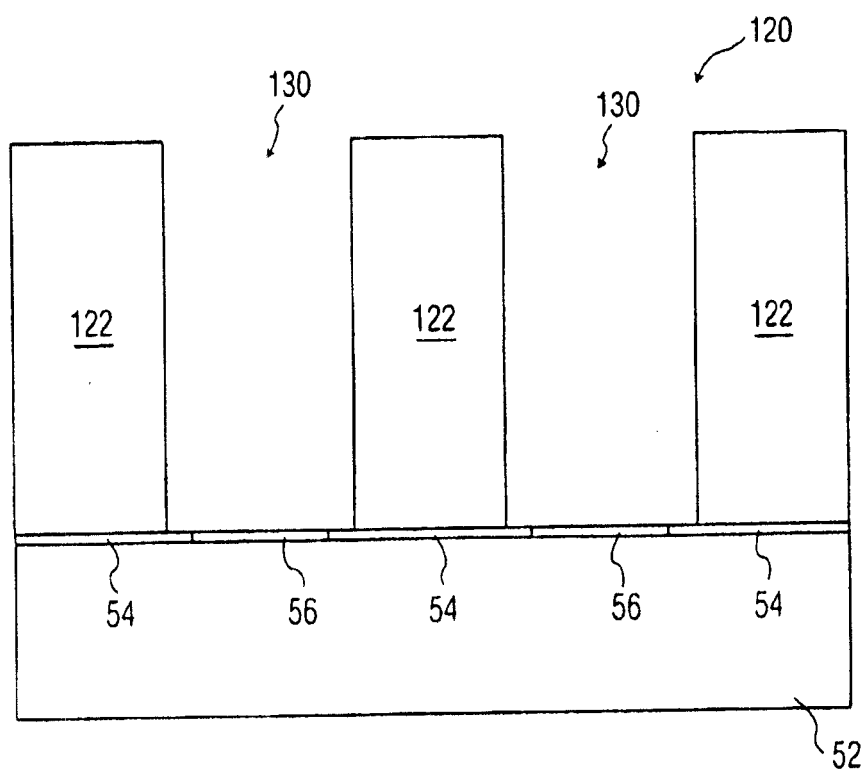


图 11

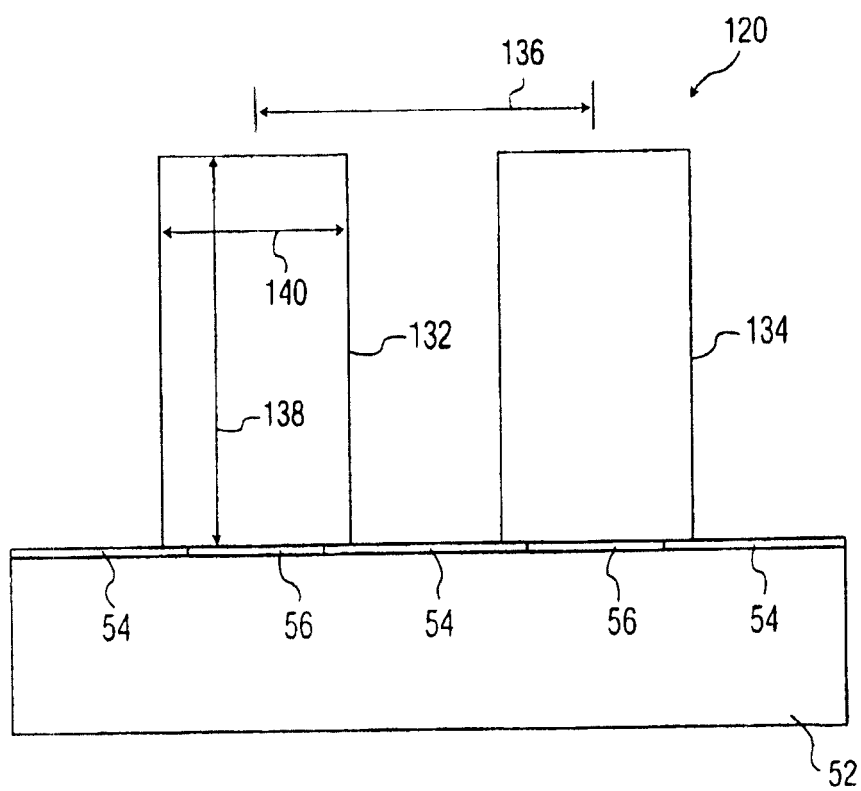


图 12

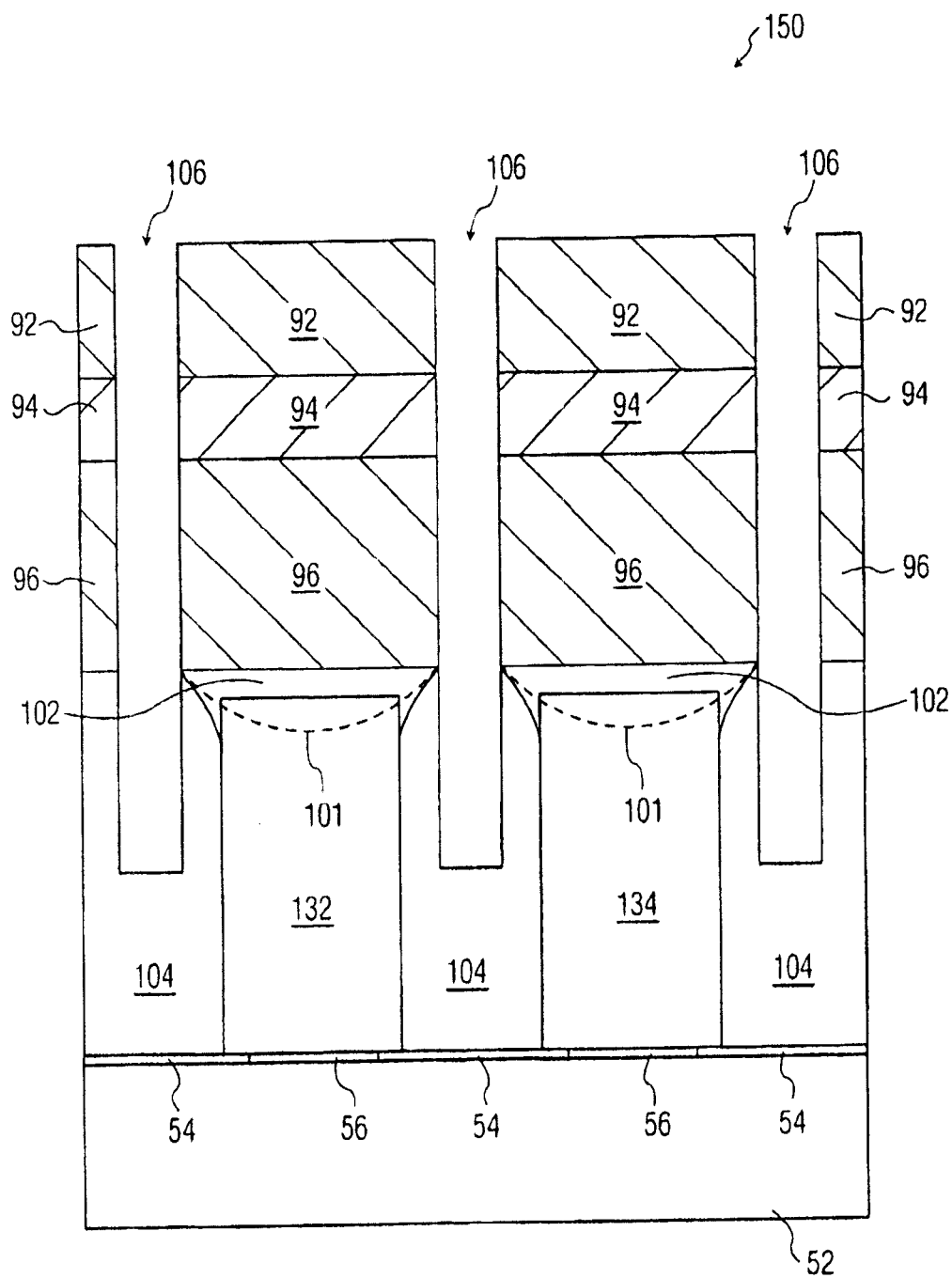


图 13

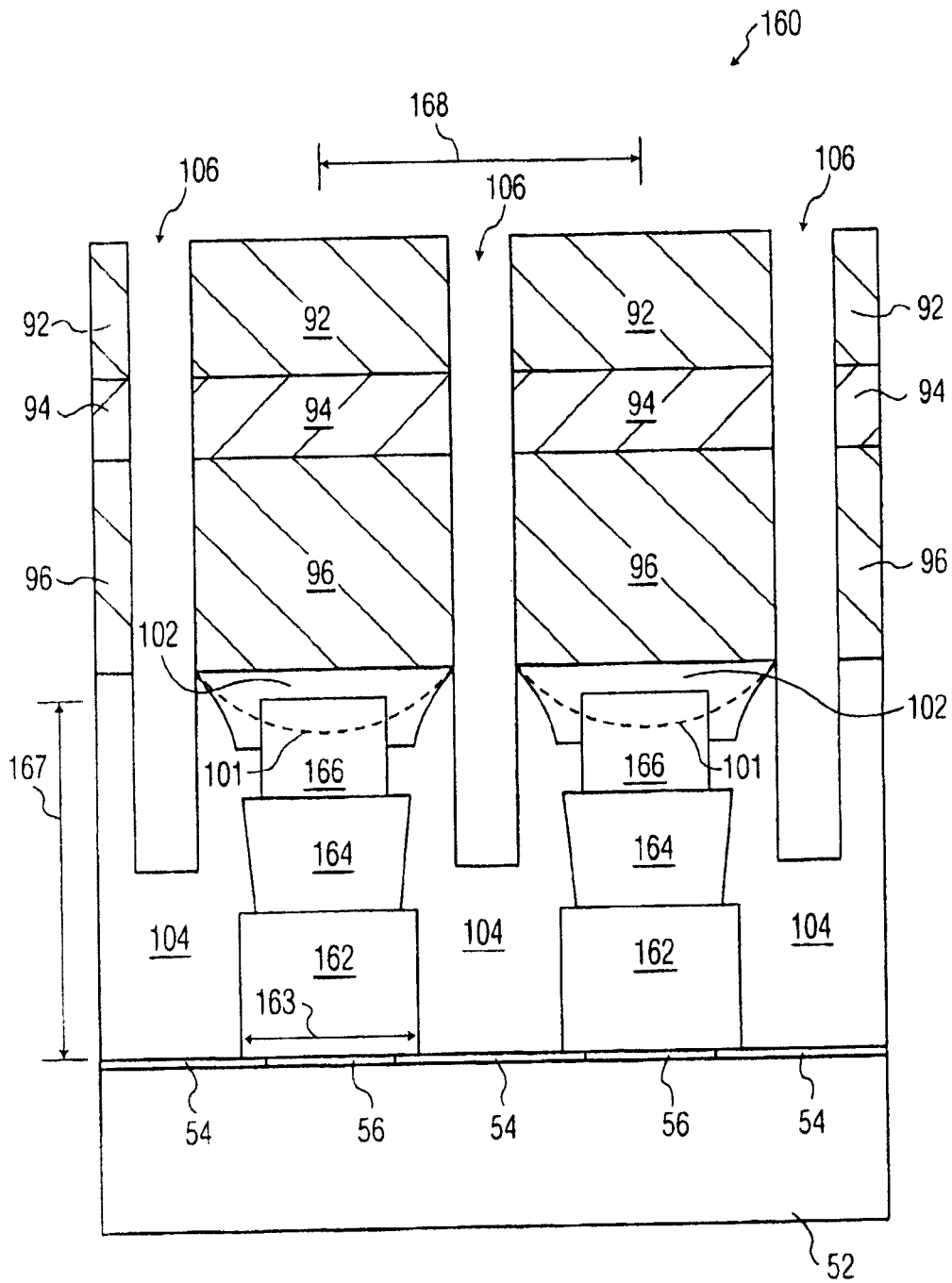


图 14

专利名称(译)	二维超声换能器阵列		
公开(公告)号	CN101006361A	公开(公告)日	2007-07-25
申请号	CN200580028604.6	申请日	2005-08-15
[标]申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
当前申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
[标]发明人	W苏多尔		
发明人	W·苏多尔		
IPC分类号	G01S15/89 G01S7/521 B06B1/06 G10K11/00 A61B8/14		
CPC分类号	H01L2224/83851 H01L2924/01082 G01S7/52079 H01L2924/0781 H01L2924/01049 H01L2224/81903 H01L2224/13144 G01S15/8925 H01L2924/01029 H01L2924/00013 H01L2224/1147 H01L2224/83102 H01L2224/13083 H01L2224/13016 H01L24/11 H01L2924/014 H01L2924/01013 H01L2224/11902 H01L2924/0665 G01S7/5208 H01L2224/2919 H01L2224/92125 H01L24/13 H01L2924/1433 H01L2924/01079 H01L2224/1308 H01L2224/838 H01L2924/14 H01L24/83 H01L24/29 H01L2924/01033 H01L2924/01078 B06B1/0629 H01L2924/00011 H01L2924/00014 Y10T29/42 H01L2224/13099 H01L2924/00 H01L2224/0401		
代理人(译)	张雪梅		
优先权	60/602583 2004-08-18 US		
外部链接	Espacenet SIPO		

摘要(译)

一种超声换能器(100)，包括集成电路(52)和通过倒装凸块(76，78)耦合到该集成电路的声学元件(92，94，96)阵列。该倒装凸块包括纵横比大于1:1的大纵横比凸块。该纵横比包括凸块高度(82)与凸块宽度(84)之比。

