



(12)发明专利申请

(10)申请公布号 CN 109414727 A

(43)申请公布日 2019.03.01

(21)申请号 201780037888.8

(22)申请日 2017.06.19

(30)优先权数据

62/352,394 2016.06.20 US

(85)PCT国际申请进入国家阶段日

2018.12.18

(86)PCT国际申请的申请数据

PCT/US2017/038105 2017.06.19

(87)PCT国际申请的公布数据

W02017/222969 EN 2017.12.28

(71)申请人 蝴蝶网络有限公司

地址 美国康涅狄格州

(72)发明人 乔纳森·M·罗思伯格

苏珊·A·阿列

热姆·斯科特·扎霍里安

保罗·弗朗西斯·克里斯特曼

基思·G·菲费

(74)专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 杨铁成 杨林森

(51)Int.Cl.

B06B 1/02(2006.01)

A61B 8/12(2006.01)

A61B 8/14(2006.01)

B06B 1/06(2006.01)

G01S 15/89(2006.01)

H01R 4/02(2006.01)

H01R 12/51(2006.01)

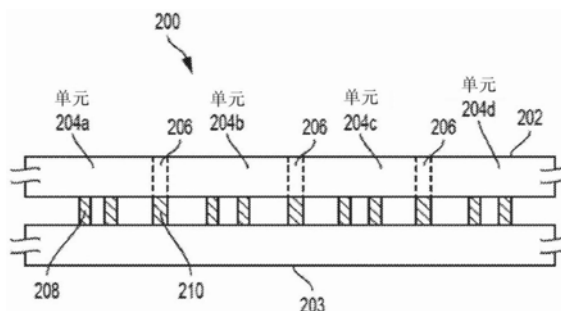
权利要求书2页 说明书13页 附图7页

(54)发明名称

用于微加工超声换能器的电接触布置

(57)摘要

片上超声装置具有包括多个换能器单元的超声换能器基板和电基板。对于每个换能器单元,一个或多个导电结合连接设置在超声换能器基板与电基板之间。电基板的示例包括CMOS芯片、包括模拟电路的集成电路、中介层和印刷电路板。



1. 一种设备,包括:

片上超声装置,其包括超声换能器基板,所述超声换能器基板具有多个换能器单元,所述多个换能器单元被设置成接近所述超声换能器基板的第一侧;以及

针对至少一个换能器单元的一个或更多个导电结合连接,其被设置在所述超声换能器基板的第二侧与电基板之间。

2. 根据权利要求1所述的设备,其中,所述一个或更多个导电结合连接相对于所述多个换能器单元中的换能器单元的区域基本上均匀地分布。

3. 根据权利要求1所述的设备,其中,所述一个或更多个导电结合连接包括以下中的一个或更多个:热压连接、共晶连接和硅化物连接。

4. 根据权利要求1所述的设备,其中,所述一个或更多个导电结合连接在所述一个或更多个导电结合连接的第一端处接触所述超声换能器基板的硅层的导电部分,并且在所述一个或更多个导电结合连接的第二端处接触所述电基板的金属层。

5. 根据权利要求1所述的设备,还包括单个导电结合连接,所述单个导电结合连接连接至所述超声换能器基板的多个声学非活动区域中的至少一个声学非活动区域,每个单个导电结合连接设置在所述超声换能器基板与所述电基板之间。

6. 根据权利要求5所述的设备,其中,所述超声换能器基板的所述多个声学非活动区域设置在所述多个换能器单元中的相邻成对的换能器单元之间。

7. 根据权利要求6所述的设备,其中,所述多个换能器单元通过在所述超声换能器基板的硅层中形成的隔离沟槽在所述硅层的导电部分上彼此电隔离。

8. 根据权利要求7所述的设备,其中,所述隔离沟槽形成与所述多个换能器单元中的单独的换能器单元对应的八边形区域。

9. 根据权利要求8所述的设备,其中,所述声学非活动区域由四个相邻八边形区域之间的边限定。

10. 根据权利要求1所述的设备,其中,所述一个或更多个结合连接中的每一个与最近的相邻结合连接分开约100微米(μm)或更小的距离。

11. 一种超声装置,包括:

复合基板,其包括第一基板和第二基板,所述第一基板和所述第二基板被结合在一起以在所述第一基板与所述第二基板之间限定多个腔,每个腔对应于超声换能器单元;以及

电基板,其通过多个导电结合点结合至所述复合基板,其中,每个换能器单元具有设置在所述超声换能器基板与所述电基板之间的多个导电结合连接。

12. 根据权利要求11所述的超声装置,其中,除了针对每个换能器单元的一个或更多个导电结合连接以外,所述多个导电结合连接还包括:

单个导电结合连接,其连接至所述复合基板的多个声学非活动区域中的每一个;以及一个或更多个密封环,其围绕由所述多个超声换能器单元限定的超声换能器阵列。

13. 根据权利要求12所述的超声装置,其中,所述一个或更多个导电结合连接包括以下中的一个或更多个:热压连接、共晶连接、焊接连接和硅化物连接。

14. 根据权利要求12所述的超声装置,其中:

所示复合基板的所述第一基板对应于所述换能器阵列的膜;

所述复合基板的所述第二基板通过所述多个导电结合连接结合至所述电基板;并且

所述密封环经由所述第二基板的与所述换能器阵列的底部电极接触部电隔离的部分提供所述第一基板与所述电基板之间的电连接。

15. 根据权利要求14所述的超声装置, 其中, 换能器单元通过在所述第二基板的硅层中形成的隔离沟槽在所述硅层的导电部分上彼此电隔离。

用于微加工超声换能器的电接触布置

[0001] 相关申请的交叉应用

[0002] 本申请根据35 U.S.C. §119(e) 要求于2016年6月20日提交的代理人案号为B1348.70031US00的题为“ELECTRICAL CONTACT ARRANGEMENT FOR MICROFABRICATED ULTRASONIC TRANSDUCER”的美国临时专利申请序列号62/352,394的权益,其全部内容通过引用并入本文中。

技术领域

[0003] 本公开内容总体上涉及超声成像。特别地,本公开内容涉及与互补金属氧化物半导体(CMOS)电路集成的电容式微机械超声换能器(CMUT)以及用于形成该电容式微机械超声换能器的方法。

[0004] CMUT是已知的装置,其包括在微机械腔上方的膜。膜可以用于将声信号转换成电信号或将电信号转换成声信号。因此,CMUT可以作为超声换能器进行操作。

[0005] 可以使用超声装置形成许多不同类型的图像。图像可以是实时图像。例如,可以生成示出组织的二维截面、血液流动、组织随时间的运动、血液的位置、特定分子的存在、组织的僵硬(stiffness)或三维区域的解剖的图像。

[0006] 可以使用两种类型的过程来制造CMUT。一种方法涉及牺牲层过程以在牺牲层上方的第一基板上形成CMUT的膜。去除牺牲层引起膜悬在腔上方。在另一方法中,晶片结合过程将两个晶片结合在一起以形成具有膜的腔。

发明内容

[0007] 在一个示例性实施方式中,一种设备包括:片上超声装置(ultrasound-on-a-chip device),其具有超声换能器基板,该超声换能器基板具有多个换能器单元,所述多个换能器单元被设置成接近超声换能器基板的第一侧;以及针对每个换能器单元的一个或更多个导电结合连接,其设置在超声换能器基板的第二侧与电基板之间。

[0008] 在另一实施方式中,一种超声装置,包括:复合基板,该复合基板具有第一基板和第二基板,该第一基板和第二基板被结合在一起以在第一基板与第二基板之间限定多个腔,每个腔对应于超声换能器单元;以及电基板,其通过多个导电结合点结合至复合基板,其中,每个换能器单元具有设置在超声换能器基板与电基板之间的一个或更多个导电结合连接。

[0009] 在另一实施方式中,一种形成超声装置的方法,包括:将第一基板和第二基板结合在一起以限定其中具有多个腔的复合基板,每个腔对应于超声换能器单元;以及利用多个导电结合点将电基板结合至复合基板,其中,每个换能器单元具有设置在超声换能器基板与电基板之间的一个或更多个导电结合连接。

附图说明

[0010] 将参照以下附图来描述所公开技术的各个方面和实施方式。应当理解的是,附图

不一定按比例绘制。出现在多个附图中的项目在出现这些项目的所有图中用相同的附图标记指示。

[0011] 图1示出了根据本申请的非限制性实施方式的具有可以在探测器中使用的具有与集成电路 (IC) 集成的超声换能器的片上超声 (ultrasound-on-a-chip) 装置的简化示意的超声探测器；

[0012] 图2是根据本申请的非限制性实施方式的具有与集成电路基板结合的超声换能器基板的片上超声装置的简化示意图，其中，超声换能器基板利用超声换能器单元与集成电路之间的多个结合部以及超声换能器基板的死空间 (dead space) 与集成电路之间的电连接来与集成电路基板结合；

[0013] 图3A是根据本申请的非限制性实施方式的沿图3C的线A-A截取的截面视图，其示出了包括与具有密封腔的工程基板集成的CMOS晶片的片上超声装置的活动换能器区域；

[0014] 图3B是根据本申请的非限制性实施方式的沿图3C中的线B-B截取的另一截面视图，其示出了片上超声装置的活动换能器之间的死空间 (dead space)；

[0015] 图3C是根据本申请的非限制性实施方式的沿图3A的箭头“C”截取的仰视图，其示出了与工程基板的第一硅器件层的导电接触部的配置的示例，该示例包括与超声换能器腔和声学非活动 (acoustically inactive) 死空间两者对应的区域；以及

[0016] 图3D是根据本申请的非限制性实施方式的沿图3A的箭头“D”截取的俯视图，其示出了图3A和图3B中的导电接触部相对于CMOS晶片的金属区域的位置；

[0017] 图3E是示出根据本申请的非限制性实施方式的钝化层保留在微机械超声换能器的腔上方的片上超声装置的一部分的截面视图。

具体实施方式

[0018] 超声换能器与电基板的集成包括：将具有单独的超声换能器的布置（例如，阵列）的基板（例如，具有多个电容式微机械超声换能器或CMUT的基板）结合至具有一些电气功能的另一基板，以产生超声装置。例如，电基板可以是中介层 (interposer)、印刷电路板 (pcb)、专用电路 (ASIC) 基板、具有模拟电路的基板、具有集成CMOS电路的基板 (CMOS基板) 或具有电气功能的任何其他基板。可以在单个超声换能器与电基板之间设置多个结合点，这提供了有益的机械支承并且有助于超声换能器基板（例如，CMUT晶片）与电基板之间的机械和电气集成。在一些实施方式中，在电基板与表示超声换能器基板上的死空间的声学非活动区域之间设置电接触部。该电接触部可以用于提高从超声换能器读出的信号的信噪比 (SNR)，用于为整个结构提供机械支承，用于偏置声学非活动区域以及/或者用于通过利用金属特征的均匀图案提高可制造性。这些特征可以有助于超声换能器与电基板的集成，并且因此可以用于制造片上超声装置。

[0019] 本文使用的术语“SOI晶片”具有其常规含义，其包括硅处理层、掩埋氧化物 (BOX) 层和通过BOX层与处理层分离的硅器件层。

[0020] 如本文中所使用的术语“工程基板”是指被工程化成与基本硅晶片或标准SOI晶片不同的基板。工程基板也可以是通过组合多个不同元件（例如，多个不同晶片）形成的“复合基板”。如在美国专利第9,067,779和美国专利申请公布2016/0009544中进一步详细描述，工程基板也可以包含图案化特征并且提供装置功能，上述两件专利申请的全部内容均

通过引用并入本文中。

[0021] 在整个本公开内容中,除非上下文另有指示,否则所使用的术语“约”包括“恰好地”。例如,将距离描述为小于约10微米(μm)应理解为包括距离小于10 μm 的情况,并且将距离描述为约10 μm 应理解为包括距离等于10 μm 的情况。

[0022] 片上超声装置包括与集成电路集成的微机械超声换能器,并且片上超声装置可以通过将基板或晶片和/或具有超声换能器的工程基板/晶片与电基板结合来制成,其中,电基板例如是具有模拟电路、CMOS电路或其他类型的集成电路(IC)的基板,印刷电路板或中介层(例如,硅中介层)。利用包括单个超声换能器与电基板之间的多个导电结合点的结合图案可以增大结合的充分性,并且因此提高制造产量。这样的结合图案还可以通过缩短相邻超声换能器的结合点之间的距离来提高片上超声装置的结构完整性。

[0023] 在一些实施方式中,超声换能器基板与电基板之间的结合图案可以包括电基板与超声换能器基板的死空间之间的电连接。超声换能器基板的至少一些超声换能器可以被由导电材料形成的区域分开,该由导电材料形成的区域未被定位成为由换能器执行的换能的一部分。例如,换能器可以包括由导电材料形成的电极,该导电材料延伸到换能区域之外。因为这些区域对超声换能器的换能没有贡献(即,这些区域在声学上是非活动的),所以这些区域可以被认为是超声换能器基板的死空间。然而,通过提供与这些区域的电接触可以实现多种益处。

[0024] 作为一个示例,声学非活动区域可能与超声换能器经历类似或相同的电噪声。包括IC(或其他类型的电基板)与超声换能器基板的死空间区域之间的电连接可以允许偏置声学非活动区域,这例如可以用于降低噪声和/或该区域的寄生电容。在一些实施方式中,这样的电接触可以允许使用声学非活动部分作为感测节点,从而允许检测电噪声(电噪声然后可以从期望的超声换能器信号中被去除),提高片上超声装置的性能。这样的电连接可以被包括在超声换能器基板与电基板之间的结合图案中。这样的电连接的另一潜在益处是其可以使得在CMOS晶片上的所产生的的金属特征的图案更均匀或基本均匀,从而有助于通过在IC晶片上执行的化学机械抛光(CMP)阶段来保持装置的平面性(planarity)。此外,电接触还可以对声学非活动区域提供机械支承并且因此对整个超声装置提供机械支承。在一些实施方式中,可以使这些非活动区域的大小和/或形状和/或位置标准化,而不管单元的设计如何。因此,可以将同一组掩模和/或过程步骤用于不同的装置,即使这些装置中的单元被不同地布置也如此。

[0025] 因此,本申请的各方面包括有助于片上超声装置的制造和操作的超声换能器制造和技术。

[0026] 下面进一步描述上述的各方面和实施方式以及另外的方面和实施方式。这些方面和/或实施方式可以单个地、所有一起地或者以两个或更多个的任何组合来使用,本申请在该方面不受限制。

[0027] 图1示出了具有可以在探测器中使用的片上超声装置的简化示意的超声探测器。探测器100可以是配置成插入计算机、智能手机、平板电脑或其他外部装置中的或者被配置成与这样的装置无线通信的手持式探测器。探测器100可以包括芯片上超声装置102,如在调出(call-out)视图104中所示。片上超声装置102可以包括具有集成超声换能器108和电路110的基板106。为了便于图示,图1的示意图将超声换能器108和电路110示为呈并排配

置的简化块。如在随后附图中示出和下面进一步描述的,物理实现可以具有呈堆叠配置的超声换能器和电路。基板106可以是半导体基板,例如硅基板或绝缘体上硅(SOI)基板,并且在一些实施方式中是互补金属氧化物半导体(CMOS)基板。超声换能器108可以是电容式微机械超声换能器(CMUT),以及电路110可以是集成电路,例如硅电路。

[0028] 在调出视图104的简化表示中,出于图示的目的,超声换能器108和电路110被示意性地描绘为并排的。在实践中,这样的并排配置在物理上在基板上是可能的,但是是可选方案。本申请的实施方式涉及以下配置:在该配置中,通过将具有超声换能器的工程基板与具有IC的基板(或者其他电基板例如硅中介层或其他类型的中介层,或者印刷电路板)结合使得超声换能器和IC可以呈堆叠配置来形成基板106。在图2中概念性地和示意性地示出了这样的配置。

[0029] 图2的片上超声装置200包括与IC基板203结合的超声换能器基板202。应当理解,本文中所描述的类型超声换能器基板不限于与IC基板结合,因为该类型的超声换能器基板可以与任何其他类型的电基板结合。基板可以是晶片,并且附图示出了每个基板的一部分,如可以根据虚边界线所理解的。超声换能器基板202包括多个超声换能器,该多个超声换能器在本文中也称为“超声换能器单元”或简称为“单元”204a、204b、204c、204d等。实际上,可以设置大量这样的单元,例如数百、数千、数万或数百万个,并且本申请的各个方面在这方面不受限制。为简单起见,示出了四个超声换能器单元。可以将超声换能器单元电分组以形成“超声元件”。即,超声元件可以包括电耦接以有效地作为单个较大超声换能器进行操作的两个或更多个超声换能器。超声换能器单元204a至204d均可以包括电容式超声换能器,例如CMUT。此外,在至少一些超声换能器单元之间可以存在声学死空间206。作为示例,单元204a至204d中的每一个可以包括与单元的腔对应的导电部分例如底部电极。死空间206可以表示形成电极的相同材料的但未与单元的腔对准的部分,并且因此基本上不参与单元的换能。在一些情况下,该声学“死空间”通过填充沟槽与换能器腔分开,使得死空间与换能器单元机械地和电气地隔离。

[0030] 如图所示,片上超声装置200包括超声换能器单元与IC基板203之间的多个不同的物理和电接触部208。这些接触部可以是导电的,并且可以表示超声换能器基板202与IC基板203之间的结合点。虽然在所描绘的示例性实施方式中针对单元204a至204d中的每一个示出了两个接触部208,但是将理解的是,其他数目也是可能的,并且在每个单元与IC基板之间设置相同数目的接触部是不必要的。如根据后面的图3B的描述中将理解的,在一些实施方式中,可以在超声换能器单元与IC基板之间设置三个接触部。图2是截面视图,因此作为非限制性示例,可以在比页面平面更近或更远的平面中设置附加接触部208。此外,虽然附图描绘了具有圆形截面的接触部,但是也可以使用用于接触部的其他形状或配置(例如环或网格)。

[0031] 片上超声装置200还包括死空间206与IC基板203之间的接触部210。接触部210可以是导电的并且可以表示超声换能器基板202与IC基板203之间的结合点。可以在死空间区域与IC基板203之间设置多个接触部210。将注意的是,图2的示意图没有描绘围绕单独换能器单元以及死空间区域的绝缘沟槽。

[0032] 图3A是图2中示意性表示的片上超声装置200的一部分的详细实现的示例性截面视图。更具体地,图3A是根据本申请的非限制性实施方式的包括与具有密封腔的工程基板

集成的CMOS晶片的超声装置300的截面视图,并且超声装置300包括在CMOS晶片与工程基板的超声换能器之间形成的多个接触部。

[0033] 装置300包括与CMOS晶片304集成的工程基板302。工程基板302包括形成在第一硅器件层308与第二硅器件层310之间的多个腔306。可以在第一硅器件层308与第二硅器件层310之间形成硅氧化物层312(例如,通过硅的热氧化形成的热硅氧化物),其中,腔306形成在硅氧化物层中。在该非限制性示例中,第一硅器件层308可以被配置为底部电极,第二硅器件层310可以被配置为膜。因此,第一硅器件层308、第二硅器件层310和腔306的组合可以形成超声换能器(例如,CMUT),其中,在该非限制性截面视图中示出了六个超声换能器。为了有助于作为底部电极或膜进行操作,第一硅器件层308和第二硅器件层310中之一或二者可以被掺杂成用作导体,并且在一些情况下是高度掺杂的(例如,掺杂浓度大于 10^{15} 掺杂物/ cm^3 、在 10^{15} 掺杂物/ cm^3 与 10^{21} 掺杂物/ cm^3 之间或这样的范围内的任何值)。

[0034] 工程基板302还可以包括在第二硅器件层310顶部上的氧化物层314,在一些实施方式中氧化物层314可以用作钝化层,并且如图所示,可以被图案化成在腔306上方不存在。下面进一步描述的接触部324和钝化层330可以被包括在工程基板上。钝化层330可以由任何合适的钝化材料形成。在一些实施方式中,钝化层330由 Si_3N_4 形成,并且在一些实施方式中,通过 SiO_2 和 Si_3N_4 的堆叠来形成,但是替选方案是可能的。可以与多个腔306相对应地去除钝化层330(如图3A所示),或者可以保留钝化层330以覆盖多个腔306中的一些或全部(如图3E所示)。在一些实施方式中,可以在腔上方保留多个钝化层。在一些实施方式中,可以在腔内形成一个或多个绝缘层以优化器件电容、减少充电、优化偏置电压和/或塌陷电压、以及/或者提高器件可靠性。这些绝缘层可以在腔内以任何合适的方式被图案化。

[0035] 工程基板302和CMOS晶片304在结合点316a和316b处被结合在一起。结合点可以形成工程基板302上的层与CMOS晶片304上的层的热压结合(例如,金属与金属热压结合),或者替选地可以是本文中所描述的任何其他合适的结合类型(例如,硅化物结合、焊接结合或共晶(eutectic)结合)。在一些实施方式中,结合点316a和316b可以是导电的,例如由金属形成。在一些实施方式中,结合点316a可以仅用作结合点,以及在一些实施方式中可以形成密封环,例如气密地密封装置300的超声换能器。在一些实施方式中,结合点316a可以限定也提供工程基板302与CMOS晶片304之间的电连接的密封环。类似地,在一些实施方式中,结合点316b可以用作双重目的,例如用作结合点并且还提供工程基板302的超声换能器与CMOS晶片304的IC之间的电连接。

[0036] 注意的是,对应于六个示出的腔306中的每一个示出了两个结合点316b。例如,参考超声换能器332,在该截面视图中示出了两个结合点316b。在一些实施方式中,并非装置300的所有超声换能器都需要具有多个结合点316b,以及当针对给定的超声换能器设置多个结合点316b时,可以设置多于两个结合点(结合图3C示出示例),这将在下文中进一步详细描述。结合点316a和316b可以具有任何合适的形状和大小。在一些实施方式中,所有结合点316a和316b具有相同的大小。在其他实施方式中,不同的结合点316a和316b具有不同的大小(例如,不同的直径)。结合点之间的间距可以是一致的或可以是变化的。

[0037] 仍然参照图3A,CMOS晶片304包括基层(例如,体硅晶片)318、绝缘层320和金属化层322。金属化层322可以由铝、铜或任何其他合适的金属化材料形成,并且可以表示在CMOS晶片中形成的集成电路的至少一部分。例如,金属化层322可以用作布线层(routing

layer), 可以被图案化以形成一个或多个电极, 或者可以用于其他功能。实际上, CMOS晶片304可以包括多个这样的金属化层和/或后处理的重分布层, 但是为了简单起见, 仅示出了单个金属化层。堆叠中的这样的多种金属的示例可以包括但不限于例如铜(Cu)、氮化钛(TiN)、铝铜(AlCu)、铝(Al)、钛钨(TiW)、金(Au)、镍(Ni)、锡(Sn)、铂(Pt)、钛(Ti)、钽(Ta)以及它们的组合和合金。

[0038] 结合点316b可以——在一些实施方式中结合点316a也可以——提供CMOS晶片304的金属化322与工程基板的第一硅器件层308之间的电连接。以这种方式, CMOS晶片304的集成电路可以与工程基板的超声换能器电极和/或膜通信(例如, 向工程基板的超声换能器电极和/或膜发送电信号和/或从工程基板的超声换能器电极和/或膜接收电信号)。可以将用于给定超声换能器的多个结合点316b电连接, 并且因此如图所示多个结合点可以接触金属化层322的公共垫。在其他情况下, 可以将结合点中的一些结合点电连接, 并且将一些结合点电隔离, 即仅用作机械支承。

[0039] 根据用于形成结合点316a和316b的材料, 可以提供附加材料以用作种子层、粘合层和/或衬里层(liner layer)。例如, 可以为结合点316a和316b提供种子层366和370。作为示例, 结合点316a和316b可以通过在工程基板302和CMOS晶片304中的每一个上放置一定量的材料并且然后将它们结合在一起而形成的热压结合点。当然, 可以使用备选结合方法(包括使用多晶硅和/或掺杂多晶硅进行的结合, 以及其他方法)。种子层366、370可以用于在结合之前促进分别在CMOS基板304和工程基板302上形成结合材料(例如, 通过针对结合材料提供镀层)。

[0040] 在该非限制性示例中, 通过接触部324提供与由第二硅器件层310表示的超声换能器膜的电接触, 其中, 接触部324可以由金属或任何其他合适的传达接触材料形成。根据所使用的材料, 可以另外提供粘合层。在所示的示例中, 接触部324可以接触第二硅器件层310和第一硅器件层308的一部分, 第一硅器件层308的该部分与第一硅器件层308的与换能器区域对应的其他部分电隔离。在一些实施方式中, 可以在接触部324与CMOS晶片上的结合垫326之间设置电连接。在其他实施方式中, 可以从第一硅器件层308到第二硅器件层310的底侧设置嵌入式通孔(未示出), 从而消除对第二硅器件层310的顶侧上的接触部324的任何需要。应当理解的是, 虽然图3A示出了单个接触部324和单个接触部326, 但是可以设置提供对工程基板302的电接入(electrical access)的多个接触部324, 以及/或者可以设置提供对CMOS晶片304的电接入的多个接触部326。

[0041] 工程基板的第一硅器件层308还包括被配置成将单独的超声换能器电隔离的隔离结构(例如, 隔离沟槽)328。隔离结构328可以包括穿过第一硅器件层308形成的填充有绝缘材料的沟槽。备选地, 隔离结构328可以通过第一硅器件层308的适当掺杂来限定。如下面进一步详细描述, 第一硅器件层308的电隔离的换能器区域之间的区域可以表示工程基板302的声学非活动或死空间区域, 其中, 然而这样的声学非活动区域也通过结合点连接至CMOS晶片304。

[0042] 如图3A中进一步所示, 装置300可以可选地包括由任何合适材料(例如硅氧化物或氮化硅)形成的止流特征360。钝化层362也可以可选地形成在CMOS晶片上, 并且可以是例如氧化物层。钝化层362可以用作密封保护层、用作用于CMP过程期间的CMOS晶片304的平面化的层和/或用作用于MEMS集成的蚀刻停止。可选地, 还可以包括另一钝化层364, 并且该另一

钝化层364可以是例如氮化物层。作为示例,层364可以通过等离子体增强化学气相沉积(PECVD)形成。

[0043] 现在注意装置300的各种特征。例如,应当理解的是,工程基板302和CMOS晶片304可以在晶片水平上被单片集成,从而提供超声换能器与CMOS IC的低成本单片集成。在所示实施方式中,相对于CMOS IC在竖直方向上定位(或堆叠)超声换能器,这可以通过使集成超声换能器和CMOS IC所需的芯片面积减小来有助于紧凑型超声装置的形成。

[0044] 此外,工程基板302仅包括两个硅层308和310,其中,腔306形成在两个硅层308与310之间。第一硅器件层308和第二硅器件层310可以是薄的,例如,每一者的厚度小于50微米,厚度小于30微米,厚度小于20微米,厚度小于10微米,厚度小于5微米,厚度小于3微米或厚度为约2微米,以及其他非限制性示例。这样的尺寸有助于实现小型装置并且可以有助于在不需要TSV的情况下形成与超声换能器膜(例如,第二硅器件层310)的电接触。TSV的实现成本高,其需要专门的设备和较长的过程时间,因此避免使用TSV可以增大制造产量并且减小装置成本。此外,形成TSV需要许多商业半导体代工厂所不具备的特殊制造工具,因此免除对这样的工具需要可以改进用于形成装置的供应链,从而使得与使用TSV的情况相比装置更具商业实用性。TSV还会妨碍高密度或小尺寸特征的集成,从而限制了设计选择。

[0045] 如图3A所示的工程基板302可以是相对薄的,例如总厚度小于100微米(μm),总厚度小于50 μm ,总厚度小于30 μm ,总厚度小于20 μm ,总厚度小于10 μm ,厚度在10 μm 至500 μm 之间或者在这样的范围内的任何值或值范围。因为这样的薄尺寸可以表示某些类型的微制造过程(例如使用晶片卡盘在晶片水平上执行的微制造过程)的较低结构完整性,所以值得注意的是可以在装置300中实现这样的薄尺寸。

[0046] 此外,硅器件层308和310可以由单晶硅形成。单晶硅的机械和电学性质是被了解的,因此在超声换能器中使用这样的材料(例如,作为CMUT的膜)可以有助于超声换能器行为的设计和控制。因此,可以促进扩展到大批量制造。

[0047] 值得注意的另一特征是在CMOS晶片304和第一硅器件层308的部件之间存在间隙372,这是因为CMOS晶片304和第一硅器件层308在不连续的结合点316a、316b处结合,而不是通过覆盖CMOS晶片304的整个表面的结合部进行结合。该间隙的重要性在于,如果第一硅器件层308足够薄,则第一硅器件层308可能振动。在一些实施方式中,这样的振动可能是不期望的,例如,表示与第二硅器件层310的期望振动成对比的不需要的振动。因此,在至少一些实施方式中,有益的是第一硅器件层308足够厚以最小化或避免这样的振动,例如至少4 μm 厚,至少10 μm 厚,厚度在10 μm 至500 μm 之间或在这样的范围内的任何值或值范围。

[0048] 在替选实施方式中,可能期望的是第一硅器件层308和第二硅器件层310均振动。例如,第一硅器件层308和第二硅器件层310可以被构造成呈现不同的谐振频率,从而产生多频器件。多个谐振频率(在一些实施方式中可以与谐波相关)可以用于例如超声换能器的不同操作状态。例如,第一硅器件层308可以被配置成在第二硅器件层310的半中心频率处谐振。

[0049] 腔306可以具有与超声换能器的膜的尺寸对应的合适尺寸,例如合适的宽度W,如图3A中进一步所示。宽度尺寸还可以用于识别腔的孔径大小。宽度W为约50 μm ,在约5 μm 至约500 μm 之间,在约20 μm 至约100 μm 之间,在中间的任何宽度或宽度范围或任何其他合适的宽度。在一些实施方式中,可以选择宽度W以使空隙率填充因子最大化,空隙率填充因子是与

由周围结构耗占的面积 (area) 量相比的由腔耗占的面积量。

[0050] 应当理解的是,腔306可以具有任何合适的形状。非限制性示例包括圆的(圆形)、六边形、八边形和矩形腔。然而,其他多边形形状或更一般地其他形状也是可能的。

[0051] 可以使用多个结合步骤来制造装置300。例如,可以通过以下来形成工程基板302:将两个硅晶片或SOI晶片或其组合结合在一起,以创建密封腔306。例如,结合可以包括形成 SiO_2 - SiO_2 结合(SiO_2 - SiO_2 bond)或 Si - SiO_2 。结合之后可以进行高温退火以提供高质量的结合强度。在美国专利第9,067,779号和美国专利申请公布2016/0009544中描述了用于形成工程基板的技术的示例,这两件专利申请的全部内容通过引用并入本文中。

[0052] 工程基板302的结合和退火在其与CMOS晶片304集成之前发生。因此,在工程基板302的形成期间可以进行高温处理。还通过使用高掺杂硅308作为下电极材料来使对工程基板302的高温处理实现。当形成换能器腔306时,在工程基板302中不存在金属。因此,使用高温过程在工程基板302中形成换能器腔306的能力产生高度可靠的装置。形成腔的氧化物312是热生长氧化物。这是一种没有杂质或陷阱电荷的致密氧化物,并与换能器的硅膜形成强的结合。所产生的装置是可重复且可靠的,并且不易于脱层(脱层在由低温氧化物和低温腔结合形成的CMUT中是常见的)。由于高质量的热氧化物,所产生的装置可以在高压偏压情况下进行操作,而没有充电效应。因此,使用具有热氧化物和高掺杂硅的工程基板的方法是一种新颖的方法,该方法使得能够实现可以容易地与CMOS或其他电基板(包括晶片、管芯、中介层、印刷电路板或诸如扇入或扇出晶片级封装的重建基板)集成的可制造且可靠的CMUT装置。该方法使得能够实现对工程基板302和CMOS晶片304的独立优化和修正。例如,可以在分离的库存中制备和/或保持CMOS晶片和工程基板,从而使得能够实现基于一个或多个业务变量(例如营业资本、循环时间、交货间隔期、工程、质量、风险缓解、资源利用和/或新产品开发的研制周期)对库存管理的优化。

[0053] CMOS晶片304可以具有使用标准IC制造技术在其上制造的IC。可以使用共晶结合、热压缩、硅化物结合或任何其他合适的结合技术将CMOS晶片304和工程基板结合在一起,其中,在至少一些实施方式中,所述任何其他合适的结合技术可以是在足够低的温度执行以避免损坏CMOS晶片304上的IC的结合技术。在一些实施方式中,这样的温度可以是低于450℃。在美国专利第9,067,779号和美国专利申请公布2016/0009544中描述了这样的结合合适示例。

[0054] 图3B示出了装置300的不同截面视图,其中,在一些实施方式中,在工程基板302声学非活动或死空间区域与CMOS晶片304之间设置电连接。在一些这样的实施方式中,在形成超声换能器的底部电极的同一层308的声学非活动部分与CMOS晶片304上的IC之间设置电连接,例如接触部316c。如从图3B中注意到的,与第一硅器件层308的接触部316c对应于在硅氧化物层312中未形成腔的区域(即,声学非活动区域)。

[0055] 现在参照图3C,示出了沿图3A的箭头“C”截取的工程基板302的仰视图。更具体地,图3C示出了与工程基板302的第一硅器件层308的导电接触部的配置的示例,该配置包括第一硅器件层308的与超声换能器腔(虚线圆区域354)和声学非活动死空间(区域356)两者对应的区域。如图所示,通过隔离结构328(例如,具有氧化物衬里和多晶硅填充物的沟槽)在第一硅器件层308中限定了多个八边形区域358。彼此电隔离并且与声学非活动死空间356电隔离的八边形区域358是第一硅器件层308的声学活动区域,这是因为八边形区域358对

应于超声换能器腔354的位置。相反地,区域356是第一硅器件层308的声学非活动区域,这是因为区域356未对应于超声换能器腔354的位置。

[0056] 如图3C中进一步所示,金属结合点316a、316b和316c连接至第一硅层308。将注意到的是,为了清楚起见,从图3C省略了图3A和图3B中所示的种子层370,但是将理解的是这样的层可以用于将金属材料316a、316b和316c结合到第一硅层308。然而,多个结合点316b被用于连接至高度掺杂的第一硅层308的声学活动区域358以限定电极,单个结合点316c被用于连接至每个声学非活动区域356。除了将第一硅层308中的单独的换能器区域电隔离以外,隔离结构328还可以用于将密封环316a与换能器阵列电隔离。为了进一步清楚起见,在图3C中还示出了与第一硅层308的相对侧接触的成对多个接触部324(如上结合图3A所述)的位置关系。

[0057] 在所描绘的示例性实施方式中,每个单独的换能器(即,每个声学活动区域358)包括相对于换能器腔354的区域基本上均匀地定位的三个结合点316b。使用多个结合点316b而不是使用更大的单个接触部来接触单独的声学活动区域358可以改进工程基板302与CMOS晶片304之间的结合,这是因为通过标准微制造处理可以更容易地实现与较小接触点的结合。另外地或替选地,由于用于结合的材料量的减少和/或由于更短的处理时间(例如,更短的镀制金属特征的时间、制造过程(例如CMP、光刻、镀制和蚀刻)的优化以及机械性能的优化),使用多个结合点316b来接触单独的声学活动区域358可以降低成本。

[0058] 死空间接触部316c可以提供若干优点,包括例如用于较大死空间跨度的机械支承。在换能器单元直径从约48 μm 增大到约96 μm (使得换能器元件布置从每元件4 $\times$ 4个单元变为每元件2 $\times$ 2个单元)的配置中,存在单元的组装密度(packing density)的变化,这引起沟槽隔离的换能器单元之间的较大死空间的原因。此外,死空间接触部316c可以用于将硅的非活动区域进行接地或偏置,以降低寄生电容和噪声。即,接触部316c有助于提供电基线,针对该电基线来比较在接触部316b上检测到的信号。例如,死空间区域可能与超声换能器经历类似或相同的电噪声。因此,通过从接触部316c收集特定于这样的噪声的信号,可以与来自接触部316b的信号相结合地处理该信号,以确定接触部316b上的信号的相比于电噪声可归因于声学行为的贡献。这样的处理可以包括减法、求平均或其他合适的组合。以这种方式,可以去除诸如寄生电容的噪声,从而引起改进的信噪比(SNR)。如下面关于CMOS晶片的金属进一步描述的,顶部铝层上的金属特征的均匀图案分布也有助于通过CMOS CMP保持良好的平面性结果。

[0059] 在一些实施方式中,单元204a至204d可以各自具有在以下范围之间的大小(例如,直径):在10 μm 至250 μm 之间,在175 μm 至225 μm 之间,在190 μm 至200 μm 之间,在194 μm 至198 μm 之间,在195 μm 至197 μm 之间,在25 μm 至75 μm 之间,40 μm 至60 μm 之间,在75 μm 至125 μm 之间,在75 μm 至100 μm 之间,在90 μm 至102 μm 之间,在94 μm 至98 μm 之间或在这样的范围内的任何其他合适范围之间。在一些实施方式中,单元204a至单元204d可以各自具有等于196 μm 的大小(例如,直径)。在一些实施方式中,单元可以具有非均匀大小,其中,一个或更多个单元的大小在上面列出的范围内。

[0060] 将理解的是,与每换能器使用单个更大的接触部相对照,通过每单独的换能器使用多个结合点316b,形成诸如装置300的装置的产量可以更大。此外,通过使用多个结合点316b来接触声学活动区域358,与仅具有与每个声学活动区域358可比的大小的单个接触部

相比,在任何给定位置处最近的相邻结合点316b与316c之间的距离L可以更短。通过使距离L保持为小(例如,100 μm 或更小),结合层上的所有特征的间隔的均匀性被最大化,并且可以改进超声装置300的机械完整性。因为在工程基板302与CMOS晶片304之间存在间隙(由结合点316a、316b和316c跨越),所以相邻超声换能器的结合点316b与316c之间的的小的距离相当于为悬置的工程基板302提供更大的机械支承。当然,可以使用其他结合布置,包括每换能器的单个接触点。在一些实施方式中,可以使用大接触部和较小接触部的组合。例如,可以在基板的一部分上使用大接触部,并且可以在基板的另一部分上使用较小的多个接触部。

[0061] 参照图3D,示出了沿图3A的箭头“D”截取的CMOS晶片304的俯视图。更具体地,图3D示出了根据本发明的非限制性实施方式的图3A和图3B两者中的导电接触部(结合点316a、316b和316c)相对于CMOS晶片304的金属区域322的位置。如从图3D可以看出的,CMOS金属区域322包括与工程基板的单独的换能器单元对应的由多个结合点316b接触的较大的圆形区域380、与工程基板的死空间区域对应的由单个结合点316c接触的较小的圆形区域382和由密封环316a接触的区域384。

[0062] 为了通过接触非声学活动硅并且将其保持在设定电位来实现如前所提及的噪声减小,CMOS金属322也可以被图案化来以网格状方式连接区域382。类似地,为了将单独的换能器单元分组为功能超声元件(例如,2 $\times$ 2超声元件),CMOS金属322也可以被图案化以将金属区域380的组电连接在一起。在图3D所示的示例中,四个金属区域380的组在CMOS晶片中彼此电连接。还如图所示,金属区域380还被图案化成在其中心部分处具有开口386。开口386是可以通过防止CMP期间的凹陷——否则凹陷可能在大的金属区域上发生——来帮助改进CMOS表面的平面化(平坦度)的另一特征。

[0063] 本申请的各方面可以提供一个或多个益处,其中一些益处已经在前面进行了描述。所描述的是这样的益处的一些非限制性示例。应当理解的是,并非所有方面和实施方式都必须提供现在描述的所有益处。此外,应当理解的是,本申请的各方面可以提供现在所描述的那些益处的额外的益处。

[0064] 本申请的各方面提供适合于形成单片集成的超声换能器和CMOS结构(例如,CMOS IC)或其他电基板的制造过程,其中,所述其他电基板例如是模拟IC(其可以包括到数字芯片外电路的高速链路)、中介层(例如,硅中介层)和印刷电路板。因此,实现了作为超声装置(例如,用于超声成像和/或高强度聚焦超声(HIFU))操作的单基板装置。这些制造过程可以例如通过平铺(tile)CMUT设计在晶片水平上执行或在管芯水平上执行。

[0065] 在至少一些实施方式中,所述过程可以是可靠的(例如,以高产量和/或高装置可靠性为特征),可扩展到大批量,并且执行起来相对便宜(由于例如晶片水平上集成),从而有助于CUT的商业实用制造过程。可以避免使用复杂且昂贵的处理技术例如形成TSV,避免使用严格要求的CMP,以及避免使用低温氧化物结合的致密化退火。此外,过程可以提供小型超声装置的制造,从而有助于创建便携式超声探测器。

[0066] 本申请的各方面提供了调节超声换能器的发送和/或接收频率的能力,因此使得能够使用可以在不同模式和/或应用中使用的单个探测器。例如,可以用相同的超声换能器通过调节超声换能器的发送和/或接收频率来实现多种不同的成像模式。以这种方式,可以消除对覆盖全范围成像模态(例如,从表面成像到深度成像的医学成像模态)的多个探测器的需要,从而降低成本并且改进探测器便携性。

[0067] 因此,已经描述了本申请的技术的若干方面和实施方式,应当理解的是,本领域普通技术人员将会容易想到各种变更、修改和改进。这样的变更、修改和改进都意图是在本申请中描述的技术的精神和范围内。

[0068] 下面内容说明本公开内容的非限制性方面和应用。示例1涉及一种设备,包括:片上超声装置,其包括超声换能器基板,所述超声换能器基板具有多个单独的换能器单元,单独的换能器单元被设置成靠近所述超声换能器基板的第一侧;以及针对至少一个换能器单元的一个或更多个导电结合连接,其设置在超声换能器基板的第二侧与电基板之间。

[0069] 示例2涉及根据示例1所述的设备,其中,所述一个或更多个导电结合连接相对于所述多个换能器单元中的换能器单元的区域基本上均匀地分布。

[0070] 示例3涉及根据任一前述示例所述的设备,其中,所述一个或更多个导电结合连接包括以下中的一个或更多个:热压连接、共晶连接和硅化物连接。

[0071] 示例4涉及根据任一前述示例所述的设备,其中,所述一个或更多个导电结合连接在所述一个或更多个导电结合连接的第一端处接触所述超声换能器基板的硅层的导电部分,并且在所述一个或更多个导电结合连接的第二端处接触所述电路基板的金属层。

[0072] 示例5涉及根据任一前述示例所述的设备,还包括单个导电结合连接,所述单个导电结合连接连接至所述超声换能器基板的多个声学非活动区域中的至少一个声学非活动区域,每个单个导电结合连接设置在所述超声换能器基板与所述集成电路基板之间。

[0073] 示例6涉及根据任一前述示例所述的设备,其中,所述超声换能器基板的所述多个声学非活动区域设置在相邻成对的单独换能器单元之间。

[0074] 示例7涉及根据任一前述示例所述的设备,其中,所述多个换能器单元通过在所述超声换能器基板的硅层中形成的隔离沟槽在所述硅层的导电部分上彼此电隔离。

[0075] 示例8涉及根据任一前述示例所述的设备,其中,所述隔离沟槽形成对应于多个换能器单元的八边形区域。

[0076] 示例9涉及根据任一前述示例所述的设备,其中,所述声学非活动区域由四个相邻八边形区域之间的边界限定。

[0077] 示例10涉及根据任一前述示例所述的设备,其中,一个或更多个结合连接与最近的相邻结合连接分开约100微米(μm)或更小的距离。

[0078] 示例11涉及一种超声装置,包括:复合基板,其包括第一基板和第二基板,所述第一基板和所述第二基板被结合在一起以在所述第一基板与所述第二基板之间限定多个腔,每个腔对应于单独的超声换能器单元;以及电基板,其通过多个导电结合点结合至所述复合基板,其中,每个换能器单元具有设置在所述超声换能器基板与电基板之间的多个导电结合连接。

[0079] 示例12涉及根据示例11所述的超声装置,其中,除了针对每个换能器单元的所述一个或更多个导电接合连接以外,所述多个导电接合连接还包括:单个导电接合连接,其连接至所述复合基板的多个声学非活动区域中的每一个;以及一个或更多个密封环,其围绕由所述多个超声换能器单元限定的超声换能器阵列。

[0080] 示例13涉及根据任一前述示例所述的超声装置,其中,所述一个或更多个导电结合连接包括以下中的一个或更多个:热压连接、共晶连接、焊接连接和硅化物连接。

[0081] 示例14涉及根据任一前述示例所述的超声装置,其中:所述复合基板的所述第一

基板对应于所述换能器阵列的膜;所述复合基板的所述第二基板通过所述多个导电结合连接结合至所述集成电路基板;并且所述密封环经由所述第二基板的与所述换能器阵列的底部电极接触部电隔离的部分提供所述第一基板与所述电基板之间的电连接。另外地或替代地,密封环可以围绕所述换能器阵列的下侧创建气密密封,从而防止在处理或使用期间湿气进入,从而有助于制造可靠的装置。

[0082] 示例15涉及根据任一前述示例所述的超声装置,其中,所述换能器单元通过在所述第二基板的硅层中形成的隔离沟槽在所述硅层的导电部分上彼此电隔离。

[0083] 示例16涉及根据任一前述示例所述的超声装置,其中,所述隔离沟槽形成对应于单独的换能器单元的八边形区域。

[0084] 示例17涉及根据任一前述示例所述的超声装置,其中,所述声学非活动区域由四个相邻八边形区域之间的边界限定。

[0085] 示例18涉及根据任一前述示例所述的超声装置,还包括形成在所述第二基板的所述硅层上的附加隔离沟槽,所述附加隔离沟槽使所述第二基板的由所述密封环接触的部分与所述八边形区域电绝缘。

[0086] 示例19涉及根据任一前述示例所述的超声装置,其中,针对每个单独的换能器单元的所述多个导电结合连接、连接至所述复合基板的多个声学非活动区域中的每一个的所述单个导电结合连接以及所述密封环在所述多个导电结合连接、所述单个导电结合连接以及所述密封环的第一端处接触所述复合基板的硅层的导电部分并且在所述多个导电结合连接、所述单个导电结合连接以及所述密封环的第二端处接触所述电基板的金属层。

[0087] 示例20涉及根据任一前述示例所述的超声装置,其中,所述集成电路的金属层包括:所述多个导电结合连接连接至的第一金属区域;每个单个导电结合连接连接至的第二金属区域;以及所述密封环连接至的第三金属区域。

[0088] 示例21涉及根据任一前述示例所述的超声装置,其中,所述第一金属区域包括圆形区域,所述圆形区域具有在其中心部分处被图案化的开口。

[0089] 示例22涉及根据任一前述示例所述的超声装置,其中,将所述第一金属区域的组电连接在一起,以将单独的换能器单元分组为单个功能超声元件。

[0090] 示例23涉及根据任一前述示例所述的超声装置,其中,所述第二金属区域以网格状方式电连接。

[0091] 示例24涉及根据任一前述示例所述的超声装置,其中,每个多个结合连接与最近的相邻结合连接分开约100微米(μm)或更小的距离。

[0092] 示例25涉及根据任一前述示例所述的超声装置,其中,所述多个结合连接包括三个结合连接。

[0093] 示例26涉及一种形成超声装置的方法,所述方法包括:将第一基板和第二基板结合在一起的以限定其中具有多个腔的复合基板,每个腔对应于超声换能器单元;以及利用多个导电结合点将电基板结合至所述复合基板,其中,每个换能器单元具有设置在所述超声换能器基板与集成电路基板之间的多个导电结合连接。

[0094] 示例27涉及根据示例26所述的方法,还包括:除了针对每个换能器单元的所述多个导电结合连接以外,还形成连接至所述复合基板的多个声学非活动区域中的每一个的单个导电结合连接;以及形成围绕由所述多个超声换能器单元限定的超声换能器阵列的密封

环。

[0095] 示例28涉及根据任一前述示例所述的方法,其中,形成所述多个导电结合连接包括:形成以下中的一个或多个:热压连接、共晶连接和硅化物连接。

[0096] 示例29涉及根据任一前述示例所述的方法,还包括:利用所述多个导电结合连接将所述复合基板的第二基板结合至所述电基板;利用所述密封环、经由所述第二基板的与所述换能器阵列的底部电极接触部电隔离的部分来建立所述第一基板与所述集成电路基板之间的电连接,其中,所述复合基板的所述第一基板对应于所述换能器阵列的膜。

[0097] 示例30涉及根据任一前述示例所述的方法,还包括:通过在所述第二基板的硅层中形成隔离沟槽来在所述硅层的导电部分上将所述单独的换能器单元彼此电隔离。

[0098] 示例31涉及根据任一前述示例所述的方法,其中,所述隔离沟槽形成与单独的换能器单元对应的八边形区域。

[0099] 示例32涉及根据任一前述示例所述的方法,其中,所述声学非活动区域由四个相邻八边形区域之间的边界限定。

[0100] 示例33涉及根据任一前述示例所述的方法,还包括:在所述第二基板的所述硅层上形成附加隔离沟槽,所述附加隔离沟槽使所述第二基板的由所述密封环接触的部分与所述八边形区域电绝缘。

[0101] 示例34涉及根据任一前述示例所述的方法,其中,每个多个结合连接与最近的相邻结合连接分开约100微米(μm)或更小的距离。

[0102] 示例35涉及根据任一前述示例所述的方法,其中,所述多个结合连接包括三(3)个结合连接。

[0103] 示例36涉及一种超声设备,包括:超声探测器;以及片上超声装置,其被设置在所述探测器内,所述片上超声装置包括根据任一前述示例所述的设备。

[0104] 作为非限制性示例,已经将各种实施方式描述为包括CMUT。在替选实施方式中,代替CMUT或者除CMUT以外,可以使用压电微机械超声换能器(PMUT)。在一些实施方式中,除CMUT以外或作为CMUT的替选方案,本文中描述的制造方法可以用于形成包括PMUT的超声装置。这可以通过以下事实来促成:PMUT可以通过与在工程基板302的制造中使用的温度相当的温度来形成。

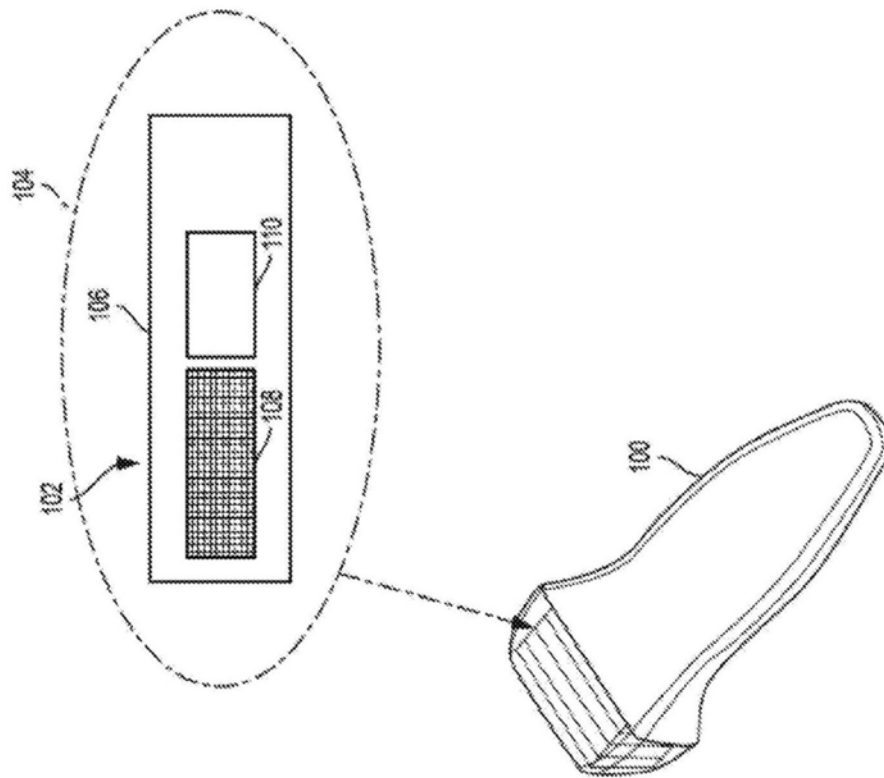


图1

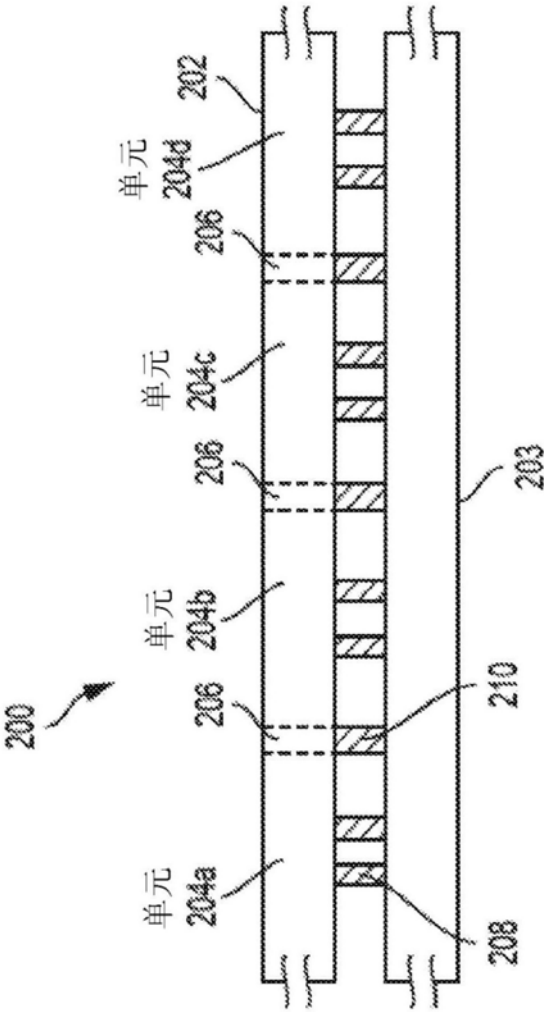


图2

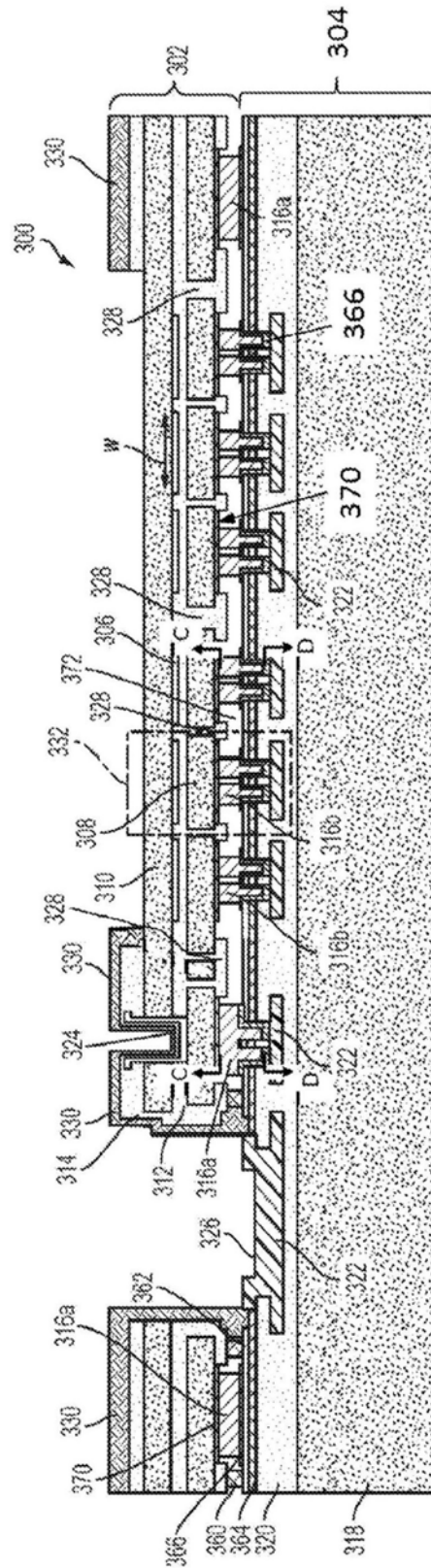


图3A

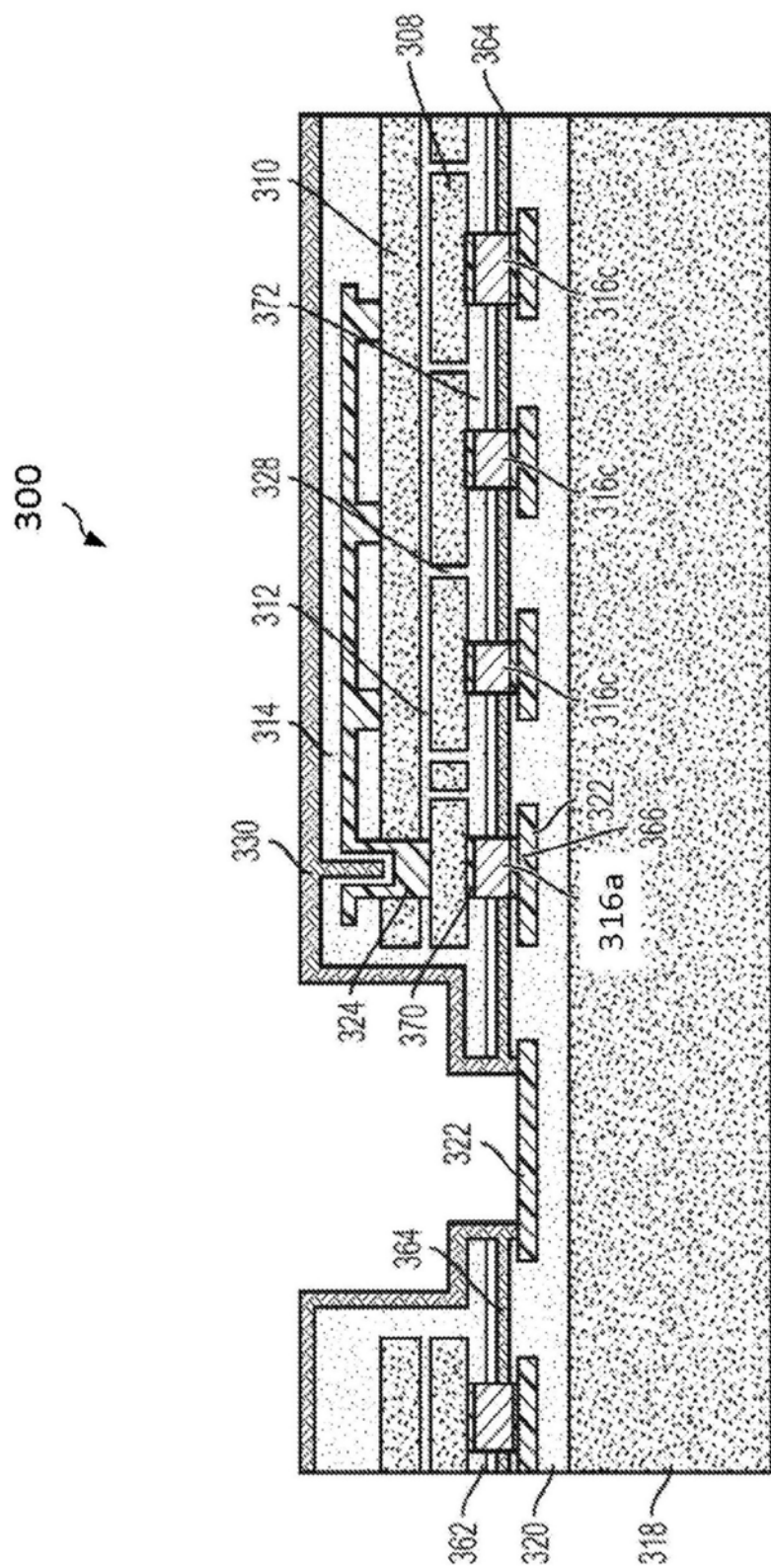


图3B

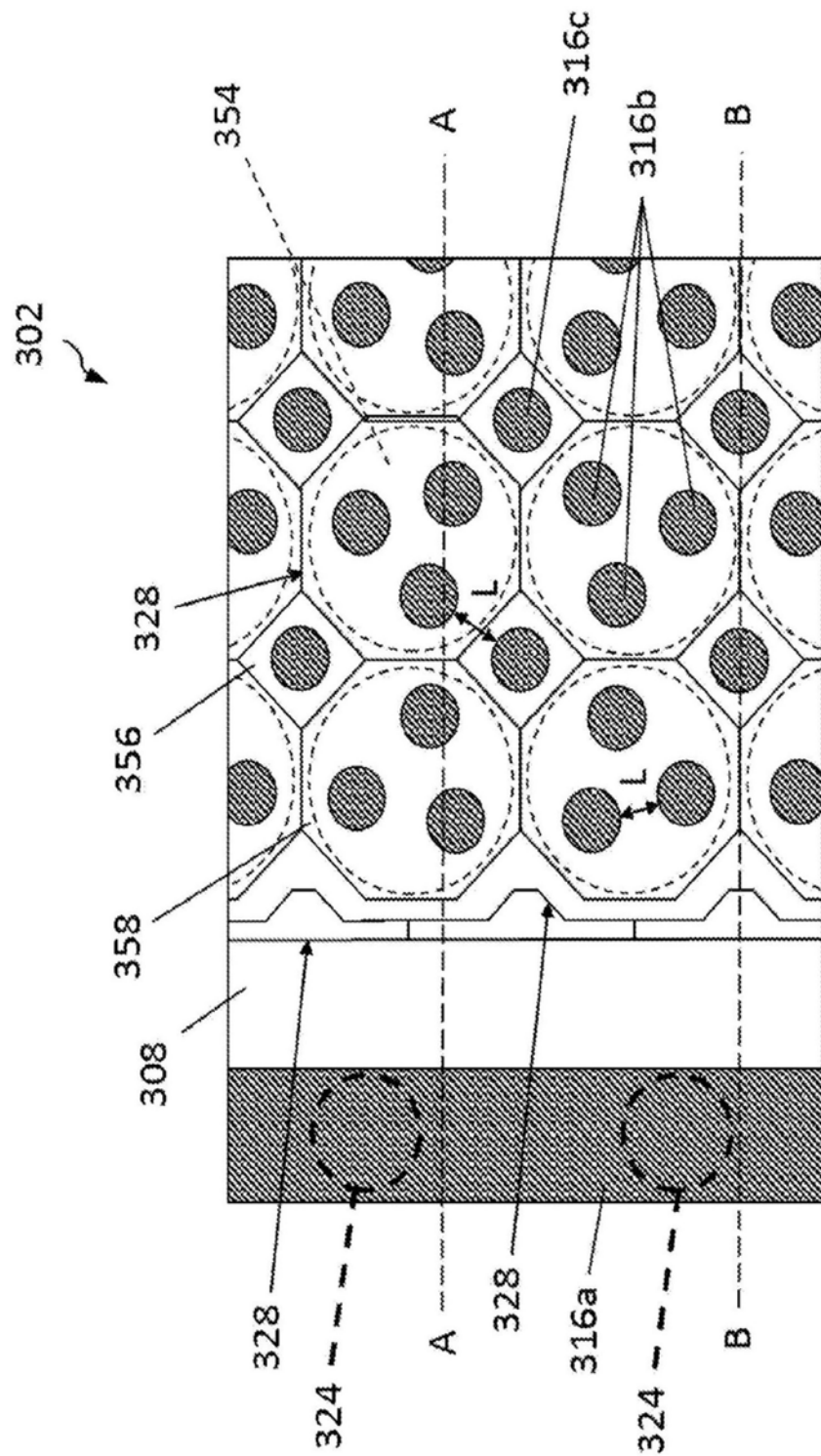


图3C

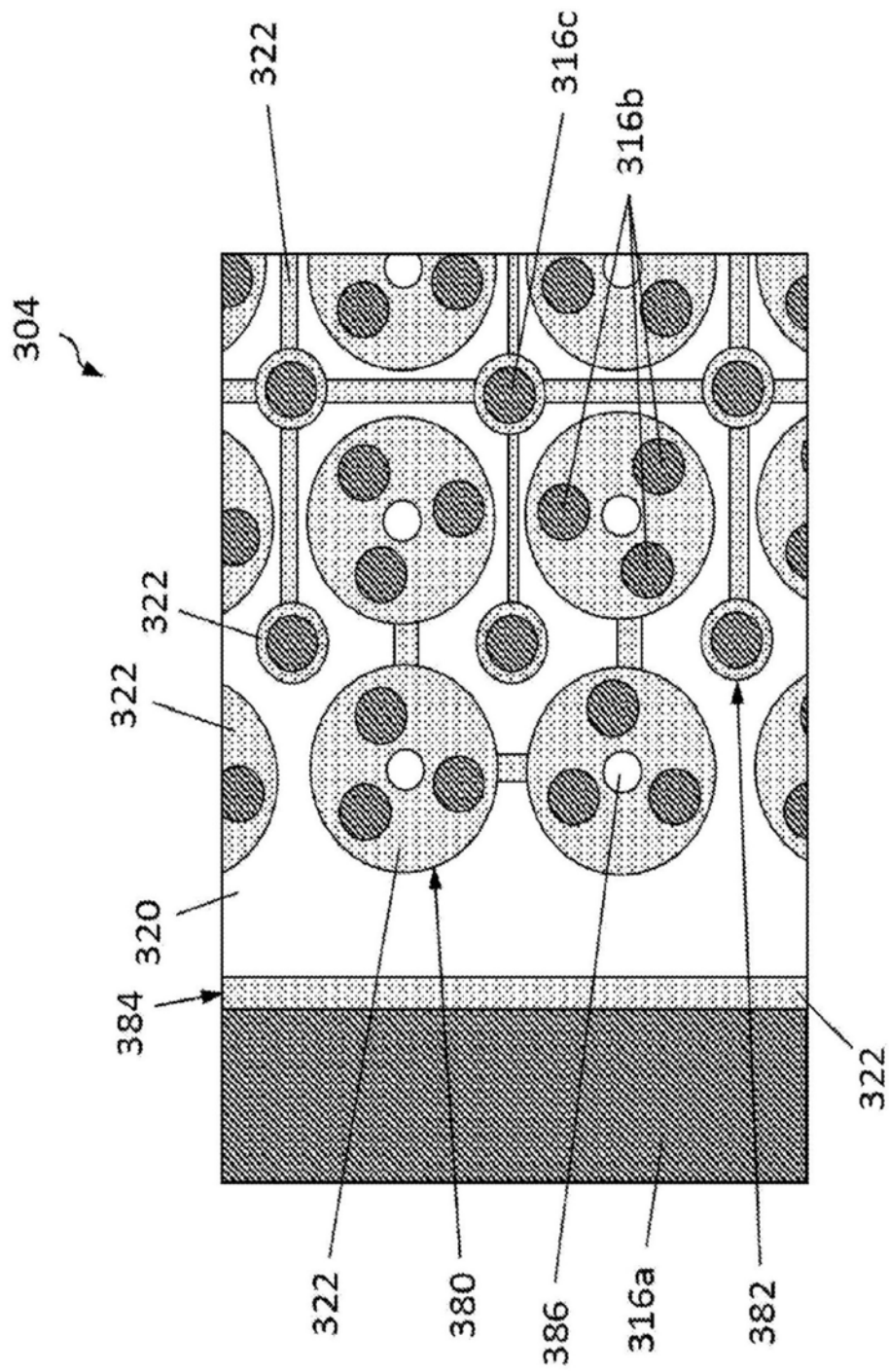


图3D

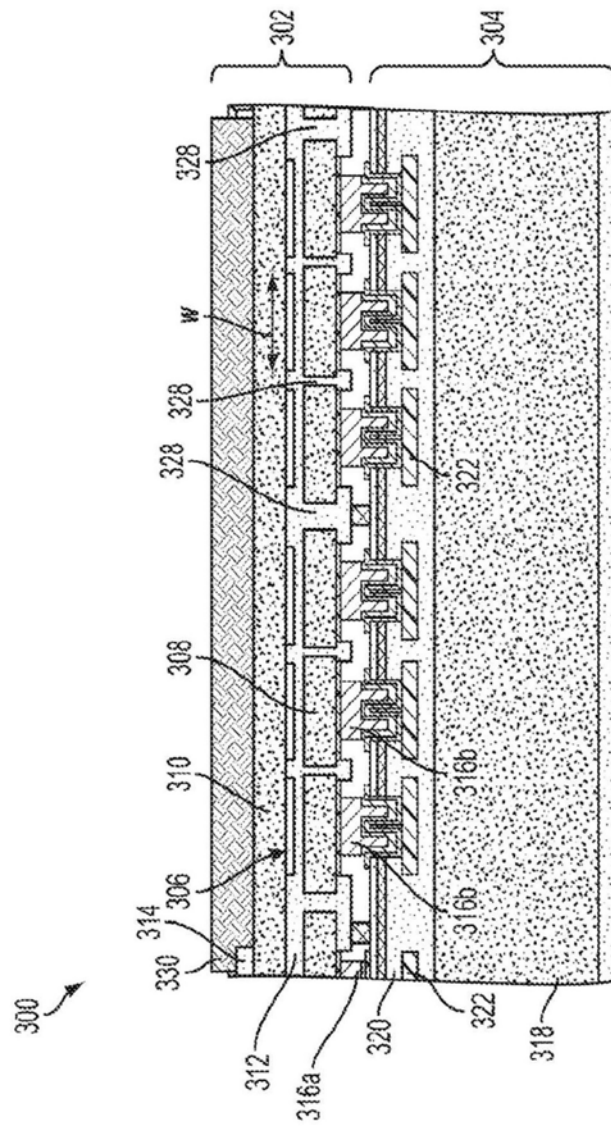


图3E

专利名称(译)	用于微加工超声换能器的电接触布置		
公开(公告)号	CN109414727A	公开(公告)日	2019-03-01
申请号	CN201780037888.8	申请日	2017-06-19
[标]申请(专利权)人(译)	蝴蝶网络有限公司		
申请(专利权)人(译)	蝴蝶网络有限公司		
当前申请(专利权)人(译)	蝴蝶网络有限公司		
[标]发明人	乔纳森M罗思伯格 苏珊 A 阿列 保罗弗朗西斯克里斯特曼 基思G菲费		
发明人	乔纳森·M·罗思伯格 苏珊·A·阿列 热姆·斯科特·扎霍里安 保罗·弗朗西斯·克里斯特曼 基思·G·菲费		
IPC分类号	B06B1/02 A61B8/12 A61B8/14 B06B1/06 G01S15/89 H01R4/02 H01R12/51		
CPC分类号	B06B1/0292 B06B1/0622 B06B2201/20 H01L41/047 H01L41/09 H01L41/27 H05K3/361 H05K2201/10977 H05K2203/0726 B06B1/06		
代理人(译)	杨铁成 杨林森		
优先权	62/352394 2016-06-20 US		
外部链接	Espacenet SIPO		

摘要(译)

片上超声装置具有包括多个换能器单元的超声换能器基板和电基板。对于每个换能器单元，一个或多个导电结合连接设置在超声换能器基板与电基板之间。电基板的示例包括CMOS芯片、包括模拟电路的集成电路、中介层和印刷电路板。

