



(12) 发明专利申请

(10) 申请公布号 CN 102281818 A

(43) 申请公布日 2011. 12. 14

(21) 申请号 201080004562. 3

(51) Int. Cl.

(22) 申请日 2010. 01. 06

A61B 8/00(2006. 01)

H04R 31/00(2006. 01)

(30) 优先权数据

2009-007568 2009. 01. 16 JP

(85) PCT申请进入国家阶段日

2011. 07. 14

(86) PCT申请的申请数据

PCT/JP2010/050068 2010. 01. 06

(87) PCT申请的公布数据

W02010/082519 JA 2010. 07. 22

(71) 申请人 株式会社日立医疗器械

地址 日本东京都

(72) 发明人 小林孝 町田俊太郎

(74) 专利代理机构 中科专利商标代理有限责任

公司 11021

代理人 樊建中

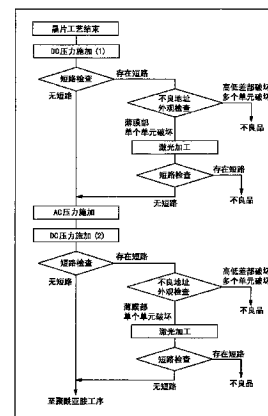
权利要求书 2 页 说明书 12 页 附图 11 页

(54) 发明名称

超声波探头的制造方法以及超声波探头

(57) 摘要

本发明提供一种超声波探头的制造方法及超声波探头。在形成作为保护膜的聚酰亚胺膜之前，使薄膜反复振动，从而评价上部电极与下部电极之间的绝缘耐压，预先除去因薄膜的反复振动而在上部电极与下部电极之间产生了绝缘耐压降低的不良半导体装置 (CMUT) 单元的上部电极，切断与其他正常半导体装置单元的电连接，由此在包含修复后的 CMUT 单元 (RC) 在内的块 (RB) 或沟道 (RCH) 中，防止薄膜的反复振动后的上部电极与下部电极之间的绝缘耐压降低。由此，可以提高半导体装置的制造成品率。



1. 一种超声波探头的制造方法,是安装半导体装置来形成超声波探头的超声波探头的制造方法,其中,该半导体装置通过在隔着空穴部配置的上部电极与下部电极之间提供电位差,从而将所述上部电极机械式动作的元件作为一个单元,在半导体基板的主表面上具有沿着第一方向以及与所述第一方向正交的第二方向配置了规定数量的所述单元而形成的块,沿着所述第一方向配置的构成所述块的多个单元的所述上部电极通过辐条而被电连接,沿着所述第二方向配置的构成所述块的多个单元的所述下部电极被电连接,在所述第一方向以及所述第二方向上以矩阵状配置了所述块,该超声波探头的制造方法的特征在于,具有:

(a) 在使所述上部电极动作之后,测量所述上部电极与所述下部电极之间的绝缘耐压的工序;

(b) 除去在所述(a)工序中判断为不良的所述单元的所述上部电极的工序;和

(c) 在所述(b)工序之后,在所述半导体基板的主表面上形成保护膜の工序。

2. 根据权利要求1所述的超声波探头的制造方法,其特征在于,

所述空穴部在所述下部电极的上方形成成为与所述下部电极重叠,

所述上部电极在所述空穴部的上方形成成为与所述空穴部重叠。

3. 根据权利要求1所述的超声波探头的制造方法,其特征在于,

在所述下部电极与所述空穴部之间、或者所述空穴部与所述上部电极之间的至少一方形成有绝缘膜。

4. 根据权利要求1所述的超声波探头的制造方法,其特征在于,

在所述(b)工序中,除去与被判断为所述不良的所述单元的所述上部电极相连的所述辐条的全部或者一部分。

5. 根据权利要求1所述的超声波探头的制造方法,其特征在于,

在所述(a)工序之前,还具有(d)在所述半导体基板的主表面上形成覆盖所述上部电极的绝缘膜の工序,

在所述(b)工序中,除去了在所述(d)工序中形成的所述绝缘膜之后,除去与被判断为所述不良的所述单元的所述上部电极以及被判断为所述不良的所述单元的所述上部电极相连的所述辐条的全部或者一部分。

6. 根据权利要求1所述的超声波探头的制造方法,其特征在于,

在所述(b)工序中,除去一个所述单元。

7. 根据权利要求1所述的超声波探头的制造方法,其特征在于,

在所述(b)工序中,利用脉冲激光或焦点离子束的任一个,除去被判断为所述不良的所述单元的所述上部电极。

8. 根据权利要求1所述的超声波探头的制造方法,其特征在于,

以晶片状态、芯片状态或者安装到超声波诊断装置的探头的状态,进行所述(b)工序中的被判断为所述不良的所述单元的所述上部电极的除去。

9. 根据权利要求1所述的超声波探头的制造方法,其特征在于,

在所述(a)工序中,向所述下部电极施加直流电压,向所述上部电极施加交流电压,从而使所述上部电极反复振动之后,在所述上部电极与所述下部电极之间施加直流电压,测量所述上部电极与所述下部电极之间的绝缘耐压。

10. 根据权利要求 1 所述的超声波探头的制造方法,其特征在于,在所述 (c) 工序之后还具有 (e) 在所述上部电极与所述下部电极之间施加直流电压,从而检查在所述上部电极与所述下部电极之间有无短路的工序。

11. 根据权利要求 1 所述的超声波探头的制造方法,其特征在于,所述保护膜为聚酰亚胺膜、氧化硅膜、氮化硅膜或者聚对二甲苯膜。

12. 根据权利要求 1 所述的超声波探头的制造方法,其特征在于,所述保护膜是由 1 层或 2 层构成的绝缘膜。

13. 根据权利要求 1 所述的超声波探头的制造方法,其特征在于,构成所述块的多个单元构成进行超声波的发送或接收的至少一方的超声波换能器的阵列。

14. 一种超声波探头,其安装半导体装置,其中,该半导体装置通过在隔着空穴部配置的上部电极与下部电极之间提供电位差,从而将所述上部电极机械式动作的元件作为一个单元,在半导体基板的主表面上具有沿着第一方向以及与所述第一方向正交的第二方向配置了规定数量的所述单元而形成的块,沿着所述第一方向配置的构成所述块的多个单元的所述上部电极通过辐条而被电连接,沿着所述第二方向配置的构成所述块的多个单元的所述下部电极被电连接,在所述第一方向以及所述第二方向上以矩阵状配置了所述块,该超声波探头的特征在于,

除去在与所述下部电极之间成为绝缘不良的所述上部电极,并且具备形成在除去了所述上部电极的所述半导体基板的主表面上的保护膜。

15. 根据权利要求 14 所述的超声波探头,其特征在于,

在所述上部电极与所述下部电极之间,按照与所述上部电极和所述下部电极重叠的方式配置所述空穴部。

超声波探头的制造方法以及超声波探头

技术领域

[0001] 本发明涉及例如适用于超声波探头（超声波换能器）的制造方法以及超声波探头且有效的技术。

背景技术

[0002] 超声波换能器例如用于人体内的肿瘤的诊断装置等。迄今为止，主要使用了利用压电体的振动的超声波换能器。然而，伴随着近年来的 MEMS (Micro Electro Mechanical System) 技术的进步，目前正在开发一种在硅基板上形成了振动部的电容检测型超声波换能器 (CMUT: Capacitive Micromachined Ultrasonic Transducer)，其中，该振动部具有在上下两层电极之间夹入空穴的结构。

[0003] 与利用了压电体的超声波换能器相比，CMUT 具有可使用的超声波的频带宽或者高分辨率等优点。再有，CMUT 因为可以利用 LSI (Large Scale Integration) 加工技术来制造，所以能够进行微细加工。因此，尤其适用于将一个超声波元件排列成阵列状，来分别控制行或列的情况或者控制行和列这两者的情况。还有，与通常的 LSI 相同，可以在硅 (Silicon) 基板上形成超声波元件，所以可以在一个半导体芯片中混载超声波收发用的信号处理电路也是 CMUT 所具备的优点。

[0004] 关于 CMUT 的技术，例如已经被美国专利第 6271620B1 号说明书（专利文献 1）所公开。

[0005] 另外，特开 2006-333952 号公报（专利文献 2）中公开了以下方法：在检测出短路的 CMUT 单元之际，不会将包含该不良 CMUT 单元的上部电极沟道连接到信号输入输出线，而是仅将正常的 CMUT 单元组的上部电极沟道连接到信号输入输出线。

[0006] 此外，特开 2006-343315 号公报（专利文献 3）中公开了以下方法：将连接相邻的 CMUT 单元之间的上部电极部分（辐条，spoke）作为熔断器 (fuse)，通过 CMUT 单元短路时流过大电流来切换熔断器，以停止向短路后的 CMUT 单元的电连接，由此仅除去该短路的 CMUT 单元。

[0007] 专利文献 1：美国专利第 6271620B1 号说明书

[0008] 专利文献 2：特开 2006-333952 号公报

[0009] 专利文献 3：特开 2006-343315 号公报

[0010] 通过本发明人的研究，明白了 CMUT 存在着以下说明的各种技术课题。

[0011] 利用图 14～图 17 来说明本发明人研究的 CMUT 的基本结构及动作。图 14 是构成本发明人研究的 CMUT 的一个超声波元件（以下记为 CMUT 单元）的主要部分剖视图，图 15 是表示搭载了本发明人研究的 CMUT 的半导体芯片整体的主要部分俯视图，图 16 以及图 17 是将本发明人研究的 CMUT 单元阵列区域的一部分放大后进行表示的主要部分俯视图。

[0012] 如图 14 所示，在形成于半导体基板 11 的表面上部的第一绝缘膜 12 的上部，形成有 CMUT 单元的下部电极 M1。隔着第二绝缘膜 14，在下部电极 M1 的上部形成有空穴部 15。再有，按照包围空穴部 15 的方式形成有第三绝缘膜 16，并在该第三绝缘膜 16 的上部形成有上

部电极 M2。还有,在上部电极 M2 的上部依次形成有第四绝缘膜 18、第五绝缘膜 19 以及聚酰亚胺膜 21。

[0013] 另外,在未形成空穴部 15 以及上部电极 M2 的区域的第二绝缘膜 14、第三绝缘膜 16、第四绝缘膜 18、第五绝缘膜 19 以及聚酰亚胺膜 21 上形成有抵达下部电极 M1 的焊盘开口部(省略图示),可以经由该焊盘开口部向下部电极 M1 提供电压。此外,在第四绝缘膜 18、第五绝缘膜 19 以及聚酰亚胺膜 21 上形成有抵达上部电极 M2 的焊盘开口部(省略图示),可以经由该焊盘开口部向上部电极 M2 提供电压。在 CMUT 驱动时振动的薄膜(membrane)M 由第三绝缘膜 16、上部电极 M2 以及位于上部电极 M2 上方的第四绝缘膜 18 和第五绝缘膜 19 构成。

[0014] 接着,对发射超声波的动作以及发送的动作进行说明。若在上部电极 M2 与下部电极 M1 之间叠加交流电压及直流电压,则静电力作用于上部电极 M2 与下部电极 M1 之间,薄膜 M 因施加的交流电压的频率而产生振动,发射超声波。

[0015] 相反,在接收超声波的情况下,因为到达薄膜 M 的表面的超声波的压力,薄膜 M 振动。通过该振动,上部电极 M2 与下部电极 M1 之间的距离发生变化,因此作为上部电极 M2 与下部电极 M1 之间的电容的变化,可以检测超声波。即,上部电极 M2 与下部电极 M1 之间的距离的变化引起上部电极 M2 与下部电极 M1 之间的电容变化,由此流过电流。通过检测该电流,从而可以检测超声波。

[0016] 如图 15 及图 16 所示,在 CMUT 中,在第一方向 X 以及与第一方向正交的第二方向 Y 上将规定数量的 CMUT 单元 C 配置成阵列状,由此构成被称为块 B 的单位。进而,在第一方向 X 和第二方向 Y 上将规定数量的块 B 配置成阵列状(CMUT 单元阵列区域 CA),构成一个半导体芯片 1。半导体芯片 1 的纵长方向(第二方向 Y)的长度是由上部电极 M2 的数量和块 B 的间距 d 来决定的。间距 d 例如是 CMUT 单元 C 的发送声音的波长 λ 的约一半。

[0017] 再有,为了确保足够的发送声压的基础上将半导体芯片 1 的面积控制得较小,CMUT 单元 C 的平面形状为六角形,还需要将 CMUT 单元 C 高密度地配置,因此 CMUT 单元 C 被配置成蜂窝状(honeycomb)。在将 CMUT 例如用于颈动脉或甲状腺等距离体表较近的部位的诊断时,例如使用 5 ~ 10MHz 左右的频率区域。该情况下,将六角形的 CMUT 单元 C 的内切圆的直径例如设为 50 μm 左右。将该 CMUT 单元 C 在纵长方向(第二方向 Y)配置 4 个,在短方向(第一方向 X)配置 8 个,从而构成 1 个块 B(在图 16 中,为了简化说明,将 1 个块 B 内的单元数表示为 4 个 \times 4 个)。将该块 B 在第二方向 Y 上配置 192 个,在第一方向 X 上配置 16 个,以构成半导体芯片 1。其中,有时将在第一方向 X 上排列了 16 个块 B 的单位称为上部电极沟道,将在第二方向 Y 上排列了 192 个块 B 的单位称为下部电极沟道。上部电极沟道中存在着 $4 \times 8 \times 16 = 512$ 个 CMUT 单元 C。半导体芯片 1 的面积例如为 $4\text{cm} \times 1\text{cm}$ 。

[0018] 在 CMUT 中,期望超声波的收发灵敏度高。为了提高超声波的收发灵敏度,从发送方面来看需要增大薄膜 M 的振动,以获得高的发送声压。在上述的借助在图 14 所示的上部电极 M2 与下部电极 M1 之间施加的电压而振动的薄膜 M 中,随着施加电压增大,发送声压会升高。也就是说,例如,在薄膜 M 的形状为内切于直径 50 μm 的圆的六角形,且第二绝缘膜 14 及第三绝缘膜 16 的厚度均为 0.2 μm ,空穴部 15 的厚度为 0.1 μm 的情况下,为了提高发送声压,需要在上部电极 M2 与下部电极 M1 之间施加 100V 以上的高电压。

[0019] 然而,在上部电极 M2 与下部电极 M1 之间施加了电压时的夹持空穴部 15 的第二绝

缘膜 14 与第三绝缘膜 16 的距离（间隔）若变为在上部电极 M2 与下部电极 M1 之间未施加电压时的夹持空穴部 15 的第二绝缘膜 14 与第三绝缘膜 16 的距离（间隔）的 2/3 左右，则第二绝缘膜 14 与第三绝缘膜 16 接触，薄膜 M 进行动作。将该现象称为崩溃 (collapse)，将该接触引起的电压称为崩溃电压。

[0020] 根据本发明人的研究可知，若进行使第二绝缘膜 14 和第三绝缘膜 16 接触的动作，则在一部分 CMUT 单元 C 中，第二绝缘膜 14 或第三绝缘膜 16 的绝缘耐压劣化。认为该绝缘耐压降低的原因是：从下部电极 M1 或上部电极 M2 向第二绝缘膜 14 或第三绝缘膜 16 的电荷的注入，或者因第二绝缘膜 14 与第三绝缘膜 16 的接触导致的机械冲击而引起的第二绝缘膜 14 或第三绝缘膜 16 中的微细结构缺陷的形成，或者这两者的组合等。这种第二绝缘膜 14 与第三绝缘膜 16 的接触起因于：各 CMUT 单元 C 间的空穴部 15 的厚度的偏差；或者构成薄膜 M 的第三绝缘膜 16 与上部电极 M2、位于上部电极 M2 上方的第四绝缘膜 18 与第五绝缘膜绝缘膜 19、以及聚酰亚胺膜 21 的各膜厚或各内部应力等物理量的偏差，因为崩溃电压变动而产生，容易在崩溃电压比其他的 CMUT 单元 C 低的 CMUT 单元 C 中产生。

[0021] 若第二绝缘膜 14 或第三绝缘膜 16 的绝缘耐压低于超声波换能器的动作电压，则 CMUT 单元 C 产生绝缘破坏，在产生了绝缘破坏的 CMUT 单元中，上部电极 M2 与下部电极 M 之间成为短路状态。例如在图 17 所示的 CMUT 单元 Cb 中产生了破坏的情况下，在包含 CMUT 单元 Cb 的上部电极沟道 CHA 中，在上部电极 M2 与下部电极 M1 之间施加所期望的电压变得困难，使得诊断图像劣化。医疗超声波诊断装置用的超声波换能器需要几年左右的寿命，例如，必须保证 5×10^{11} 次左右的薄膜 M 的重复动作。因此，需要救济包含产生了绝缘破坏的 CMUT 单元 Cb 在内的上部电极沟道 CHA，或者在实际使用前检测存在产生绝缘破坏的可能性的 CMUT 单元 Cb 并将其去除。

[0022] 在上述专利文献 2 记载的 CMUT 中，不连接包含不良 CMUT 单元在内的上部电极沟道和信号输入输出线，而是仅连接正常的 CMUT 单元组的上部电极沟道和信号输入输出线。然而，包含不良 CMUT 单元在内的上部电极沟道不能进行动作，在不良 CMUT 单元部分不能进行超声波的收发。

[0023] 再有，在上述专利文献 3 记载的 CMUT 中，利用 CMUT 单元短路时流过的大电流来切断辐条，以停止向短路后的 CMUT 单元的电连接，由此仅除去该短路的 CMUT 单元。然而，存在辐条的电阻升高、阻抗增大而导致收发灵敏度降低的可能性。还有，在产生了 CMUT 单元的绝缘破坏时，不仅产生辐条，还考虑到如下不良情况：构成 CMUT 单元的薄膜的上部电极或位于其上部的绝缘膜喷出、变形，CMUT 的声音透镜或配置于声音面保护层上的屏蔽用金属层与上部电极接触，会产生新的短路路径，或者产生粘接界面的脱离等。

发明内容

[0024] 本发明的目的在于，提供一种能够提高半导体装置 (CMUT) 的制造成品率的技术。

[0025] 根据本说明书的描述及附图可以明白本发明的上述目的以及其他目的和新特征。

[0026] 若简单说明本申请公开的发明之中的典型的一个实施方式，则如下所述。

[0027] 该实施方式是一种安装半导体装置来形成超声波探头的超声波探头的制造方法，其中，该半导体装置通过在隔着空穴部配置的上部电极与下部电极之间提供电位差，从而将上部电极机械式动作的元件作为一个单元，在半导体基板的主表面上具有沿着第一方向

以及与第一方向正交的第二方向配置了规定数量的单元而形成的块,沿着第一方向配置的构成块的多个单元的上部电极被电连接,沿着第二方向配置的构成块的多个单元的下部电极被电连接,在第一方向以及第二方向上以矩阵状配置了块,该超声波探头的制造方法具有:(a)在使上部电极动作之后,测量上部电极与下部电极之间的绝缘耐压的工序;(b)除去在所述(a)工序中判断为不良的单元的上部电极的工序;和(c)在所述(b)工序之后,在半导体基板的主表面上形成保护膜の工序。

[0028] 若简单说明通过本申请公开的发明之中的典型的一个实施方式而获得的效果,则如下所述。

[0029] 可以提高半导体装置(CMUT)的制造成品率。

附图说明

[0030] 图1是表示搭载本发明的实施方式1的CMUT的半导体芯片的整体的主要部分俯视图。

[0031] 图2是将本发明的实施方式1的CMUT单元阵列区域的一部分放大之后进行表示的主要部分俯视图。

[0032] 图3是将本发明的实施方式1的块的一部分放大之后进行表示的主要部分俯视图。

[0033] 图4是本发明的实施方式1的沿着图3的A-A'线的主要部分剖视图。

[0034] 图5是说明本发明的实施方式1的CMUT的制造工序的CMUT单元的主要部分剖视图。

[0035] 图6是说明本发明的实施方式1的CMUT的制造工序的CMUT单元的主要部分剖视图。

[0036] 图7是说明本发明的实施方式1的CMUT的制造工序的CMUT单元的主要部分剖视图。

[0037] 图8是表示在本发明的实施方式1的CMUT单元中测量出的上部电极与下部电极之间的绝缘膜的破坏特性的一例的曲线图。

[0038] 图9是表示电容检测型超声波换能器的薄膜重复振动试验后的外观检查结果のCMUT单元的主要部分俯视图。

[0039] 图10是说明本发明的实施方式1的CMUT的制造工序的CMUT单元的主要部分剖视图。

[0040] 图11是说明本发明的实施方式1的CMUT的制造工序的CMUT单元的主要部分剖视图。

[0041] 图12是说明搭载本实施方式2的CMUT的半导体芯片的正常/不良判别测试以及救济顺序の流程图。

[0042] 图13是利用了本发明的实施方式2的CMUT的超声波诊断装置の探头的说明图。

[0043] 图14是构成本发明人研究的CMUT的一个CMUT单元的主要部分剖视图。

[0044] 图15是表示搭载本发明人研究的CMUT的半导体芯片的整体的主要部分俯视图。

[0045] 图16是将本发明人研究的CMUT单元阵列区域的一部分放大之后进行表示的主要部分俯视图。

[0046] 图 17 是将本发明人研究的 CMUT 单元阵列区域的一部分放大之后进行表示的主要部分俯视图。

[0047] 符号说明:1- 半导体芯片;11- 半导体基板;12- 第一绝缘膜;13- 导体膜;14- 第二绝缘膜;15- 空穴部;15A- 牺牲膜图案;16- 第三绝缘膜;17- 导体膜;18- 第四绝缘膜;19- 第五绝缘膜;20- 孔(开口部);21- 聚酰亚胺膜;22- 凹部;51- 探头;52- 探头壳体;53- 声音透镜(声音面保护层);54- 电缆;55- 电屏蔽层;B- 块;C-CMUT 单元(超声波元件、振子、传感器元件);CA-CMUT 单元阵列区域;Cb-CMUT 单元;CHA- 上部电极沟道;M- 薄膜;M1- 下部电极;M2- 上部电极;P1、P2- 焊盘;RB- 包含修复后的 CMUT 单元的块;RC- 修复后的 CMUT 单元(修复 CMUT 单元);RCH- 包含修复后的 CMUT 单元的上部电极沟道;SP- 辐条;XC- 不良 CMUT 单元;XM- 薄膜。

具体实施方式

[0048] 在以下的实施方式中,在说明的便利性方面有需要时,分割为多段或多个实施方式进行说明,但除了特别明示的情况以外,这些并不是互相没有关系,存在一方是另一方的一部分或者全部的变形例、细节、补充说明等的关系。

[0049] 另外,在以下的实施方式中,在提及要素的数量等(包含个数、数值、量、范围等)的情况下,除了特别明示的情况或者在原理上明确限定为特定的数量的情况以外,并不限于该特定的数量,可以是特定的数量以上或者特定的数量以下。进而,在以下的实施方式中,其构成要素(也包含要素步骤等)除了特别明示的情况或者在原理上明确认为是必须的情况以外,应该说并非是必须的。同样,在以下的实施方式中,在提及构成要素等的形状、位置关系等时,除了特别明示的情况或者在原理上明确认为不是那样的情况以外,也包含实质上与该形状等近似或类似的情况。对于上述数值及范围而言,该事实也是同样的。

[0050] 还有,在以下的实施方式所使用的附图中,即使是俯视图,也为了容易观察附图而有时附加阴影。再有,在以下的实施方式中,在言及晶片时,主要指的是硅(Silicon)单晶体晶片,但不仅仅是如此,也意味着 SOI(Silicon On Insulator)晶片、用于在其上形成集成电路的绝缘膜基板等。其形状也不仅仅是圆形或近似于圆形,还包含正方形、长方形等。

[0051] 此外,在用于说明以下实施方式的所有附图中,原则上对具有相同功能的要素赋予相同的标记,并省略重复的说明。以下,基于附图详细说明本发明的实施方式。

[0052] (实施方式 1)

[0053] 利用图 1~图 4 说明本实施方式 1 的半导体装置。在本实施方式 1 中,针对将本发明人进行的发明适用于利用成为其背景的使用领域、即 MEMS 技术而制造出的 CMUT 的情况进行说明。

[0054] 图 1 是表示搭载 CMUT 的半导体芯片的整体的主要部分俯视图,图 2 是将 CMUT 单元阵列区域的一部分放大之后进行表示的主要部分俯视图,图 3 是将块的一部分放大之后进行表示的主要部分俯视图,图 4 是沿着图 3 的 A-A' 线的主要部分剖视图。

[0055] 如图 1 所示,半导体芯片 1 的平面形状例如形成为长方形。半导体芯片 1 的纵长方向(第二方向 Y)的长度例如为 4cm 左右,半导体芯片 1 的宽度方向(第一方向 X)的长度例如为 1cm 左右。其中,半导体芯片 1 的平面尺寸并不限于此,能够进行各种各样的变更,例如纵长方向(第二方向 Y)的长度可以为 8cm 左右,宽度方向(第一方向 X)的长度可以

为 1.5cm 左右。

[0056] 在 CMUT 单元阵列区域 CA 中配置有多个下部电极 M1、与下部电极 M1 正交的多个上部电极 M2、多个 CMUT 单元（超声波元件、振子、传感器单元）C。

[0057] 多个下部电极 M1 形成为分别沿着半导体芯片 1 的纵长方向（第二方向 Y）延伸，在半导体芯片 1 的宽度方向（第一方向 X）上例如排列配置 16 道（channel；以下也记为 ch）。

[0058] 再有，多个下部电极 M1 分别与焊盘 P1 电连接。在 CMUT 单元阵列区域 CA 的外周、即半导体芯片 1 的纵长方向（第二方向 Y）的两端附近，按照与下部电极 M1 对应的方式，沿着半导体芯片 1 的宽度方向（第一方向 X）排列配置多个焊盘 P1。

[0059] 多个上部电极 M2 形成为分别沿着半导体芯片 1 的宽度方向（第一方向 X）延伸，在半导体芯片 1 的纵长方向（第二方向 Y）上例如排列配置有 192ch。

[0060] 其中，多个上部电极 M2 分别与焊盘 P2 电连接。在 CMUT 单元阵列区域 CA 的外周、即半导体芯片 1 的宽度方向（第一方向 X）的两端附近，按照与上部电极 M2 对应的方式，沿着半导体芯片 1 的纵长方向（第二方向 Y）排列配置多个焊盘 P2。

[0061] CMUT 单元 C 例如由静电型可变电容构成，配置于下部电极 M1 与上部电极 M2 的交点处。即，多个 CMUT 单元 C 在 CMUT 单元阵列区域 CA 中被规则地排列配置成矩阵状（matrix、array）。在 CMUT 单元阵列区域 CA 内，在下部电极 M1 与上部电极 M2 的交点处，例如排列配置有 32 个 CMUT 单元 C。将该 32 个 CMUT 单元 C 的单位称为块 B。因此，CMUT 单元阵列区域 CA 是形成了多个 CMUT 单元 C 的区域，半导体芯片 1 是在主表面上具有形成了多个 CMUT 单元 C 的 CMUT 单元阵列区域 CA 的半导体装置。

[0062] 在本发明中，目的在于：判别 CMUT 单元阵列区域 CA 中的不良 CMUT 单元，通过除去该不良 CMUT 单元的上部电极 M2 并与其余的正常 CMUT 单元进行电分离，从而使 CMUT 单元阵列区域 CA 整体正常动作，也就是说使半导体芯片 1 成品化。图 1 的标记 RC 表示除去了不良 CMUT 单元的上部电极、即修复后的 CMUT 单元，标记 RB 表示包含修复后的 CMUT 单元的块，标记 RCH 表示包含修复后的 CMUT 单元的上部电极沟道。

[0063] 图 2 是将包含修复后的 CMUT 单元 RC 在内的块 RB 附近的 CMUT 单元阵列区域 CA 放大之后进行表示的主要部分俯视图，图 3 是将图 2 的包含修复后的 CMUT 单元 RC 在内的块 RB 剔除之后进行表示的主要部分俯视图。不良 CMUT 单元的上部电极 M2 在为了与相邻的 CMUT 单元 C 进行连接而设置的辐条 SP 的中途被除去，变得完全消失。也就是说，在修复后的 CMUT 单元 RC 中，完全除去了上部电极 M2 中的构成薄膜的部分。

[0064] 图 4 是将图 3 的 A-A' 剖面放大之后的主要部分俯视图。除去了上述图 14 所示的通常的 CMUT 单元 C 中存在的构成薄膜 M 的上部电极 M2、还有位于上部电极 M2 上方的第四绝缘膜 18 及第五绝缘膜 19，在除去了这些要素的凹部内填充聚酰亚胺膜 21。

[0065] 接着，利用图 5～图 11，按工序的顺序说明本实施方式 1 的 CMUT 单元的制造方法。图 5～图 7 是 CMUT 单元的主要部分剖视图，图 8 是表示在 CMUT 单元中测量出的上部电极与下部电极之间的绝缘膜的破坏特性的一例的曲线图，图 9 是不良 CMUT 单元的主要部分俯视图，图 10 及图 11 是不良 CMUT 单元的主要部分剖视图。

[0066] 首先，如图 5 所示，准备半导体基板（在该阶段是称为半导体晶片的俯视时大致呈圆形的半导体薄板）11。半导体基板 11 例如由单晶硅构成。接着，在半导体基板 11 的主表面的整个面上形成由氧化硅膜构成的第一绝缘膜 12。第一绝缘膜 12 的厚度例如可以设为

0.8 μm 。

[0067] 接着,在第一绝缘膜 12 上形成下部电极形成用的导体膜 13。导体膜 13 形成在半导体基板 11 的主表面的整个面上。导体膜 13 由金属膜或表示金属性电导的膜构成,例如由从下方开始按顺序形成的氮化钛膜、铝膜以及氮化钛膜的层叠膜构成。该铝膜由铝单体膜或者铝合金膜等以铝为主要成分的导电体膜构成。导体膜 13 例如可以利用溅射法形成。再有,在将导体膜 13 设为氮化钛膜、铝膜及氮化钛膜的层叠膜的情况下,因为铝膜是下部电极 M1 的主导体膜,所以铝膜的厚度比氮化钛膜的厚度还要后,例如可以将铝膜的厚度设为 0.6 μm 左右,将铝膜上下的各氮化钛膜的厚度设为 0.05 μm 左右。还有,也可以取代氮化钛膜而使用钛膜及氮化钛膜的层叠膜或者钨膜等。

[0068] 然后,例如利用光刻法及干式蚀刻法对导体膜 13 进行图案化。由图案化后的导体膜 13 形成下部电极 M1。接着,在半导体基板 11 的主表面的整个面上按照覆盖下部电极 M1 的方式,例如利用等离子体 CVD (Chemical Vapor Deposition) 法形成例如氧化硅膜等绝缘膜(省略图示)。此时,以相邻的下部电极 M1 的空间被上述绝缘膜充分填充的厚度堆积绝缘膜。接着,例如利用 CMP (Chemical Mechanical Polishing) 法或深腐蚀 (etch back) 法,除去下部电极 M1 的表面上的绝缘膜,从而使下部电极 M1 的表面露出,并且使绝缘膜残留在相邻的下部电极 M1 之间。

[0069] 接着,在半导体基板 11 的主表面的整个面上(即,下部电极 M1 及相邻的下部电极 M1 之间的绝缘膜上)形成第二绝缘膜 14。作为第二绝缘膜 14,例如采用通过等离子体 CVD 法形成的氧化硅膜或氮化硅膜、或者其层叠膜。在作为下部电极 M1 而采用钨等高熔点金属、或者多晶硅膜等的情况下,也可以利用能够形成比等离子体 CVD 法更致密的膜的 LPCVD 法。

[0070] 接着,例如利用等离子体 CVD 法,在半导体基板 11 的主表面的整个面上(即第二绝缘膜 14 上)形成例如由非晶硅膜构成的牺牲膜(省略图示)。通过采用例如光刻 (lithography) 法及干式蚀刻法对该牺牲膜进行图案化,从而形成牺牲膜图案(空穴部形成用的牺牲膜图案)15A。牺牲膜图案 15A 隔着第二绝缘膜 14 而形成在下部电极 M1 的上部。牺牲膜图案 15A 是用于形成空穴部 15 的图案,牺牲膜图案 15A 的平面形状形成为与空穴部 15 相同的平面形状。因此,在形成空穴部 15 的预定区域内形成牺牲膜图案 15A。

[0071] 然后,按照覆盖牺牲膜图案 15A 的方式,在半导体基板 11 的主表面的整个面上形成第三绝缘膜 16。第三绝缘膜 16 与第二绝缘膜 14 相同,例如可以采用通过等离子体 CVD 法形成的氧化硅膜或氮化硅膜或者其层叠膜。

[0072] 接着,如图 6 所示,在第三绝缘膜 16 上形成上部电极形成用的导体膜 17。导体膜 17 形成在半导体基板 11 的主表面的整个面上。导体膜 17 由金属膜或表示金属性电导的膜构成,例如由从下方开始按顺序形成的氮化钛膜、铝膜以及氮化钛膜的层叠膜构成。该铝膜由铝单体膜或者铝合金膜等以铝为主要成分的导电体膜构成。导体膜 17 例如可以利用溅射法形成。再有,上部电极形成用的导体膜 17 的厚度比下部电极形成用的导体膜 13 的厚度还薄,例如可以设为 0.4 μm 左右。还有,在将导体膜 17 设为氮化钛膜、铝膜及氮化钛膜的层叠膜的情况下,因为铝膜是上部电极 M2 的主导体膜,所以铝膜的厚度比氮化钛膜的厚度还要后,例如可以将铝膜的厚度设为 0.3 μm 左右,将铝膜上下的各氮化钛膜的厚度设为 0.05 μm 左右。还有,也可以取代氮化钛膜而使用钛膜及氮化钛膜的层叠膜或者钨膜等。

[0073] 然后,例如利用光刻法及干式蚀刻法对导体膜 17 进行图案化。由图案化后的导体膜 17 形成上部电极 M2。接着,按照覆盖上部电极 M2 的方式,在半导体基板 11 的主表面的整个面上形成第四绝缘膜 18。第四绝缘膜 18 例如由氮化硅膜等构成,例如可以采用等离子体 CVD 法来形成。另外,第四绝缘膜 18 的厚度例如可以设为 $0.5\mu\text{m}$ 左右。

[0074] 接着,例如采用光刻法及干式蚀刻法,在第三绝缘膜 16 及第四绝缘膜 18 上形成到达牺牲膜图案 15A 并使牺牲膜图案 15A 的一部分露出的孔(开口部)20。孔 20 形成在俯视时与牺牲膜图案 15A 重叠的位置处,在孔 20 的底部露出牺牲膜图案 15A 的一部分。

[0075] 接着,如图 7 所示,通过孔 20,例如采用利用了氟化氙(XeF_2)的干式蚀刻法等,选择性地对牺牲膜图案 15A 进行蚀刻。由此,选择性地除去牺牲膜图案 15A,牺牲膜图案 15A 存在过的区域成为空穴部 15,在第二绝缘膜 14 与第三牺牲膜 16 之间形成空穴部 15。除利用了氟化氙(XeF_2)的干式蚀刻法之外,也可以采用利用了 ClF_3 的干式蚀刻法等,除去牺牲膜图案 15A 来形成空穴部 15。由此,空穴部 15 按照从上面观察时与下部电极 M1 重叠的方式形成在下部电极 M1 的上方,上部电极 M2 按照从上面观察时与空穴部 15 重叠的方式形成在空穴部 15 的上方。

[0076] 接着,在半导体基板 11 的主表面的整个面上(即第四绝缘膜 18 上)形成第五绝缘膜 19。由此,可以将第五绝缘膜 19 的一部分埋入孔 20 的内部,可以堵塞孔 20。第五绝缘膜 19 例如由氮化硅膜构成,可以采用等离子体 CVD 法等形式形成。再有,第五绝缘膜 19 的厚度例如可以设为 $0.8\mu\text{m}$ 左右。通过位于空穴部 15 上方的第三绝缘膜 16、上部电极 M2、第四绝缘膜 18 及第五绝缘膜 19 来构成在 CMUT 驱动时振动的薄膜 M。

[0077] 然后,以因使 CMUT 芯片重复动作后的上部电极 M2 与下部电极 M1 之间的第二绝缘膜 14 及第三绝缘膜 16 的绝缘破坏引起的废品的救济为主要目的,在形成作为保护膜的聚酰亚胺膜之前,进行不良 CMUT 单元的检测、和检测出的不良 CMUT 单元的上部电极 M2 的除去。以下,对不良 CMUT 单元的检测方法以及不良 CMUT 单元的上部电极 M2 的除去方法进行说明。

[0078] 首先,在根据规定的条件使薄膜 M 反复振动之后,测量上部电极 M2 与下部电极 M1 之间的第二绝缘膜 14 及第三绝缘膜 16 的绝缘耐压。

[0079] 图 8 是表示在上述的图 7 所示的 CMUT 单元 C 中测量出的上部电极 M2 与下部电极 M1 之间的绝缘膜(第二绝缘膜 14 及第三绝缘膜 16)的破坏特性的一例的曲线图。图 8 的纵轴表示绝缘破坏的相对累计度数,横轴表示绝缘耐压。

[0080] 向下部电极 M1 施加例如 100V 的直流电压,向上部电极 M2 例如以振幅施加 60V(峰值对峰值为 120V)的交流电压,使薄膜 M 反复振动 1×10^{10} 次。然后,将下部电极 M1 设成接地电位,向上部电极 M2 施加直流电压,按照每个块 B 测量上部电极 M2 与下部电极 M1 之间的第二绝缘膜 14 及第三绝缘膜 16 的绝缘耐压(将本试验称为 AC 压力(stress)试验)。其中,在进行薄膜 M 的反复振动之前,在上部电极 M2 与下部电极 M1 之间,以 200V 施加 10 秒间的直流电压,确认在上部电极 M2 与下部电极 M1 之间的第二绝缘膜 14 及第三绝缘膜 16 中没有泄漏。

[0081] 如图 8 所示,在所测量的几乎所有的块 B 中,上部电极 M2 与下部电极 M1 之间的绝缘耐压为 270V 以上,但是在 1 个块 B 中,绝缘耐压下降到 170V。这种特异性的绝缘耐压下降的块 B 具有振动次数越多就越会增加的倾向,但是在 1×10^{10} 次达到饱和,即使重复振动

该数值以上的次数,在废品率方面也没有发现较大的差别。

[0082] 使薄膜 M 反复振动之后 (AC 压力试验之后),利用光学显微镜观察了绝缘耐压下降的块 B,从而确认出:在上部电极 M2 与下部电极 M1 之间产生绝缘破坏并短路,并且如图 9 所示,不良 CMUT 单元 XC 的薄膜 XM 的一部分产生物理性破坏。

[0083] 接着,通过除去不良 CMUT 单元的薄膜,从周围的正常的 CMUT 单元中电分离不良 CMUT 单元,救济包含产生了绝缘破坏的不良 CMUT 单元在内的块。

[0084] 首先,如图 10 所示,例如向产生了绝缘破坏的不良 CMUT 单元照射波长 355nm、脉冲宽度 3ns 的紫外光脉冲激光,除去存在于上部电极 M2 之上的第四绝缘膜 18 及第五绝缘膜 19。此时,使激光聚光而照射比上部电极 M2 还大一圈的区域(上述图 3 的虚线包围的区域,图 10 的标记 22 表示的凹部)。基于该激光照射的加热时间虽然短,但其功率密度达到几百 MW/cm^2 ,被照射激光的部分在被加热的同时以爆发的态势蒸发。因为加热时间短,所以热量不会传递到被激光照射的部分以外,不会发生蒸发。

[0085] 接着,如图 11 所示,利用相同波长的紫外光脉冲激光,使与先前除去的部分几乎相同区域的上部电极 M2 蒸发后除去。此时,除去与不良 CMUT 单元的上部电极 M2 连接的辐条的全部或一部分。在上部电极 M2 的除去结束之前,因为激光透过存在于上部电极 M2 之下的第三绝缘膜 16、空穴部 15、第二绝缘膜 14,所以有时空穴部 15 下方的下部电极 M1 稍微融化,但因为激光透过的面积小,所以不会对其他正常的 CMUT 单元产生影响。

[0086] 然后,如上述图 4 所示,在半导体基板 11 的主表面的整个面上涂敷具有绝缘性的保护膜、即聚酰亚胺膜 21,以填充除去了上部电极 M2、第四绝缘膜 18 及第五绝缘膜 19 的部分、即凹部 22。

[0087] 对于包含修复后的 CMUT 单元 RC 在内的块而言,在上部电极 M2 与下部电极 M1 之间以 200V 施加 10 秒间的直流电压来进行短路检查时,没有发现泄漏。然后,再次向下部电极 M1 施加例如 100V 的直流电压,向上部电极 M2 例如以振幅施加 60V (峰值对峰值为 120V) 的交流电压,使薄膜 M 反复振动 1×10^{10} 次,在评价上部电极 M2 与下部电极 M1 之间的第二绝缘膜 14 及第三绝缘膜 16 的绝缘耐压时,变为 270V,得到了与其他块 B 同等的绝缘耐压。

[0088] 这样,根据本实施方式 1,在形成作为保护膜的聚酰亚胺膜 21 之前,使薄膜 M 反复振动来评价上部电极 M2 与下部电极 M1 之间的绝缘耐压,预先除去因薄膜 M 的反复振动而在上部电极 M2 与下部电极 M1 之间产生了绝缘耐压降低的不良 CMUT 单元的上部电极 M2,断开与其他正常的 CMUT 单元的电连接,从而在包含不良 CMUT 单元的块 B 或沟道中,可以防止薄膜 M 重复振动后的上部电极 M2 与下部电极 M1 之间的绝缘耐压降低。由此,可以提高 CMUT 的制造成品率。

[0089] (实施方式 2)

[0090] 在本实施方式 2 中,针对使薄膜 M 反复振动而在上部电极 M2 与下部电极 M1 之间产生了绝缘耐压降低的不良 CMUT 单元的判别以及该不良 CMUT 单元的上部电极 M2 的除去的一系列顺序进行描述。图 12 表示说明搭载本实施方式 2 的 CMUT 的半导体芯片的正常/不良判别测试以及救济顺序的流程图。

[0091] 首先,在形成 CMUT 单元的保护膜(例如,上述图 7 所示的聚酰亚胺膜 21)之前的工序中,结束晶片工艺。接着,例如以 200V 在上部电极 M2 与下部电极 M1 之间施加 10 秒间的直流电压 (DC 压力施加 (1)),然后在上部电极 M2 与下部电极 M1 之间例如施加 20V 的电

压,从而检查上部电极 M2 与下部电极 M1 之间的短路。在存在短路的情况下,使用光学显微镜等观察短路位置(不良地址)的外观。结果,在下部电极 M1 的高低差部观察到短路位置的情况下,因为在相邻的多个块 B 中产生了绝缘破坏,所以救济比较困难,因此将确认出短路的半导体芯片判断为不良品。再有,即使在薄膜 M 中观察到短路位置的情况下,在多个 CMUT 单元中确认了绝缘破坏时,若基于激光照射进行上部电极 M2 的除去,则在图像诊断时存在产生图像遗漏的可能性,所以将确认了短路的半导体芯片判断为不良品。在薄膜 M 中观察到短路位置,且在 1 个 CMUT 单元中确认了绝缘破坏的情况下,通过除去上部电极 M2,从而存在能够救济包含该不良 CMUT 单元在内的沟道的可能性,因此进入下一个工序、即激光加工工序。

[0092] 接着,如上述的实施方式 1 所述,向已绝缘破坏的不良 CMUT 单元照射脉冲激光,除去构成不良 CMUT 单元的上部电极 M2 和其上部的绝缘膜(例如,上述图 7 所示的第四绝缘膜 18 及第五绝缘膜 19)。

[0093] 然后,在上部电极 M2 与下部电极 M1 之间施加直流电压,在存在短路的情况下,将半导体芯片判断为无法修复的不良品,在无短路的情况下进入下一个工序、即 AC 压力施加工序。

[0094] 在 AC 压力施加工序中,如上述实施方式 1 所述,向下部电极 M1 施加例如 100V 的直流电压,向上部电极 M2 例如以振幅施加 60V(峰值对峰值为 120V)的交流电压,使薄膜 M 反复振动 1×10^{10} 次。该试验是以沟道或者块为单位进行的。

[0095] 在 AC 压力施加之后,再次在上部电极 M2 与下部电极 M1 之间例如以 200V 施加 10 秒间的直流电压(DC 压力施加(2)),然后在上部电极 M2 与下部电极 M1 之间例如施加 20V 的电压,由此检查上部电极 M2 与下部电极 M1 之间的短路。在 AC 压力施加之际,在与其他的 CMUT 单元相比,薄膜 M 的上部电极 M2 与下部电极 M1 振动得较强的情况下,在 DC 压力施加(2)中引起绝缘破坏,或者在短路检查中与其他 CMUT 单元相比测量到大的泄漏。

[0096] 在 AC 压力施加中产生了绝缘破坏的情况下,或者在 DC 压力施加(2)之后存在短路的情况下,利用光学显微镜等观察短路位置(不良地址)的外观。结果,在下部电极 M1 的高低差部观察到短路位置的情况下,因为在相邻的多个块 B 中产生了绝缘破坏,所以救济比较困难,因此将确认了短路的半导体芯片判断为不良品。再有,即使在薄膜 M 中观察到短路位置的情况下,在多个 CMUT 单元中确认了绝缘破坏时,若基于激光照射进行上部电极 M2 的除去,则在图像诊断时存在产生图像遗漏的可能性,所以将确认了短路的半导体芯片判断为不良品。在薄膜 M 中观察到短路位置,且在 1 个 CMUT 单元中确认了绝缘破坏的情况下,存在可通过除去上部电极 M2 来救济包含该不良 CMUT 单元在内的沟道的可能性,因此进入下一个工序、即激光加工工序。

[0097] 接着,如上述的实施方式 1 所述,向已绝缘破坏的不良 CMUT 单元照射脉冲激光,除去构成不良 CMUT 单元的上部电极 M2 和其上部的绝缘膜(例如,上述图 7 所示的第四绝缘膜 18 及第五绝缘膜 19)。

[0098] 然后,在上部电极 M2 与下部电极 M1 之间施加直流电压,在存在短路的情况下,将半导体芯片判断为不良品,在无短路的情况下将半导体芯片判断为成品,进入下一个工序、即保护膜的堆积以及图案化工序。通过以上工序,借助激光照射除去了上部电极 M2 的 CMUT 单元成为上述图 4 中示出的剖面形状。

[0099] 这样,根据本实施方式 2,因为利用晶片的测试工序检测因薄膜 M 的反复振动而特异性地产生的上部电极 M2 与下部电极 M1 之间的绝缘耐压降低的不良 CMUT 单元,并可以对这样的不良 CMUT 单元进行修复,所以可以提高搭载了 CMUT 的半导体装置的制造成品率。

[0100] 接着,说明将经过了本实施方式 2 的测试的 CMUT 适用于例如超声波诊断装置中的情况。

[0101] 超声波诊断装置是利用声波的透过性,并利用超过了可听音范围的超声波,对从外面无法看到的生物体内部实时地进行图像化,从而能够目视的医疗用诊断装置。在图 13 中示出该超声波诊断装置的探头 (probe) 的外观图。

[0102] 探头 51 为超声波的收发部。如图 13 所示,上述的半导体芯片 1 以其主面向外部的状态被安装在形成探头 51 的探头壳体 52 的前端面上。并且,在该半导体芯片 1 的主面侧安装有声音透镜 (声音面保护层) 53。半导体芯片 1 经由电缆 54 而连接到诊断装置主体系统。在声音透镜 53 与半导体芯片 1 之间配置电屏蔽层 55。该电屏蔽层 55 呈以绝缘膜夹持金属膜的结构,具有在电极或焊接上的绝缘膜已破损时按照不会对人体施加电压的方式进行屏蔽的功能。

[0103] 在本发明中,在使薄膜反复振动之后,完全除去在薄膜中产生了绝缘破坏的 CMUT 单元的上部电极,在除去后的部分中形成绝缘膜。因此,在薄膜被绝缘破坏的 CMUT 单元中,上部电极与电屏蔽层 55 不会短路。

[0104] 在进行超声波诊断之际,在将探头 51 的前端 (声音透镜 53 侧) 放在体表 (身体的表面) 之后,使该探头慢慢偏移少许位置的同时进行扫描。此时,从放在体表上的探头 51 向生物体内发射几 MHz 的超声波脉冲,并接收来自声音阻抗不同的组织的反射波。由此,获得生物体组织的断层图,因此可以知道与对象部位相关的信息。根据从发射超声波到接收声波为止的时间间隔,可以获得反射体的距离信息。再有,可以根据反射波的电平或者外形,获得与反射体的存在或者质量相关的信息。

[0105] 如上所述,基于实施方式具体说明了本发明人完成的发明,但本发明并不限于上述实施方式,当然可以在不脱离本发明宗旨的范围内进行各种各样的变更。

[0106] 例如,在上述实施方式 1 中,在形成第五绝缘膜 19 之后,进行薄膜 M 的反复振动试验,对上部电极 M2 与下部电极 M1 之间的第二绝缘膜 14 或第三绝缘膜 16 的绝缘耐压已降低的 CMUT 单元,进行上部电极 M2、第四绝缘膜 18 及第五绝缘膜 19 的除去,然后形成了聚酰亚胺膜 21,但是也可以在形成聚酰亚胺膜 21 之后进行薄膜 M 的反复振动试验。此时,在上部电极 M2 与下部电极 M1 之间的第二绝缘膜 14 或第三绝缘膜 16 的绝缘耐压已降低的 CMUT 单元中,首先需要利用激光照射来除去位于第五绝缘膜 19 之上的聚酰亚胺膜。进而,因为需要在除去后的部分中形成具有绝缘性的保护膜,所以要再次形成聚酰亚胺膜,但是需要调整 2 层聚酰亚胺膜的膜厚,以便没有进行除去的 CMUT 单元的薄膜 M 的振动达到所期望的值。

[0107] 再有,在上述实施方式 1 中,在 CMUT 单元的最上层形成了聚酰亚胺膜 21,但只要是具有绝缘性且能起到保护膜的作用的膜,就并不限于此。作为取代聚酰亚胺膜 21 的材料,例如可以列举氧化硅膜、氮化硅膜或者聚对二甲苯膜等。

[0108] 还有,上述实施方式 1 中示出的 CMUT 单元的构成及材料示出了其组合的一种。例如,上述实施方式 1 中示出的 CMUT 单元的形状是六角形,但形状并不限于此,例如可以是圆

形,也可以是四角形。另外,在下部电极 M1 与空穴部 15、上部电极 M2 与空穴部 15 都配置了绝缘膜(第二绝缘膜 14 及第三绝缘膜 16),但是绝缘膜也可以是其中任一方。

[0109] 此外,在上述实施方式 1 中,以下部电极 M1 被第一方向 X 分割并沿着与第一方向 X 正交的第二方向 Y 延伸的所谓的 1.5D 型阵列为例进行了说明,但并不限于此,例如,也可以是下部电极 M1 在半导体芯片 1 内未被分割的 1D 型单元阵列。该情况下,在下部电极 M1 中,可以取代导电膜而采用硅基板。再有,也可以是按照每个块 B 分割下部电极 M1 并能独立施加电压的 2D 型单元阵列。另外,也可以替换 M1、M2 的层的上下。

[0110] 再有,在上述实施方式 2 中,在挑选搭载了 CMUT 的半导体芯片的测试及成品/不良品时,在短路检查中,当在多个 CMUT 单元中发现了破坏时,将半导体芯片判断为不良品,但只要是对于诊断图像而言没有问题的电平,即使是多个 CMUT 单元的破坏,也可以将半导体芯片作为成品。

[0111] 此外,在上述实施方式 2 中,以晶片的状态进行了薄膜 M 的反复振动试验,并检查了上部电极 M2 与下部电极 M1 之间的绝缘膜的绝缘耐压,由此进行了绝缘耐压已降低的 CMUT 单元的修复,但也可以以切割之后的芯片的状态或者安装到超声波诊断装置的探头(probe)中的状态实施一系列的测试、修复工序。在以安装到超声波诊断装置的探头(probe)中的状态实施一系列的测试、修复工序的情况下,在粘接了声音透镜之后进行不良位置的外观观察或基于激光照射的修复比较困难,因此希望是粘接声音透镜之前的工序。

[0112] 另外,在上述实施方式 1 及 2 中,对上部电极 M2 与下部电极 M1 之间的第二绝缘膜 14 或第三绝缘膜 16 的绝缘耐压已降低的 CMUT 单元照射脉冲激光来进行除去,但也可以取代激光,而是利用焦点离子束(FIB)进行除去。

[0113] 此外,在上述实施方式 1 及 2 中,例示了将搭载了 CMUT 的半导体芯片 1 适用于医疗用超声波诊断装置的探头中的情况。因此,CMUT 单元具有超声波的发送及接收两种功能。但是,本申请发明并不限于此,CMUT 单元也可以仅具有发送或接收中的一个功能。再有,搭载了 CMUT 的半导体芯片 1 并不限于医疗用,也可以适用于非破坏检查装置或超声波显微镜、超声波流量计等发送和接收或收发超声波的其他设备中。

[0114] 本发明可以利用于采用超声波探头的各种医疗诊断设备、机械内部的缺陷检查装置、基于超声波的各种成像设备系统(障碍物的检测等)、位置检测系统、温度分布测量系统、流量测量系统等。

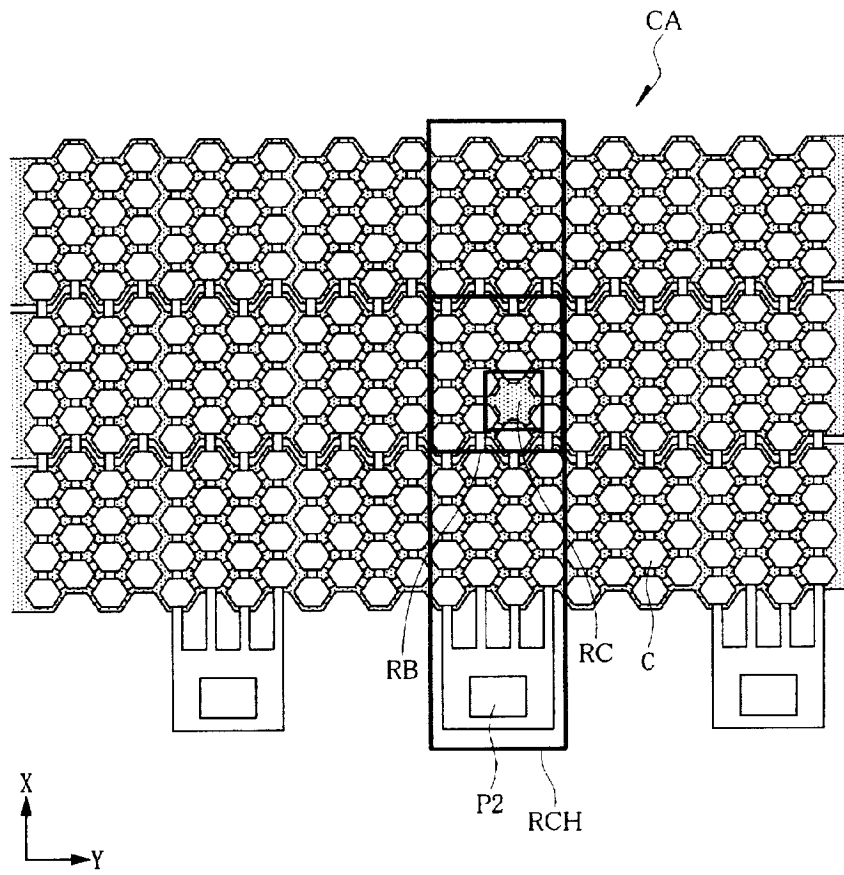


图 2

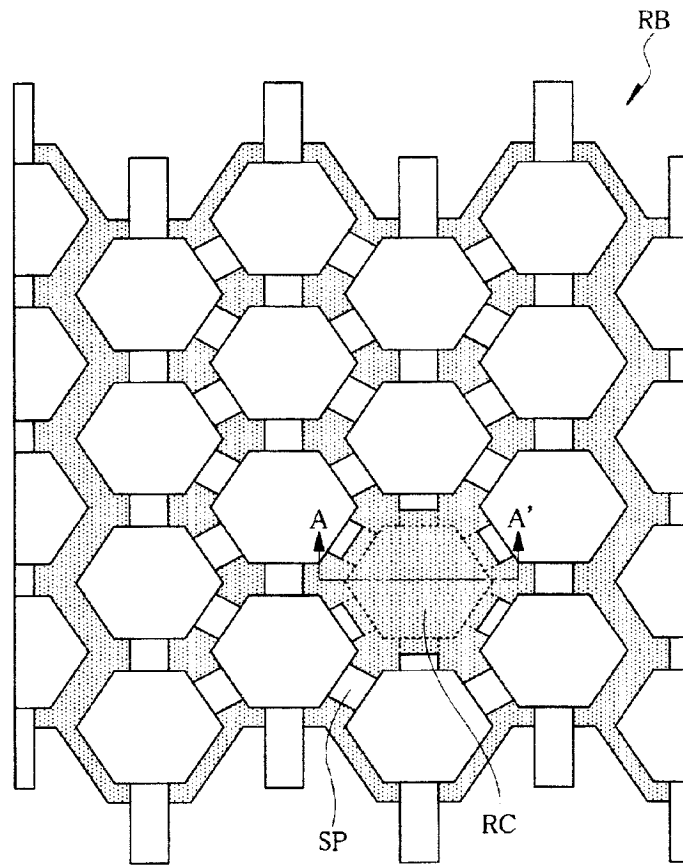


图 3

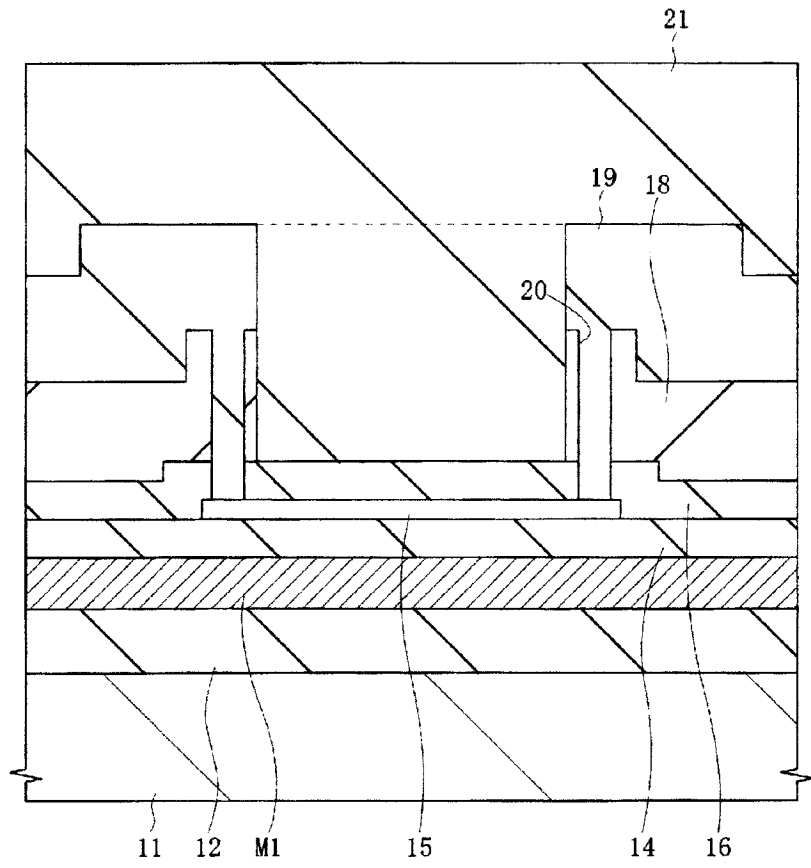


图 4

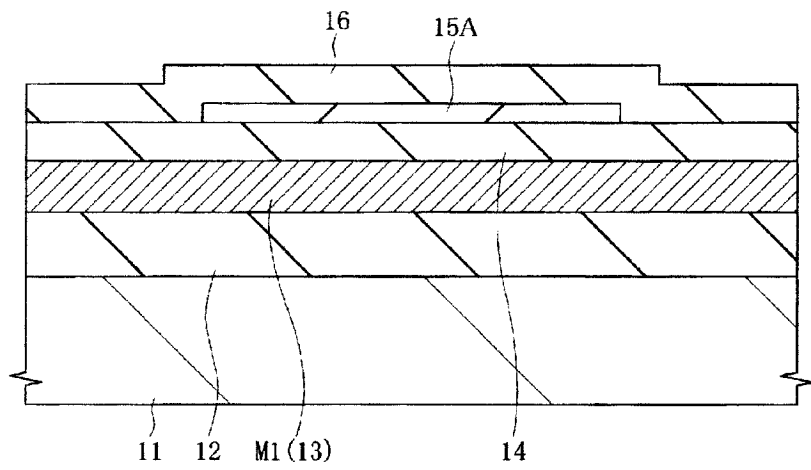


图 5

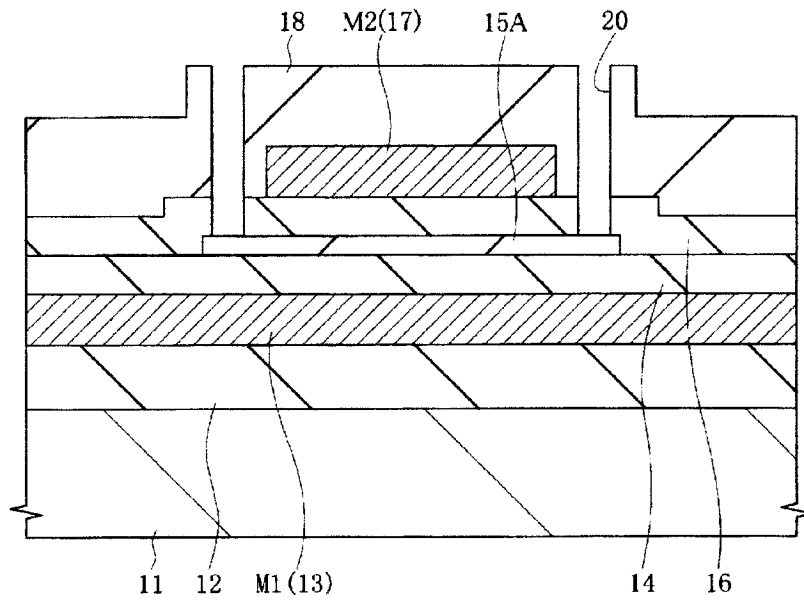


图 6

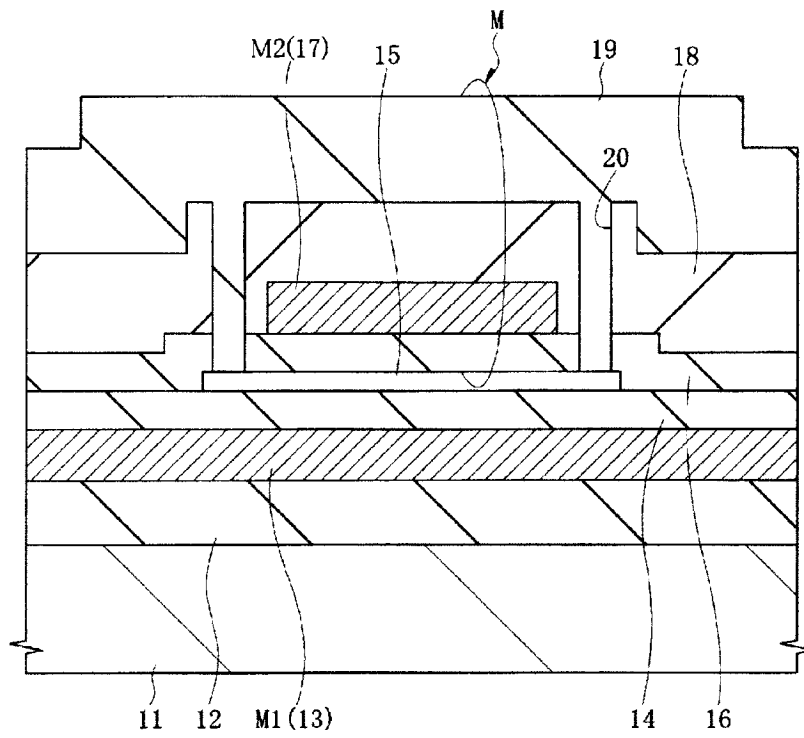


图 7

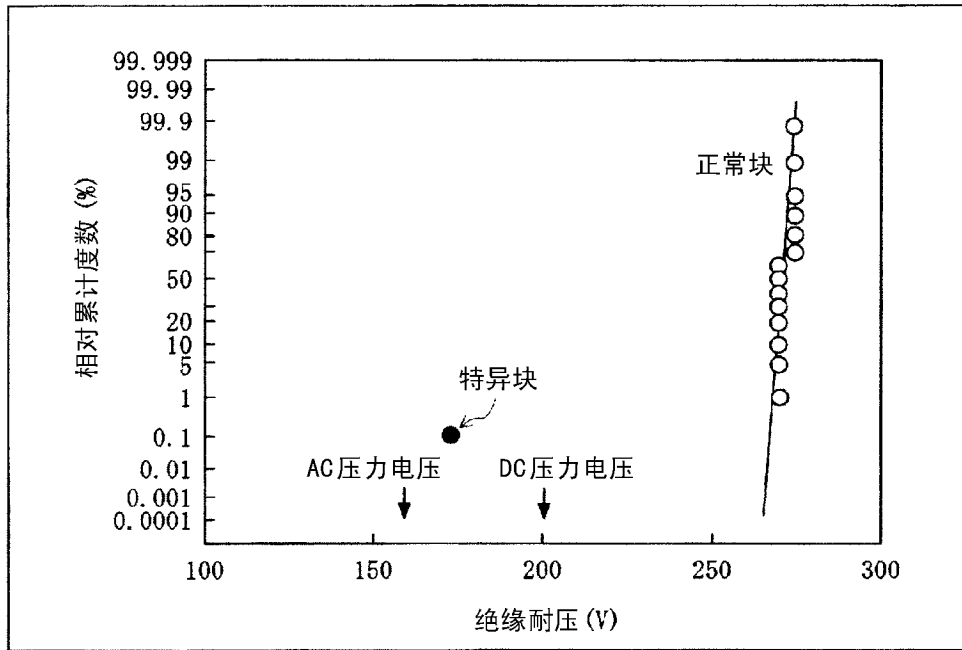


图 8

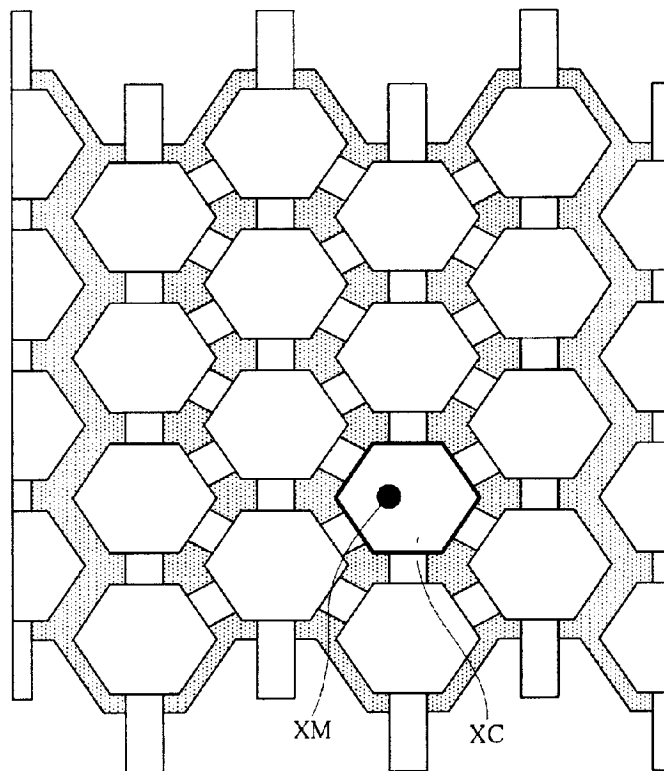


图 9

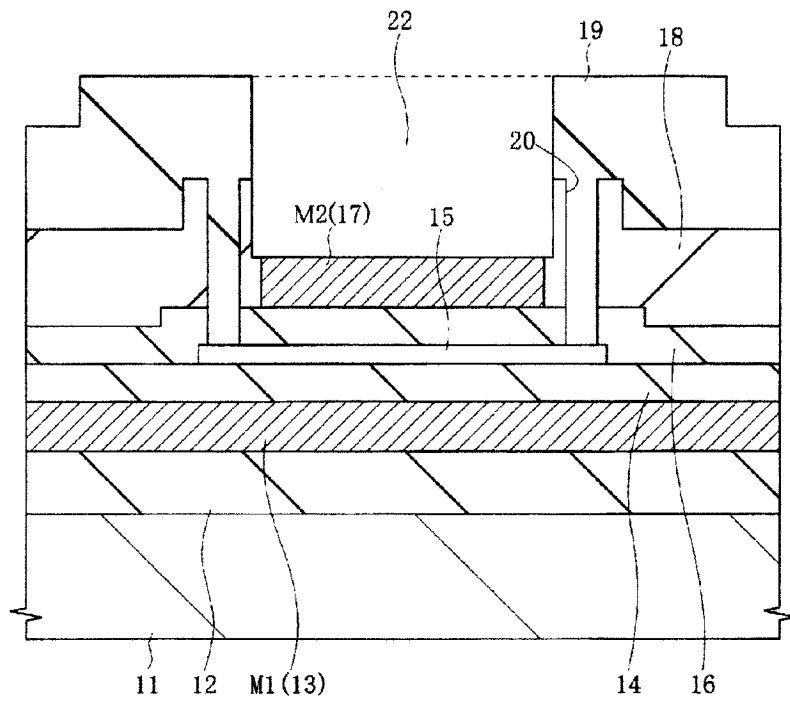


图 10

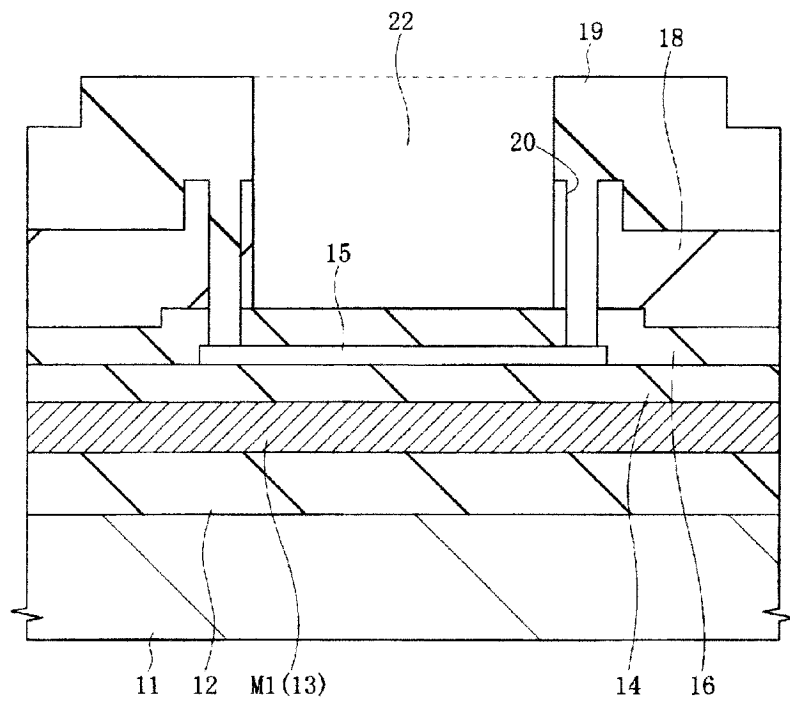


图 11

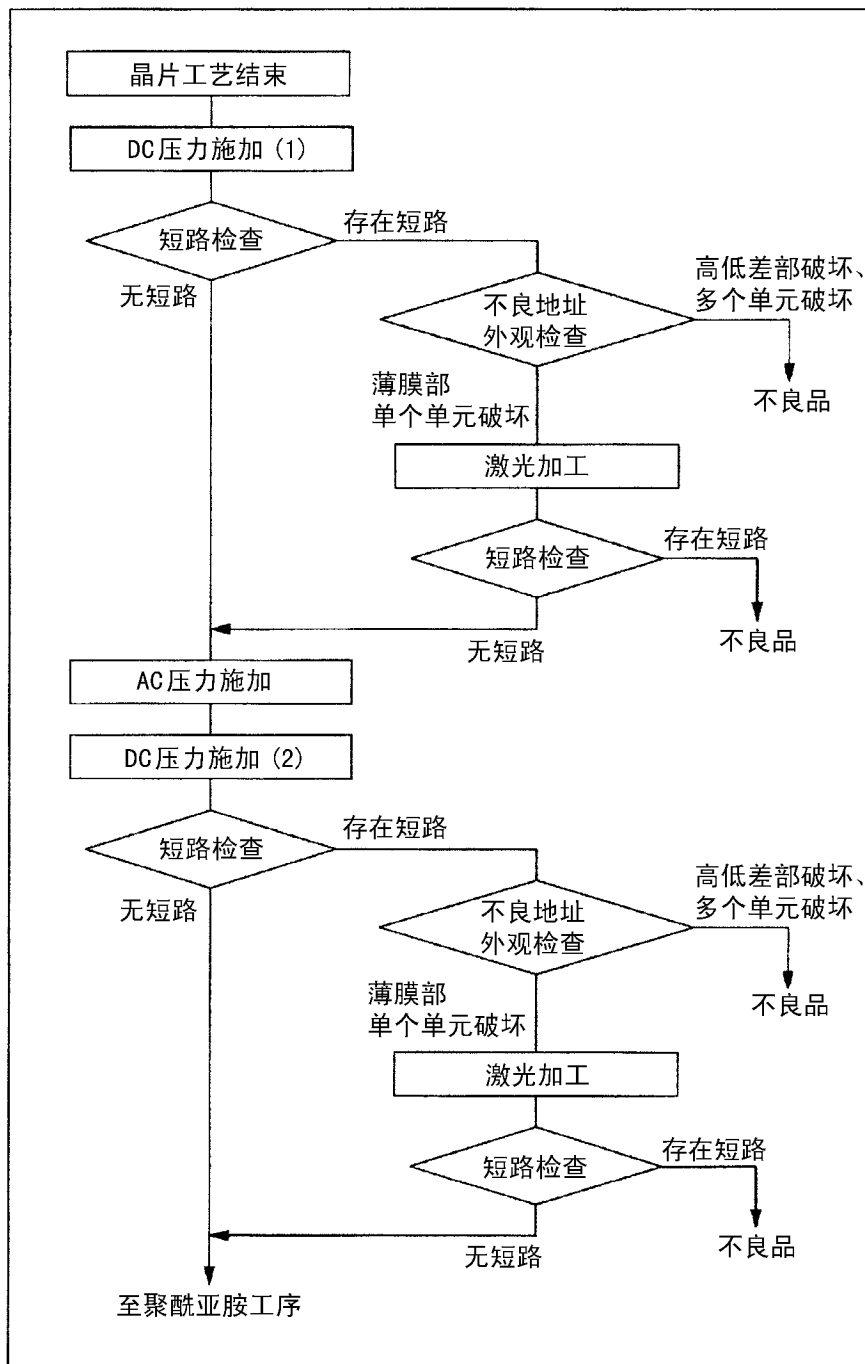


图 12

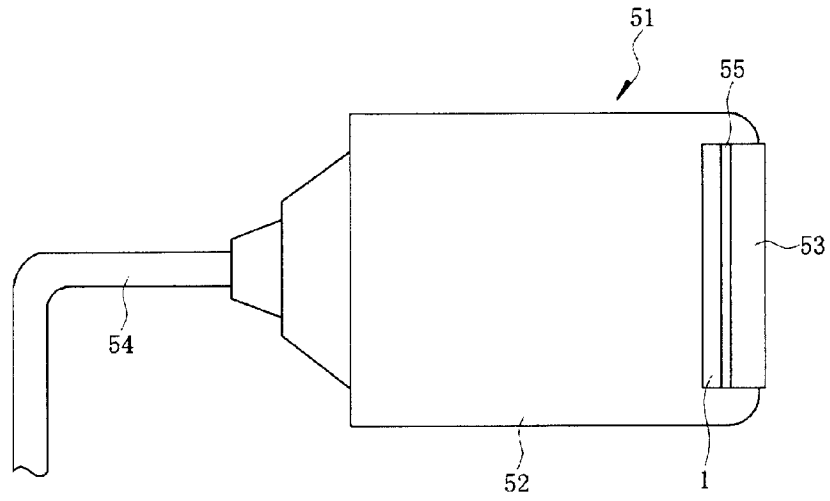


图 13

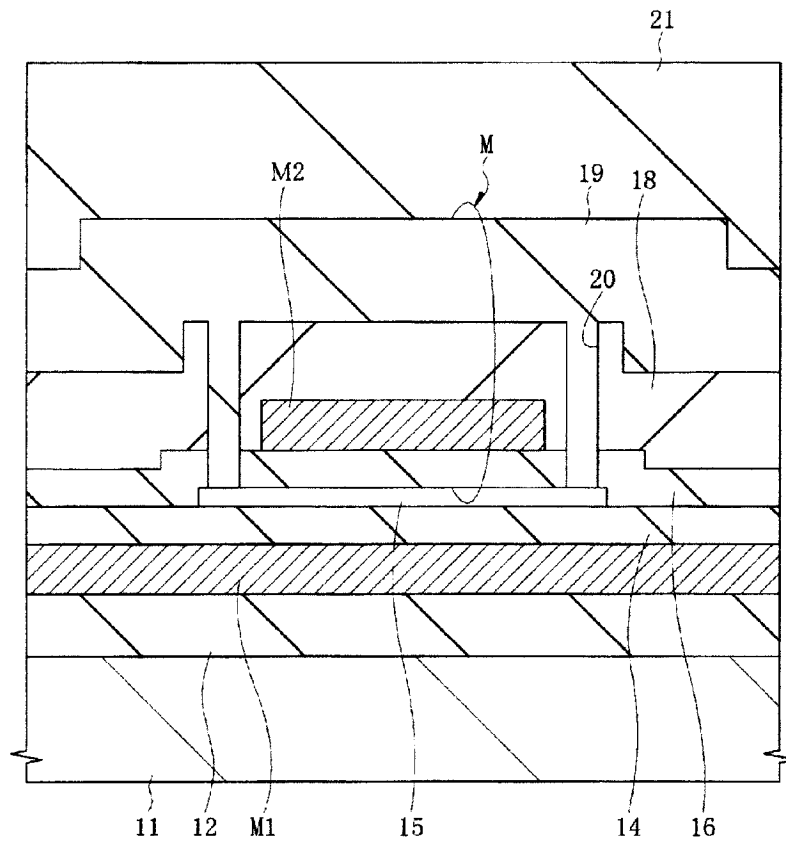


图 14

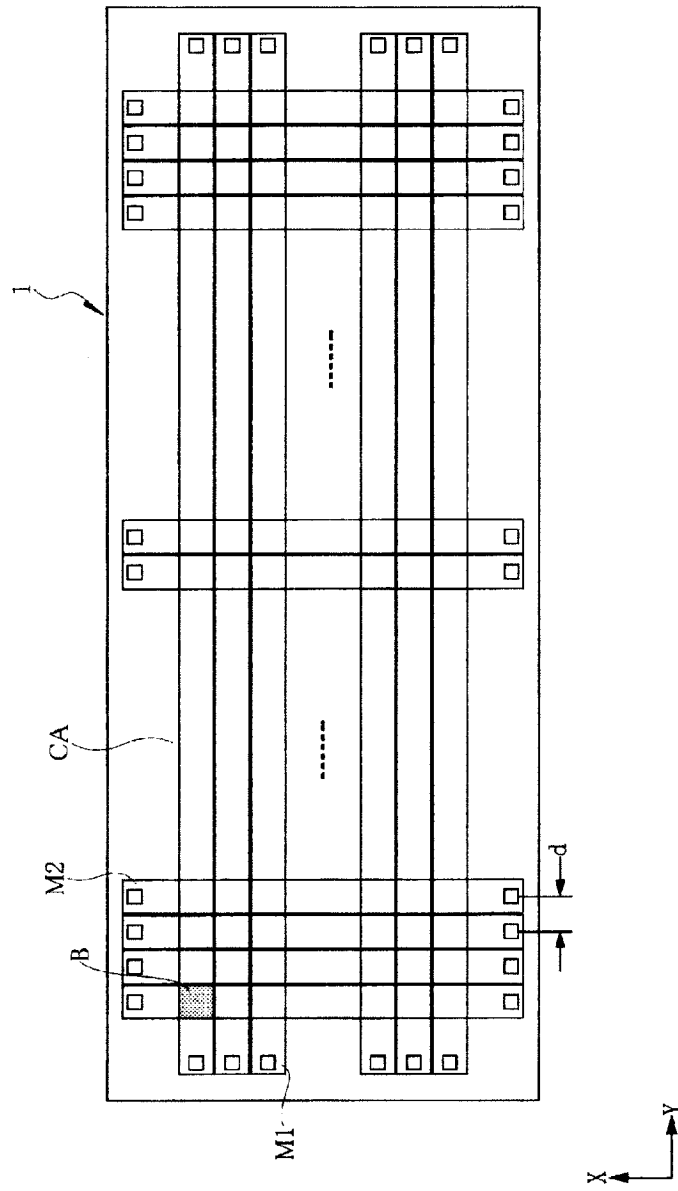


图 15

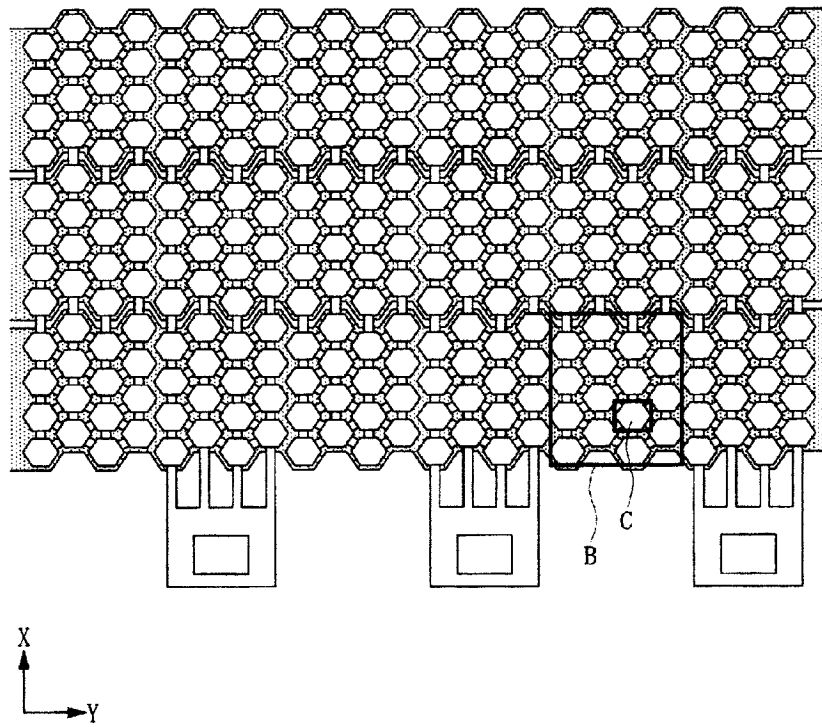


图 16

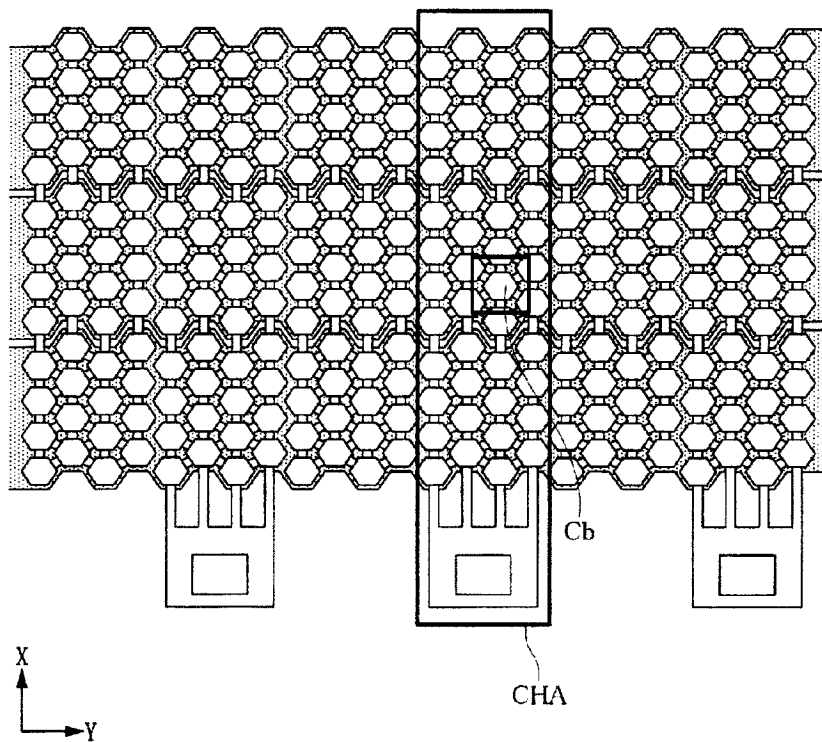


图 17

专利名称(译)	超声波探头的制造方法以及超声波探头		
公开(公告)号	CN102281818A	公开(公告)日	2011-12-14
申请号	CN201080004562.3	申请日	2010-01-06
[标]申请(专利权)人(译)	株式会社日立医药		
申请(专利权)人(译)	株式会社日立医疗器械		
当前申请(专利权)人(译)	株式会社日立医疗器械		
[标]发明人	小林孝 町田俊太郎		
发明人	小林孝 町田俊太郎		
IPC分类号	A61B8/00 H04R31/00		
CPC分类号	B06B1/0292		
代理人(译)	樊建中		
优先权	2009007568 2009-01-16 JP		
其他公开文献	CN102281818B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种超声波探头的制造方法及超声波探头。在形成作为保护膜的聚酰亚胺膜之前，使薄膜反复振动，从而评价上部电极与下部电极之间的绝缘耐压，预先除去因薄膜的反复振动而在上部电极与下部电极之间产生了绝缘耐压降低的不良半导体装置(CMUT)单元的上部电极，切断与其他正常半导体装置单元的电连接，由此在包含修复后的CMUT单元(RC)在内的块(RB)或沟道(RCH)中，防止薄膜的反复振动后的上部电极与下部电极之间的绝缘耐压降低。由此，可以提高半导体装置的制造成品率。

