



(12)发明专利申请

(10)申请公布号 CN 108652661 A

(43)申请公布日 2018.10.16

(21)申请号 201810314063.2

(22)申请日 2018.04.10

(71)申请人 华南理工大学

地址 510640 广东省广州市天河区五山路
381号

(72)发明人 陈俊颖 周顺风 闵华清

(74)专利代理机构 广州粤高专利商标代理有限公司 44102

代理人 何淑珍

(51)Int.Cl.

A61B 8/00(2006.01)

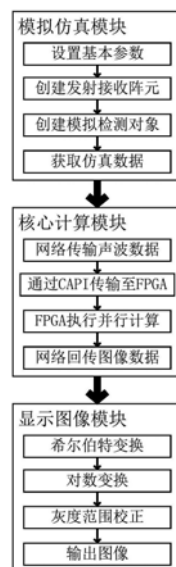
权利要求书2页 说明书5页 附图4页

(54)发明名称

使用CAPI加速的FPGA医学超声成像系统

(57)摘要

本发明提供了使用CAPI加速的FPGA医学超声成像系统。本发明的系统采用使用CAPI加速的FPGA来实现医学超声成像,并且成像算法本身针对FPGA的结构做出了相应的适配和改进,使其计算流程适用于逻辑门电路的执行,从而提高医学超声成像的成像帧率。与传统的基于计算机执行的医学超声成像系统相比,本发明使用CAPI加速的FPGA医学超声成像系统具有极高的并行计算能力,可在极短的时间内完成高清医学超声图像算法的复杂计算,可以实时且高清地呈现医学超声影像。本发明使用的基于CAPI加速的FPGA计算核心可直接在SuperVessel平台免费使用,成本低、实用性强。



1. 使用CAPI加速的FPGA医学超声成像系统,其特征包括数据仿真模块、核心计算模块和显示图像模块;数据仿真模块采用Field II得到的超声仿真数据,通过网络传输到云主机中,经过CAPI接口传输到FPGA芯片后,核心计算模块执行并行的延迟叠加波束形成算法,计算得到图像数据,经过网络传输回来,通过显示图像模块显示出来。

2. 根据权利要求1所述的使用CAPI加速的FPGA医学超声成像系统,其特征包括:所述数据仿真模块使用Field II仿真器模拟超声成像中超声波的传播过程并取得仿真数据;在数据仿真模块中首先根据现实超声成像设备相应配置来模拟对应的仿真物理数据,创建发射和接收阵元,创建模拟检测对象,然后按照扫描线逐条模拟发射并接收回波数据。

3. 根据权利要求1所述的使用CAPI加速的FPGA医学超声成像系统,其特征包括:核心计算模块为基于CAPI传输技术的FPGA芯片,在FPGA芯片中实现延迟叠加波束形成算法,与基于CPU计算的延迟叠加波束形成算法具有相同的输入输出数据流和相同的延迟叠加处理。

4. 根据权利要求1所述的使用CAPI加速的FPGA医学超声成像系统,其特征包括:显示图像模块在核心计算模块得到像素数据后,对像素数据进行希尔伯特变化、对数压缩、灰度范围校正和图像深度及宽度计算等操作,最后将图像相关数据输出到对应的坐标系中,在屏幕显示成像,或将图像存储到文件中。

5. 根据权利要求1所述的使用CAPI加速的FPGA医学超声成像系统,其特征包括:核心计算模块包括输入数据分离器、行数循环生成器、延迟信号选择器、叠加器和数据输出控制器;

输入数据分离器:用于将CAPI总线的256位输入数据分离,并且规划好输入数据读取的顺序;

行数循环生成器:当图像中某一行像素点计算所需要的所有输入信号数据读取完毕时,行数循环生成器将开始生成行数循环变量j的值,变量j的初始值为0,在每一个时钟周期内自增1,直到最大值1023;

延迟信号选择器:延迟信号选择器将计算对应像素点不同数据通道上的延迟量,并选择对应的输入信号数据;延迟信号选择器包含了一个延迟量计算器和一个BRAM存储器,BRAM存储器用于存储某个数据输入接收通道接收到的输入信号数据;

叠加器:在并行延迟叠加算法的CAPI设计中共有64个延迟信号选择器,而这64个延迟信号选择器的输出值之和,即为当前坐标(i, j)处像素点的亮度值(image(i, j));计算两个延迟信号选择器输出值之和需要一个加法器,对应地,计算64个延迟信号选择器输出值之和需要63个加法器;为了使得加法器设计流水线化,叠加器模块将加法器分为6个阶段层次,每层分别使用32、16、8、4、2、1个加法器;

输出数据控制器:输出的数据可以先存放于BRAM存储器中,每8个时钟周期通过CAPI总线接口向CPU输出一次数据。

6. 根据权利要求5所述的使用CAPI加速的FPGA医学超声成像系统,其特征包括:输入数据分离器通过如下的步骤读取数据:

第一步:在T时钟周期内,第0个至第7个延迟信号选择器读取一个CAPI输入信号数据;在(T+1)时钟周期内,第8个至第15个延迟信号选择器读取下一个CAPI输入信号数据;以次类推,直到在T+7时钟周期内,第56个至第63个延迟信号选择器读取下一个CAPI输入信号数据;

第二步:重复第一步所描述的步骤,直到生成的图像中的某一系列像素点所需要的所有输入信号数据读取完毕;

第三步:当图像中某一系列的所有像素点均计算完成,则回到第一步读取生成图像中下一列像素点所需要的输入信号数据过程。

7.根据权利要求6所述的使用CAPI加速的FPGA医学超声成像系统,其特征在于核心计算模块在基于CAPI加速的FPGA芯片中实现;执行并行的延迟叠加波束形成算法中,首先计算接收到的回声超声信号的延迟量,进而将延迟后的回声信号叠加得到增强的回声信号输出,即超声成像图像中一个像素点的亮度值;

算法的输入数据为三维数组超声回波数据signal,定义signal(i,k,d)为第i次超声发射、第k个接收阵元接收的第d个信号的值;算法的输出数据为二维图像image,定义image(i,j)为图像中第i列第j行的像素点的亮度值;

以下为算法的过程:

- (1) 设定变量i为列数的循环变量,设定初始值0;
- (2) 设定变量j为行数的循环变量,设定初始值0;
- (3) 设定变量k为阵元数的循环变量,设定初始值0;
- (4) 根据变量i,j,k计算延迟的时间,以及对应的数组下标d;
- (5) 执行叠加,变量image(i,j)叠加信号signal(i,k,d);
- (6) 自增变量k,若变量k的值小于总阵元数,则跳转到步骤(3);
- (7) 自增变量j,若变量j的值小于总行数,则跳转到步骤(2);
- (8) 自增变量i,若变量i的值小于总列数,则跳转到步骤(1);
- (9) 算法结束,返回图像image;

延迟叠加算法包含三个循环,如上方算法描述中所示;该算法的时间复杂度为:

$Complexity = O(LC \times RC \times RA)$,

其中变量LC(Line Count)表示输出图像中垂直的图像列数,变量RC(Rows Count)表示输出图像中的行数,变量PA(Probe Amount)表示接收回声超声信号的探头阵元数量。

8.根据权利要求7所述的使用CAPI加速的FPGA医学超声成像系统,其特征在于延迟叠加算法的计算过程可以并行化实现,在FPGA芯片中实现并行延迟叠加波束形成算法,并部署与SuperVessel上基于CAPI加速的FPGA云主机中。

使用CAPI加速的FPGA医学超声成像系统

技术领域

[0001] 本发明属于医学超声成像领域，具体涉及使用CAPI加速的FPGA医学超声成像系统。

背景技术

[0002] 在医学超声成像系统中，物理阵元发射超声波并接收回波信号，然后在运算单元中通过成像算法将回波信号数据转换为图像数据并显示出来。传统的医学超声成像系统的核心计算通常在中央处理器CPU上实现，但高清成像算法的庞大成像数据及复杂的运算过程，使得传统CPU已经无法满足其对高性能高并发运算的需求。

[0003] 近年来CPU的频率不断提高、单芯片上CPU核心数目不断增加，出现了双核、四核甚至八核，但多核CPU的发展存在瓶颈，其核心频率和运算吞吐率很难有进一步的突破性提高。有学者提出集成更多的运算单元来提高单位时间的计算能力，但这会造成设备体积和功耗的增加，同时使成本提高。另一方面，目前的现场可编程逻辑门电路技术(FPGA)发展迅猛，一块FPGA芯片中可以集成成百上千的定制运算核心，使其并行计算能力大幅提升，这为实现实时高清医学成像提供了很好的硬件条件。另外由IBM提出的CAPI传输接口，解决了FPGA芯片与传统PC机之间数据传输速度较慢的问题，进一步扫清了使用FPGA作为医学超声成像核心计算模块的技术瓶颈。本发明充分利用了CAPI传输接口的数据传输能力和FPGA强大的并行计算能力，将复杂的高清医学成像算法在FPGA芯片中实现，完成了基于CAPI加速的FPGA医学超声成像系统的构建。

[0004] 目前超声医学成像设备中使用的计算核心大多是普通计算机中的中央处理器，该实现简单，能满足医学超声成像的基本需求，但图像帧率低，单台成像设备成本高。

发明内容

[0005] 本发明的主要目的是解决目前医学超声成像设备速度慢成本高的问题，提供使用CAPI加速的FPGA医学超声成像系统，为实现低成本高帧率的医学超声成像系统，运用了使用CAPIFPGA加速的SuperVessel云平台，充分挖掘了FPGA芯片高并发运算能力实现延迟叠加波束形成算法的实现，达到了医学超声成像系统中低成本高帧率的要求。

[0006] 本发明的目的通过以下技术方案实现。

[0007] 使用CAPI加速的FPGA医学超声成像系统，其采用基于CAPI传输技术的FPGA芯片实现医学超声成像的核心计算过程，并且超声成像延迟叠加算法本身针对FPGA的结构做出了相应的适配和改进，使其计算流程适用于逻辑门电路的执行，从而提高医学超声成像的成像帧率。

[0008] 使用CAPI加速的FPGA医学超声成像系统包括数据仿真模块、核心计算模块和显示图像模块；数据仿真模块采用Field II得到的超声仿真数据，通过网络传输到云主机中，经过CAPI接口传输到FPGA芯片后，核心计算模块执行并行的延迟叠加波束形成算法，计算得到图像数据，经过网络传输回来，通过显示图像模块显示出来。

[0009] 进一步的,所述数据仿真模块使用Field II仿真器模拟超声成像中超声波的传播过程并取得仿真数据;在数据仿真模块中首先根据现实超声成像设备相应配置来模拟对应的仿真物理数据,创建发射和接收阵元,创建模拟检测对象,然后按照扫描线逐条模拟发射并接收回波数据。

[0010] 进一步的,核心计算模块为基于CAPI传输技术的FPGA芯片,在FPGA芯片中实现延迟叠加波束形成算法,与基于CPU计算的延迟叠加波束形成算法具有相同的输入输出数据流和相同的延迟叠加处理。

[0011] 进一步的,显示图像模块在核心计算模块得到像素数据后,对像素数据进行希尔伯特变化、对数压缩、灰度范围校正和图像深度及宽度计算等操作,最后将图像相关数据输出到对应的坐标系中,在屏幕显示成像,或将图像存储到文件中。

[0012] 进一步的,核心计算模块包括输入数据分离器、行数循环生成器、延迟信号选择器、叠加器和数据输出控制器;

[0013] 输入数据分离器:用于将CAPI总线的256位输入数据分离,并且规划好输入数据读取的顺序;

[0014] 行数循环生成器:当图像中某一列像素点计算所需要的所有输入信号数据读取完毕时,行数循环生成器将开始生成行数循环变量j的值,变量j的初始值为0,在每一个时钟周期内自增1,直到最大值1023;

[0015] 延迟信号选择器:延迟信号选择器将计算对应像素点不同数据通道上的延迟量,并选择对应的输入信号数据;延迟信号选择器包含了一个延迟量计算器和一个BRAM存储器,BRAM存储器用于存储某个数据输入接收通道接收到的输入信号数据;

[0016] 叠加器:在并行延迟叠加算法的CAPI设计中共有64个延迟信号选择器,而这64个延迟信号选择器的输出值之和,即为当前坐标(i,j)处像素点的亮度值(image(i,j));计算两个延迟信号选择器输出值之和需要一个加法器,对应地,计算64个延迟信号选择器输出值之和需要63个加法器;为了使得加法器设计流水线化,叠加器模块将加法器分为6个阶段层次,每层分别使用32、16、8、4、2、1个加法器;

[0017] 输出数据控制器:输出的数据可以先存放于BRAM存储器中,每8个时钟周期通过CAPI总线接口向CPU输出一次数据。

[0018] 进一步的,输入数据分离器通过如下的步骤读取数据:

[0019] 第一步:在T时钟周期内,第0个至第7个延迟信号选择器读取一个CAPI输入信号数据;在(T+1)时钟周期内,第8个至第15个延迟信号选择器读取下一个CAPI输入信号数据;以次类推,直到在T+7时钟周期内,第56个至第63个延迟信号选择器读取下一个CAPI输入信号数据;

[0020] 第二步:重复第一步所描述的步骤,直到生成的图像中的某一列像素点所需要的所有输入信号数据读取完毕;

[0021] 第三步:当图像中某一列的所有像素点均计算完成,则回到第一步读取生成图像中下一列像素点所需要的输入信号数据过程。

[0022] 进一步地实施,核心计算模块在基于CAPI加速的FPGA芯片中实现。下方的伪代码为医学超声成像中串行延迟叠加算法的核心代码。在该算法中,首先计算接收到的回声超声信号的延迟量,进而将延迟后的回声信号叠加得到增强的回声信号输出,即超声成像图

像中一个像素点的亮度值。

[0023] 算法的输入数据为三维数组超声回波数据signal,定义signal(i,k,d)为第i次超声发射、第k个接收阵元接收的第d个信号的值;算法的输出数据为二维图像image,定义image(i,j)为图像中第i列第j行的像素点的亮度值。

[0024] 以下为算法过程描述:

[0025] 1. 设定变量i为列数的循环变量,设定初始值0;

[0026] 2. 设定变量j为行数的循环变量,设定初始值0;

[0027] 3. 设定变量k为阵元数的循环变量,设定初始值0;

[0028] 4. 根据变量i,j,k计算延迟的时间,以及对应的数组下标d;

[0029] 5. 执行叠加,变量image(i,j)叠加信号signal(i,k,d);

[0030] 6. 自增变量k,若变量k的值小于总阵元数,则跳转到步骤3;

[0031] 7. 自增变量j,若变量j的值小于总行数,则跳转到步骤2;

[0032] 8. 自增变量i,若变量i的值小于总列数,则跳转到步骤1;

[0033] 9. 算法结束,返回图像image。

[0034] 延迟叠加算法包含三个循环,如上方算法描述中所示。该算法的时间复杂度为:

[0035] $Complexity = O(LC \times RC \times RA)$,

[0036] 其中变量LC(Line Count)表示输出图像中垂直的图像列数,变量RC(Rows Count)表示输出图像中的行数,变量PA(Probe Amount)表示接收回声超声信号的探头阵元数量。

[0037] 串行延迟叠加波束形成算法的核心代码中,核心操作是对延迟后输入数据的叠加。对于最终生成的图像中的一个特定的像素点(i,j),存在PA次输入数据信号的叠加,叠加的公式如下:

[0038] $image(i,j) = \sum_{k=0}^{PA-1} signal(i,k,d)$,

[0039] 其中,i,j和k分别是LC、RC和PA的累加变量,而是延迟量的数值,可以通过特定i、j和k变量的相关计算得到。当变量i为一个特定值 i_{fixed} 时,最终图像中第 i_{fixed} 列上像素点的亮度值可以通过如下公式计算:

[0040] $image(i_{fixed},j) = \sum_{k=0}^{PA-1} signal(i_{fixed},k,d)$ 。

[0041] 通过对延迟叠加算法进行分析,得出计算不同图像线上的image(i_{fixed} ,j)时并不存在相互间的数据依赖。因此,延迟叠加算法的计算过程可以并行化实现。在FPGA芯片中实现上述的并行延迟叠加波束形成算法,并部署与SuperVessel上基于CAPI加速的FPGA云主机中。

[0042] 在云主机中通过网络传输相应的超声回波数据,并执行相应的调用代码,FPGA芯片展开计算。计算得到的数据通过网络传回来,通过显示图像模块得以展示。

[0043] 本发明依据现有的科学技术现状,在运用了使用CAPI FPGA加速的SuperVessel云平台上实现了一个实时高清医学超声成像系统。在FPGA芯片上实现医学超声成像的核心计算过程,并且超声成像延迟叠加算法本身针对FPGA的结构做出了相应的适配和改进,充分挖掘了FPGA芯片高并发运算能力实现延迟叠加波束形成算法的实现,达到了医学超声成像系统中低成本高帧率的要求。

[0044] 与现有技术相比,本发明的有点主要体现在两个方面:一方面,本发明重点实现了基于CAPI传输加速的FPGA芯片上的延迟叠加波束形成算法,充分利用了FPGA低功耗高并发

的特点,成像计算速度相较于传统的基于中央处理器的医学超声成像系统有极大的提升;另一方面,在免费的SuperVessel云平台上使用基于CAPI传输加速的FPGA芯片,将计算过程独立到云上,进一步降低设备成本,减小医学超声成像设备的体积。

附图说明

[0045] 图1为使用CAPI加速的FPGA医学超声成像系统工作流程示意图。

[0046] 图2为FPGA芯片中并行延迟叠加波束形成算法实现模块图。

[0047] 图3为SuperVessel云平台上CAPI FPGA与Host主机结构图。

[0048] 图4为使用CAPI加速的FPGA医学超声成像系统输出图像实例图。

具体实施方式

[0049] 以下结合附图和实例对本发明的具体实施作进一步说明,但本发明的实施和保护不限于此。需指出的是,一下若有未特别详细说明之处,均是本领域技术人员可参考现有技术实现的。

[0050] 图1为本实例的工作流程示意图。由图1可以看出,使用CAPI加速的FPGA医学超声成像系统设计有如下模块。

[0051] 1.数据仿真模块

[0052] 使用Field II仿真器模拟超声成像中超声波的传播过程并取得仿真数据;在数据仿真模块中首先根据现实超声成像设备相应配置来模拟对应的仿真物理数据,创建发射和接收阵元,创建模拟检测对象,然后按照扫描线逐条模拟发射并接收回波数据。

[0053] 2.核心计算模块

[0054] 核心计算模块的总体结构如图2所示,该模块包含五个主要部分:输入数据分离器、行数循环生成器、延迟信号选择器、叠加器和数据输出控制器。以下是这五个部分设计原理和实现模式的详细描述:

[0055] 输入数据分离器:用于将CAPI总线的256位输入数据分离,并且规划好输入数据读取的顺序;

[0056] 行数循环生成器:当图像中某一列像素点计算所需要的所有输入信号数据读取完毕时,行数循环生成器将开始生成行数循环变量j的值,变量j的初始值为0,在每一个时钟周期内自增1,直到最大值1023;

[0057] 延迟信号选择器:延迟信号选择器将计算对应像素点不同数据通道上的延迟量,并选择对应的输入信号数据;延迟信号选择器包含了一个延迟量计算器和一个BRAM存储器,BRAM存储器用于存储某个数据输入接收通道接收到的输入信号数据;

[0058] 叠加器:在并行延迟叠加算法的CAPI设计中共有64个延迟信号选择器,而这64个延迟信号选择器的输出值之和,即为当前坐标(i,j)处像素点的亮度值(image(i,j));计算两个延迟信号选择器输出值之和需要一个加法器,对应地,计算64个延迟信号选择器输出值之和需要63个加法器;为了使得加法器设计流水线化,叠加器模块将加法器分为6个阶段层次,每层分别使用32、16、8、4、2、1个加法器;

[0059] 输出数据控制器:输出的数据可以先存放于BRAM存储器中,每8个时钟周期通过CAPI总线接口向CPU输出一次数据。

[0060] 3. 显示图像模块

[0061] 显示图像模块在核心计算模块得到像素数据后,对像素数据进行希尔伯特变化、对数压缩、灰度范围校正和图像深度及宽度计算等操作,最后将图像相关数据输出到对应的坐标系中,在屏幕显示成像,或将图像存储到文件中。

[0062] 本实例的系统主要在SuperVessel提供的基于CAPI加速的FPGA云平台上实现,数据仿真模块采用Field II得到的超声仿真数据,通过网络传输到云主机中,经过CAPI接口传输到FPGA芯片后,核心计算模块执行并行的延迟叠加波束形成算法,计算得到图像数据,经过网络传输回来,通过显示图像模块显示出来。

[0063] 4. 运行步骤

[0064] SuperVessel平台中,使用CAPI加速的FPGA云主机的总体结构如图3所示。在SuperVessel平台上使用CAPI FPGA加速器来加速算法应用,需要执行以下步骤:

[0065] 1. 使用XilinxVivado软件设计FPGA加速器核心模块;

[0066] 2. 在本地的x86机器上集成FPGA加速器核心模块和CAPI仿真框架进行仿真验证;

[0067] 3. 在本地机器上编译FPGA加速器核心模块和CAPI加速框架构成的加速器包,并生成对应的bitstream文件;

[0068] 4. 将加速器bitstream文件上传到SuperVessel云平台上;

[0069] 5. 在SuperVessel云平台上申请虚拟机资源,并关联对应的加速器bitstream文件,然后启动虚拟机运行加速器。

[0070] 在实例中,通过网络将10份医学超声图像的输入信号数据载入SuperVessel云平台,其中每份图像的输入信号数据对应于一张超声图像。在云平台上通过CAPI加速架构提供的API,调用FPGA加速器,将数据从云平台上CPU对应的DDR内存中传输到FPGA中的BRAM里;完成图像像素点数值计算后再将数据传回DDR内存。实测从数据传输开始到数据传输结束的时间,得到并行延迟叠加算法云计算应用运行的总时间。并行延迟叠加算法在FPGA上的计算时间通过统计算法执行的时钟周期来确定,因此,还可推算出数据传输所消耗的时间。通过多次实验求得各项时间参数的平均值,得到的实验结果为:数据传输时间10.9ms,计算时间0.3ms,总执行时间11.2ms。与此同时,使用SuperVessel云平台上CPU计算获得同样的10张医学超声图像,其每张图像计算的平均耗时为246ms。由此计算可得,本文设计的CAPIFPGA并行延迟叠加算法实现的加速比达到了约22倍。

[0071] 上述实验中生成的图像如图4所示。图4左侧为模拟的4个圆形物体,图4右侧为通过医学超声成像系统计算得到的图像。

[0072] 本实例描述了在SuperVessel云平台上,设计和评测基于CAPI FPGA加速器技术的并行延迟叠加算法。实验评测结果表明,基于SuperVessel云平台上的使用CAPI加速的FPGA医学超声成像系统的运行速度相较于使用CPU计算的延迟叠加算法的运行速度提高了约22倍,计算帧率理论值达到了89帧每秒,该设计满足了低成本高帧率的需求。

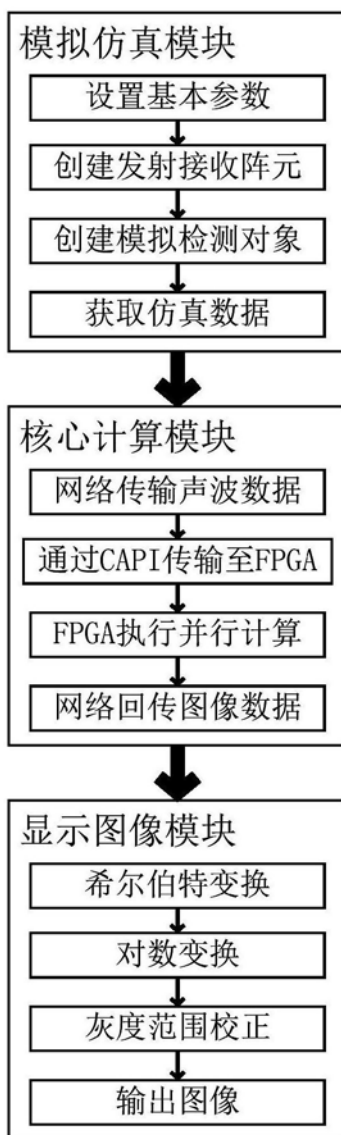


图1

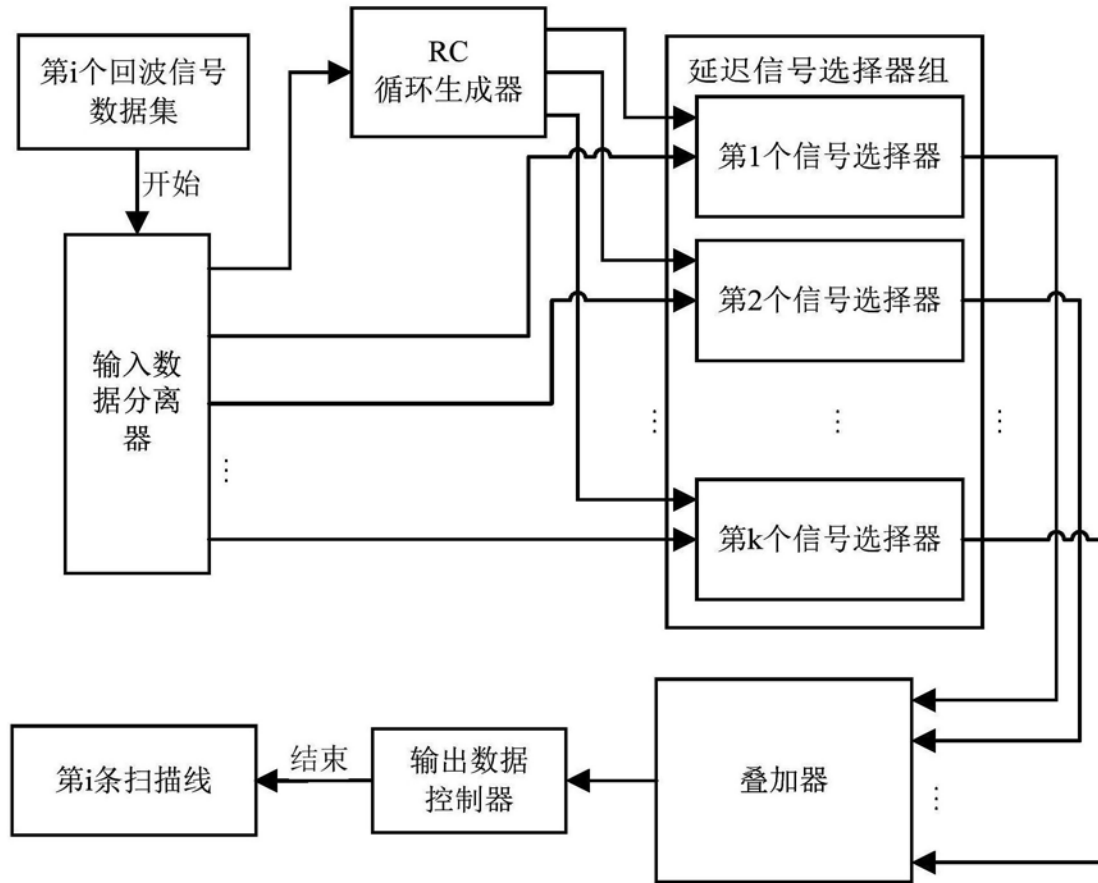


图2

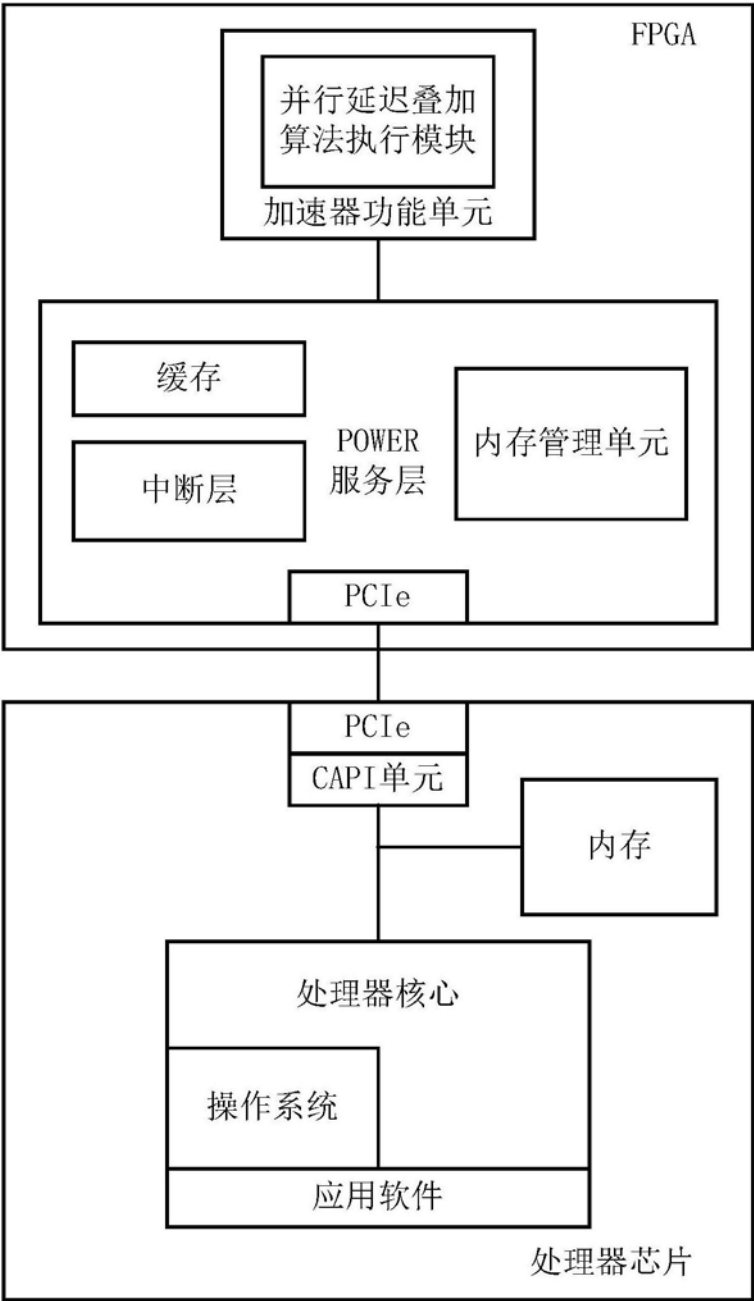


图3

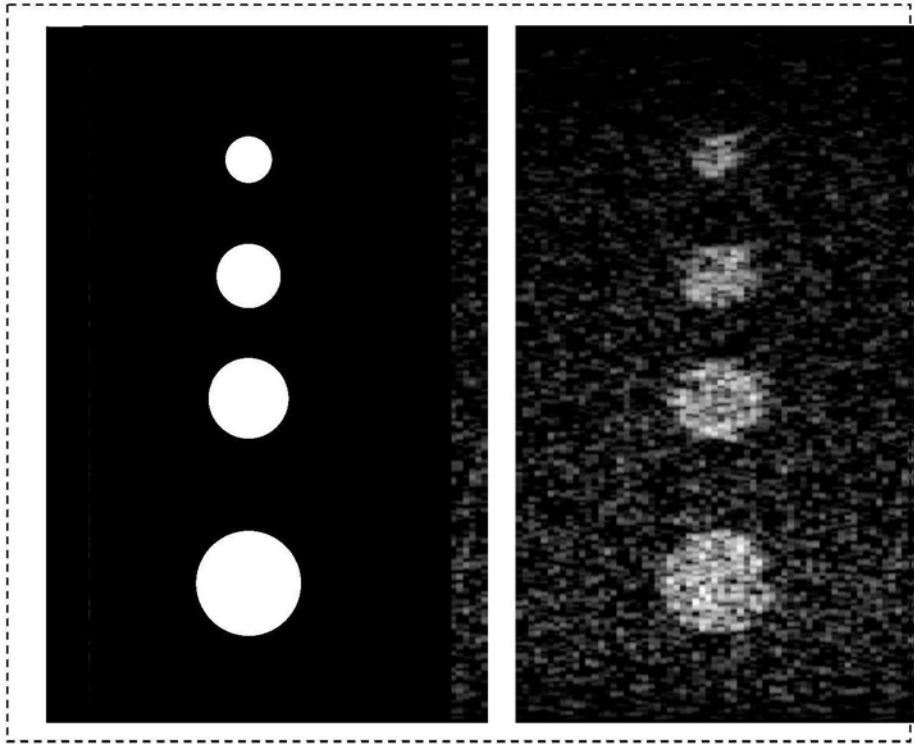


图4

专利名称(译)	使用CAPI加速的FPGA医学超声成像系统		
公开(公告)号	CN108652661A	公开(公告)日	2018-10-16
申请号	CN201810314063.2	申请日	2018-04-10
[标]申请(专利权)人(译)	华南理工大学		
申请(专利权)人(译)	华南理工大学		
当前申请(专利权)人(译)	华南理工大学		
[标]发明人	陈俊颖 周顺风 闵华清		
发明人	陈俊颖 周顺风 闵华清		
IPC分类号	A61B8/00		
CPC分类号	A61B8/4411 A61B8/5223 A61B8/565 A61B8/00 A61B8/4488 A61B8/5207 G01S7/003 G01S7/52079 G01S15/8915 G01N29/44 G06F12/00		
代理人(译)	何淑珍		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了使用CAPI加速的FPGA医学超声成像系统。本发明的系统采用使用CAPI加速的FPGA来实现医学超声成像，并且成像算法本身针对FPGA的结构做出了相应的适配和改进，使其计算流程适用于逻辑门电路的执行，从而提高医学超声成像的成像帧率。与传统的基于计算机执行的医学超声成像系统相比，本发明使用CAPI加速的FPGA医学超声成像系统具有极高的并行计算能力，可在极短的时间内完成高清医学超声图像算法的复杂计算，可以实时且高清地呈现医学超声影像。本发明使用的基于CAPI加速的FPGA计算核心可直接在SuperVessel平台免费使用，成本低、实用性强。

