



(12) 发明专利申请

(10) 申请公布号 CN 105559823 A

(43) 申请公布日 2016. 05. 11

(21) 申请号 201510926228. 8

(22) 申请日 2015. 12. 11

(71) 申请人 青岛海信医疗设备股份有限公司
地址 266100 山东省青岛市崂山区松岭路
169 号软件园外包中心三层北侧

(72) 发明人 陈宗喜

(74) 专利代理机构 北京中博世达专利商标代理
有限公司 11274

代理人 申健

(51) Int. Cl.
A61B 8/00(2006. 01)

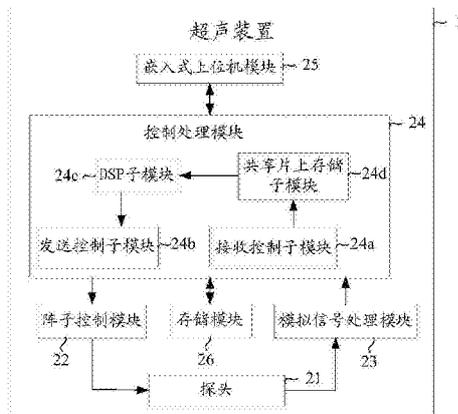
权利要求书2页 说明书9页 附图5页

(54) 发明名称

一种超声装置

(57) 摘要

本发明实施例提供一种超声装置, 以至少解决现有的便携式超声装置中, DSP 模块与接收端 ARM 之间的数据传输属于外设间的数据传输, 而通常外设间的数据传输速度相对较低, 这将容易导致数据传输速度达不到要求的问题。该超声装置包括: 探头, 阵子控制模块, 模拟信号处理模块, 嵌入式上位机模块, 与所述模拟信号处理模块、所述阵子控制模块和所述嵌入式上位机模块均连接的控制处理模块, 以及与所述控制处理模块连接的存储模块; 其中, 所述控制处理模块包括接收控制子模块、发送控制子模块、DSP 子模块、以及与所述 DSP 子模块和所述接收控制子模块均连接的共享片上存储子模块。本发明涉及医疗超声检测仪器技术领域。



1. 一种超声装置,所述超声装置包括探头,阵子控制模块,模拟信号处理模块,嵌入式上位机模块,其特征在于,所述超声装置还包括:与所述模拟信号处理模块、所述阵子控制模块和所述嵌入式上位机模块均连接的控制处理模块,以及与所述控制处理模块连接的存储模块;其中,所述控制处理模块包括接收控制子模块、发送控制子模块、数字信号处理DSP子模块、以及与所述DSP子模块和所述接收控制子模块均连接的共享片上存储子模块;

所述接收控制子模块,用于接收所述模拟信号处理模块发送的第一数据,并发送所述第一数据给所述存储模块,由所述存储模块存储所述第一数据;

所述接收控制子模块,还用于接收所述DSP子模块发送的数据请求消息,并根据所述数据请求消息,结合预设算法从所述存储模块中读取第二数据后,将所述第二数据写入所述共享片上存储子模块中,由所述DSP子模块从所述共享片上存储子模块中读取所述第二数据后对所述第二数据进行处理,其中,所述第二数据为所述第一数据的部分或全部数据;

所述发送控制子模块,用于接收所述DSP子模块发送的控制信号,并根据所述控制信号通过所述阵子控制模块控制所述探头。

2. 根据权利要求1所述的超声装置,其特征在于,所述第二数据包括第三数据和第四数据;

所述接收控制子模块,还用于将所述第二数据写入所述共享片上存储子模块中,由所述DSP子模块从所述共享片上存储子模块中读取所述第二数据后对所述第二数据进行处理,包括:

所述接收控制子模块,还用于将所述第三数据写入所述共享片上存储子模块的第一内存中,由所述DSP子模块从所述共享片上存储子模块的第一内存中读取所述第三数据后对所述第三数据进行处理;以及,所述接收控制子模块,还用于将所述第四数据写入所述共享片上存储子模块的第二内存中,由所述DSP子模块从所述共享片上存储子模块的第二内存中读取所述第四数据后对所述第四数据进行处理。

3. 根据权利要求1所述的超声装置,其特征在于,所述接收控制子模块,还用于将所述第二数据写入所述共享片上存储子模块中,由所述DSP子模块从所述共享片上存储子模块中读取所述第二数据后对所述第二数据进行处理,包括:

所述接收控制子模块,还用于将所述第二数据写入所述共享片上存储子模块的全部内存中,由所述DSP子模块从所述共享片上存储子模块的全部内存中读取所述第二数据后对所述第二数据进行处理。

4. 根据权利要求1-3任一项所述的超声装置,其特征在于,所述接收控制子模块、所述发送控制子模块和所述DSP子模块在所述存储模块中所占的存储资源与所述接收控制子模块、所述发送控制子模块和所述DSP子模块要处理的数据量正相关。

5. 根据权利要求1-4任一项所述的超声装置,其特征在于,所述接收控制子模块包括第一片内外设,所述DSP子模块包括第二片内外设;其中,

所述接收控制子模块,还用于将所述第二数据写入所述共享片上存储子模块中,由所述DSP子模块从所述共享片上存储子模块中读取所述第二数据后对所述第二数据进行处理,包括:

所述接收控制子模块,用于将所述第二数据写入所述共享片上存储子模块中,并通过所述第一片内外设和所述第二片内外设通知所述DSP子模块,由所述DSP子模块从所述共享

片上存储子模块中读取所述第二数据后对所述第二数据进行处理。

6. 根据权利要求5所述的超声装置,其特征在于,所述第一片内外设具体包括第一通用异步收发传输器UART,所述第二片内外设具体包括第二UART,其中,所述第一UART的TX端口与所述第二UART的RX端口连接,所述第一UART的RX端口与所述第二UART的TX端口连接;

或者,所述第一片内外设具体包括第一内部整合电路I2C,所述第二片内外设具体包括第二I2C,其中,所述第一I2C的串行时钟端口与所述第二I2C的串行时钟端口连接,所述第一I2C的串行数据端口与所述第二I2C的串行数据端口连接。

7. 根据权利要求1-4任一项所述的超声装置,其特征在于,所述DSP子模块包括第一输出接口和第一输入接口;所述接收控制子模块包括第二输出接口和第二输入接口;其中,所述第一输出接口连接所述第二输入接口,所述第一输入接口连接所述第二输出接口,所述第一输入接口和所述第二输入接口均配置为低电平中断触发;

所述接收控制子模块,还用于将所述第二数据写入所述共享片上存储子模块中,由所述DSP子模块从所述共享片上存储子模块中读取所述第二数据后对所述第二数据进行处理,包括:

所述接收控制子模块,还用于将所述第二数据写入所述共享片上存储子模块中,通过所述第二输出接口输出低电平信号以触发所述第一输入接口中断,由所述DSP子模块从所述共享片上存储子模块中读取所述第二数据后对所述第二数据进行处理。

8. 根据权利要求1-7任一项所述的超声装置,其特征在于,所述存储模块包括一闪存FLASH和一同步动态随机存储器SDRAM。

9. 根据权利要求1-7任一项所述的超声装置,其特征在于,所述控制处理模块具体为现场可编程门阵列FPGA。

10. 根据权利要求9所述的超声装置,其特征在于,所述接收控制子模块包括第一先进的精简指令集计算机处理器ARM、以及所述第一ARM的片内外设单元和片上存储单元;所述发送控制子模块包括第二ARM、以及所述第二ARM的片内外设单元和片上存储单元;所述DSP子模块包括DSP核、以及所述DSP核的片内外设单元和片上存储单元。

一种超声装置

技术领域

[0001] 本发明涉及医疗超声检测仪器技术领域,尤其涉及一种超声装置。

背景技术

[0002] 超声检测技术作为现有四大医学诊断技术中最安全的一种技术,可应用于人体全身各部位的检查,如腹部脏器的检查、乳腺检查和妇产科检查等。

[0003] 如图1所示为传统的便携式超声装置的硬件电路结构示意图。其中,该电路分为接收端和发送端。在接收端,多路双向探头将采集的模拟信号输入到模拟信号处理模块进行放大和模拟/数字(英文:analog/digital,简称:A/D)转换等处理。进而,将处理后的信号输入到先进的精简指令集计算机(英文:reduced instruction set computer,简称:RISC)处理器(英文:advanced RISC machines,简称:ARM)中,ARM将接收的全部数据存储到外接的同步动态随机存储器(英文:synchronous dynamic random access memory,简称:SDRAM)中。当数字信号处理(英文:digital signal processing,简称:DSP)模块向ARM请求数据时,ARM按一定逻辑算法从SDRAM中取出有用数据并存储到ARM的片内随机接入存储器(英文:random access memory,简称:RAM)中,然后发送到DSP模块。其中有用数据为一幅完整的图像数据。DSP模块将ARM输入的有用数据进行数字信号处理,针对超声装置,进行图像还原、压缩和优化等工作,DSP模块通过外围设备互联(英文:peripheral component interconnect,简称:PCI)(英文:PCI-Express,简称:PCIE)接口将图像数据传输到嵌入式上位机模块,嵌入式上位机模块通过算法处理显示不同的成像效果。在发送端,嵌入式上位机模块通过DSP模块输出控制信号到ARM,ARM通过控制振子控制模块来控制探头振子的发射延时等,达到良好的信号聚焦等效果,从而控制图像成像方式和效果。

[0004] 然而在接收端,由于便携式超声装置需要实时显示采集的图像数据,因此对数据传输速度要求较高。如果数据传输速度达不到要求,会使得图像显示不流畅,产生卡顿现象,严重影响医疗诊断。但是现有的便携式超声装置中,DSP模块与接收端ARM之间的数据传输属于外设间的数据传输,而通常外设间的数据传输速度相对较低,这将容易导致数据传输速度达不到要求。

[0005] 因此,如何解决现有的便携式超声装置中,DSP模块与接收端ARM之间的数据传输属于外设间的数据传输,而通常外设间的数据传输速度相对较低,这将容易导致数据传输速度达不到要求的问题,成为目前亟待解决的问题。

发明内容

[0006] 本发明的实施例提供一种超声装置,以至少解决现有的便携式超声装置中,DSP模块与接收端ARM之间的数据传输属于外设间的数据传输,而通常外设间的数据传输速度相对较低,这将容易导致数据传输速度达不到要求的问题。

[0007] 为达到上述目的,本发明的实施例采用如下技术方案:

[0008] 提供一种超声装置,所述超声装置包括探头,阵子控制模块,模拟信号处理模块,

嵌入式上位机模块,与所述模拟信号处理模块、所述阵子控制模块和所述嵌入式上位机模块均连接的控制处理模块,以及与所述控制处理模块连接的存储模块;其中,所述控制处理模块包括接收控制子模块、发送控制子模块、数字信号处理DSP子模块、以及与所述DSP子模块和所述接收控制子模块均连接的共享片上存储子模块;

[0009] 所述接收控制子模块,用于接收所述模拟信号处理模块发送的第一数据,并发送所述第一数据给所述存储模块,由所述存储模块存储所述第一数据;

[0010] 所述接收控制子模块,还用于接收所述DSP子模块发送的数据请求消息,并根据所述数据请求消息,结合预设算法从所述存储模块中读取第二数据后,将所述第二数据写入所述共享片上存储子模块中,由所述DSP子模块从所述共享片上存储子模块中读取所述第二数据后对所述第二数据进行处理,其中,所述第二数据为所述第一数据的部分或全部数据;

[0011] 所述发送控制子模块,用于接收所述DSP子模块发送的控制信号,并根据所述控制信号通过所述阵子控制模块控制所述探头。

[0012] 基于本发明实施例提供的超声装置,一方面,由于该超声装置的接收控制子模块、发送控制子模块、DSP子模块均位于控制处理模块中,并且接收控制子模块和DSP子模块分别与共享片上存储子模块连接,所述接收控制子模块,用于接收DSP子模块发送的数据请求消息,并根据所述数据请求消息,结合预设算法从存储模块中读取第二数据后,将所述第二数据写入所述共享片上存储子模块中,由所述DSP子模块从所述共享片上存储子模块中读取所述第二数据后对所述第二数据进行处理。也就是说,接收控制子模块和DSP子模块均可以访问共享片上存储子模块,接收控制子模块和DSP子模块之间的数据传输可以视为内存间的数据传输,因此避免了现有的便携式超声装置中,DSP模块与接收端ARM之间的数据传输属于外设间的数据传输,而通常外设间的数据传输速度相对较低,这将容易导致数据传输速度达不到要求的问题,提升了接收端数据传输的速度。另一方面,该超声装置使用一控制处理模块替代现有的便携式超声装置中的两片ARM和一片DSP,并且使用一存储模块替代现有的便携式超声装置中的三片SDRAM和三片FLASH,因此该方案减少了芯片数量和电路线路,优化了系统硬件结构,从而提高了电磁兼容性、可靠性和稳定性,减小了电路板面积,便于便携式超声装置的小型化设计。

附图说明

[0013] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0014] 图1为现有技术中的超声装置的结构示意图;

[0015] 图2为本发明实施例提供的超声装置的结构示意图一;

[0016] 图3为本发明实施例提供的超声装置中接收控制子模块与DSP子模块的通信示意图一;

[0017] 图4为本发明实施例提供的超声装置中接收控制子模块与DSP子模块的通信示意图二;

- [0018] 图5为本发明实施例提供的超声装置中接收控制子模块与DSP子模块的通信示意图三；
- [0019] 图6为本发明实施例提供的超声装置中接收控制子模块与DSP子模块的通信示意图四；
- [0020] 图7为本发明实施例提供的超声装置的结构示意图二；
- [0021] 图8为本发明实施例提供的超声装置的结构示意图三。

具体实施方式

[0022] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0023] 为了便于清楚描述本发明实施例的技术方案,在本发明的实施例中,采用了“第一”、“第二”等字样对功能和作用基本相同的相同项或相似项进行区分,本领域技术人员可以理解“第一”、“第二”等字样并不对数量和执行次序进行限定。

[0024] 另外,需要说明的是,本发明实施例中的“/”表示或的意思,例如,A/B可以表示A或B;本发明实施例中的“和/或”仅仅是一种描述关联对象的关联关系,表示可以存在三种关系,例如,A和/或B,可以表示:单独存在A,同时存在A和B,单独存在B这三种情况。本发明实施例中的“多个”是指两个或两个以上。本发明实施例中的“示例性的”、“比如”等词用于表示作例子、例证或说明。本申请中被描述为“示例性的”、“比如”的任何实施例或设计方案不应被解释为比其它实施例或设计方案更优选或更具优势。确切而言,使用“示例性的”、“比如”等词旨在以具体方式呈现概念。

[0025] 本发明实施例提供一种超声装置2,如图2所示,所述超声装置2包括探头21,阵子控制模块22,模拟信号处理模块23,嵌入式上位机模块25,与所述模拟信号处理模块23、所述阵子控制模块22和所述嵌入式上位机模块25均连接的控制处理模块24,以及与所述控制处理模块24连接的存储模块26。其中,所述控制处理模块24包括接收控制子模块24a、发送控制子模块24b、DSP子模块24c、以及与所述DSP子模块24c和所述接收控制子模块24a均连接的共享片上存储子模块24d。

[0026] 所述接收控制子模块24a,用于接收所述模拟信号处理模块23发送的第一数据,并发送所述第一数据给所述存储模块26,由所述存储模块26存储所述第一数据。

[0027] 所述接收控制子模块24a,还用于接收所述DSP子模块24c发送的数据请求消息,并根据所述数据请求消息,结合预设算法从所述存储模块26中读取第二数据后,将所述第二数据写入所述共享片上存储子模块24d中,由所述DSP子模块24c从所述共享片上存储子模块24d中读取所述第二数据后对所述第二数据进行处理,其中,所述第二数据为所述第一数据的部分或全部数据。

[0028] 所述发送控制子模块24b,用于接收所述DSP子模块24c发送的控制信号,并根据所述控制信号通过所述阵子控制模块22控制所述探头21。

[0029] 具体的,本发明实施例中,第一数据具体为模拟信号处理模块23发送给接收控制子模块24a的全部数据,第二数据具体为第一数据中包含的一幅完整的图像数据,即通常所

说的有用数据。

[0030] 具体的,本发明实施例中,预设算法为从第一数据中提取第二数据的算法,本发明实施例对该算法不作具体限定。

[0031] 具体的,本发明实施例中,所述接收控制子模块24a、所述发送控制子模块24b和所述DSP子模块24c共用一存储模块26。该存储模块26的容量可以为图1中所示的三片SDRAM容量和三片FLASH容量之和。当然,该存储模块26的容量可以大于图1中所示的三片SDRAM容量和三片FLASH容量之和,本发明实施例对此不作具体限定。

[0032] 优选的,本发明实施例中,所述接收控制子模块24a、所述发送控制子模块24b和所述DSP子模块24c在所述存储模块26中所占的存储资源与所述接收控制子模块24a、所述发送控制子模块24b和所述DSP子模块24c要处理的数据量正相关。

[0033] 即,本发明实施例中,考虑到接收端要完成大量图像数据的存取、传送和数据处理,可能对系统性能要求较高,而发送端任务量较少,可能对系统性能要求较低;另外,考虑到所述DSP子模块24c要进行图像处理,图像处理任务有可能较大,也有可能较小,因此本发明实施例中,可以根据所述接收控制子模块24a、所述发送控制子模块24b和所述DSP子模块24c要处理的数据量给所述接收控制子模块24a、所述发送控制子模块24b和所述DSP子模块24c分配相应的存储资源,比如,要处理的数据吞吐量增长,所分配的存储资源也随之增长,要处理的数据吞吐量减少,所分配的存储资源也随之减少,从而可以保证资源的合理利用,提升资源的利用率。

[0034] 示例性的,假设存储模块26的容量为2G字节,则DSP子模块24c可以占用1024M字节容量,从偏移地址0x00000000到0x3FFFFFFF;接收控制子模块24a可以占用768M字节容量,从偏移地址0x40000000到0x6FFFFFFF;发送控制子模块24b可以占用256M字节容量,从0x70000000到0x80000000。

[0035] 需要说明的是,本发明实施例中,一旦存储模块26的容量分配完成,即所述接收控制子模块24a、所述发送控制子模块24b和所述DSP子模块24c在该存储模块26中对应的操作空间固定,则所述接收控制子模块24a、所述发送控制子模块24b和所述DSP子模块24c之间不能相互读写对方控制的内存空间。

[0036] 需要说明的是,图2中的实线箭头表示数据流向而不是控制方向,本发明实施例中的其它附图中的实线箭头也表示数据流向而不是控制方向,在此进行统一说明,以下各实施例中就不再一一赘述。

[0037] 基于本发明实施例提供的超声装置,一方面,由于该超声装置的接收控制子模块、发送控制子模块、DSP子模块均位于控制处理模块中,并且接收控制子模块和DSP子模块分别与共享片上存储子模块连接,所述接收控制子模块,用于接收DSP子模块发送的数据请求消息,并根据所述数据请求消息,结合预设算法从存储模块中读取第二数据后,将所述第二数据写入所述共享片上存储子模块中,由所述DSP子模块从所述共享片上存储子模块中读取所述第二数据后对所述第二数据进行处理。也就是说,接收控制子模块和DSP子模块均可以访问共享片上存储子模块,接收控制子模块和DSP子模块之间的数据传输可以视为内存间的数据传输,因此避免了现有的便携式超声装置中,DSP模块与接收端ARM之间的数据传输属于外设间的数据传输,而通常外设间的数据传输速度相对较低,这将容易导致数据传输速度达不到要求的问题,提升了接收端数据传输的速度。另一方面,该超声装置使用一控

制处理模块替代现有的便携式超声装置中的两片ARM和一片DSP,并且使用一存储模块替代现有的便携式超声装置中的三片SDRAM和三片FLASH,因此该方案减少了芯片数量和电路线路,优化了系统硬件结构,从而提高了电磁兼容性、可靠性和稳定性,减小了电路板面积,便于便携式超声装置的小型化设计。

[0038] 可选的,本发明实施例中,图2所示的超声装置2中的共享片上存储子模块24d可以有多种设计方式。比如:

[0039] 一种可能的实现方式中,所述第二数据包括第三数据和第四数据。

[0040] 所述接收控制子模块24a,还用于将所述第二数据写入所述共享片上存储子模块24d中,由所述DSP子模块24c从所述共享片上存储子模块24d中读取所述第二数据后对所述第二数据进行处理,包括:

[0041] 所述接收控制子模块24a,还用于将所述第三数据写入所述共享片上存储子模块24d的第一内存中,由所述DSP子模块24c从所述共享片上存储子模块24d的第一内存中读取所述第三数据后对所述第三数据进行处理;以及,所述接收控制子模块24a,还用于将所述第四数据写入所述共享片上存储子模块24d的第二内存中,由所述DSP子模块24c从所述共享片上存储子模块24d的第二内存中读取所述第四数据后对所述第四数据进行处理。

[0042] 即,该实现方式中,一次读操作和写操作对应共享片上存储子模块24d的部分容量。其中,接收控制子模块24a将第三数据写入共享片上存储子模块24d的第一内存中后,DSP子模块24c读取该第一内存中的第三数据,同时接收控制子模块24a将第四数据写入共享片上存储子模块24d的第二内存中,写入完成后DSP子模块24c读取该第二内存中的第四数据。示例性的,第一内存可以为存储子模块24d的一半容量对应的内存,第二内存可以为存储子模块24d的另一半容量对应的内存。

[0043] 可选的,另一种可能的实现方式中,所述接收控制子模块24a,还用于将所述第二数据写入所述共享片上存储子模块24d中,由所述DSP子模块24c从所述共享片上存储子模块24d中读取所述第二数据后对所述第二数据进行处理,包括:

[0044] 所述接收控制子模块24a,还用于将所述第二数据写入所述共享片上存储子模块24d的全部内存中,由所述DSP子模块24c从所述共享片上存储子模块24d的全部内存中读取所述第二数据后对所述第二数据进行处理。

[0045] 即,该实现方式中,一次读操作和写操作对应共享片上存储子模块24d的全部容量。其中,接收控制子模块24a将第二数据写入所述共享片上存储子模块24d的全部内存中后,DSP子模块24c读取该共享片上存储子模块24d的全部内存中的第二数据。

[0046] 其中,在上述两种实现方案中,第二种方案中一次传输数据量大,但在进行下一个读操作前需要等待上一个写操作完成,在进行下一个写操作前需要等待上一个读操作完成,实时性较低。第一种方案中一次传输数据量小,但读写操作能够同时进行,在读共享片上存储子模块24d中的数据的同时能够写数据到共享片上存储子模块24d中,效率较高。因此本发明实施例优选第二种方案。

[0047] 需要说明的是,上述实施例仅是示例性的提供两种可能的超声装置2中的共享片上存储子模块24d的设计方式,当然,超声装置2中的共享片上存储子模块24d还可能存在着其它可能的设计方式,本发明实施例在此不再一一阐述。

[0048] 可选的,如图3所示,本发明实施例中,所述接收控制子模块24a包括第一片内外

设,所述DSP子模块24c包括第二片内外设。

[0049] 其中,所述接收控制子模块24a,还用于将所述第二数据写入所述共享片上存储子模块24d中,由所述DSP子模块24c从所述共享片上存储子模块24d中读取所述第二数据后对所述第二数据进行处理,包括:

[0050] 所述接收控制子模块24a,用于将所述第二数据写入所述共享片上存储子模块24d中,并通过所述第一片内外设和所述第二片内外设通知所述DSP子模块24c,由所述DSP子模块24c从所述共享片上存储子模块24d中读取所述第二数据后对所述第二数据进行处理。

[0051] 这样,由于接收控制子模块24a将第二数据存入共享片上存储子模块24d后,通过所述第一片内外设和所述第二片内外设通知DSP子模块24c,进而DSP子模块24c对第二数据进行进一步处理,因此保证了接收控制子模块24a将数据写入共享片上存储子模块24d和DSP子模块24c读取所述共享片上存储子模块24d中的数据进行优化处理的有序进行,提升了数据处理的及时性与准确性。

[0052] 需要说明的是,图3中的虚线箭头表示控制方向而不是数据流方向,本发明实施例中的其它附图中的虚线箭头也表示表示控制方向而不是数据流方向,在此进行统一说明,以下各实施例中就不再一一赘述。

[0053] 具体的,一种可能的实现方式中,如图4所示,所述第一片内外设具体包括第一通用异步收发传输器(英文:universal asynchronous receiver/transmitter,简称:UART),所述第二片内外设具体包括第二UART,其中,所述第一UART的TX端口与所述第二UART的RX端口连接,所述第一UART的RX端口与所述第二UART的TX端口连接。

[0054] 另一种可能的实现方式中,如图5所示,所述第一片内外设具体包括第一内部整合电路(英文:inter-integrated circuit,简称:I2C),所述第二片内外设具体包括第二I2C,其中,所述第一I2C的串行时钟端口1与所述第二I2C的串行时钟端口1连接,所述第一I2C的串行数据端口2与所述第二I2C的串行数据端口2连接。

[0055] 需要说明的是,图4和图5仅是两种可能的接收控制子模块24a与DSP子模块24c之间的简单数据通信的方式,当然,第一片内外设和第二片内外设还可能为其它,本发明实施例对此不作具体限定。

[0056] 可选的,如图6所示,所述DSP子模块24c包括第一输出接口(记为:可编程输入输出接口(英文:programming input output,简称:PIO)1)和第一输入接口(记为:PIO2);所述接收控制子模块24a包括第二输出接口(记为:PIO3)和第二输入接口(记为:PIO4);其中,PIO1连接PIO4,PIO2连接PIO3,PIO2和PIO4均配置为低电平中断触发。

[0057] 所述接收控制子模块24a,还用于将所述第二数据写入所述共享片上存储子模块24d中,由所述DSP子模块24c从所述共享片上存储子模块24d中读取所述第二数据后对所述第二数据进行处理,包括:

[0058] 所述接收控制子模块24a,还用于将所述第二数据写入所述共享片上存储子模块24d中,通过PIO3输出低电平信号以触发PIO2中断,由所述DSP子模块24c从所述共享片上存储子模块24d中读取所述第二数据后对所述第二数据进行处理。

[0059] 即,本发明实施例中,可以通过PIO中断来保证接收控制子模块24a将数据写入共享片上存储子模块24d和DSP子模块24c读取所述共享片上存储子模块24d中的数据进行优化处理的有序进行,提升了数据处理的及时性与准确性。

[0060] 需要说明的是,上述实施例仅是示例性的提供两种可能的保证接收控制子模块24a将数据写入共享片上存储子模块24d和DSP子模块24c读取所述共享片上存储子模块24d中的数据进行优化处理的有序进行的实现方式,当然,还可能存在着其它可能的设计方式以保证接收控制子模块24a将数据写入共享片上存储子模块24d和DSP子模块24c读取所述共享片上存储子模块24d中的数据进行优化处理的有序进行,本发明实施例在此不再一一阐述。

[0061] 可选的,所述接收控制子模块24a,还用于接收所述DSP子模块24c发送的数据请求消息,并根据所述数据请求消息,结合预设算法从所述存储模块26中读取第二数据后,将所述第二数据写入所述共享片上存储子模块24d中,由所述DSP子模块24c从所述共享片上存储子模块24d中读取所述第二数据后对所述第二数据进行处理,具体可以包括:

[0062] 所述接收控制子模块24a,还用于接收所述DSP子模块24c发送的数据请求消息,并根据所述数据请求消息,结合预设算法从所述存储模块26中读取第二数据后,对所述第二数据进行预处理,获得预处理后的第二数据,并将所述预处理后的第二数据写入所述共享片上存储子模块24d中,由所述DSP子模块24c从所述共享片上存储子模块24d中读取所述预处理后的第二数据后对所述预处理后的第二数据进行处理。

[0063] 即,本发明实施例中,由于DSP子模块24c与接收控制子模块24a共用一存储模块26,因此当DSP子模块24c遇到性能瓶颈,增加资源也不能提升性能时,可通过增加接收控制子模块24a的资源,使得接收控制子模块24a能够分担部分DSP子模块24c的数据处理任务,从而提升系统的整体性能。

[0064] 优选的,如图7所示,本发明实施例中,所述存储模块26具体可以包括一闪存FLASH26a和一SDRAM26b。

[0065] 其中,FLASH26a用于快速处理静态数据,SDRAM26b用于处理动态数据。利用不同存储介质的特性对不同的数据进行存储,从而实现数据的快速存储。

[0066] 需要说明的是,本发明实施例中,接收控制子模块24a、发送控制子模块24b和DSP子模块24c共用一FLASH26a和一SDRAM26b。该SDRAM26b和FLASH26a容量可以分别为图1中所示的三片SDRAM容量之和和三片FLASH容量之和。

[0067] 优选的,考虑到现场可编程门阵列(英文:field-programmable gate array,简称:FPGA)的硬件可编程性使其能够针对不同应用设计不同的硬件方案,在门电路数量足够的情况下,可以自由分配硬件资源,因此,本发明实施例中,所述控制处理模块24具体可以为FPGA,从而使得所述接收控制子模块24a、所述发送控制子模块24b和所述DSP子模块24c的资源可根据所述接收控制子模块24a、所述发送控制子模块24b和所述DSP子模块24c要处理的数据量进行配置。

[0068] 需要说明的是,在FPGA逻辑门数量足够的情况下,可分配给接收控制子模块24a或DSP子模块24c更多的资源,此处的资源一般是指逻辑门,其中,逻辑门在编程后可实现比如存储,通信的功能。

[0069] 进而,如图8所示,所述接收控制子模块24a具体可以包括第一ARM24a1、以及所述第一ARM24a1的片内外设单元24a2和片上存储单元24a3;所述发送控制子模块24b具体可以包括第二ARM24b1、以及所述第二ARM24b1的片内外设单元24b2和片上存储单元24b3;所述DSP子模块24c具体可以包括DSP核24c1、以及所述DSP核24c1的片内外设单元24c2和片上存

储单元24c3。

[0070] 其中,本发明实施例中的片上存储单元(包括24a3、24b3和24c3)具体可以为片上RAM和/或片上只读存储器(英文:read-only memory,简称:ROM),本发明实施例中的共享片上存储子模块24d具体可以为共享片上RAM或ROM,本发明实施例对此不作具体限定。

[0071] 需要说明的是,本发明实施例中第一ARM24a1的片内外设单元24a2具体可以包括上述的第一片内外设,本发明实施例中DSP核24c1的片内外设单元24c2具体可以包括上述的第二片内外设,本发明实施例对此不作具体限定。当然,本发明实施例中第一ARM24a1的片内外设单元24a2和DSP核24c1的片内外设单元24c2还可能包含其它的外设,比如第一ARM24a1的片内外设单元24a2包含与模拟信号处理模块23通信的外设等,DSP核24c1的片内外设单元24c2包含与第二ARM24b1的片内外设单元24b2通信的外设等,本发明实施例对此不作具体限定。

[0072] 需要说明的是,基于FPGA的可编程特性,本发明实施例中的接收控制子模块24a、发送控制子模块24b和DSP子模块24c还可以包含定制逻辑单元,本发明实施例对此不作具体限定。

[0073] 一方面,由于FPGA工艺技术高,而且采用内部IO口进行通讯,而不是通过外部接口通过电流驱动进行信号传递,因此功耗较低;另一方面,FPGA可灵活添加片内模块,从而为用户定制为实现特定功能而自主开发的硬件电路或逻辑。比如,对SDRAM和片上RAM操作的功能、双口RAM等。在逻辑门数量足够的情况下,还可增加片内ARM数量来并行处理更多的数据。并且,只要FPGA具有足够数量的逻辑门电路,就可以根据功能需求,重新编辑程序写入,不需要更换硬件系统就可以实现软件和硬件电路的整体功能升级,灵活性与可扩展性较强,确保后期方便维护,能有效推广超声装置的应用,使更多医疗机构使用到符合自身需求的超声装置。

[0074] 所属领域的技术人员可以清楚地了解到,为描述的方便和简洁,上述描述的装置,仅以上述各功能模块的划分进行举例说明,实际应用中,可以根据需要而将上述功能分配由不同的功能模块完成,即将装置的内部结构划分成不同的功能模块,以完成以上描述的全部或者部分功能。上述描述的系统、装置和单元的具体工作过程,可以参考前述方法实施例中的对应过程,在此不再赘述。

[0075] 在本申请所提供的几个实施例中,应该理解到,所揭露的系统、装置和方法,可以通过其它的方式实现。例如,以上所描述的装置实施例仅仅是示意性的,例如,所述模块或单元的划分,仅仅为一种逻辑功能划分,实际实现时可以有另外的划分方式,例如多个单元或组件可以结合或者可以集成到另一个系统,或一些特征可以忽略,或不执行。另一点,所显示或讨论的相互之间的耦合或直接耦合或通信连接可以是通过一些接口,装置或单元的间接耦合或通信连接,可以是电性,机械或其它的形式。

[0076] 所述作为分离部件说明的单元可以是或者也可以不是物理上分开的,作为单元显示的部件可以是或者也可以不是物理单元,即可以位于一个地方,或者也可以分布到多个网络单元上。可以根据实际的需要选择其中的部分或者全部单元来实现本实施例方案的目的。

[0077] 另外,在本发明各个实施例中的各功能单元可以集成在一个处理单元中,也可以是各个单元单独物理存在,也可以两个或两个以上单元集成在一个单元中。上述集成的单

元既可以采用硬件的形式实现,也可以采用软件功能单元的形式实现。

[0078] 所述集成的单元如果以软件功能单元的形式实现并作为独立的产品销售或使用,可以存储在一个计算机可读取存储介质中。基于这样的理解,本发明的技术方案本质上或者说对现有技术做出贡献的部分或者该技术方案的全部或部分可以以软件产品的形式体现出来,该计算机软件产品存储在一个存储介质中,包括若干指令用以使得一台计算机设备(可以是个人计算机,服务器,或者网络设备等)或处理器(processor)执行本发明各个实施例所述方法的全部或部分步骤。而前述的存储介质包括:U盘、移动硬盘、ROM、RAM)、磁碟或者光盘等各种可以存储程序代码的介质。

[0079] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

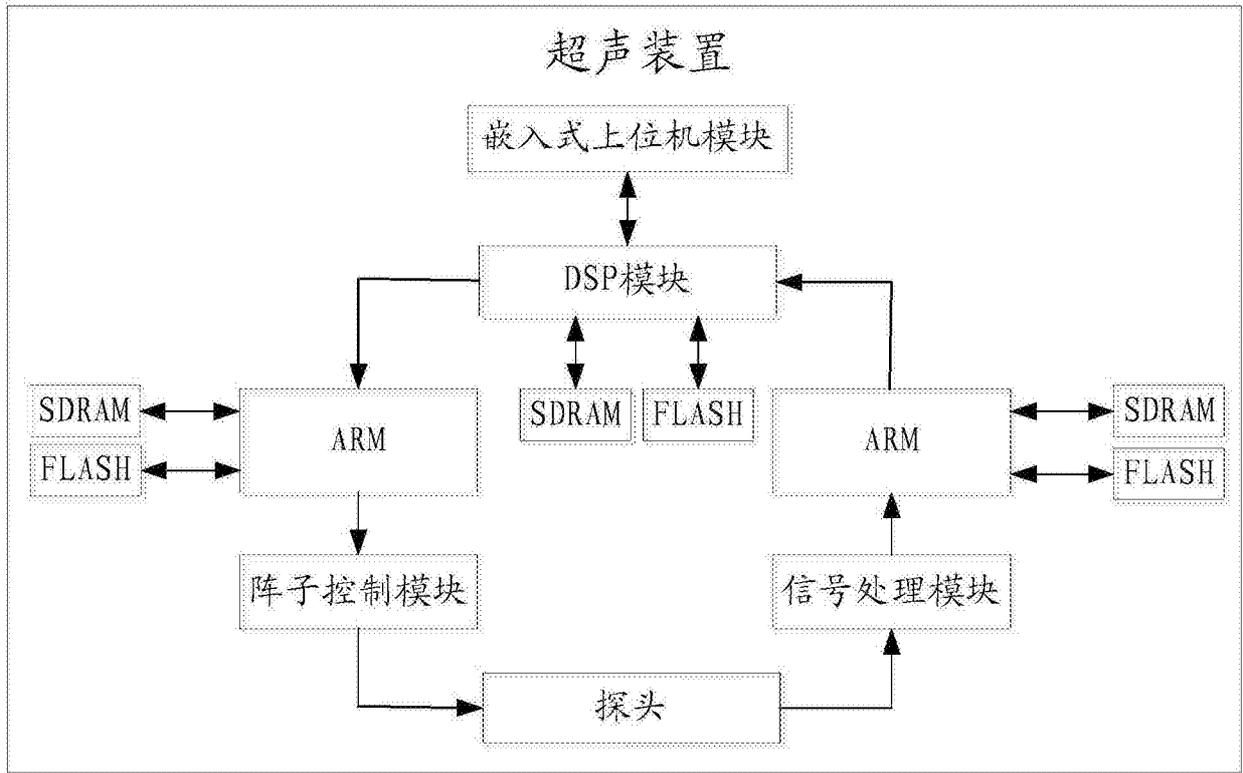


图1

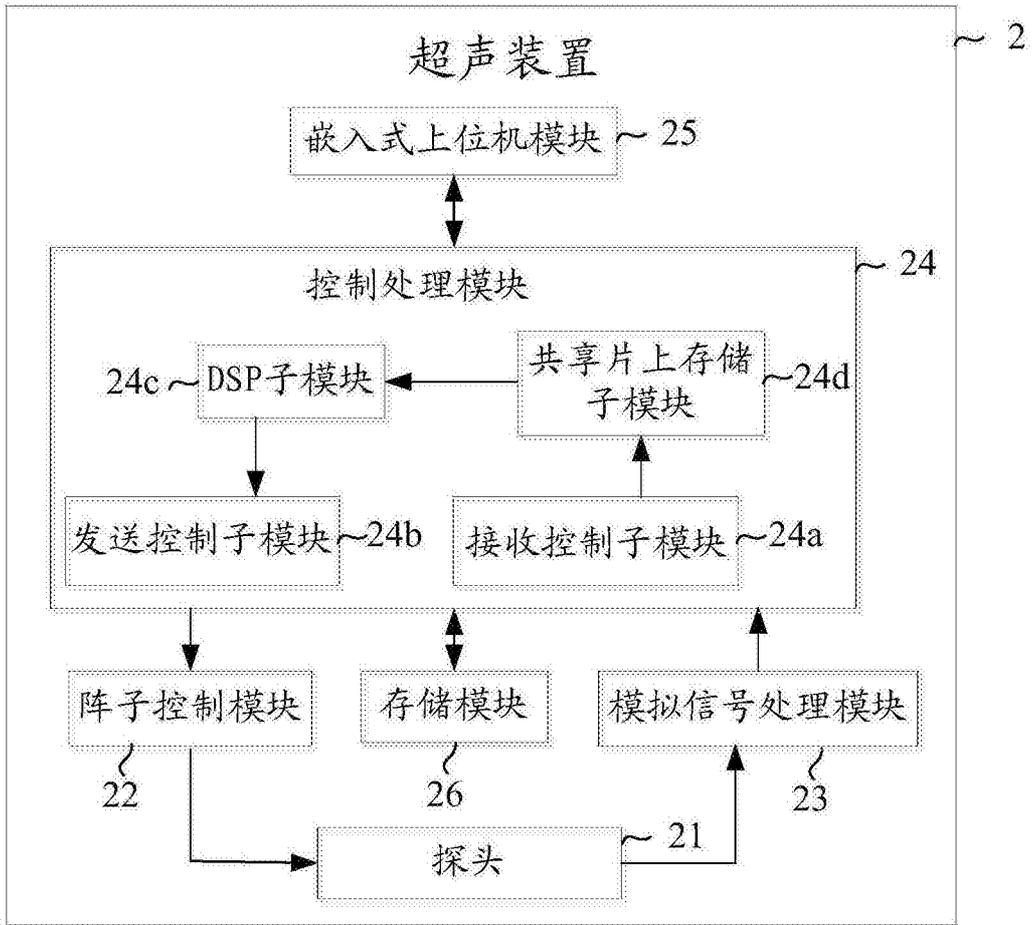


图2

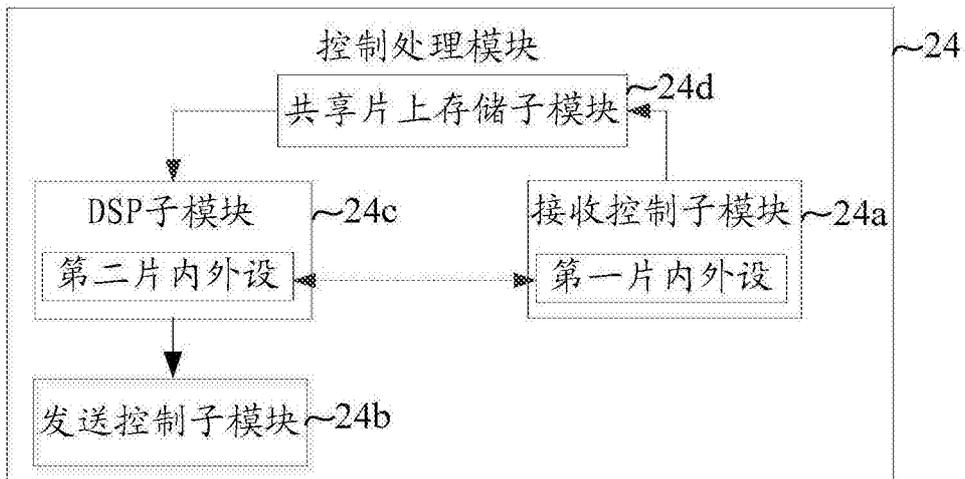


图3

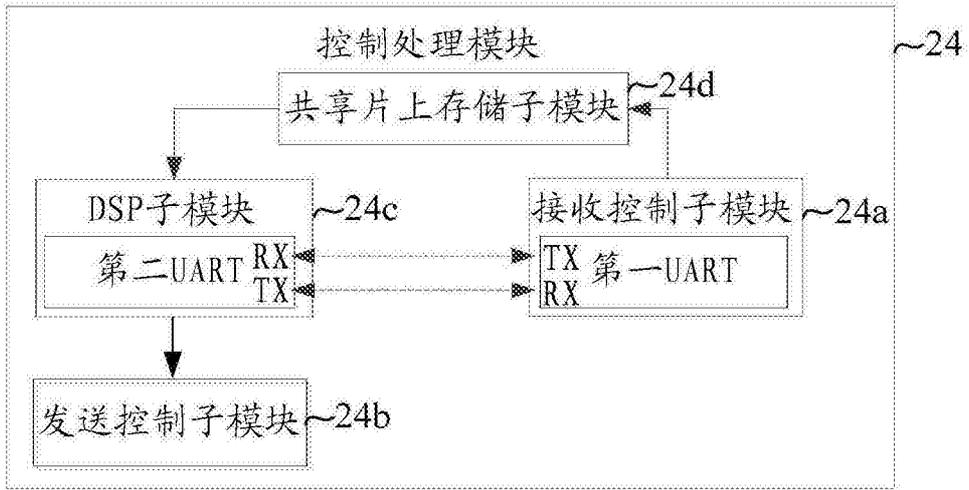


图4

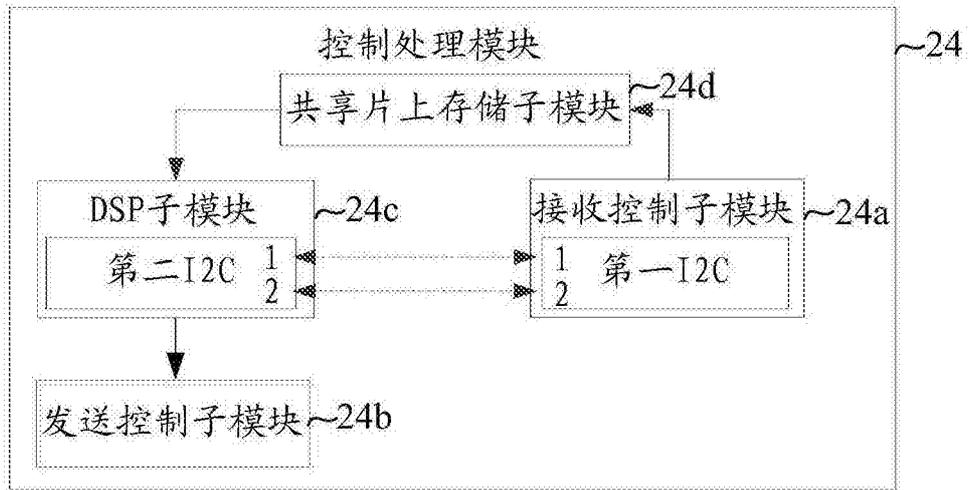


图5

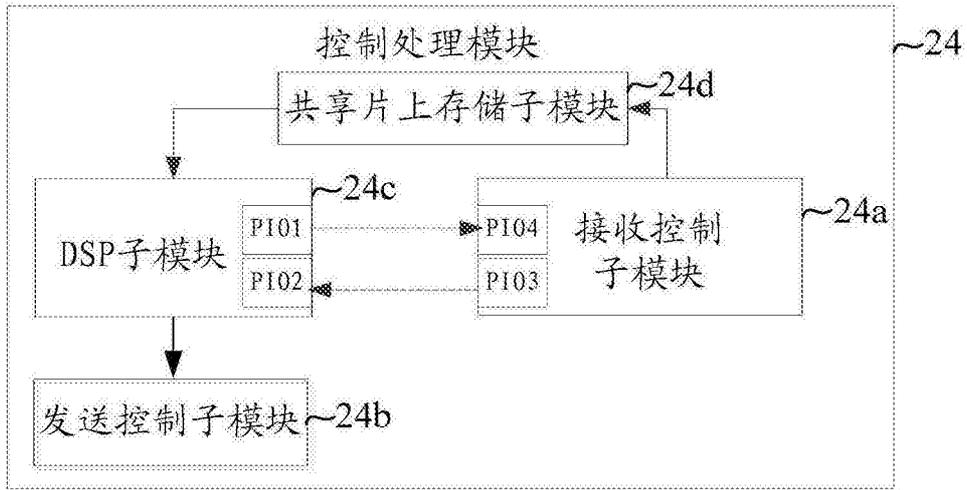


图6

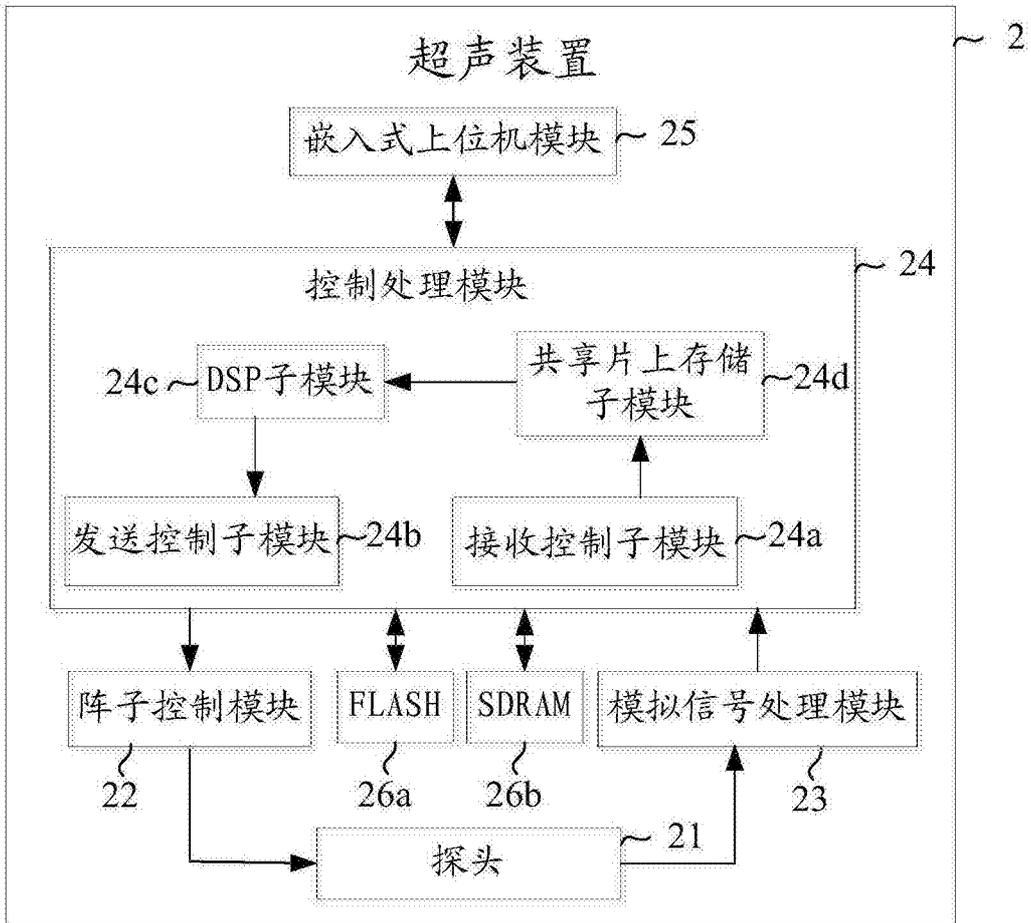


图7

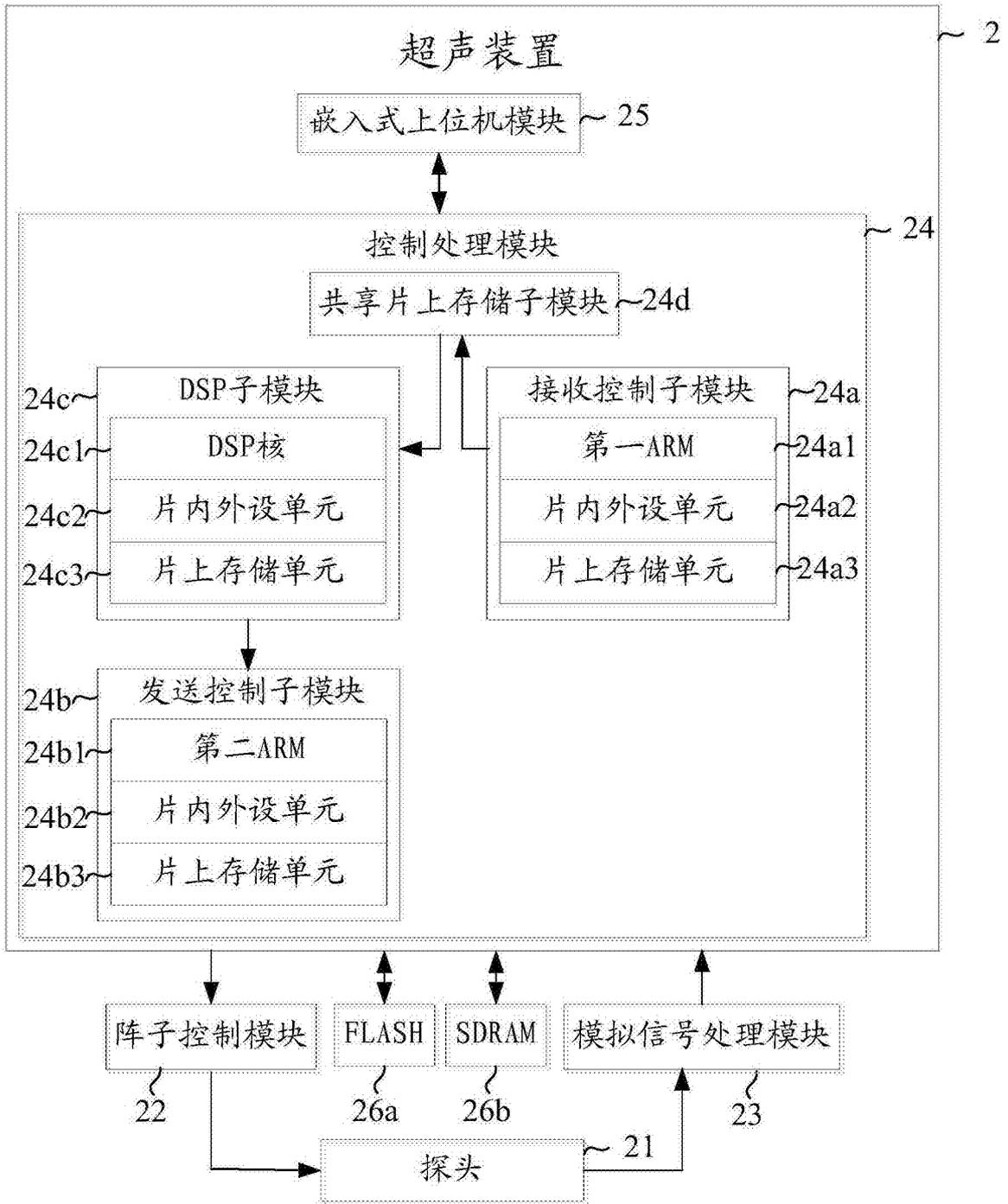


图8

专利名称(译)	一种超声装置		
公开(公告)号	CN105559823A	公开(公告)日	2016-05-11
申请号	CN201510926228.8	申请日	2015-12-11
[标]申请(专利权)人(译)	青岛海信医疗设备股份有限公司		
申请(专利权)人(译)	青岛海信医疗设备股份有限公司		
当前申请(专利权)人(译)	青岛海信医疗设备股份有限公司		
[标]发明人	陈宗喜		
发明人	陈宗喜		
IPC分类号	A61B8/00		
CPC分类号	A61B8/5207 A61B8/56		
代理人(译)	申健		
外部链接	Espacenet SIPO		

摘要(译)

本发明实施例提供一种超声装置，以至少解决现有的便携式超声装置中，DSP模块与接收端ARM之间的数据传输属于外设间的数据传输，而通常外设间的数据传输速度相对较低，这将容易导致数据传输速度达不到要求的问题。该超声装置包括：探头，阵子控制模块，模拟信号处理模块，嵌入式上位机模块，与所述模拟信号处理模块、所述阵子控制模块和所述嵌入式上位机模块均连接的控制处理模块，以及与所述控制处理模块连接的存储模块；其中，所述控制处理模块包括接收控制子模块、发送控制子模块、DSP子模块、以及与所述DSP子模块和所述接收控制子模块均连接的共享片上存储子模块。本发明涉及医疗超声检测仪器技术领域。

