



(12) 发明专利申请

(10) 申请公布号 CN 103297783 A

(43) 申请公布日 2013. 09. 11

(21) 申请号 201310247256. 8

(22) 申请日 2013. 06. 20

(71) 申请人 重庆大学

地址 400044 重庆市沙坪坝区沙坪坝正街
174 号

(72) 发明人 王平 邹强鑫 王林泓 王思奇

(74) 专利代理机构 北京同恒源知识产权代理有
限公司 11275

代理人 赵荣之

(51) Int. Cl.

H04N 7/26(2006. 01)

A61B 8/00(2006. 01)

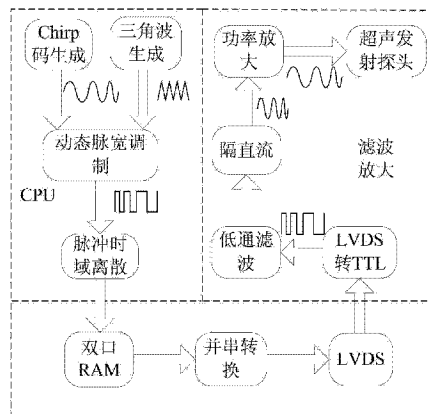
权利要求书3页 说明书7页 附图4页

(54) 发明名称

一种基于动态脉宽调制的超声 Chirp 码信号
实现方法

(57) 摘要

本发明公开了一种基于动态脉宽调制的超
声 Chirp 码信号实现方法,包括 S1:根据待发射
Chirp 码生成单极性编码信号;S2:利用动态脉宽
调制技术对单极性编码信号进行调制,并通过脉
冲时域离散得到高频数字脉冲序列;S3:将高频
数字脉冲序列存储到 FPGA 芯片的双口 RAM 中;
S4:通过 FPGA 产生读控制,依次调出双口 RAM 中
高频数字脉冲序列的存储值,经并串转换,通过
FPGA 内部的 LVDS 输出串行高频数字脉冲序列;
S5:利用 LVDS 转 TTL 模块对串行高频数字脉冲序
列进行电平转换,经过低通滤波,隔直处理和功率
放大,得到超声发射的 Chirp 码信号。本发明可以
产生 Chirp 信号,对于超声成像领域其他编码信
号的产生也具有普遍适用性,与传统编码激励电
路相比,可以降低超声编码信号发生电路的复杂
度。



1. 一种基于动态脉宽调制的超声 Chirp 码信号实现方法,其特征在於:包括以下步骤:

S1:利用待发射的 Chirp 码,对其信号幅值整体缩小 A_R 倍,并通过向上平移 1 个单位,生成单极性 Chirp 码信号;

S2:利用动态脉宽调制对单极性 Chirp 码信号进行调制,并通过脉冲时域离散变换,得到对应的高频数字脉冲序列;

S3:将高频数字脉冲序列经过 CPU 存储到 FPGA 芯片中的双口 RAM 中;

S4:通过 FPGA 产生的读控制,依次调出双口 RAM 中的高频数字脉冲序列存储值,经并串转换后,通过 FPGA 内部的 LVDS 电路输出串行高频数字脉冲序列;

S5:利用 LVDS 转 TTL 模块对串行高频数字脉冲序列进行电平转换,然后经过低通滤波,隔直处理和功率放大,得到最终超声发射的 Chirp 码信号。

2. 根据权利要求 1 所述的一种基于动态脉宽调制的超声 Chirp 码信号实现方法,其特征在於:所述步骤 S1 具体包括以下子步骤:

S11:设线性调频信号的时宽为 T ,频宽为 B ,中心时刻为 t_0 ,中心频率为 f_0 ,初始相位为 ϕ_s ,由线性调频信号的特性,可以写出频率与时间的关系为

$$f = f_0 + \frac{B}{T}(t - t_0), |t - t_0| \leq \frac{T}{2}$$

角频率为:

$$\Omega = 2\pi f$$

S12:线性调频信号的瞬时相位对应时间的变化率,则线性调频信号的瞬时相位 $\phi(t)$ 可表示为:

$$\phi(t) = \int_{\frac{T}{2}}^t \Omega dt + \phi_s = \int_{\frac{T}{2}}^t 2\pi \left[f_0 + \frac{B}{T}(t - t_0) \right] dt + \phi_s = 2\pi \left[f_0 + \frac{B}{2T}t - \frac{B}{T}t_0 \right] t + \phi_s$$

记中心角频率为 ω_0 ,则线性调频信号的瞬时相位 $\phi(t)$ 表示为:

$$\phi(t) = \left[\omega_0 + \frac{\pi B}{T}t - \frac{2\pi B}{T}t_0 \right] t + \phi_s$$

S13:综上,得复线性调频信号为:

$$\text{LFM}(t) = \exp \left[j \left(2\pi \left[f_0 + \frac{B}{2T}t - \frac{B}{T}t_0 \right] t + \phi_s \right) \right], |t - t_0| \leq \frac{T}{2}$$

令 $t_0 = 0$, $f_0 = 0$, $\phi_s = 0$,复线性调频信号简化为:

$$\text{LFM}(t) = \exp \left(j \frac{\pi B}{T} t^2 \right), |t| \leq \frac{T}{2}$$

S14:由线性调频 Chirp 码的特性,单极性 Chirp 码信号表示为:

$$\text{LFM}(t) = A_R \sin \left(\frac{\pi B}{T} t^2 \right) + 1, \quad 0 < t < \frac{T}{2} \text{ 且 } 0 \leq A_R \leq 1.$$

3. 根据权利要求 1 所述的一种基于动态脉宽调制的超声 Chirp 码信号实现方法,其特征在於:所述步骤 S2 具体包括以下子步骤:

S21 :将单极性 Chirp 码信号进行离散化处理,则离散 Chirp 码序列为 :

$$\begin{cases} N = T / \Delta T \\ \text{LFM}(\Delta T \cdot i) = A_R \sin\left(\frac{\pi B}{T} (\Delta T \cdot i)^2\right) + 1, \quad 0 \leq i \leq N \text{ 且 } 0 \leq A_R \leq 1 \end{cases}$$

其中, T 表示 Chirp 码信号时宽, ΔT 表示离散时间间隔,则 N 为 Chirp 码信号在时宽 T 内的离散点个数, A_R 为输出 Chirp 码的幅值, i 为 Chirp 码的离散序列 $\text{LFM}(\Delta T \cdot i)$ 的序号;

S22 :根据所需 Chirp 码信号输出幅值 A_R ,则三角载波幅值输出 A_C : $A_C = \frac{1}{A_R}$

三角载波离散序列 $\text{Tri}(\Delta T \cdot i)$ 公式为 :

$$\begin{cases} \text{Tri}(\Delta T \cdot i) = \begin{cases} \frac{2A_C}{T_C} \Delta T \cdot ((i))_M & \text{当 } kM \leq i < (k + \frac{1}{2})M \\ 2A_C - \frac{2A_C}{T_C} \Delta T \cdot ((i))_M & \text{当 } (k + \frac{1}{2})M \leq i < (k + 1)M \end{cases} \\ M = T_C / \Delta T \end{cases}$$

T_C 为三角载波周期, ΔT 表示离散时间间隔,与 Chirp 码的离散时间间隔相等, M 为一个三角波周期的离散点数, $((i))_M$ 为 i 对 M 取余运算, k 为整数, i 为三角载波离散点 $\text{Tri}(\Delta T \cdot i)$ 的序号;

S23 :依次比较 Chirp 码离散序列 $\text{LFM}(\Delta T \cdot i)$ 与三角载波离散序列 $\text{Tri}(\Delta T \cdot i)$,得到高频数字脉冲序列 S(i) :

$$\begin{cases} S(i) = \begin{cases} 0 & \text{当 } \text{Tri}(\Delta T \cdot i) \geq \text{LFM}(\Delta T \cdot i) \\ 1 & \text{当 } \text{Tri}(\Delta T \cdot i) < \text{LFM}(\Delta T \cdot i) \end{cases} \\ 0 \leq i \leq N \end{cases}$$

4. 根据权利要求 1 所述的一种基于动态脉宽调制的超声 Chirp 码信号实现方法,其特征在于:所述步骤 S3 具体包括以下子步骤:

S31 :CPU 将高频数字脉冲序列 S(i) 存入字节型数组 A[k] 中:

$$\begin{cases} A[k] = \{S(8k), S(8k+1), S(8k+2), S(8k+3), S(8k+4), S(8k+5), S(8k+6), S(8k+7)\} \\ 0 \leq k \leq N/8 \end{cases}$$

S32 :CPU 将得到的字节型数组 A[k] 存储到 FPGA 中的双口 RAM 中。

5. 根据权利要求 1 所述的一种基于动态脉宽调制的超声 Chirp 码信号实现方法,其特征在于:所述步骤 S4 具体包括以下子步骤:

S41 :当脉冲序列输出控制模块收到 CPU 允许脉冲序列输出信号后,脉冲序列输出控制模块产生双口 RAM 的数据读出控制信号,依次从双口 RAM 中读出脉冲序列数据 A[k],并送入到 LVDS 并串转换模块;

S42 :LVDS 并串转换模块将并行写入的 A[k] 数据依次转换成高速串行的 LVDS 脉冲序列输出。

6. 根据权利要求 1 所述的一种基于动态脉宽调制的超声 Chirp 码信号实现方法,其特

征在于：所述步骤 S5 具体包括以下子步骤：

S51：LVDS 接收端将高速串行的 LVDS 脉冲序列进行 TTL 电平转换，产生极高频 TTL 动态脉宽调制信号；

S52：将极高频 TTL 动态脉宽调制信号经过二阶巴特沃斯模拟低通滤波器后，滤除高频分量，得到带直流偏置的 Chirp 信号；

S53：将带直流偏置的 Chirp 信号经过电容隔直处理，除去直流分量，得到 Chirp 码信号；

S54：将 Chirp 码信号经过高压功率放大器后，得到超声发射所需的 Chirp 编码激励信号。

一种基于动态脉宽调制的超声 Chirp 码信号实现方法

技术领域

[0001] 本发明涉及医学超声编码领域,特别涉及一种基于动态脉宽调制的超声 Chirp 码信号实现方法。

背景技术

[0002] 在医学超声成像中,非信源方向上的回波信号引入了大量的噪声杂波,导致图像质量下降。目前,一般采用编码技术提高发射功率并对接收回波信号进行脉冲压缩,减弱噪声等杂波功率的干扰,提高信源方向上信噪比 SNR。编码技术相对于传统的短脉冲作为激励信号,对超声回波信号有很好的处理效果。发射信号经编码激励后能在不增加信号幅值的前提下增大发射功率,对探测深度和分辨率有很大提高;回波信号经脉冲压缩解码后可以获得大时间带宽积 TBP,有效地提高了成像的对比度和鲁棒性,对增益信噪比有很大提高,从而降低噪声影响。编码技术在医学超声领域的应用越来越广泛。

[0003] 近年来,由于编码技术的不断发展,各种不同的编码方法争相出现,由于编码信号的特殊性,目前大多的编码信号发生的硬件电路都离不开 DAC 转换器,显然对于一个多通道的超声成像系统来说,每个发射通道都需要配备 DAC 转换器,这必然大幅度增加硬件电路的成本,且硬件电路的体积庞大,这无疑对于实现高效的超声成像系统是不利的。随着临床诊断需求的不断增加,对超声成像系统的硬件质量提出了更高的要求。因此急需一种能够在超声成像系统中实现高效利用的编码电路,该编码电路不仅能够方便多种编码的快速转化有效调用,而且能大幅减少硬件处理电路成本与体积,提高设计效率。

发明内容

[0004] 有鉴于此,本发明所要解决的技术问题是提供一种能够在不耗费大量硬件资源,硬件系统结构保持不变的前提下,快速产生各种不同应用所需编码的方法。

[0005] 本发明的目的是研究出一种高质量的基于动态脉宽调制的编码信号实现方法,通过存储高频数字脉冲序列,当需发射超声编码信号时,调用相应数字序列即可实现超声编码信号的快速生成,从而避免了复杂的 DAC 转换电路,有效降低了硬件成本,大幅度缩减了硬件的体积。

[0006] 本发明的目的是通过以下技术方案来实现的:

[0007] 一种基于动态脉宽调制的超声 Chirp 码信号实现方法,包括以下步骤:

[0008] S1:利用待发射的 Chirp 码,对其信号幅值整体缩小 A_R 倍,并通过向上平移 1 个单位,生成单极性 Chirp 码信号;

[0009] S2:利用动态脉宽调制对单极性 Chirp 码信号进行调制,并通过脉冲时域离散变换,得到对应的高频数字脉冲序列;

[0010] S3:将高频数字脉冲序列经过 CPU 存储到 FPGA 芯片中的双口 RAM 中;

[0011] S4:通过 FPGA 产生的读控制,依次调出双口 RAM 中的高频数字脉冲序列存储值,经串转换后,通过 FPGA 内部的 LVDS 电路输出串行高频数字脉冲序列;

[0012] S5:利用 LVDS 转 TTL 模块对串行高频数字脉冲序列进行电平转换,然后经过低通滤波,隔直处理和功率放大,得到最终超声发射的 Chirp 码信号。

[0013] 进一步,所述步骤 S1 具体包括以下子步骤:

[0014] S11:设线性调频信号的时宽为 T,频宽为 B,中心时刻为 t_0 ,中心频率为 f_0 ,初始相位为 ϕ_s ,由线性调频信号的特性,可以写出频率与时间的关系为

$$[0015] \quad f = f_0 + \frac{B}{T}(t - t_0), |t - t_0| \leq \frac{T}{2}$$

[0016] 角频率为:

$$[0017] \quad \Omega = 2\pi f$$

[0018] S12:线性调频信号的瞬时相位对应时间的变化率,则线性调频信号的瞬时相位 $\phi(t)$ 可表示为:

$$[0019] \quad \phi(t) = \int_{\frac{T}{2}}^t \Omega dt + \phi_s = \int_{\frac{T}{2}}^t 2\pi \left[f_0 + \frac{B}{T}(t - t_0) \right] dt + \phi_s = 2\pi \left[f_0 + \frac{B}{2T}t - \frac{B}{T}t_0 \right] t + \phi_s$$

[0020] 记中心角频率为 ω_0 ,则线性调频信号的瞬时相位 $\phi(t)$ 表示为:

$$[0021] \quad \phi(t) = \left[\omega_0 + \frac{\pi B}{T}t - \frac{2\pi B}{T}t_0 \right] t + \phi_s$$

[0022] S13:综上,得复线性调频信号为:

$$[0023] \quad \text{LFM}(t) = \exp \left[j(2\pi \left[f_0 + \frac{B}{2T}t - \frac{B}{T}t_0 \right] t + \phi_s) \right], |t - t_0| \leq \frac{T}{2}$$

[0024] 令 $t_0 = 0, f_0 = 0, \phi_s = 0$,复线性调频信号简化为:

$$[0025] \quad \text{LFM}(t) = \exp \left(j \frac{\pi B}{T} t^2 \right), |t| \leq \frac{T}{2}$$

[0026] S14:由线性调频 Chirp 码的特性,单极性 Chirp 码信号表示为:

$$[0027] \quad \text{LFM}(t) = A_R \sin \left(\frac{\pi B}{T} t^2 \right) + 1, 0 < t < \frac{T}{2} \text{ 且 } 0 \leq A_R \leq 1.$$

[0028] 进一步,所述步骤 S2 具体包括以下子步骤:

[0029] S21:将单极性 Chirp 码信号进行离散化处理,则离散 Chirp 码序列为:

[0030]

$$\begin{cases} N = T / \Delta T \\ \text{LFM}(\Delta T \cdot i) = A_R \sin \left(\frac{\pi B}{T} (\Delta T \cdot i)^2 \right) + 1, 0 \leq i \leq N \text{ 且 } 0 \leq A_R \leq 1 \end{cases}$$

[0031] 其中, T 表示 Chirp 码信号时宽, ΔT 表示离散时间间隔,则 N 为 Chirp 码信号在时宽 T 内的离散点个数, A_R 为输出 Chirp 码的幅值, i 为 Chirp 码的离散序列 $\text{LFM}(\Delta T \cdot i)$ 的序号;

[0032] S22:根据所需 Chirp 码信号输出幅值 A_R ,则三角载波幅值输出 $A_C: A_C = \frac{1}{A_R}$

[0033] 三角载波离散序列 $\text{Tri}(\Delta T \cdot i)$ 公式为:

[0034]

$$\left\{ \begin{array}{l} \text{Tri}(\Delta T \cdot i) = \begin{cases} \frac{2A_c}{T_c} \Delta T \cdot ((i))_M & \text{当 } kM \leq i < (k + \frac{1}{2})M \\ 2A_c - \frac{2A_c}{T_c} \Delta T \cdot ((i))_M & \text{当 } (k + \frac{1}{2})M \leq i < (k + 1)M \end{cases} \\ M = T_c / \Delta T \end{array} \right.$$

[0035] T_c 为三角载波周期, ΔT 表示离散时间间隔, 与 Chirp 码的离散时间间隔相等, M 为一个三角波周期的离散点数, $((i))_M$ 为 i 对 M 取余运算, k 为整数, i 为三角载波离散点 $\text{Tri}(\Delta T \cdot i)$ 的序号;

[0036] S23: 依次比较离散 Chirp 码序列 $\text{LFM}(\Delta T \cdot i)$ 与三角载波离散序列 $\text{Tri}(\Delta T \cdot i)$, 得到高频数字脉冲序列 $S(i)$;

[0037]

$$\left\{ \begin{array}{l} S(i) = \begin{cases} 0 & \text{当 } \text{Tri}(\Delta T \cdot i) \geq \text{LFM}(\Delta T \cdot i) \\ 1 & \text{当 } \text{Tri}(\Delta T \cdot i) < \text{LFM}(\Delta T \cdot i) \end{cases} \\ 0 \leq i \leq N \end{array} \right.$$

[0038] 进一步, 所述步骤 S3 具体包括以下子步骤:

[0039] S31: CPU 将高频数字脉冲序列 $S(i)$ 存入字节型数组 $A[k]$ 中:

$$\left\{ \begin{array}{l} A[k] = \{S(8k), S(8k+1), S(8k+2), S(8k+3), S(8k+4), S(8k+5), S(8k+6), S(8k+7)\} \\ 0 \leq k \leq N/8 \end{array} \right.$$

[0041] S32: CPU 将得到的字节型数组 $A[k]$ 存储到 FPGA 中的双口 RAM 中。

[0042] 进一步, 所述步骤 S4 具体包括以下子步骤:

[0043] S41: 当高频数字脉冲序列输出控制模块收到 CPU 允许脉冲序列输出信号后, 脉冲序列输出控制模块产生双口 RAM 的数据读出控制信号, 依次从双口 RAM 中读出脉冲序列数据 $A[k]$, 并送入到 LVDS 并串转换模块;

[0044] S42: LVDS 并串转换模块将并行写入的 $A[k]$ 数据依次转换成高速串行的 LVDS 脉冲序列输出。

[0045] 进一步, 所述步骤 S5 具体包括以下子步骤:

[0046] S51: LVDS 接收端将高速串行的 LVDS 脉冲序列进行 TTL 电平转换, 产生极高频 TTL 动态脉宽调制信号;

[0047] S52: 将极高频 TTL 动态脉宽调制信号经过二阶巴特沃斯模拟低通滤波器后, 滤除高频分量, 得到带直流偏置的 Chirp 信号;

[0048] S53: 将带直流偏置的 Chirp 信号经过电容隔直处理, 除去直流分量, 得到 Chirp 码信号;

[0049] S54: 将 Chirp 码信号经过功率放大器后, 得到超声发射所需的 Chirp 编码激励信号。

[0050] 本发明的优点在于: 本发明将动态脉宽调制技术融入到超声编码系统, 结合脉冲时域离散技术, 利用双口 RAM 存储各编码信号对应的高频数字脉冲序列, 方便不同场合所需编码激励信号的快速有效输出调用。该方法兼具高频数字脉冲序列存储、调用简便和

FPGA 硬件电路简单的共同优点,克服了基于超声编码电路实时生成编码激励信号的单一性和复杂性,从而极大地提高编码激励信号生成的有效性,由于所有编码激励信号,如 Chirp 码、Barker 码、Golay 码等,均由正弦函数变化而来,本发明利用该特点,在输入阶段时使用动态脉宽调制技术对 Chirp 码信号进行脉宽调制,并经脉冲时域离散技术得到对应的高频数字脉冲序列,而在输出阶段输出 Chirp 码数字脉冲序列,经过 FPGA 芯片、低通滤波、隔直处理、功率放大,快速有效生成所需 Chirp 码激励信号,有效克服了基于传统复杂超声编码电路的固有缺点,极大限度地提高不同系统所需的各种编码的多样性快速有效输出调用,而且大幅减少硬件电路复杂度,提高有效率,由于在设计中采用了 LVDS 技术,从而大幅度提高了动态脉宽调制的码流速率,有效增加了信号发生的精度。

[0051] 本发明的其它优点、目标和特征在某种程度上将在随后的说明书中进行阐述,并且在某种程度上,基于对下文的考察研究对本领域技术人员而言将是显而易见的,或者可以从本发明的实践中得到教导。

附图说明

[0052] 为了使本发明的目的、技术方案和优点更加清楚,下面将结合附图对本发明作进一步的详细描述,其中:

[0053] 图 1 为基于动态脉宽调制的超声 Chirp 码信号实现方法原理框图;

[0054] 图 2 为标准动态脉宽调制示意图;

[0055] 图 3 为动态脉宽调制离散化逻辑示意图;

[0056] 图 4 为 FPGA 内动态脉宽调制信号的输出电路示意图;

[0057] 图 5 为调用高频数字脉冲序列到 Chirp 码的转换示意图;

[0058] 图 6 为生成单极性 Chirp 码信号的仿真图像;

[0059] 图 7 为生成离散三角载波的仿真图像;

[0060] 图 8 为本发明提出的 Chirp 码离散序列与三角载波离散序列比较波形图;

[0061] 图 9 为生成的高频数字脉冲序列的仿真图像;

[0062] 图 10 为原始高频数字脉冲序列方波 (a) 与输出调用高频数字脉冲序列生成方波 (b) 的对比仿真图像;

[0063] 图 11 为本发明快速生成的 Chirp 码信号仿真图像。

具体实施方式

[0064] 以下将结合附图,对本发明的优选实施例进行详细的描述;应当理解,优选实施例仅为了说明本发明,而不是为了限制本发明的保护范围。

[0065] 本发明提供一种基于动态脉宽调制的超声 Chirp 码信号实现方法,包括以下步骤:

[0066] S1:利用待发射的 Chirp 码,对其信号幅值整体缩小 A_r 倍,并通过向上平移 1 个单位,生成单极性 Chirp 码信号;具体包括以下子步骤;

[0067] S11:设线性调频信号的时宽为 T,频宽为 B,中心时刻为 t_0 ,中心频率为 f_0 ,初始相位为 ϕ_s 。由线性调频信号的特性,可以写出频率与时间的关系为

$$[0068] \quad f = f_0 + \frac{B}{T}(t - t_0), |t - t_0| \leq \frac{T}{2} \quad (1)$$

[0069] 角频率

$$[0070] \quad \Omega = 2\pi f \quad (2)$$

[0071] S12:线性调频信号的瞬时相位对时间的变化率,通过公式(3)来计算线性调频信号的瞬时相位:

[0072]

$$\phi(t) = \int_{\frac{T}{2}}^t \Omega dt + \phi_s = \int_{\frac{T}{2}}^t 2\pi \left[f_0 + \frac{B}{T}(t - t_0) \right] dt + \phi_s = 2\pi \left[f_0 + \frac{B}{2T}t - \frac{B}{T}t_0 \right] t + \phi_s \quad (3)$$

[0073] 若记中心角频率为 ω_0 ,则式(3)可简化为:

$$[0074] \quad \phi(t) = \left[\omega_0 + \frac{\pi B}{T}t - \frac{2\pi B}{T}t_0 \right] t + \phi_s \quad (4)$$

[0075] S13:综上,可得复线性调频信号为:

$$[0076] \quad \text{LFM}(t) = \exp \left[j(2\pi \left[f_0 + \frac{B}{2T}t - \frac{B}{T}t_0 \right] t + \phi_s) \right], |t - t_0| \leq \frac{T}{2} \quad (5)$$

[0077] 一般有 $t_0 = 0, f_0 = 0, \phi_s = 0$,复线性调频信号可简化为:

$$[0078] \quad \text{LFM}(t) = \exp \left(j \frac{\pi B}{T} t^2 \right), |t| \leq \frac{T}{2} \quad (6)$$

[0079] S14:由线性调频 Chirp 码的特性,可得单极性 Chirp 码信号:

$$[0080] \quad \text{LFM}(t) = A_R \sin \left(\frac{\pi B}{T} t^2 \right) + 1, 0 < t < \frac{T}{2} \text{ 且 } 0 \leq A_R \leq 1 \quad (7)$$

[0081] S2:利用动态脉宽调制技术对单极性 Chirp 码信号进行调制,并通过脉冲时域离散化技术得到对应的高频数字脉冲序列,所述动态脉宽调制具体包括以下步骤:

[0082] S21:将单极性 Chirp 码信号按公式(8)进行离散化处理:

[0083]

$$\begin{cases} N = T / \Delta T \\ \text{LFM}(\Delta T \cdot i) = A_R \sin \left(\frac{\pi B}{T} (\Delta T \cdot i)^2 \right) + 1, 0 \leq i \leq N \text{ 且 } 0 \leq A_R \leq 1 \end{cases} \quad (8)$$

[0084] 其中, T 表示 Chirp 码信号时宽, ΔT 表示离散时间间隔,则 N 为 Chirp 码信号在时宽 T 内的离散点个数, A_R 为输出 Chirp 码的幅值, i 为 Chirp 码的离散序列 $\text{LFM}(\Delta T \cdot i)$ 的序号。

[0085] S22:根据所需 Chirp 码信号输出幅值 A_R ,由公式(9)确定三角载波幅值输出 A_C :

$$[0086] \quad A_C = \frac{1}{A_R} \quad (9)$$

[0087] 则三角载波离散序列 $\text{Tri}(\Delta T \cdot i)$ 可表示为公式(10):

[0088]

$$\begin{cases} \text{Tri}(\Delta T \cdot i) = \begin{cases} \frac{2A_c}{T_c} \Delta T \cdot ((i))_M & \text{当 } kM \leq i < (k + \frac{1}{2})M \\ 2A_c - \frac{2A_c}{T_c} \Delta T \cdot ((i))_M & \text{当 } (k + \frac{1}{2})M \leq i < (k + 1)M \end{cases} \\ M = T_c / \Delta T \end{cases} \quad (10)$$

[0089] T_c 为三角载波周期, ΔT 表示离散时间间隔, 与 Chirp 码的离散时间间隔相等, M 为一个三角波周期的离散点数, $((i))_M$ 为 i 对 M 取余运算, k 为整数, i 为三角载波离散点 $\text{Tri}(\Delta T \cdot i)$ 的序号。

[0090] S23: 依次比较离散 Chirp 码序列 $\text{LFM}(\Delta T \cdot i)$ 与三角载波序列 $\text{Tri}(\Delta T \cdot i)$, 按公式 (11) 计算得到高频数字脉冲序列 $S(i)$:

[0091]

$$\begin{cases} S(i) = \begin{cases} 0 & \text{当 } \text{Tri}(\Delta T \cdot i) \geq \text{LFM}(\Delta T \cdot i) \\ 1 & \text{当 } \text{Tri}(\Delta T \cdot i) < \text{LFM}(\Delta T \cdot i) \end{cases} \\ 0 \leq i \leq N \end{cases} \quad (11)$$

[0092] S3: 将高频数字脉冲序列经过 CPU 存储到现场可编程门阵列 (FPGA) 芯片中的双口 RAM 中, 所述高频数字脉冲序列存储具体包括以下步骤:

[0093] S31: 用 FPGA 实现双口 RAM 功能, 并且控制 A/D 采样与转换, 以及数据写入双口 RAM。利用单片机 (CPU) 控制双口 RAM 的存取, 构成一个独立的数据采集系统, 并可以通过串行接口把数据发送给 PC 机。CPU 将高频数字脉冲序列 $S(i)$ 按公式 (12) 存入字节型数组 $A[k]$ 中:

[0094]

$$\begin{cases} A[k] = \{S(8k), S(8k+1), S(8k+2), S(8k+3), S(8k+4), S(8k+5), S(8k+6), S(8k+7)\} \\ 0 \leq k \leq N/8 \end{cases} \quad (12)$$

[0095] S32: CPU 将得到的字节型数组 $A[k]$ 存储到 FPGA 中的双口 RAM 中。

[0096] 在 FPGA 内部, 调用双口 RAM 的 IP 核生成一个双口 RAM 存储器。该双口 RAM 映射为 CPU 的一个外部存储空间, CPU 通过写控制命令, 将字节型数组 $A[k]$ 写入到该双口 RAM 中。

[0097] S4: 通过 FPGA 的读控制, 依次调出双口 RAM 中高频数字序列存储值, 经并串转换后, 通过 FPGA 内部的 LVDS 电路输出串行高频数字脉冲序列, 所述数字脉冲序列的调用具体包括以下步骤:

[0098] S41: 当脉冲序列输出控制模块收到 CPU 允许脉冲序列输出信号后, 脉冲序列输出控制模块产生双口 RAM 的数据读出控制信号, 依次从双口 RAM 中读出脉冲序列数据 $A[k]$, 并送入到 LVDS 并串转换模块;

[0099] S42: LVDS 并串转换模块将并行写入的 $A[k]$ 数据依次转换成高速串行的 LVDS 数字序列输出。

[0100] LVDS 驱动器由一个驱动差分线对的电流源组成, 通常为 3.5mA。LVDS 接收器具有很高的输入阻抗, 驱动器输出的电流大部分都流过 100Ω 的匹配电阻, 并在接收器的输入端产生大约 350mV 的电压。当驱动器翻转时, 流经电阻的电流方向改变, 产生有效的逻辑 '1' 和 '0' 状态, 由于 LVDS 具有很高的串行通信码流速度, 从而可以将 $A[k]$ 数据对应的数

据位以极高的速率输出。

[0101] S5 :利用 LVDS 转 TTL 模块对串行高频数字脉冲序列进行电平转换,然后经过低通滤波,隔直处理和功率放大等技术,得到最终超声发射的 Chirp 码信号,所述高频数字脉冲序列产生 Chirp 码信号具体包括以下步骤:

[0102] S51 :LVDS 接收端将高速串行的 LVDS 脉冲序列进行 TTL 电平转换,产生极高频 TTL 动态脉宽调制信号;

[0103] S52 :将极高频的 TTL 动态脉宽调制信号经过二阶巴特沃斯模拟低通滤波器后,滤除高频分量,得到带直流偏置的 Chirp 信号;

[0104] S53 :将带直流偏置的 Chirp 信号经过电容隔直处理,除去直流分量,得到 Chirp 码信号;

[0105] S54 :将 Chirp 码信号经过高压功率放大器后,得到超声发射所需的 Chirp 编码激励信号。

[0106] 本实施例所提供的基于动态脉宽调制的超声 Chirp 码信号实现方法,对于超声成像领域其他复杂编码信号的产生也具有普遍适用性,只需要将公式 (7) 中的 Chirp 码函数换成待产生的编码激励信号,经过步骤 S1 ~ S5,即可实现基于动态脉宽调制的多样化超声编码信号的输出。

[0107] 为了验证该方法的有效性,采用 Matlab 仿真软件对本发明方法进行验证。由于 Matlab 软件的高精度性,通过其得到的仿真结果与实际值很相近。传输时宽 T 为 50us, Chirp 码生成 10 个周期的调制信号,将其与 100 个周期的三角载波进行动态脉宽调制,并采用脉冲时域离散技术,将离散 Chirp 码序列 $LFM(\Delta T \cdot i)$ 与三角载波序列 $Tri(\Delta T \cdot i)$ 进行比较生成高频数字脉冲序列 $S(i)$;仿真模型的参数设置为:所需 Chirp 码调制信号输出幅值 A_r 范围为 $0 \sim 1$,三角载波幅值 A_c 为 $1/A_r$,三角载波的频率取 2MHz,脉冲时域离散频率设置为 508MHz,所得高频数字脉冲序列 $S(i)$ 存储值为 0 或 1;低通滤波器截止频率 0.55MHz,采样频率为 508MHz,衰减强度为 60dB。

[0108] 从图 6 至图 11 可见:在动态脉宽调制过程中,生成的高频数字脉冲序列方波在 Chirp 码的离散序列 $LFM(\Delta T \cdot i)$ 与三角载波离散序列 $Tri(\Delta T \cdot i)$ 的交点 i 处均有幅值跳变,当 $LFM(\Delta T \cdot i)$ 大于 $Tri(\Delta T \cdot i)$ 时,输出幅值为 1 的方波,数字序列 $S(i)$ 存储 1,反之则为 0;通过脉冲时域离散技术不仅将脉冲方波转化成易于存储的数字序列,更避免存储模拟方波幅值时跳变产生的线性变化;在滤波放大过程中,所得 Chirp 码调制信号前端区域存在不可避免的延时,不过通过适当调节参数可以尽量减小,后端的高频信号与原始 Chirp 码调制信号基本重合,说明采用本发明方法可以达到很好的效果;本发明方法还能极大地简化电路,减少 FPGA 的存储容量和外围硬件电路的复杂度。因此,在综合权衡成像的对比效果,以及实际电路的优劣来看,本发明方法效果很好。

[0109] 以上所述仅为本发明的优选实施例,并不用于限制本发明,显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

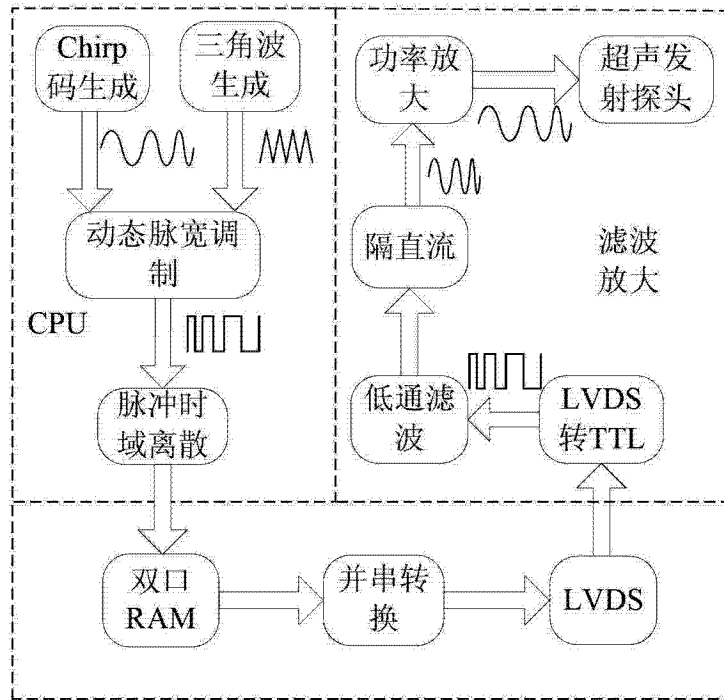


图 1

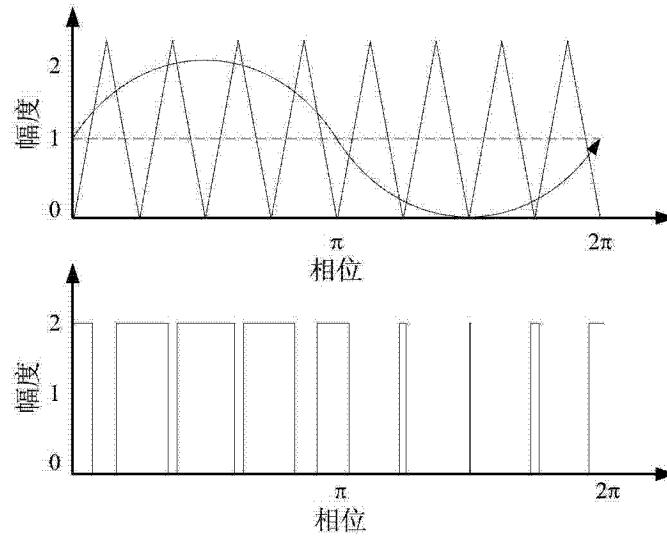


图 2

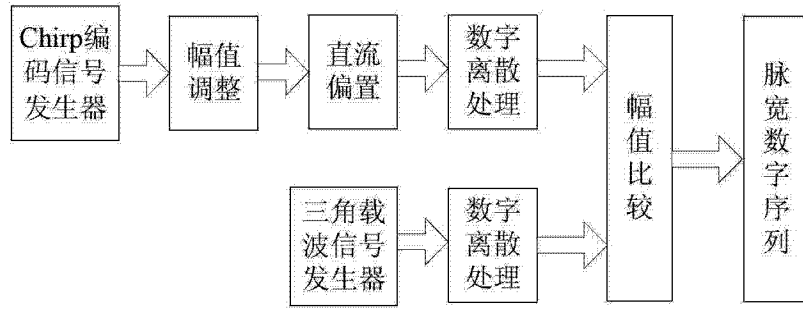


图 3

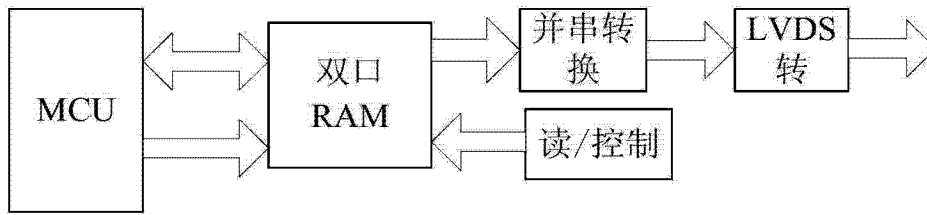


图 4

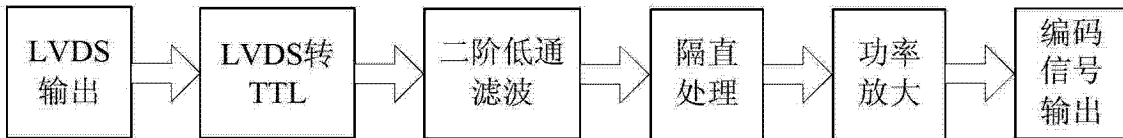


图 5

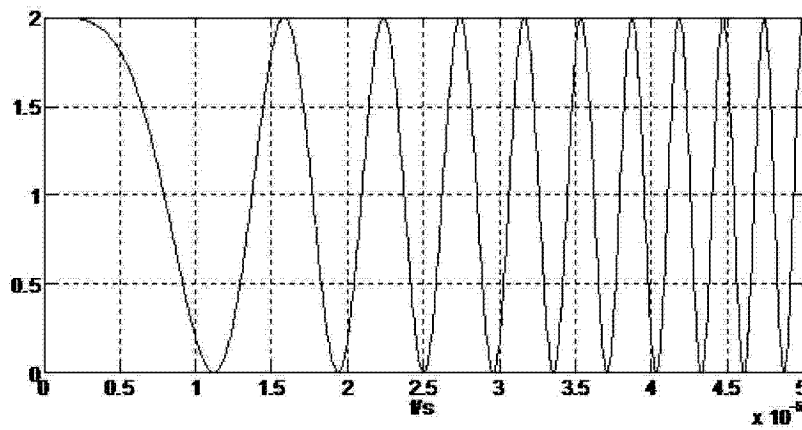


图 6

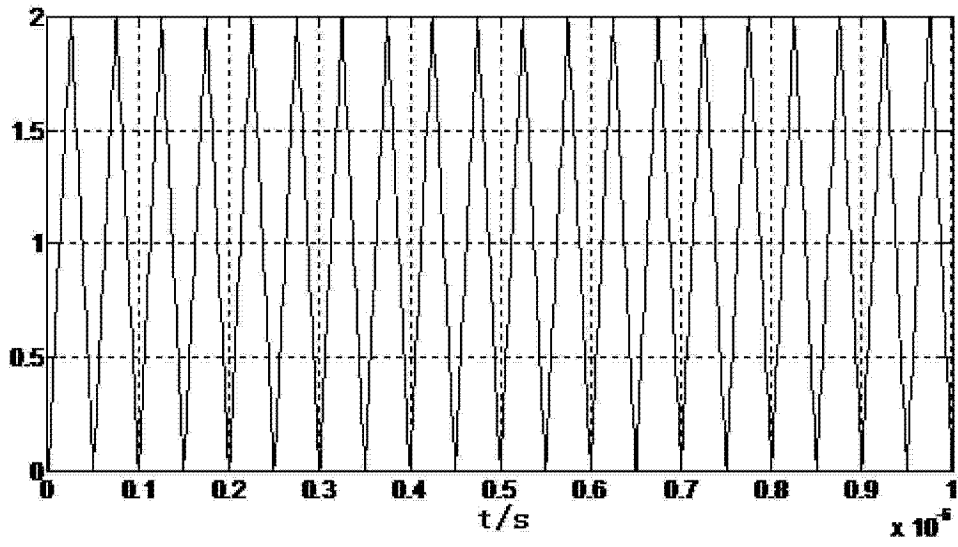


图 7

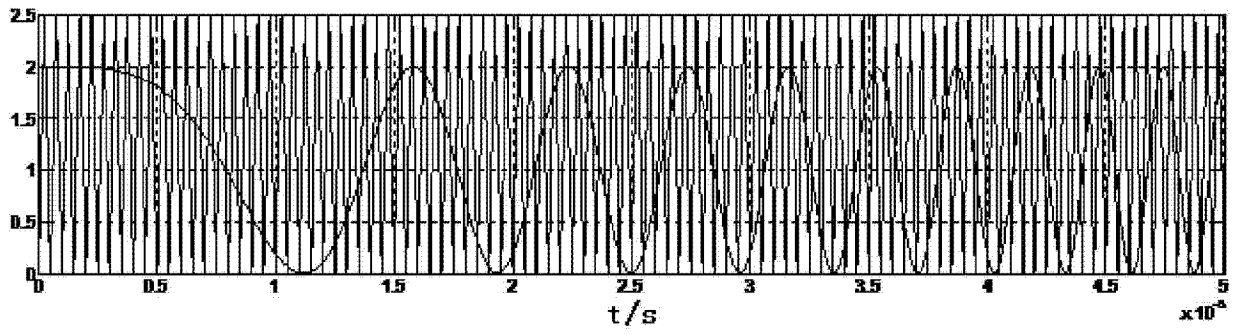


图 8

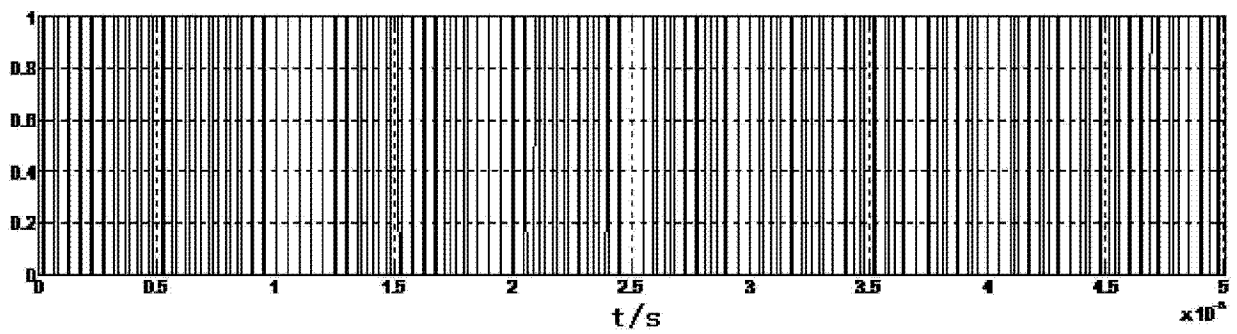


图 9

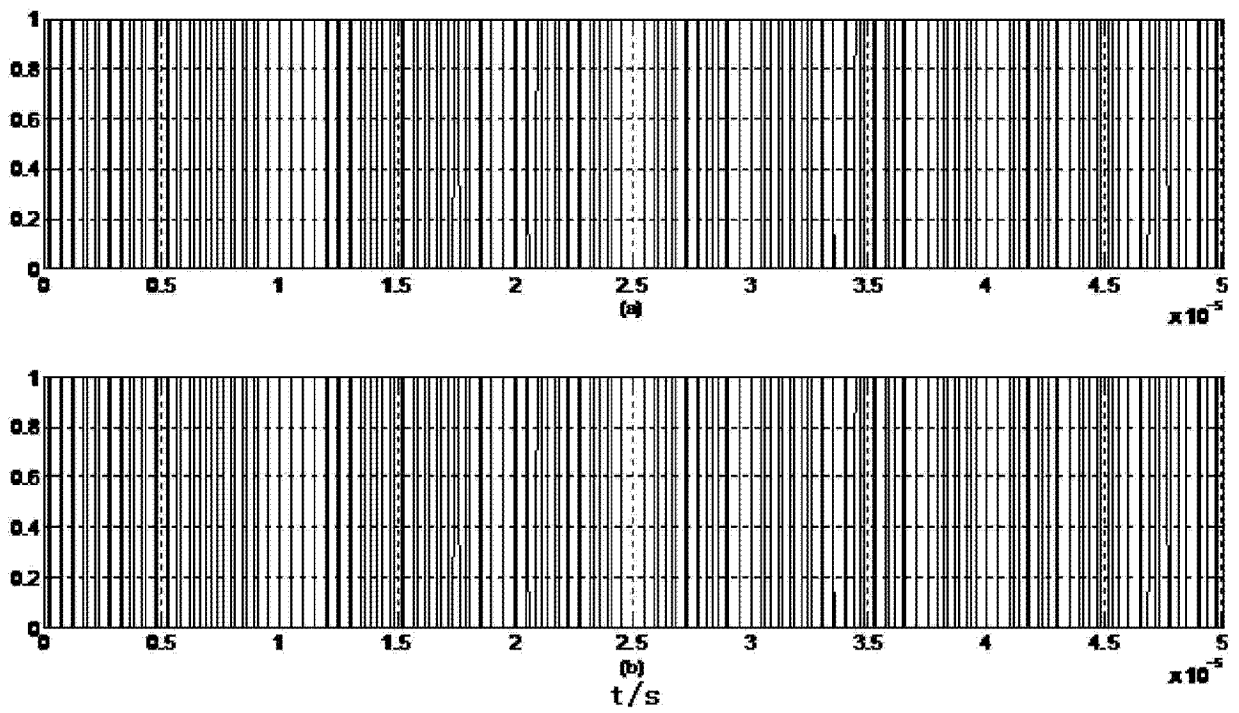


图 10

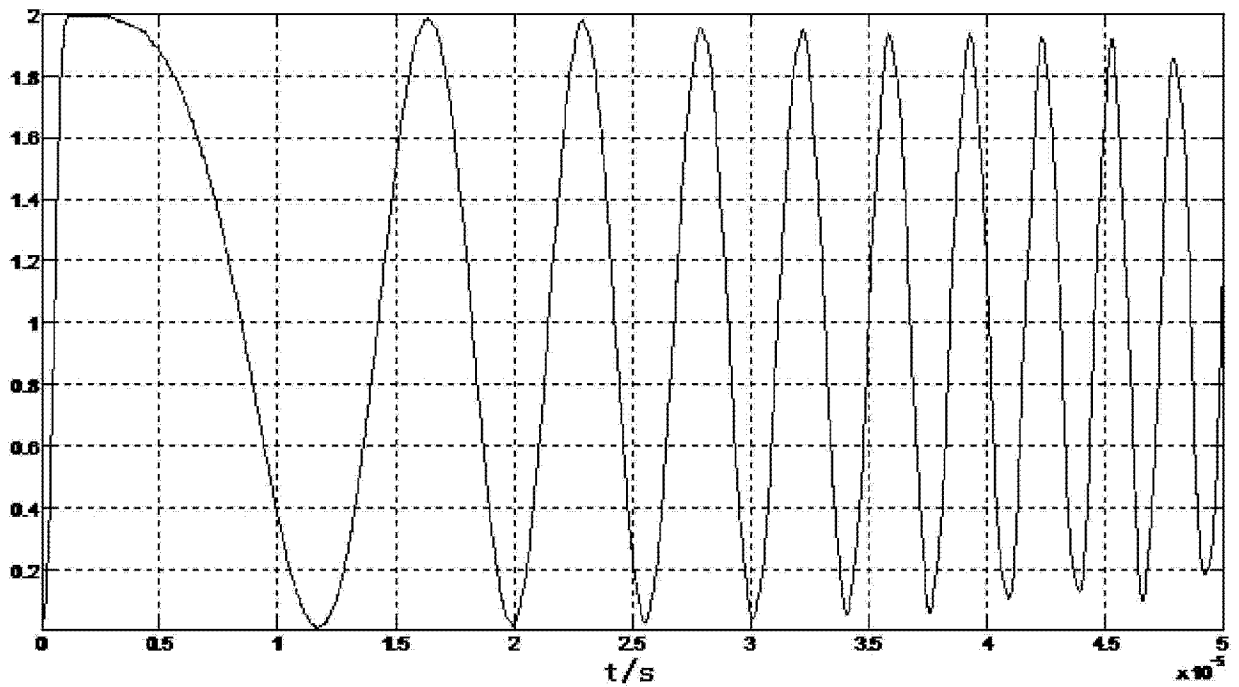


图 11

专利名称(译)	一种基于动态脉宽调制的超声Chirp码信号实现方法		
公开(公告)号	CN103297783A	公开(公告)日	2013-09-11
申请号	CN201310247256.8	申请日	2013-06-20
[标]申请(专利权)人(译)	重庆大学		
申请(专利权)人(译)	重庆大学		
当前申请(专利权)人(译)	国网内蒙古东部电力有限公司检修分公司 重庆大学		
[标]发明人	王平 邹强鑫 王林泓 王思奇		
发明人	王平 邹强鑫 王林泓 王思奇		
IPC分类号	H04N7/26 A61B8/00		
其他公开文献	CN103297783B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种基于动态脉宽调制的超声Chirp码信号实现方法，包括S1：根据待发射Chirp码生成单极性编码信号；S2：利用动态脉宽调制技术对单极性编码信号进行调制，并通过脉冲时域离散得到高频数字脉冲序列；S3：将高频数字脉冲序列存储到FPGA芯片的双口RAM中；S4：通过FPGA产生读控制，依次调出双口RAM中高频数字脉冲序列的存储值，经并串转换，通过FPGA内部的LVDS输出串行高频数字脉冲序列；S5：利用LVDS转TTL模块对串行高频数字脉冲序列进行电平转换，经过低通滤波，隔直处理和功率放大，得到超声发射的Chirp码信号。本发明可以产生Chirp信号，对于超声成像领域其他编码信号的产生也具有普遍适用性，与传统编码激励电路相比，可以降低超声编码信号发生电路的复杂度。

