

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5470556号
(P5470556)

(45) 発行日 平成26年4月16日 (2014. 4. 16)

(24) 登録日 平成26年2月14日 (2014. 2. 14)

(51) Int. Cl.	F 1
A 6 1 B 5/00 (2006.01)	A 6 1 B 5/00 A
A 6 1 B 5/0404 (2006.01)	A 6 1 B 5/04 3 1 0 H

請求項の数 8 (全 12 頁)

(21) 出願番号	特願2010-162060 (P2010-162060)	(73) 特許権者	591150432
(22) 出願日	平成22年7月16日 (2010. 7. 16)		伊原電子工業株式会社
(65) 公開番号	特開2012-20062 (P2012-20062A)		愛知県春日井市上田楽町2 0 7 7 番地
(43) 公開日	平成24年2月2日 (2012. 2. 2)	(73) 特許権者	500433225
審査請求日	平成25年5月23日 (2013. 5. 23)		学校法人中部大学
早期審査対象出願			愛知県春日井市松本町1 2 0 0
		(74) 代理人	100129676
			弁理士 ▲高▼荒 新一
		(74) 代理人	100158067
			弁理士 江口 基
		(72) 発明者	川島 信
			愛知県春日井市松本町1 2 0 0 学校法人
			中部大学内
		審査官	渡▲辺▼ 純也
			最終頁に続く

(54) 【発明の名称】 生体信号検出装置、その制御方法及びプログラム

(57) 【特許請求の範囲】

【請求項 1】

生体に関する情報を含む生体信号を検出する生体信号検出装置であって、
 電力を供給する電力供給手段と、
 前記生体信号を検出する検出手段と、
 前記検出手段で検出した生体信号を増幅する増幅手段と、
 前記検出手段で検出した生体信号をデジタル信号に変換する信号変換手段と、
前記増幅手段及び前記信号変換手段の起動及び終了を制御し、該増幅手段又は該変換手段を起動及び終了する際に動作状態を採用し、該増幅手段又は該変換手段の動作中及び停止中に待機状態を採用する制御手段と、

を備えた、
 生体信号検出装置。

【請求項 2】

請求項 1 に記載の生体信号検出装置であって、
 前記制御手段に所定の周期を報知する報知信号を発信する報知手段と、
 を備え、
 前記制御手段は、前記報知手段から発信された報知信号を受信した際に、前記動作状態に移行し、前記増幅手段又は前記信号変換手段への給電を開始した後に再び前記待機状態に移行する、
 生体信号検出装置。

【請求項 3】

前記生体信号は、心電信信号である、
請求項 1 又は 2 に記載の生体信号検出装置。

【請求項 4】

前記制御手段は、単一の中央演算処理装置又はマイクロプロセッサである、
請求項 1 ～ 3 のいずれか 1 項に記載の生体信号検出装置。

【請求項 5】

請求項 1 ～ 4 のいずれか 1 項に記載の生体信号検出装置であって、
前記デジタル信号を一時的に記憶する記憶手段と、
前記デジタル信号を記憶する大容量記憶手段と、
を備え、
前記記憶手段に前記デジタル信号を所定量記憶した後に、該デジタル信号を一括して前記大容量記憶手段に送信する、
生体信号検出装置。

10

【請求項 6】

前記制御手段は、前記大容量記憶手段がデジタル信号を記憶する際に該大容量記憶手段に電力を供給し、記憶が終了した後に電力の供給を停止する、
請求項 5 に記載の生体信号検出装置。

【請求項 7】

電力を供給する電力供給手段と、生体信号を検出する検出手段と、前記検出手段で検出した生体信号を増幅する増幅手段と、前記検出手段で検出した生体信号をデジタル信号に変換する信号変換手段と、前記増幅手段及び前記信号変換手段の起動及び終了を制御し、
該増幅手段又は該変換手段を起動及び終了する際に動作状態を採用し、該増幅手段又は該変換手段の動作中及び停止中に待機状態を採用する制御手段と、を備えた生体信号検出装置で生体信号を検出する生体信号検出方法であって、

20

a) 前記検出手段で生体信号を検出する検出ステップと、
b) 前記検出手段で検出した生体信号を前記増幅手段で増幅する増幅ステップと、
c) 前記検出手段で検出した生体信号を前記信号変換手段でデジタル信号に変換する信号変換ステップと、
を含み、

30

前記制御手段は、前記増幅ステップ及び前記信号変換ステップを開始及び終了する際に動作状態を採用し、前記増幅ステップ及び前記信号変換ステップ中は待機状態を採用する、

生体信号検出方法。

【請求項 8】

請求項 7 に記載の生体信号検出方法の各ステップを、1 又は複数のコンピュータに実現させるための制御プログラム。

【発明の詳細な説明】

【技術分野】

【0001】

40

本発明は、生体信号検出装置、その制御方法及びプログラムに関する。

【背景技術】

【0002】

従来、携帯可能な種々の生体信号検出装置が知られている。これらの生体信号検出装置では、電源として電気容量が決して大きくない電池が使用されるため、長期間使用するためには、限られた電力を効率よく利用する省電力化対策が必要となる。この問題に対し、様々な省電力化対策が考えられるが、例えば、特許文献 1 では、受信開始時に低消費電力で同期をとると共に、短時間で同期をとることができ、データの送受信の際に省電力化対策が可能な生体情報測定システムが記載されている。

【先行技術文献】

50

【特許文献】

【0003】

【特許文献1】特開2008-302000号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

この生体情報測定システムは、データの送受信の際における省電力化対策としては有効な方法であるが、常時稼働している制御手段（例えば、マイクロプロセッサ等）で消費される電力消費量については、何ら低減されるものではない。また、制御手段は常時稼働しているために電力消費量も大きく、生体情報を長時間測定するために、この制御手段の電力消費量を低減する方法が熱望されている。

10

【0005】

このような要望は特に医療業界で大きく、例えば、長期間継続的に心電信号を測定可能な検出装置が強く望まれている。なぜなら、心電信号の異常は日常的な様々な要因で表れることがあり、短期間の測定では心電信号の異常を検出できない場合があるためである。しかしながら、現在の生体情報測定システムでは、日常生活を送りながら、長期間（例えば、1ヶ月間）連続して測定することができないという問題点がある。これは、小型の電力供給源を用いた場合には、長期間測定する為に必要な十分な電力を供給することができないためである。

【0006】

20

本発明は、このような課題に鑑みなされたものであり、生体信号測定装置の消費電力量を低減することで、小型の電力供給源を用いて長時間測定可能な生体信号検出装置、その制御方法及びそのプログラムを提供することを主目的とする。

【課題を解決するための手段】

【0007】

本発明は、上述の目的の少なくとも一つを達成するために以下の手段を採った。

【0008】

本発明の生体信号検出装置は、
電力を供給する電力供給手段と、
前記生体に関する情報を含む生体信号を検出する生体信号検出装置であって、
前記生体信号を検出する検出手段と、
前記検出手段で検出した生体信号を増幅する増幅手段と、
前記検出手段で検出した生体信号をデジタル信号に変換する信号変換手段と、
前記増幅手段及び前記信号変換手段の起動及び終了を制御し、該増幅手段又は該変換手段を起動及び終了する際に動作状態を採用し、該増幅手段又は該変換手段の動作中及び停止中に待機状態を採用する制御手段と、
を備えている。

30

【0009】

この生体信号検出装置において、増幅手段及び信号変換手段の制御状況に基づいて動作状態と待機状態とのいずれかの状態を採用することにより、増幅手段及び信号変換手段の制御を行うために必要な電力が消費可能な動作状態と外部からの信号を受信するために必要な電力が消費可能な待機状態とのいずれかが採用される。このように、制御手段の動作にあわせて必要とする電力が供給されるそれぞれの状態を採用することで、常に高電力が供給される動作状態を採用する場合と比較して、制御手段の影響によって発生するノイズを低減しつつ、より消費電力量を低減することが可能となる。なお、ここで待機状態とは、動作状態よりも供給される電力量が少ない状態を意味する。

40

【0010】

本発明の生体信号検出装置において、前記制御手段に所定の周期を報知する報知信号を発信する報知手段と、を備え、前記制御手段は、前記報知手段から発信された報知信号を受信した際に、前記動作状態に移行し、前記増幅手段又は前記信号変換手段への給電を開

50

始した後に再び前記待機状態に移行してもよい。こうすれば、報知手段から発信された報知信号に従って周期的に動作状態を採用し、増幅手段又は信号変換手段の起動又は終了を制御できるため、例えば、生体信号のように、定期的な信号を長期間測定する場合に、本発明を適用する効果大きい。

【0011】

本発明の生体信号検出装置において、前記生体信号は、心電信信号であってもよい。生体信号のように、定期的な信号を長期間測定する場合に、本発明を適用する効果大きい。

【0012】

本発明の生体信号検出装置において、前記制御手段は、単一の中央演算処理装置又はマイクロプロセッサであってもよい。中央演算処理装置又はマイクロプロセッサは消費電力量が大きいので、本発明を適用する効果大きい。

10

【0013】

本発明の生体信号検出装置は、前記デジタル信号を一時的に記憶する記憶手段と、前記デジタル信号を記憶する大容量記憶手段と、を備え、前記記憶手段に前記デジタル信号を所定量記憶した後に、該デジタル信号を一括して前記大容量記憶手段に送信してもよい。こうすれば、デジタル信号を所定量記憶した後に一括して大容量記憶手段に記憶することができるため、逐次大容量記憶手段に記憶する場合と比較して、より消費電力量を低減することができる。

【0014】

本発明の生体信号検出装置において、前記制御手段は、前記大容量記憶手段がデジタル信号を記憶する際に該大容量記憶手段に電力を供給し、記憶が終了した後に電力の供給を停止してもよい。こうすれば、大容量記憶手段がデジタル信号を記憶する際にのみ大容量記憶手段に電力が供給されることになるため、常時大容量記憶手段に電力が供給されている場合と比較して、より消費電力量を低減することができる。

20

【0015】

本発明の生体信号検出装置の制御方法は、
電力を供給する電力供給手段と、生体信号を検出する検出手段と、前記検出手段で検出した生体信号を増幅する増幅手段と、前記検出手段で検出した生体信号をデジタル信号に変換する信号変換手段と、前記増幅手段及び前記信号変換手段の起動及び終了を制御し、該増幅手段又は該変換手段を起動及び終了する際に動作状態を採用し、該増幅手段又は該変換手段の動作中及び停止中に待機状態を採用する制御手段と、を備えた生体信号検出装置で生体信号を検出する生体信号検出方法であって、

30

a) 前記検出手段で生体信号を検出する検出ステップと、
b) 前記検出手段で検出した生体信号を前記増幅手段で増幅する増幅ステップと、
c) 前記検出手段で検出した生体信号を前記信号変換手段でデジタル信号に変換する信号変換ステップと、
を含み、

前記制御手段は、前記増幅ステップ及び前記信号変換ステップを開始及び終了する際に動作状態を採用し、前記増幅ステップ及び前記信号変換ステップ中は待機状態を採用するものである。

40

【0016】

この生体信号検出装置の制御方法では、増幅手段及び信号変換手段の制御状況に基づいて動作状態と待機状態とのいずれかの状態を採用することにより、増幅手段及び信号変換手段の制御を行うために必要な電力が消費可能な動作状態と外部からの信号を受信するために必要な電力が消費可能な待機状態とのいずれかが採用される。このように、制御手段の動作にあわせて必要とする電力が供給されるそれぞれの状態を採用することで、常に高電力が供給される状態を採用する場合と比較して、制御手段の影響によって発生するノイズを低減しつつ、より消費電力量を低減することが可能となる。

【0017】

本発明の生体信号検出装置の制御方法において、生体信号検出装置の制御方法は上述し

50

たいずれかの生体信号検出装置が備えている各種構成を備えていても良いし、また、上述したいずれかの生体信号検出装置の機能を実現するようなステップを追加しても良い。

【0018】

本発明の制御プログラムは、1又は複数のコンピュータに、生体信号検出装置の制御方法の各ステップを実行させるためのプログラムである。このプログラムは、コンピュータが読み取り可能な記憶媒体（例えば、ハードディスク、ROM、CD、DVD、フラッシュメモリなど）に記録されていても良いし、伝送媒体（インターネットや有線／無線LANなどの通信網）を介してあるコンピュータから別のコンピュータへ配信されても良いし、その他どのような形で授受されても良い。いずれの場合であっても、このプログラムを1つのコンピュータに実行させるか又は複数のコンピュータに各ステップを分担して実行させれば、上述した制御方法と同様の効果を得ることができる。

10

【図面の簡単な説明】

【0019】

【図1】心電計20の構成の概略を示す説明図である。

【図2】心電計20の電氣的な接続の概略を示す説明図である。

【図3】心電計20の心電信信号検出処理ルーチンの一例を示すフローチャートである。

【図4】計装アンプ起動割り込み処理ルーチンの一例を示すフローチャートである。

【図5】デジタル変換割り込み処理ルーチンの一例を示すフローチャートである。

【図6】心電計20で生体信号をデジタル信号に変換する際の電流値の変化を示すグラフである。

20

【図7】常にCPU51を動作状態にした場合の電流値の変化を示すグラフである。

【発明を実施するための形態】

【0020】

ここで、上記簡単に説明した図面に基づいて、本発明を実施するための形態を説明するにあたり、本実施の形態の構成要素と本発明の構成要素との対応関係を明らかにする。本実施の形態の心電計20が本発明の生体信号検出装置に相当し、ボタン型電池36が電力供給手段に相当し、センサ部32が検出手段に相当し、計装アンプ42が増幅手段に相当し、アナログーデジタル変換回路46が信号変換手段に相当し、コントローラ50が制御手段に相当し、割り込みタイマー44が報知手段に相当し、RAM53が記憶手段に相当し、メモリーカード39が大容量記憶手段に相当する。なお、心電計20の動作を説明することにより本発明の生体信号測定装置の制御方法の一例も明らかにしている。

30

【0021】

次に、図1を用いて、本発明の心電計20の構成を詳しく説明する。ここで、図1は、本発明の一例である心電計20の構成の概略を示す概略図である。本実施の形態の心電計20は、本体部30と、本体部30と接続ケーブル34で接続されたセンサ部32と、外部記憶装置であるメモリーカード39と、を備えている。

【0022】

本体部30は、内部に心電計20を制御する制御基板40と、心電計20に電力を供給するボタン型電池36とメモリーカード39を着脱可能なメモリーカードスロット38とを備え、それぞれ互いに電氣的に接続されている。本体部30に設けられた図示しない電源スイッチが押圧されると、ボタン型電池36から制御基板40に電力が供給され、心電信信号の検出が可能な状態となる。

40

【0023】

センサ部32は、図1に示すように、本体部30と接続ケーブル34を介して接続される公知の心電センサである。センサ部32で検出された心電信信号は、接続ケーブル34を介して制御基板40に備えられた計装アンプ42に送信される（図2参照）。

【0024】

制御基板40は、図2に示すように、CPU51を中心とするマイクロプロセッサとして構成されるコントローラ50と、センサ部32で検出された心電信信号を増幅する計装アンプ42と、後述する計装アンプ起動割り込み処理ルーチン等の割り込みを決定する割り

50

込みタイマー４４と、計装アンプ４２で増幅された心電信信号をデジタル信号に変換するアナログ-デジタル変換回路４６（以下、「ＡＤＣ４６」という。）と、計装アンプ４２で心電信信号を増幅する際に用いられるベース位置を決定する際に用いられるアナログ信号を出力するデジタル-アナログ変換回路４８（以下、「ＤＡＣ４８」という。）と、を備えている。この制御基板４０により、センサ部３２で検出された心電信信号が増幅され、デジタル信号に変換される。

【００２５】

コントローラ５０は、図２に示すように、ＣＰＵ５１を中心とするマイクロプロセッサとして構成されており、各種プログラム（後述する心電信信号検出処理ルーチン等）が記憶されたＲＯＭ５２と、デジタル信号に変換された心電信信号を一時的に記憶するＲＡＭ５３と、制御基板４０に設けられた各種回路等と通信を可能とするインタフェース５４（以下、「Ｉ／Ｆ５４」という。）と、を備え、これらはバス５５を介して互いに信号のやりとりが可能のように接続されている。

10

【００２６】

次に、こうして構成された本実施の形態の心電計２０の動作、特に心電信信号検出処理について説明する。図３は、コントローラ５０のＣＰＵ５１により実行される心電信信号検出処理ルーチンの一例を示すフローチャートである。この心電信信号検出処理ルーチンは、ＲＯＭ５２に記憶され、図示しない電源スイッチにより心電計２０が起動され、ＣＰＵ５１に電力が供給された際に実行される。

【００２７】

20

図３の心電信信号検出処理ルーチンが開始されると、ＣＰＵ５１は、まず、割り込みタイマー４４を起動させ（ステップＳ１１０）、生体信号をデジタル信号に変換した回数を示す変数Ｎに値Ｎを設定し（ステップＳ１２０）、ＣＰＵ５１を待機状態に移行する（ステップＳ１３０）。この割り込みタイマー４４に基づいて、後述する計装アンプ起動割り込み処理ルーチン及びデジタル変換割り込み処理ルーチン（以下、「割り込み処理ルーチン」ともいう。）を実行するタイミングが決定される。また、割り込みタイマー４４を起動させた後にＣＰＵ５１を待機状態に移行することで、ＣＰＵ５１が常に動作状態の場合と比較して、ＣＰＵ５１で消費される電力量を低減することができる。なお、ここで待機状態とは、ＣＰＵ５１が割り込み処理ルーチンの割り込み要求を受信するために必要な量の電力が供給されている状態で、例えば、約３０μＡの電流が流れている状態を意味する。待機状態では、ＣＰＵ５１が積極的に処理を行っていないため、ＣＰＵ５１に供給される電流量が少なければ少ないほど、好ましい。なお、ここで変数Ｎは、任意の定数であり、ＲＡＭ５３の空き容量に応じて、適宜決定される定数である。

30

【００２８】

ここで、割り込み処理ルーチンについて、詳しく説明する。図４は計装アンプ起動割り込み処理ルーチンの一例を示すフローチャートであり、割り込みタイマー４４により、１６００μ秒毎に繰り返し割り込み要求が行われ、ＣＰＵ５１によって繰り返し実行される。また、図５はデジタル変換割り込み処理ルーチンの一例を示すフローチャートであり、割り込みタイマー４４により、計装アンプ起動割り込み処理ルーチンが呼び出された後、３００μ秒後に実行される。なお、計装アンプ起動割り込み処理ルーチン及びデジタル変換割り込み処理ルーチンはＲＯＭ５２に記憶されている。

40

【００２９】

図４の計装アンプ起動割り込み処理ルーチンが実行されると、ＣＰＵ５１は動作状態に移行し（ステップＳ３１０）、計装アンプ４２への給電を開始し（ステップＳ３２０）、ＣＰＵ５１を待機状態に移行し（ステップＳ３３０）、計装アンプ起動割り込み処理ルーチンを終了する。計装アンプ４２への給電を開始することにより、センサ部３２で計測された心電信信号が計装アンプ４２で増幅可能な状態となる。計装アンプ４２で増幅された心電信信号はＡＤＣ４６に送信され、ＡＤＣ４６でデジタル信号に変換されることになる。このように、計装アンプ４２へ給電を開始した後にＣＰＵ５１を待機状態に移行することにより、常にＣＰＵ５１が動作状態である場合と比較して、より電力消費量を低減すること

50

ができる。また、計装アンプ42で心電信号が増幅される際、CPU51は待機状態に移行しているため、CPU51が動作状態である場合と比較して、心電信号が増幅される際にCPU51の影響によって発生するノイズを低減することができる。

【0030】

次に、図5のデジタル信号変換割り込み処理ルーチンについて、詳しく説明する。図5のデジタル信号変換割り込み処理ルーチンが実行されると、CPU51は動作状態に移行し（ステップS410）、ADC46及びDAC48への給電を開始し（ステップS420）、CPU51を待機状態に移行する（ステップS430）。このように、ADC46及びDAC48へ給電を開始した後にCPU51を待機状態に移行することにより、常にCPU51が動作状態である場合と比較して、より電力消費量を低減することができる。

10

【0031】

ADC46への給電が開始された後に、計装アンプ42で増幅された心電信号がADC46に送信され、ADC46でアナログの心電信号がデジタル信号に変換され、変換が終了した際には、ADC46から変換終了信号が出力される。なお、アナログ信号からデジタル信号への変換の間、CPU51は待機状態を維持している。

【0032】

ADC46でアナログの心電信号からデジタル信号への変換が終了すると、ADC46から変換終了信号が出力される。CPU51は、この変換終了信号の受信によりデジタル信号への変換が終了したか否かを判定し（ステップS440）、変換処理が終了したと判定するまでは、CPU51は待機状態が維持される。こうすることにより、ADC46でデジタル信号へ変換している間におけるCPU51の電力消費量を低減することができる。言い換えると、CPU51が常に動作状態である場合と比較して、より電力消費量を低減することができる。

20

【0033】

ステップS440で変換処理が終了したとCPU51が判定した場合には、CPU51は動作状態に移行し（ステップS450）、DAC48から出力されたデジタル信号をRAM53に記憶し（ステップS460）、計装アンプ42、ADC46及びDAC48を停止状態とすることで給電を停止（ステップS470）する。続いて、変数Nから値1を減算して（ステップS480）、CPU51を待機状態に移行する（ステップS490）。こうすることにより、計装アンプ42、ADC46及びDAC48に対して給電を開始及び停止する際にのみCPU51を動作状態とし、計装アンプ42、ADC46及びDAC48の動作中であって、CPU51が動作していない際にはCPU51を待機状態とすることにより、常にCPU51が動作状態である場合と比較して、より電力消費量を低減することができる。

30

【0034】

さて、図3のフローチャートに戻り、デジタル変換割り込み処理がN回実行され、ステップS480でNが値ゼロとなった場合には、CPU51は、N回実行が完了したと判定し（ステップS140）、CPU51を動作状態に移行する（ステップS150）。続いて、予めメモリーカードスロット38に挿入されたメモリーカード39に給電を開始し（ステップS160）、RAM53にN回分記憶されたデジタル信号をメモリーカード39に記憶し（ステップS170）、メモリーカード39への給電を停止する（ステップS180）。このように、N回分まとめてデジタル信号をメモリーカード39に記憶することにより、毎回メモリーカード39にデジタル信号を記憶する場合と比較して、より電力消費量を低減することができる。また、デジタル信号を記憶する際にのみメモリーカード39に給電することにより、常にメモリーカード39に給電する場合と比較して、より電力消費量を低減することができる。

40

【0035】

次に、変数Nに値Nを設定し（ステップS190）、CPU51を待機状態に移行し（ステップS200）、心電計20の図示しない電源ボタンが押圧されているか否かを判定し（ステップS210）、電源ボタンが押圧されている場合には、心電計20の電源がO

50

FFであると判定し、本ルーチンを終了する。一方、ステップS210で電源がOFFになっていないと判定した場合には、ステップS140に戻り、心電信号の検出を継続する。

【0036】

上述した割り込み処理ルーチンで心電計20を制御し、心電信号を1回分記憶した際の電流量の移り変わりを示すグラフを図6に示す。図6は、心電計20で心電信号を1回分記憶した際の電流量の移り変わりを示すグラフであり、縦軸は電流量(μA)を横軸は時間(μ 秒)をそれぞれ示す。図6のグラフ中、時間0 μ 秒の時に計装アンプ割り込み処理が実行され、時間300 μ 秒の時にデジタル信号変換割り込み処理が開始されている。この結果、時間0 μ 秒付近に現れているピークが計装アンプ42の起動に伴う電力消費を示すピークであり、300 μ 秒付近に現れているピークがDAC48でデジタル信号に変換を行うことに伴う電力消費を示すピークである。また、980 μ 秒付近以後は、CPU51が待機状態であることを示している。このとき、1600 μ 秒間の電流量を平均すると、約200 μA となる。

10

【0037】

次に、比較例として、常にCPU51を動作状態とした以外は同様の条件で電流量の移り変わりを示すグラフを図7に示す。このグラフから明らかなように、CPU51を常に動作状態とした場合には、1600 μA の電流量が流れ続ける。このことから、本発明を適用することで、1600 μA の電流量を平均200 μA に低減することができ、この低減率は約87.5%と、非常に高い省電力効果が得られることは明らかである。

20

【0038】

以上詳述した本実施の形態の心電計20によれば、計装アンプ42及びADC46の制御状態に基づいてCPU51を動作状態と待機状態とに移行することにより、計装アンプ42及びADC46の給電制御のためにCPU51に電力が必要な際にCPU51に電力が十分に供給される動作状態とし、CPU51が電力を必要としない際にはCPU51を待機状態となる。このように、必要なときのみCPU51に十分な電力が供給されることになるため、常にCPU51に電力が供給される場合と比較して、より電力消費量を低減させることができる。

【0039】

また、計装アンプ42及びADC46に給電を開始又は終了する際にCPU51を動作状態とし、計装アンプ42及びADC46に給電が開始された後にCPU51を待機状態とすることにより、計装アンプ42及びADC46が作動中であってCPU51が作動しない際にCPU51に供給される電力を最小限にすることになるため、常にCPU51に電力が供給される場合と比較して、より電力消費量を低減させることができる。

30

【0040】

更に、CPU51は、割り込みタイマー44により、周期的に割り込み信号を受信し、この割り込み信号に基づいてステップS310及びステップS410でCPU51を動作状態とし、ステップS320及びステップS420で計装アンプ42又はADC46を起動して給電する。

【0041】

更にまた、ステップS460でデジタル信号を一時的にRAM53に記憶し、ステップS170でN回分のデジタル信号を一括してメモリーカード39に記憶することにより、ADC46で変換したデジタル信号を毎回メモリーカード39に記憶する場合と比較して、より電力消費量を低減させることができる。

40

【0042】

そして、ステップS160でメモリーカード39にデジタル信号を記憶する際に給電し、ステップS180でメモリーカード39にデジタル信号を記憶した後に給電を停止させることにより、常にメモリーカード39にデジタル信号が記憶されている場合と比較して、より電力消費量を低減させることができる。

【0043】

50

なお、本発明は上述した実施形態に何ら限定されることはなく、本発明の技術的範囲に属する限り種々の態様で実施し得ることはいうまでもない。

【0044】

例えば、上述した実施の形態では、割り込みタイマーによって割り込み処理ルーチンを1600 μ 秒毎に実行するものとしたが、割り込み処理ルーチンを実行する間隔は1600 μ 秒に限定されるものではなく、例えば、1000 μ 秒～10ミリ秒であってもよい。割り込み処理ルーチンを実行する間隔が短ければ短いほど、心電信号の微少時間毎に測定可能であり、間隔が長ければ長いほどCPU51の待機状態の時間が増加するため、電力消費量を低減することができる。このため、心電信号の計測目的に応じて、適宜決定することができる。いずれの場合であっても、上述した実施の形態と同様の効果が得られる。

10

【0045】

上述した実施の形態では、デジタル変換割り込み処理が開始するタイミングが計装アンプ起動割り込み処理が開始するタイミングから300 μ 秒遅れるものとしたが、デジタル変換割り込み処理が開始するタイミングはこのタイミングに限定されるものではなく、使用する計装アンプの性能に応じて、所望の待機時間を適宜定めることができる。一般に、計装アンプを起動してから、安定して信号の増幅を開始できるようになるまでには所定の時間が必要となるため、デジタル変換割り込み処理が開始されるタイミングは、計装アンプの性能に応じた時間以上に遅く開始するものであれば良い。

【0046】

上述した実施の形態では、心電信号を検出する心電計20の消費電力量を低減するものとしたが、心電信号の検出に限定されるものではなく、血圧や脈拍、体温等を検出してもよい。いずれの場合であっても、上述した実施の形態と同様の効果が得られる。

20

【産業上の利用可能性】

【0047】

上述した実施の形態で示すように、電子機器の省電力制御分野、特に省電力化された生体信号検出装置として利用することができる。

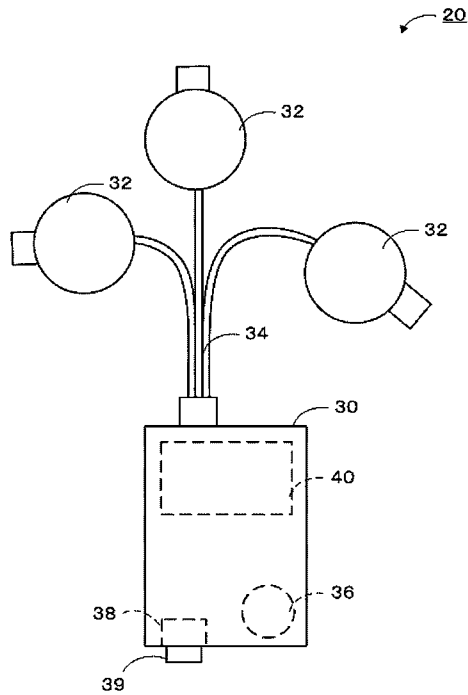
【符号の説明】

【0048】

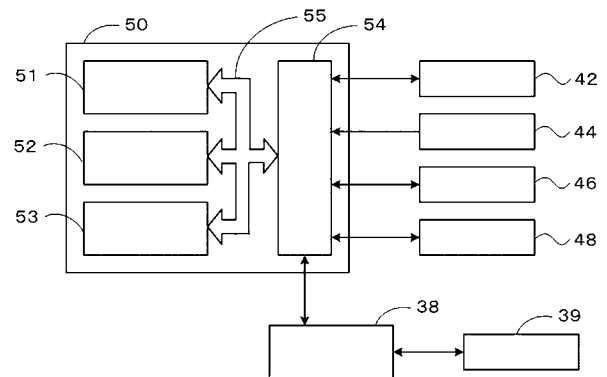
20…心電計、30…本体部、32…センサ部、34…接続ケーブル、36…ボタン型電池、38…メモリーカードスロット、39…メモリーカード、40…制御基板、42…計装アンプ、44…割り込みタイマー、46…アナログーデジタル変換回路、48…デジタルーアナログ変換回路、50…コントローラ、51…CPU、52…ROM、53…RAM、54…インタフェース、55…バス。

30

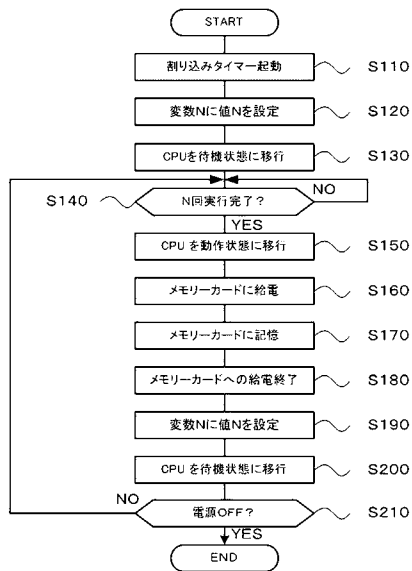
【図 1】



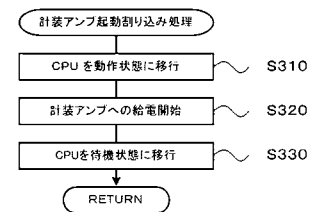
【図 2】



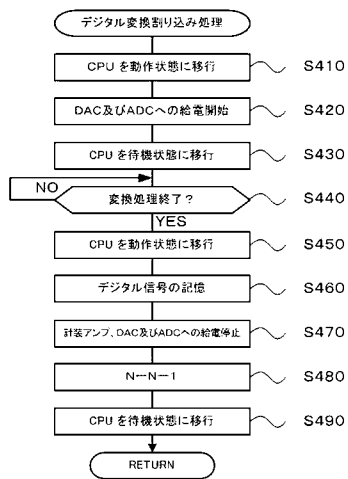
【図 3】



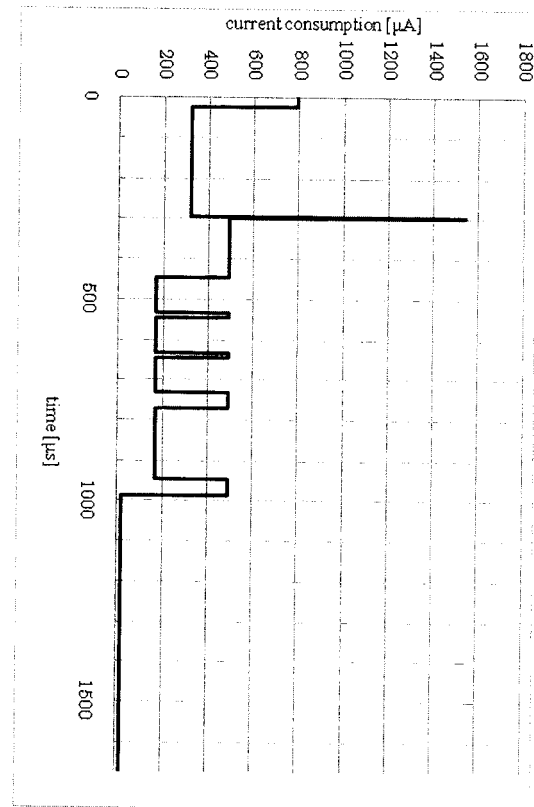
【図 4】



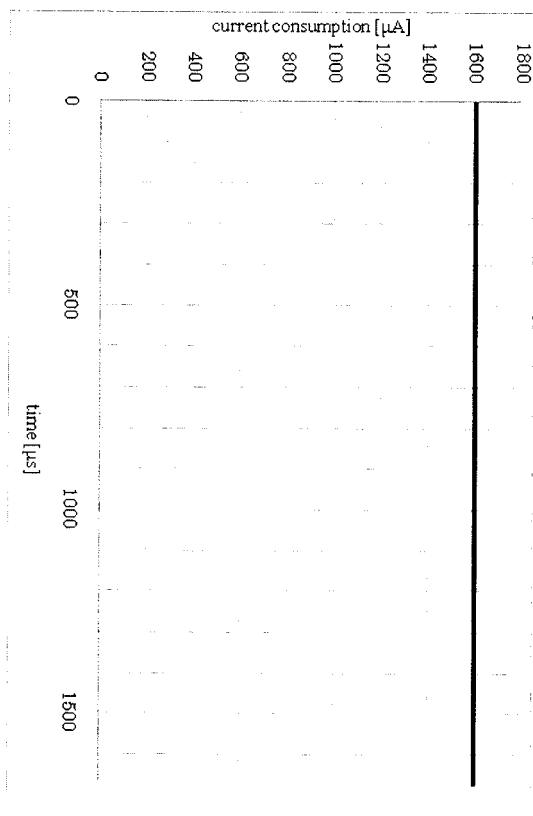
【図 5】



【図 6】



【図 7】



フロントページの続き

- (56)参考文献 特開2008-253438 (JP, A)
特開2009-153208 (JP, A)
特開2008-302000 (JP, A)
特開2009-039268 (JP, A)
特開2005-260291 (JP, A)

(58)調査した分野(Int.Cl., DB名)

A61B 5/00 ~ 5/053

JSTPlus/JMEDPlus/JST7580 (JDreamIII)

专利名称(译)	生物信号检测装置，控制方法和程序		
公开(公告)号	JP5470556B2	公开(公告)日	2014-04-16
申请号	JP2010162060	申请日	2010-07-16
[标]申请(专利权)人(译)	学校法人中部大学		
申请(专利权)人(译)	伊原电子工业株式会社 学校法人中部大学		
当前申请(专利权)人(译)	伊原电子工业株式会社 学校法人中部大学		
[标]发明人	川島信		
发明人	川島 信		
IPC分类号	A61B5/00 A61B5/0404		
FI分类号	A61B5/00.A A61B5/04.310.H		
F-TERM分类号	4C027/AA02 4C027/BB03 4C027/FF01 4C027/KK07 4C117/XA10 4C117/XB01 4C117/XB06 4C117/XC11 4C117/XE17 4C117/XE54 4C117/XE80 4C117/XF03 4C117/XF13 4C117/XH04 4C117/XH12 4C117/XJ03 4C117/XJ05 4C117/XN07 4C117/XQ03 4C117/XR02 4C127/AA02 4C127/BB03 4C127/FF01 4C127/KK07		
代理人(译)	江口 基		
其他公开文献	JP2012020062A		
外部链接	Espacenet		

摘要(译)

要解决的问题：大大降低生物信号检测设备的功耗。 解决方案：根据仪表放大器和ADC的状态将CPU切换到运行状态和待机状态，为CPU提供电源，用于仪表放大器和ADC的电源控制，以及电源完全供电，当CPU不需要电源时，CPU进入待机状态。以这种方式，由于仅在必要时向CPU提供足够的电力，因此与总是向CPU供电的情况相比，可以实现更多的电力消耗。 点域5

