



(12)实用新型专利

(10)授权公告号 CN 209186698 U

(45)授权公告日 2019.08.02

(21)申请号 201821647332.9

(22)申请日 2018.10.11

(73)专利权人 河北大学

地址 071002 河北省保定市五四东路180号
河北大学

(72)发明人 徐吕啸威 孙兆兵 李佳欣
韩玉宁 沈含雨 田晓燕 刘鑫
刘帅奇

(74)专利代理机构 石家庄国域专利商标事务所
有限公司 13112

代理人 胡澎

(51)Int.Cl.

A61B 5/0476(2006.01)

A61B 5/00(2006.01)

A61B 5/0478(2006.01)

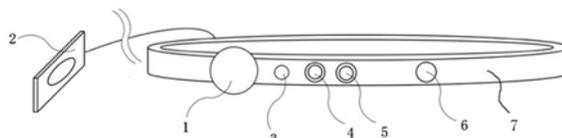
权利要求书1页 说明书4页 附图4页

(54)实用新型名称

一种基于FPGA的癫痫预警装置

(57)摘要

本实用新型提供了一种基于FPGA的癫痫预警装置,包括Ag电极和主机装置,主机装置内有主电路板和电池,主机装置上设有电源按钮、指示灯和警报器。主电路板上装有传感器芯片, FPGA芯片, SDRAM芯片, 电源管理部分和时钟、外存储、警报器电路。Ag电极与传感器芯片相连用于脑电位的采集,并传输给传感器芯片,传感器芯片转化成脑电波传输给相连接的FPGA芯片, FPGA芯片与SDRAM芯片、电源管理部分和时钟、外存储、警报器电路相连接,由FPGA芯片对传入的脑电波处理,综合数据并做出最终的实时决策,根据数据预测出用户癫痫发病就会响起警报。本实用新型直接在硬件层利用FPGA实现对癫痫疾病的实时快速检测,可对脑电波进行高精度检测,实现癫痫疾病的预警,具有实际意义。



1. 一种基于FPGA的癫痫预警装置,其特征是,包括若干Ag电极和主机装置,在所述主机装置内设有主电路板和电池,在所述主机装置上设有电源按钮和警报器;

所述主电路板上装有传感器芯片,FPGA芯片,SDRAM芯片,电源管理部分和时钟、外存储、警报器电路;

所述FPGA芯片通过数据线分别与所述传感器芯片、所述SDRAM芯片、时钟、外存储器相连接;

所述Ag电极与所述主电路板上的传感器芯片相连接,用于得到大脑电位的变化,并将电位变化传入所述传感器芯片进而完成脑电波的采集,所述传感器芯片将采集的脑电波输送给所述FPGA芯片,所述FPGA芯片综合数据做出最终的实时决策;

所述电源按钮用于装置的开关机与电池相连接,所述电池与所述电源管理部分相连接,所述电源管理部分可将所述电池的输出电压经过稳压变换转化成多种电压供给电路的元器件;

所述警报器通过警报器电路与所述FPGA芯片相连接,所述FPGA芯片检测到用户癫痫发病时,所述警报器发出音响报警;

所述SDRAM芯片用于脑电波数据的存储与读取以及神经网络神经元节点权重以及偏置数据的存储。

2. 根据权利要求1所述的基于FPGA的癫痫预警装置,其特征是,在所述主电路板上还装有与FPGA芯片相连接的蓝牙芯片,在所述主机装置上还设有蓝牙按钮,所述蓝牙按钮用于设备配对并与蓝牙芯片相连接,所述蓝牙芯片用于向外围其他设备提供及接收数据并与所述FPGA芯片进行数据通信。

3. 根据权利要求2所述的基于FPGA的癫痫预警装置,其特征是,所述主机装置上还设有指示灯,所述指示灯在本装置开机时会点亮,电量低时会变红,蓝牙配对成功时会熄灭。

4. 根据权利要求1所述的基于FPGA的癫痫预警装置,其特征是,所述时钟用于提供系统基准50M时钟。

5. 根据权利要求1所述的基于FPGA的癫痫预警装置,其特征是,所述外存储器分为FLASH和EEPROM,用于数据存储和读取。

6. 根据权利要求1所述的基于FPGA的癫痫预警装置,其特征是,所述电源管理部分可将电池输出的5v电源经过稳压变换为3.3V、2.5V和1.2V供给电路的元器件。

7. 根据权利要求5所述的基于FPGA的癫痫预警装置,其特征是,所述FPGA芯片通过数据线与所述FLASH相连完成时钟给出及串行数据读写的操作;所述FPGA芯片通过信号线与EEPROM相连完成FPGA芯片上的程序读取。

8. 根据权利要求1所述的基于FPGA的癫痫预警装置,其特征是,所述主机装置为圆环形结构,用于穿戴在人体头部。

一种基于FPGA的癫痫预警装置

技术领域

[0001] 本实用新型涉及一种电子医疗器械,具体地说是一种基于FPGA的癫痫预警装置。

背景技术

[0002] 癫痫是一种慢性疾病,可迁延数年、甚至数十年之久,因而可对患者身体、精神、婚姻以及社会经济地位等,造成严重的不良影响。患者在家庭关系、学校教育和就业等方面的不幸和挫折、文体活动方面的限制等,不但可使患者产生耻辱和悲观心理,严重影响患者的身心发育,这就要求社会各界对癫痫患者给予理解和支持。

[0003] 癫痫是慢性反复发作性短暂脑功能失调综合征,以脑神经元异常放电引起反复痫性发作为特征。癫痫发作时,身体某一部位或整个身体呈现短暂性非自主性抽搐,有时伴有意识丧失和尿便失禁,具有严重的潜在生命威胁,因此对癫痫患者要及时诊断,及早治疗,治疗越早脑损伤越小,复发越少,预后越好。

[0004] 癫痫发作由一组脑细胞异常放电造成,因此通过脑电信号的分析可在最大程度上尽早预知癫痫的发作。近些年来,基于临床脑电图信号的癫痫预测方法相继出现,例如时频分析、相位同步、功率谱等。然而现有的癫痫预测方法在临床应用时还存在较大的弊端,例如预测时间太短,尤其是在预测准确度方面。因此,进一步探索和发明一种适合临床需要的癫痫预测方法,尤其是合理处理癫痫发作时信号的不一致性,尽早捕捉癫痫发作的前期征兆和给予及时的预警,对于有效提高癫痫预测的准确率和推进该技术的临床应用具有重要的科学价值和实用意义。

实用新型内容

[0005] 本实用新型的目的就是提供一种基于FPGA的癫痫预警装置,该装置充分利用FPGA强大的并行计算能力,无需依靠上位机及软件,可作为独立设备实时对脑电波进行检测,在监测到癫痫异常脑电波即提前预警,给予用户反应的时间。

[0006] 本实用新型是这样实现的:一种基于FPGA的癫痫预警装置,包括若干Ag电极和主机装置,在所述主机装置内设有主电路板和电池,在所述主机装置上设有电源按钮和警报器;

[0007] 所述主电路板上装有传感器芯片,FPGA芯片,SDRAM芯片,电源管理部分和时钟、外存储、警报器电路;

[0008] 所述FPGA芯片通过数据线分别与所述传感器芯片、所述SDRAM芯片、时钟、外存储相连接;

[0009] 所述Ag电极与所述主电路板上的传感器芯片相连接,用于得到大脑电位的变化,并将电位变化传入所述传感器芯片进而完成脑电波的采集,所述传感器芯片将采集的脑电波输送给所述FPGA芯片,所述FPGA芯片综合数据做出最终的实时决策;

[0010] 所述电源按钮用于装置的开关机与电池相连接,所述电池与所述电源管理部分相连接,所述电源管理部分可将所述电池的输出电压经过稳压变换转化成多种电压供给电路

的元器件；

[0011] 所述警报器通过警报器电路与所述FPGA芯片相连接,所述FPGA芯片检测到用户癫痫发病时,所述警报器发出音响报警；

[0012] 所述SDRAM芯片用于脑电波数据的存储与读取以及神经网络神经元节点权重以及偏置数据的存储。

[0013] 在所述主电路板上还装有与FPGA芯片相连接的蓝牙芯片,在所述主机装置上还设有蓝牙按钮,所述蓝牙按钮用于设备配对并与蓝牙芯片相连接,所述蓝牙芯片用于向外围其他设备提供及接收数据并与所述FPGA芯片进行数据通信；

[0014] 所述主机装置上还设有指示灯,所述指示灯在本装置开机时会点亮,电量低时会变红,蓝牙配对成功时会熄灭。

[0015] 所述时钟用于提供系统基准50M时钟。

[0016] 所述外存储器分为FLASH和EEPROM,用于数据存储和读取。

[0017] 所述电源管理部分可将电池输出的5v电源经过稳压变换为3.3V、2.5V和1.2V供给电路的元器件。

[0018] 所述FPGA芯片通过数据线与所述FLASH相连完成时钟给出及串行数据读写的操作；所述FPGA芯片通过信号线与EEPROM相连完成FPGA芯片上的程序读取。

[0019] 所述主机装置为圆环形结构,用于穿戴在人体头部。

[0020] 本实用新型通过Ag电极采集大脑电位变化,传给传感器芯片,传感器芯片将电位变化转化成数字信号,传输给FPGA芯片,FPGA芯片通过癫痫脑电数据处理做出判断,当FPGA芯片预测用户癫痫发病警报器就会响起警报,通过提醒用户及用户身边的人来保护用户安全。本实用新型装有蓝牙芯片,可以与外部设备通过蓝牙相连接,并传输数据。

[0021] 本实用新型结构简单,携带方便,直接在硬件层利用FPGA对脑电波进行高精度检测实现对癫痫疾病的实时快速预测。本实用新型首先采用脑电波检测而不是其他的检测有着很高的预测精度可以有效避免误报及漏报等情况。本实用新型可作为独立设备实时计算癫痫发生的概率,无需借助其他的辅助设备,更加稳定高效。

附图说明

[0022] 图1是本实用新型的结构示意图。

[0023] 图2是主电路板模块的安装示意图。

[0024] 图3是FPGA芯片内部电路模块图。

[0025] 图4是FPGA芯片数据预处理方法示意图。

[0026] 图5是FPGA芯片特征值提取方法示意图。

[0027] 图6是FPGA芯片癫痫概率预测方法示意图。

[0028] 图7是SDRAM芯片的电路原理图。

[0029] 图8是蓝牙芯片的电路原理图。

[0030] 图9是传感器芯片的电路原理图

[0031] 图中,1、主电路板；2、Ag电极；3、指示灯；4、电源按钮；5、蓝牙按钮；6、警报器；7、主机装置；8、传感器芯片；9、FPGA芯片；10、电源管理部分；11、SDRAM芯片；12、时钟、外存储和警报器电路；13、蓝牙芯片；14、中心控制模块；15、蓝牙数据处理模块；16、数据输入处理分

拣模块;17、癫痫脑电处理模块。

具体实施方式

[0032] 如图1所示,本实用新型包括若干Ag电极2和主机装置7,在主机装置7内部装有主电路板1和电池,主机装置7为头戴式的环形装置,在主机装置的前端装有指示灯3、电源按钮4、蓝牙按钮5和警报器6。

[0033] 主电路板1的结构如图2所述,其上装有传感器芯片8,FPGA芯片9,电源管理部分10,SDRAM芯片11,蓝牙芯片13以及时钟、外存储和警报器电路12。Ag电极与传感器芯片相连接。使用本实用新型时,将Ag电极紧贴大脑区域的头皮上,用于采集大脑电位的变化,并将电位的变化传递给传感器芯片8,传感器芯片8对大脑的电位变化转化为脑电波。

[0034] 电源按钮4与电池相连接,电池为锂离子电池,电池与主电路板1相连接,通过主电路板1上的电源管理部分10可将电池输出的5V电压转化为3.3V,2.5V和1.2V电压,以便供给主板电路1上的元器件。

[0035] 蓝牙按钮5与蓝牙芯片13相连接用于设备的配对,可使本设备接入外界其他设备用于数据的提供。蓝牙功能会自动记录配对的设备,当需要切换设备时,按蓝牙按钮5即可实现切换。

[0036] 警报器6通过ALARM与FPGA芯片9相连接,当FPGA芯片9对传入的脑电波分析判断检测到用户癫痫发病,警报器6就会响起警报,提醒用户及用户身边的人来保护用户安全。

[0037] 指示灯3与主电路板1相连接起指示作用,按下电源按钮4启动该设备,指示灯会点亮。当锂电池电量变低时,指示灯会变红。本实用新型与外部设备蓝牙连接成功之后指示灯会熄灭。

[0038] 传感器芯片8采用ThinkGear AM芯片,其电路原理如图9所示,其中1-5引脚与Ag电极相连用于脑电波电位的采集,通过R_RXD信号线与FPGA芯片相连接,其读取的脑电波通过信号线送入FPGA芯片9,并通过T_TXD引脚向FPGA传输串行数据。FPGA芯片9采用了Altera的Cyclone系列芯片,利用其可编程性完成中央处理器的工作。

[0039] SDRAM芯片11使用了一块HY57V2562GTR的256Mbit芯片,其电路原理如图7所示,用于脑电波数据的存储与读取以及神经网络神经元节点权重以及偏置数据的存储,其与FPGA芯片9通过S_A0-A11作为地址线相连接,通过S_CLK连接FPGA的PLL出来的100M时钟,通过S_BA线完成BANK的选择,并通过CAS,CKE,RAS,WE,CS完成SDRAM芯片的片选、读写使能等操作。

[0040] 蓝牙芯片13使用了HC-06芯片,其电路原理如图8所示,该芯片通过UART_RXD,TXD的UART接口与FPGA进行数据通信,用于蓝牙配对连接向外围其他设备提供及接收数据,并通过PI03引脚与外部蓝牙按钮5相连,控制蓝牙的模式以及连接设备,并通过PI01给出蓝牙指示灯。

[0041] FPGA芯片9通过OE信号线与时钟相连,时钟用于提供系统基准50M时钟。主电路板1上的外存储器分为FLASH和EEPROM,用于数据存储和读取。FPGA芯片9通过D_CLK,ASD0,nCS0,DATA数据线与FLASH相连完成时钟给出及串行数据读写的操作。FPGA芯片9通过SDA,SCL信号线与EEPROM相连完成FPGA芯片上的程序读取。

[0042] FPGA芯片9做为脑电波的处理中心,其内部电路比较复杂,简单来说可分为四个部分,如图3所示,分别是中心控制模块14、蓝牙数据模块15、数据输入处理分拣模块16及癫痫

脑电数据处理模块17。中心控制模块14作为系统的控制部分,通过Altera的NIOS II,生成了一个微处理器作为CPU,其负责的工作有通过给出各类使能信号完成任务的调度,对数据处理乘法器、PLL等硬件资源完成调配,对数据在RAM的读写进行仲裁以及实现人机交互部分的控制。蓝牙数据处理模块15作为系统的唯一的向外输出的接口模块,用于完成脑电波原始数据分析及其数据的成帧,并通过UART协议通过HC-06蓝牙芯片的透传方式将数据传输给外部设备。数据输入处理分拣模块16主要完成传感器数据的转换以及校验,并对原始数据进行预处理,对不同的数据进行组合并分拣送给不同的处理单元。癫痫脑电数据处理模块是系统的核心计算部分,负责将数据输入处理分拣模块16的输出的经过预处理的数据进行特征提取以及分类,并计算癫痫发生的概率。

[0043] FPGA芯片数据预处理方法如图4所示,主要分为3个步骤,即FFT变换、高通滤波及主成分分析。FFT变换步骤先对脑电波原始数据进行快速傅立叶变换(FFT),并对最终的结果取对数,用于信号时域和频域之间的转换,这样做的优点是筛去脑波的相位信息,对数据进行一次降维,减小复杂度。高通滤波步骤主要用于脑电波的过滤,是由于最终用于判读癫痫有效信息,只需要0~50Hz的信号即可,对于六种频率的脑波中处于40 Hz至100 Hz的高频Gamma波进行了大部分过滤,这样做可以有效的节省运算成本。主成分分析(PCA)用于对高通滤波后的脑波数据进行降维,并利用PCA很好的压缩以及去噪能力的特点对数据进行压缩。通过上述三个步骤便可得到预处理后的新脑电波数据。

[0044] FPGA芯片对预处理的数据进行特征值提取的方法如图5所示,主要分为标准化和皮尔逊相关系数计算,由于预处理后的数据是频域上的,所以要先对其进行标准化,将数据按照比例缩小到[0,1]区域中间;由于癫痫发作后脑电各区之间有同步化现象,通过对数据计算N通道间数据的皮尔逊相关系数计算,可以得到N个通道两两之间在不同频段的相关性,根据此得到处理后的特征数据。

[0045] FPGA芯片通过处理后的特征数据进行癫痫概率预测,其方法如图6所示,主要经过多层稀疏自编码器组成的深度神经网络模型(SAE)、癫痫状态分类器及概率阈值对比三个步骤。我们选用的SAE模型是输入[784单元],隐藏层1[100单元]以及隐藏层2[10个单元]的自编码神经网络,在最后选用Softmax层作为分类器,可以将自编码神经网络的结果分类到[0,1]的概率区间,进而通过和癫痫特征测试结果的阈值相对比,来确定癫痫的发生概率,完成脑电癫痫预测概率数据的处理。

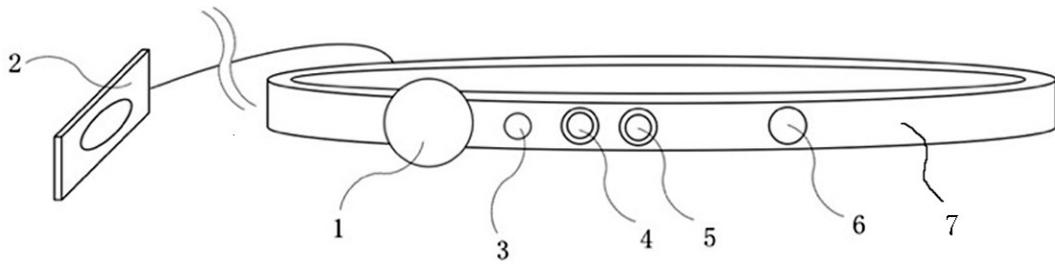


图1

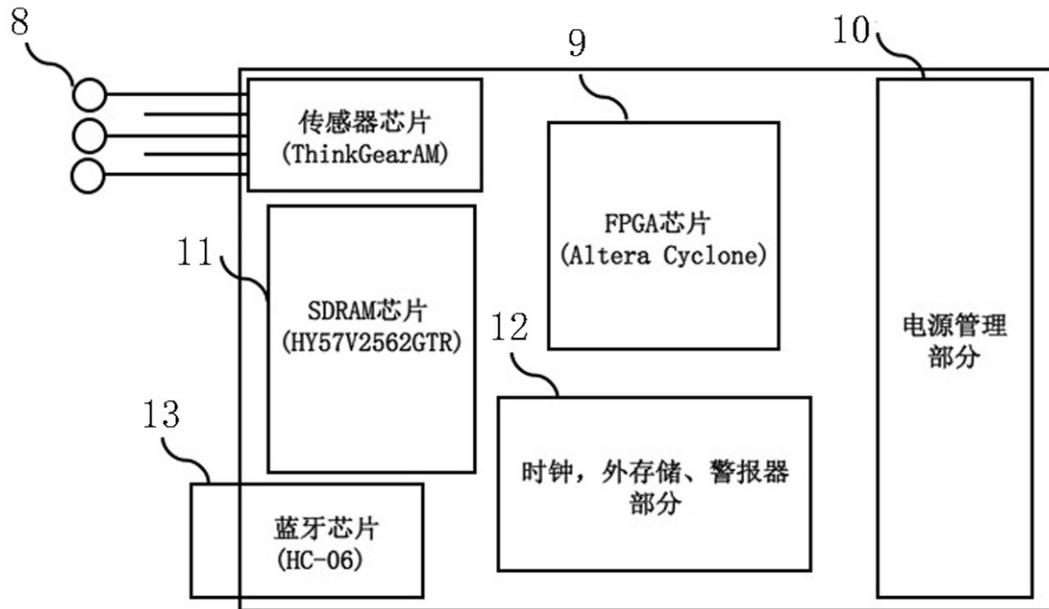


图2

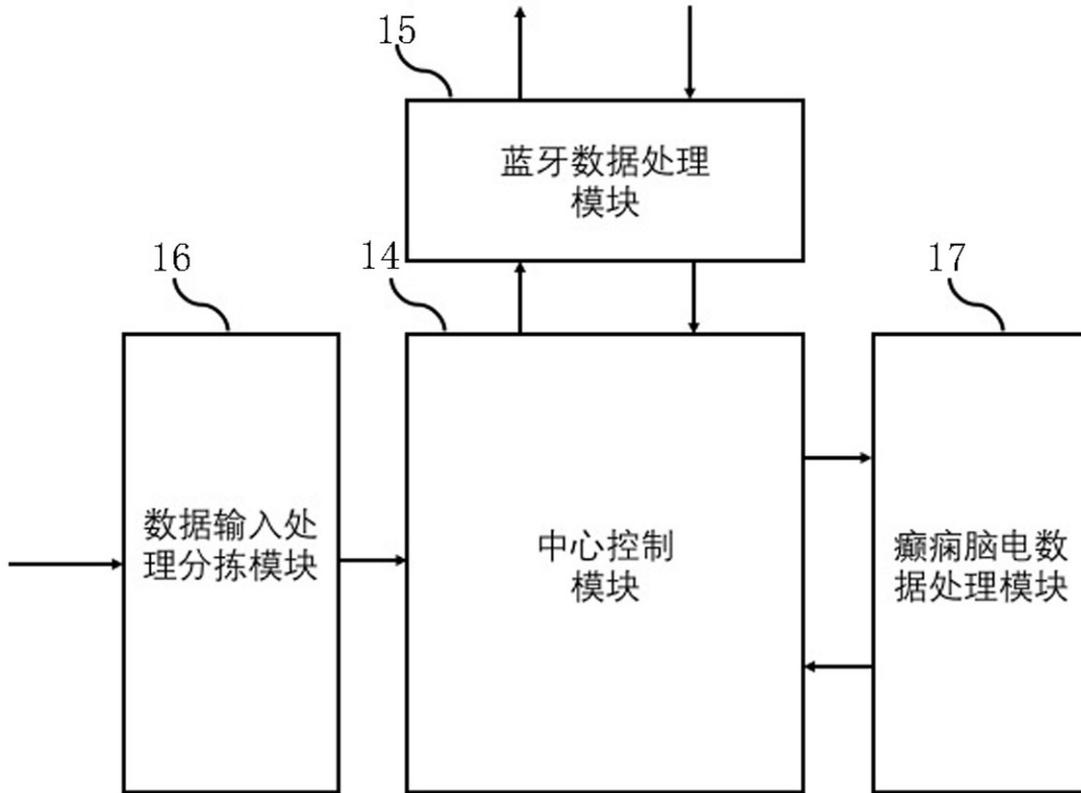


图3

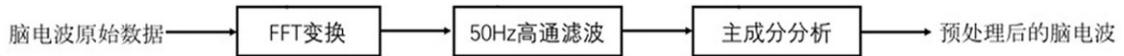


图4

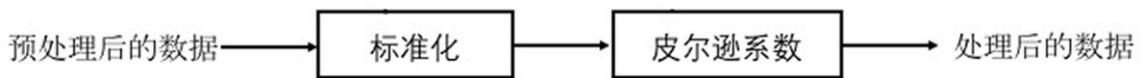


图5

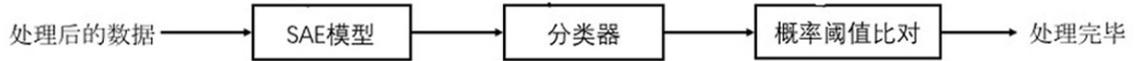


图6

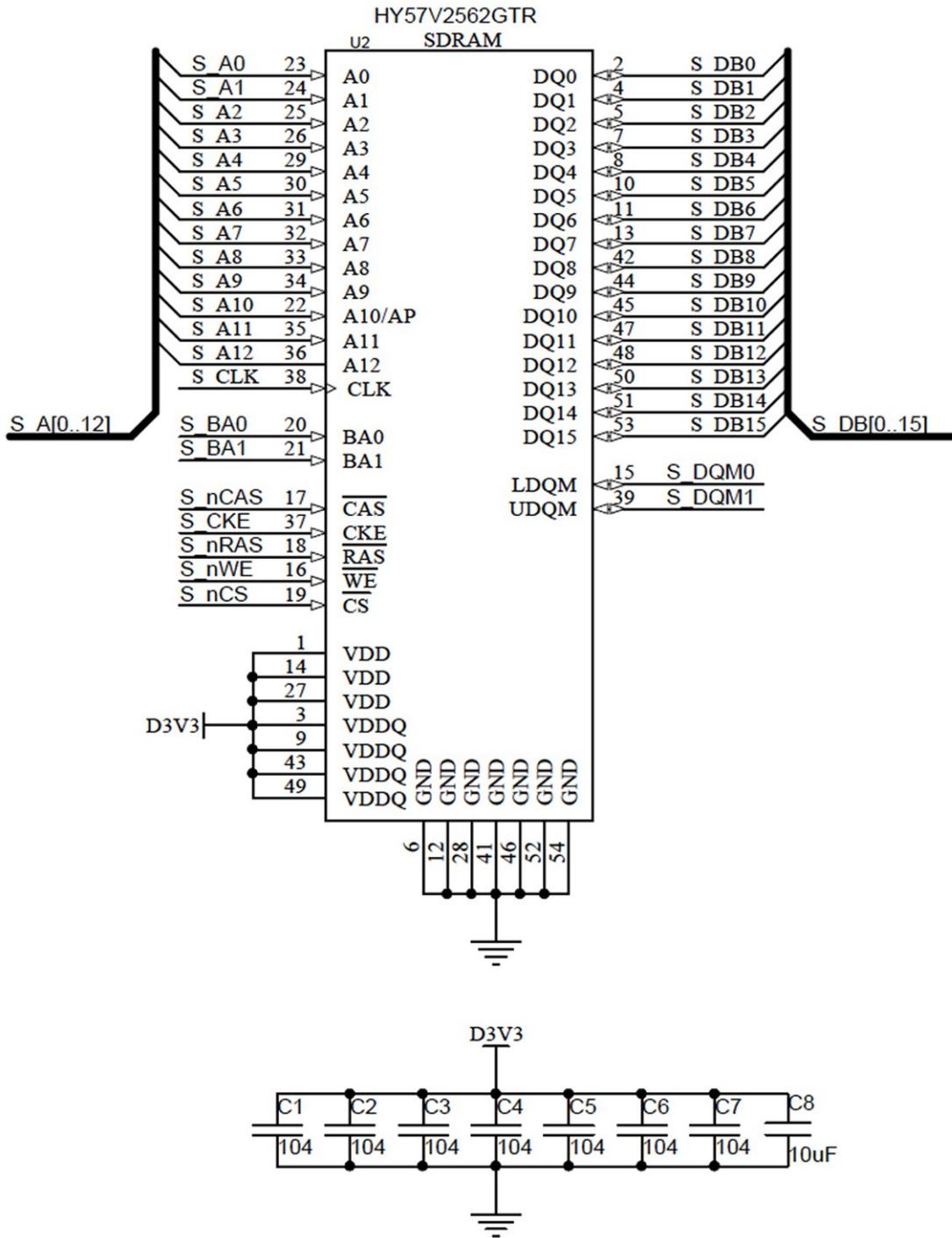


图7

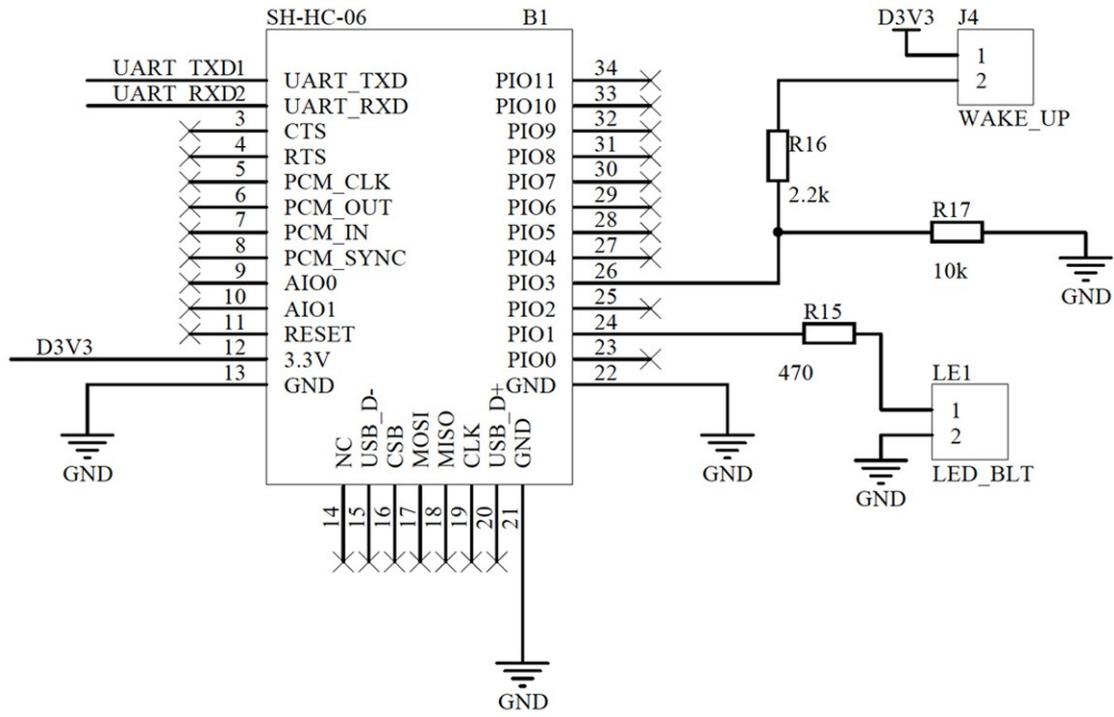


图8

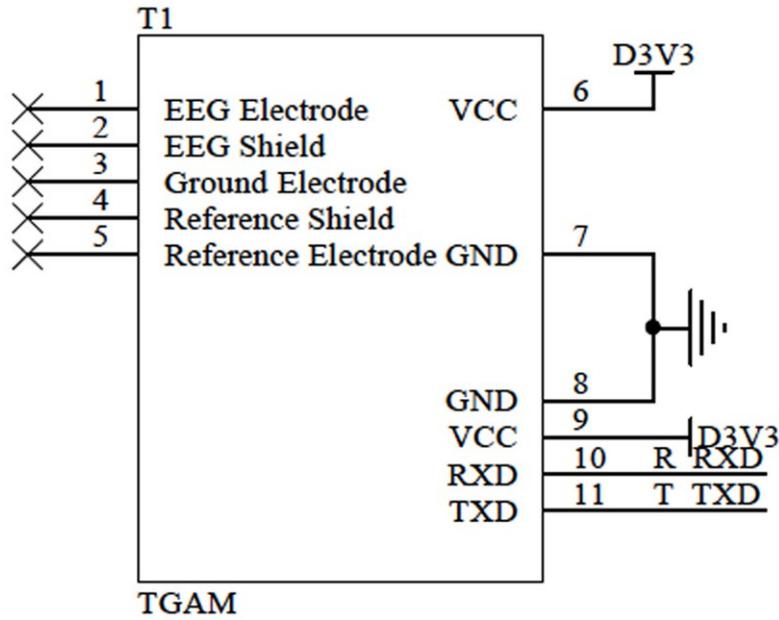


图9

专利名称(译)	一种基于FPGA的癫痫预警装置		
公开(公告)号	CN209186698U	公开(公告)日	2019-08-02
申请号	CN201821647332.9	申请日	2018-10-11
[标]申请(专利权)人(译)	河北大学		
申请(专利权)人(译)	河北大学		
当前申请(专利权)人(译)	河北大学		
[标]发明人	孙兆兵 李佳欣 田晓燕 刘鑫 刘帅奇		
发明人	徐吕啸威 孙兆兵 李佳欣 韩玉宁 沈含雨 田晓燕 刘鑫 刘帅奇		
IPC分类号	A61B5/0476 A61B5/00 A61B5/0478		
代理人(译)	胡澎		
外部链接	Espacenet SIPO		

摘要(译)

本实用新型提供了一种基于FPGA的癫痫预警装置，包括Ag电极和主机装置，主机装置内有主电路板和电池，主机装置上设有电源按钮、指示灯和警报器。主电路板上装有传感器芯片，FPGA芯片，SDRAM芯片，电源管理部分和时钟、外存储、警报器电路。Ag电极与传感器芯片相连用于脑电位的采集，并传输给传感器芯片，传感器芯片转化成脑电波传输给相连接的FPGA芯片，FPGA芯片与SDRAM芯片、电源管理部分和时钟、外存储、警报器电路相连接，由FPGA芯片对传入的脑电波处理，综合数据并做出最终的实时决策，根据数据预测出用户癫痫发病就会响起警报。本实用新型直接在硬件层利用FPGA实现对癫痫疾病的实时快速检测，可对脑电波进行高精度检测，实现癫痫疾病的预警，具有实际意义。

