



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0075443
(43) 공개일자 2019년07월01일

(51) 국제특허분류(Int. Cl.)

H01L 51/56 (2006.01) H01L 27/32 (2006.01)

H01L 51/52 (2006.01)

(52) CPC특허분류

H01L 51/56 (2013.01)

H01L 27/3258 (2013.01)

(21) 출원번호 10-2017-0177042

(22) 출원일자 2017년12월21일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

윤재웅

경기도 파주시 월롱면 엘지로 245

손기민

경기도 파주시 월롱면 엘지로 245

신현기

경기도 파주시 월롱면 엘지로 245

(74) 대리인

박영복

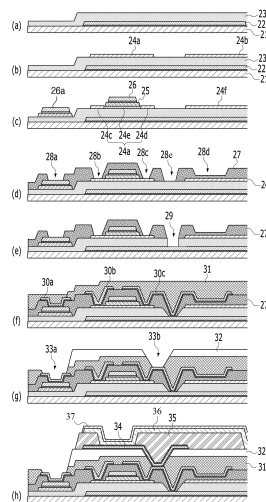
전체 청구항 수 : 총 7 항

(54) 발명의 명칭 OLED 표시 장치의 제조 방법

(57) 요약

본 발명은 마스크 수 및 콘택 홀 수를 감소시킬 수 있는 OLED 표시 장치의 제조 방법에 관한 것으로, 스토리지 커패시터의 제 1 전극 상측에 별도의 스토리지 커패시터의 제 2 전극을 형성하지 않고, 상기 드레인 전극을 연장 형성하여 스토리지 커패시터의 제 2 전극으로 대처한 것이다.

대표도 - 도3



(52) CPC특허분류

H01L 27/3262 (2013.01)

H01L 27/3265 (2013.01)

H01L 51/5203 (2013.01)

H01L 51/5253 (2013.01)

H01L 51/5281 (2013.01)

명세서

청구범위

청구항 1

기관상에 구동 TFT 영역을 보호하기 위한 광 차단 패턴을 형성하고 상기 광 차단 패턴을 포함한 기관 전면에 버퍼층을 형성하는 단계;

상기 구동 TFT 영역에 제 1 활성층을 형성하고, 스토리지 커패시터 영역에 제 2 활성층을 형성하는 단계;

상기 제 1 활성층 상측에 게이트 절연층 사이에 두고 구동 TFT의 게이트 전극을 형성하고 패드 영역에 제 1 게이트 패드를 형성하며, 상기 게이트 전극으로부터 노출된 상기 제 1 활성층을 도체화하여 구동 TFT의 소오스 영역 및 드레인 영역을 형성하고 상기 제 2 활성층을 도체화하여 스토리지 커패시터의 제 1 전극을 형성하는 단계;

상기 게이트 전극을 포함한 기관 전면에 층간 절연막을 형성하고, 상기 제 1 게이트 패드, 상기 구동 TFT의 소오스 영역 및 드레인 영역, 그리고 상기 광 차단 패턴 상에 제 1 내지 제 4 콘택 홀을 형성하고, 상기 스토리지 커패시터의 제 1 전극 상측의 상기 층간 절연막을 소정 두께 제거하는 단계;

상기 광 차단 패턴 상측의 상기 버퍼층을 선택적으로 제거하여 제 5 콘택 홀을 형성하는 단계;

상기 층간 절연막 상에 제 2 게이트 패드, 소오스 전극 및 드레인 전극을 형성하는 단계를 포함하고,

상기 드레인 전극은 상기 스토리지 커패시터의 제 1 전극 상측까지 연장되는 OLED 표시 장치의 제조 방법.

청구항 2

제 1 항에 있어서,

상기 제 2 게이트 패드는 상기 제 1 콘택 홀을 통해 제 1 게이트 패드와 연결되고, 상기 소오스 전극은 제 2 콘택 홀을 통해 상기 소오스 영역에 연결되며,

상기 드레인 전극은 상기 제 3 콘택 홀을 통해 드레인 영역에 연결되고, 상기 제 4 콘택 홀 및 제 5 콘택 홀을 통해 상기 광 차단 패턴에 연결되는 OLED 표시 장치의 제조 방법.

청구항 3

제 2 항에 있어서,

상기 드레인 전극과 상기 드레인 전극과 연결된 상기 광 차단 패턴이 스토리지 커패시터의 제 2 전극이 되어 상기 스토리지 커패시터의 제 1 전극과 함께 스토리지 커패시터를 구성하는 OLED 표시 장치의 제조 방법.

청구항 4

제 1 항에 있어서,

상기 제 1 내지 제 4 콘택 홀을 형성하고 상기 스토리지 커패시터의 제 1 전극 상측의 상기 층간 절연막을 소정 두께 제거하는 단계는, 하프톤 마스크를 이용하여 진행하는 OLED 표시 장치의 제조 방법.

청구항 5

제 4 항에 있어서,

하프톤 마스크를 이용하여 진행하는 단계는,

상기 제 1 게이트 패드 영역, 상기 구동 TFT의 소오스 영역 및 드레인 영역 및 상기 광 차단 패턴 영역에 상응하는 부분에 투과 영역을 갖고, 상기 스토리지 커패시터의 제 1 전극 상측에 상응하는 부분에 반투과 영역을 갖고 나머지 부분에 차단 영역을 갖는 하프톤 마스크를 준비하는 단계와,

상기 층간 절연막상에 감광막을 코팅하는 단계와,

상기 하프톤 마스크를 이용하여 상기 감광막을 노광 및 현상하여 상기 제 1 게이트 패드 영역, 상기 구동 TFT의 소오스/드레인 영역 및 상기 광 차단 패턴 영역에 상응하는 부분의 상기 감광막을 모두 제거하고, 상기 스토리지 커패시터의 제 1 전극 상층에 상응하는 부분의 상기 감광막을 상기 차단 영역보다는 얇은 두께를 갖도록 상기 감광막을 패터닝 하는 단계와,

상기 패터닝된 감광막을 마스크로 이용하여 상기 층간 절연막을 선택적으로 제거하여, 상기 제 1 게이트 패드, 구동 TFT의 소오스/드레인 영역 및 상기 광 차단 패턴 상에 제 1 내지 제 4 콘택 홀을 형성하는 단계와,

상기 감광막을 애싱하여 상기 스토리지 커패시터의 제 1 전극 상층에 상응하는 부분의 상기 감광막을 제거하는 단계와,

상기 애싱 처리된 감광막을 마스크로 이용하여 상기 스토리지 커패시터의 제 1 전극 상층의 상기 층간 절연막을 소정 두께 제거하는 단계를 포함하는 OLED 표시 장치의 제조 방법.

청구항 6

제 1 항에 있어서,

상기 제 1 및 제 2 활성층은 산화물 반도체 물질로 형성되고, 상기 게이트 전극 및 게이트 절연층 형성 시, 상기 게이트 전극으로부터 노출된 상기 제 1 활성층 및 상기 제 2 활성층은 상기 산화물 반도체 물질의 산소 입자가 방출되어 도체화되는 OLED 표시 장치의 제조 방법.

청구항 7

제 1 항에 있어서,

상기 제 2 게이트 패드, 상기 소오스 전극 및 상기 드레인 전극을 포함한 기관 전면에 보호막 및 오버 코트층을 차례로 형성하는 단계;

상기 오버 코트층 및 상기 보호막을 선택적으로 제거하여, 상기 드레인 전극 상에 제 6 콘택 홀을 형성하는 단계;

상기 제 6 콘택 홀을 통해 상기 드레인 전극에 전기적으로 연결되도록 상기 오버 코트층 상에 OLED의 제 1 전극을 형성하는 단계;

상기 기관 전면에 배크층을 형성하고, 상기 제 1 전극상에 배크 홀을 형성한 후, 발광층과 OLED의 제 2 전극을 차례로 형성하는 단계를 더 포함하는 OLED 표시 장치의 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명은 OLED 표시 장치에 관한 것으로, 특히 마스크 수를 감소하기 위한 OLED 표시 장치의 제조 방법에 관한 것이다.

배경 기술

[0002] 최근 디지털 데이터를 이용하여 영상을 표시하는 평판 표시 장치로는 액정을 이용한 액정 표시 장치(Liquid Crystal Display; LCD), 유기 발광 다이오드(Organic Light Emitting Diode; 이하 OLED)를 이용한 OLED 표시 장치 등이 대표적이다.

[0003] 이들 중 OLED 표시 장치는 전자와 정공의 재결합으로 유기 발광층을 발광시키는 자발광 소자로 휘도가 높고 구동 전압이 낮으며, 응답 시간이 수 마이크로 초(μs) 정도로 동화상 구현이 쉽고, 시야각 제한이 없으며 저온에서도 안정적이라는 장점이 있으며, 박막화가 가능하여 차세대 표시 장치로 기대되고 있다.

[0004] OLED 표시 장치를 구성하는 다수의 서브 화소 각각은 애노드 및 캐소드 사이의 유기 발광층으로 구성된 OLED 소자와, OLED 소자를 독립적으로 구동하는 화소 회로를 구비한다. 상기 화소 회로는 데이터 전압을 스토리지 커패시터에 공급하는 스위칭 트랜지스터(Thin Film Transistor; TFT)와, 스토리지 커패시터에 충전된 구동 전압에 따라 구동 전류를 제어하여 OLED 소자로 공급하는 구동 트랜지스터 등을 포함하고, OLED 소자는 구동 전류에 비례하는 광을 발생한다.

- [0005] 이러한 구조의 OLED 표시 장치에서 특히 구동 트랜지스터는 OLED 소자에 흐르는 전류의 양을 조절하여 영상의 계조를 표시하도록 하는 것으로서 화상 품질에 중요한 역할을 한다.
- [0006] 그러나, 하나의 표시 패널 내에서도, 공정 편차와 경시 변화의 이유로, 각 화소 간 구동 트랜지스터의 전기적 특성 편차, 즉 문턱전압(V_{th}) 및 전자 이동도(mobility)의 편차가 발생하며, 각 OLED 소자들에 흐르는 전류가 일정하지 않아 원하는 계조를 구현하지 못하는 문제가 발생하게 된다.
- [0007] 이를 해결하기 위하여, OLED 표시 장치는 각 화소의 구동 트랜지스터의 특성을 센싱하고 센싱값을 이용하여 각 화소에 공급될 데이터를 보상하는 방법을 이용하고 있다.
- [0008] 각 서브 화소의 구동 트랜지스터의 문턱 전압(V_{th}) 및 이동도의 변화량을 센싱하기 위한 서브-화소의 회로적 구성을 설명하면 다음과 같다.
- [0009] 도 1은 일반적인 구동 트랜지스터의 문턱 전압(V_{th}) 변화량을 센싱하기 위한 서브-화소의 회로적 구성도이다.
- [0010] 일반적인 OLED 표시 장치의 각 서브-화소는, 도 1에 도시한 바와 같이, 유기 발광 다이오드(OLED: Organic Light Emitting Diode)와, 상기 유기 발광 다이오드는 구동하는 화소 회로를 구비한다.
- [0011] 상기 화소 회로는 제 1 및 제 2 스위칭 TFT(ST1, ST2), 스토리지 커패시터(Cst), 및 구동 TFT(DT)를 포함한다.
- [0012] 상기 제 1스위칭 TFT(ST1)는 스캔 신호(Scan)에 응답하여 데이터(DATA) 전압을 상기 스토리지 커패시터(Cst)에 충전한다. 상기 구동 TFT(DT)는 상기 스토리지 커패시터(Cst)에 충전된 데이터 전압에 따라 OLED로 공급되는 전류량을 제어하여 OLED의 발광량을 조절한다. 상기 제 2 스위칭 TFT(ST2)는 센싱(Sense) 신호에 응답하여 상기 구동 TFT(DT)의 문턱 전압 및 이동도를 센싱한다.
- [0013] 상기 유기 발광 다이오드(OLED)는 제1전극(예: 애노드 전극 또는 캐소드 전극), 유기 발광층 및 제2전극(예: 캐소드 전극 또는 애노드 전극) 등으로 이루어질 수 있다.
- [0014] 상기 스토리지 커패시터(Cst)는 상기 구동 TFT(DT)의 게이트 전극(gate)과 소오스 전극(source) 사이에 전기적으로 연결되어, 영상 신호 전압에 해당하는 데이터 전압 또는 이에 대응되는 전압을 한 프레임 시간 동안 유지해줄 수 있다.
- [0015] 이와 같은 OLED 표시 장치에서, 보상 및 발광을 위해 상기 스토리지 커패시터는 일정 용량(80fF) 이상 확보할 필요가 있다. 하지만, 고해상도로 갈수록 상기 스토리지 커패시터의 설계 면적 확보하기 어려워 상기 스토리지 커패시터의 면적이 감소하는 실정이다.
- [0016] 상기 스토리지 커패시터의 용량이 부족하면 OLED 휘도 저하 문제가 발생하게 된다.
- [0017] 상기 도 1에 도시한 서브-화소 중 구동 TFT와 스토리지 커패시터 및 OLED의 제조 방법을 설명하면 다음과 같다.
- [0018] 도 2(a) 내지 도 2(i)는 종래의 OLED 표시 장치의 공정 단면도이다.
- [0019] 도 2(a)에 도시한 바와 같이, 기판(1)상에 제 1 금속층을 증착하고, 노광/현상 및 식각 공정으로 상기 제 1 금속층을 선택적으로 제거하여, 구동 TFT 영역을 빛으로부터 보호하기 위한 광 차단 패턴(2)을 형성한다. 그리고, 상기 광 차단 패턴(2)을 포함한 기판(1) 전면에 버퍼층(3)을 형성한다.
- [0020] 도 2(b)에 도시한 바와 같이, 상기 버퍼층(3)상에 산화물 반도체층을 증착하고, 노광/현상 및 식각 공정으로 상기 산화물 반도체층을 선택적으로 제거하여 구동 TFT를 형성할 영역과 스토리지 커패시터를 형성할 영역에 제 1 및 제 2 활성층(4a, 4b)을 형성한다.
- [0021] 도 2(c)에 도시한 바와 같이, 상기 제 1 및 제 2 활성층(4a, 4b)을 포함한 기판 전면에 게이트 절연층 및 제 2 금속층을 차례로 증착하고, 노광/현상 및 건식 식각 공정으로 상기 게이트 절연층 및 상기 제 2 금속층을 선택적으로 제거하여 상기 제 1 활성층 상측에 게이트 절연층(5) 사이에 두고 구동 TFT의 게이트 전극(6) 및 패드 영역에 제 1 게이트 패드(6a)를 형성한다.
- [0022] 이 때, 상기 제 1 게이트 절연층 및 상기 제 2 금속층을 건식 식각으로 선택적으로 제거하면, 상기 건식 식각의 에너지에 의해 상기 게이트 전극(6)으로부터 노출된 상기 제 1 및 제 2 활성층(4a, 4b)의 산화물 반도체층으로부터 산소 입자가 방출된다. 따라서, 상기 게이트 전극(6)으로부터 노출된 상기 제 1 및 제 2 활성층(4a, 4b)은 도체가 되어, 구동 TFT의 소오스 영역(4c) 및 드레인 영역(4d)과 스토리지 커패시터의 제 1 전극(4f)이 된다. 여기서 활성층(4e)은 구동 TFT의 채널 영역이다.

- [0023] 도 2(d)에 도시한 바와 같이, 상기 게이트 전극(6) 및 제 1 게이트 패드(6a)를 포함한 기관 전면에서 제 1 층간 절연막(7)을 형성하고, 상기 제 1 층간 절연막(7)위에 제 3 금속층을 증착하고 노광/현상 및 식각 공정으로 상기 제 3 금속층을 선택적으로 제거하여 상기 스토리지 커패시터의 제 1 전극(4f) 상측에 스토리지 커패시터의 제 2 전극(8)을 형성한다.
- [0024] 도 2(e)에 도시한 바와 같이, 상기 스토리지 커패시터의 제 2 전극(8)을 포함한 기관 전면에서 제 2 층간 절연막(9)을 형성하고, 노광/현상 및 식각 공정으로 상기 제 1 및 제 2 층간 절연막(9)을 선택적으로 제거하여, 상기 제 1 게이트 패드(6a), 구동 TFT의 소오스 영역(4c) 및 드레인 영역(4d), 상기 광 차단 패턴(2) 및 상기 스토리지 커패시터의 제 2 전극(8) 상에 제 1 내지 제 5 콘택 홀(9a, 9b, 9c, 9d, 9e)을 형성한다.
- [0025] 도 2(f)에 도시한 바와 같이, 노광/현상 및 식각 공정으로 상기 광 차단 패턴(2) 상측의 버퍼층(3)을 선택적으로 제거하여, 제 6 콘택 홀(9f)을 형성한다.
- [0026] 도 2(g)에 도시한 바와 같이, 상기 제 2 층간 절연막(9)상에 제 4 금속층을 증착하고, 노광/현상 및 식각 공정으로 상기 제 4 금속층을 선택적으로 제거하여, 제 2 게이트 패드(10a), 소오스 전극(10b) 및 드레인 전극(10c)을 형성한다.
- [0027] 이 때 상기 제 2 게이트 패드(10a)는 상기 제 1 콘택 홀(9a)을 통해 제 1 게이트 패드(6a)와 연결된다. 상기 소오스 전극(10b)은 제 2 콘택 홀(9b)을 통해 상기 소오스 영역(4c)에 연결된다. 상기 드레인 전극(10c)은 상기 제 3 콘택 홀(9c)을 통해 드레인 영역(4d)에 연결되고, 상기 제 4 및 제 6 콘택 홀(9d, 9f)을 통해 상기 광 차단 패턴(2)에 연결되며, 상기 제 5 콘택 홀(9e)을 통해 상기 스토리지 커패시터의 제 2 전극(8)에 연결된다.
- [0028] 그리고, 상기 제 2 게이트 패드(10a), 상기 소오스 전극(10b) 및 상기 드레인 전극(10c)을 포함한 기관 전면에서 보호막(11)을 형성한다.
- [0029] 상기 도 2(g)에 도시한 바와 같이, 상기 드레인 전극(10c)을 통해 상기 광 차단 패턴(2)과 상기 스토리지 커패시터의 제 2 전극(8)이 전기적으로 연결되므로, 상기 스토리지 커패시터의 제 1 전극(4f) 상하부에 상기 제 1 층간 절연막(7)과 상기 버퍼층(2)을 사이에 두고 상기 스토리지 커패시터의 제 2 전극이 형성되는 구성을 갖는다.
- [0030] 도 2(h)에 도시한 바와 같이, 상기 보호막(11) 상에 오버 코트층(12)을 증착하고, 노광/현상 및 식각 공정으로 상기 보호막(11) 및 상기 오버 코트층(12)을 선택적으로 제거하여, 상기 드레인 전극(10c) 상에 제 7 콘택 홀(13b)을 형성한다.
- [0031] 도 2(i)에 도시한 바와 같이, 상기 오버 코트층(12) 상에 제 5 금속층을 증착하고, 노광/현상 및 식각 공정으로 상기 제 5 금속층을 선택적으로 제거하여, 상기 제 7 콘택 홀(13b)을 통해 상기 드레인 전극(10c)에 전기적으로 연결되도록 OLED의 제 1 전극(14)을 형성한다.
- [0032] 기관 전면에서 뱅크층(15)을 형성하고, 상기 제 1 전극(14)상에 뱅크 홀을 형성한 후, 발광층(16)과 OLED의 제 2 전극(17)을 차례로 형성한다.
- [0033] 이와 같이, 좁은 면적에서 스토리지 커패시터의 용량을 확보하기 위하여, 도 2g에 도시한 바와 같이, 상기 스토리지 커패시터의 제 1 전극 상하부에 상기 제 1 층간 절연막과 상기 버퍼층을 사이에 두고 상기 스토리지 커패시터의 제 2 전극이 형성되는 구성을 갖도록 형성한다.
- [0034] 그러나, 이와 같은 종래의 OLED 표시 장치의 제조 방법에 있어서는 상기 스토리지 커패시터의 제 2 전극을 형성하기 위한 별도의 마스크가 추가되고, 상기 드레인 전극과 상기 스토리지 커패시터의 제 2 전극을 연결하기 위한 콘택 홀이 더 추가된다. 따라서 공정이 복잡해 지고, 콘택 홀의 과다로 인해 노광/현상 공정에서 감광막 잔막이 남게되어 불량률이 발생하게 된다.

발명의 내용

해결하려는 과제

- [0035] 본 발명은 이와 같은 문제점을 해결하기 위해 안출한 것으로, 마스크 수 및 콘택 홀 수를 감소시킬 수 있는 OLED 표시 장치의 제조 방법을 제공하는데 그 목적이 있다.

과제의 해결 수단

- [0036] 상기와 같은 목적을 달성하기 위한 본 발명의 실시예에 따른 OLED 표시 장치의 제조 방법은, 스토리지 커패시터의 제 1 전극 상측에 별도의 스토리지 커패시터의 제 2 전극을 형성하지 않고, 상기 드레인 전극을 연장 형성하여 스토리지 커패시터의 제 2 전극으로 대체함에 그 특징이 있다.
- [0037] 또한, 상기와 같은 목적을 달성하기 위한 본 발명의 실시예에 따른 OLED 표시 장치의 제조 방법은, 기판상에 구동 TFT 영역을 보호하기 위한 광 차단 패턴을 형성하고 상기 광 차단 패턴을 포함한 기판 전면에 버퍼층을 형성하는 단계; 상기 구동 TFT 영역에 제 1 활성층을 형성하고 스토리지 커패시터 영역에 제 2 활성층을 형성하는 단계; 상기 제 1 활성층 상측에 게이트 절연층 사이에 두고 구동 TFT의 게이트 전극을 형성하고, 패드 영역에 제 1 게이트 패드를 형성하며, 상기 게이트 전극으로부터 노출된 상기 제 1 활성층을 도체화하여 구동 TFT의 소오스 영역 및 드레인 영역을 형성하고 상기 제 2 활성층을 도체화하여 스토리지 커패시터의 제 1 전극을 형성하는 단계; 상기 게이트 전극을 포함한 기판 전면에 층간 절연막을 형성하고, 상기 제 1 게이트 패드, 상기 구동 TFT의 소오스 영역 및 드레인 영역, 그리고 상기 광 차단 패턴 상에 제 1 내지 제 4 콘택 홀을 형성하고, 상기 스토리지 커패시터의 제 1 전극 상측의 상기 층간 절연막을 소정 두께 제거하는 단계; 상기 광 차단 패턴 상측의 상기 버퍼층을 선택적으로 제거하여 제 5 콘택 홀을 형성하는 단계; 상기 층간 절연막 상에 제 2 게이트 패드, 소오스 전극 및 드레인 전극을 형성하는 단계를 포함하고, 상기 드레인 전극은 상기 스토리지 커패시터의 제 1 전극 상측까지 연장됨에 또 다른 특징이 있다.
- [0038] 여기서, 상기 드레인 전극은 상기 제 3 콘택 홀을 통해 드레인 영역에 연결되고, 상기 제 4 콘택 홀 및 제 5 콘택 홀을 통해 상기 광 차단 패턴에 연결됨을 특징으로 한다.
- [0039] 상기 제 1 내지 제 4 콘택 홀을 형성하고 상기 스토리지 커패시터의 제 1 전극 상측의 상기 층간 절연막을 소정 두께 제거하는 단계는, 하프톤 마스크를 이용하여 진행함을 특징으로 한다.
- [0040] 상기 제 1 및 제 2 활성층은 산화물 반도체 물질로 형성되고, 상기 게이트 전극 및 게이트 절연층 형성 시, 상기 게이트 전극으로부터 노출된 상기 제 1 활성층 및 상기 제 2 활성층은 상기 산화물 반도체 물질의 산소 입자가 방출되어 도체화됨을 특징으로 한다.
- [0041] 또한, 상기 제 2 게이트 패드, 상기 소오스 전극 및 상기 드레인 전극을 포함한 기판 전면에 보호막 및 오버 코트층을 차례로 형성하는 단계; 상기 오버 코트층 및 상기 보호막을 선택적으로 제거하여, 상기 드레인 전극 상에 제 6 콘택 홀을 형성하는 단계; 상기 제 6 콘택 홀을 통해 상기 드레인 전극에 전기적으로 연결되도록 상기 오버 코트층 상에 OLED의 제 1 전극을 형성하는 단계; 및 상기 기판 전면에 뱅크층을 형성하고, 상기 제 1 전극 상에 뱅크 홀을 형성한 후, 발광층과 OLED의 제 2 전극을 차례로 형성하는 단계를 더 포함함을 특징으로 한다.

발명의 효과

- [0042] 상기와 같은 특징을 갖는 본 발명에 따른 OLED 표시 장치의 제조 방법에 있어서는 다음과 같은 효과가 있다.
- [0043] 즉, 스토리지 커패시터의 제 1 전극 상측에 별도의 스토리지 커패시터의 제 2 전극을 형성하지 않고, 상기 드레인 전극을 연장 형성하여 스토리지 커패시터의 제 2 전극으로 대체하므로 마스크를 줄일 수 있다.
- [0044] 또한, 상기 스토리지 커패시터의 제 1 전극 상측에 별도의 스토리지 커패시터의 제 2 전극을 형성하지 않으므로, 상기 드레인 전극과 상기 스토리지 커패시터의 제 2 전극을 연결하기 위한 콘택 홀을 더 추가할 필요가 없으므로, 공정이 단순화되고, 노광/현상 공정에서 감광막의 잔막에 의한 불량 발생을 방지할 수 있다.
- [0045] 그리고, 스토리지 커패시터 영역 상측의 층간 절연막을 소정 두께를 갖도록 제거하므로, 상기 드레인 전극을 연장 형성하여 스토리지 커패시터의 제 2 전극으로 대체하더라도 스토리지 커패시터 용량은 종래와 같이 유지될 수 있다.

도면의 간단한 설명

- [0046] 도 1은 일반적인 구동 트랜지스터의 문턱 전압(V_{th}) 변화량을 센싱하기 위한 일 서브 화소의 회로적 구성도
- 도 2(a) 내지 도 2(i)는 종래의 OLED 표시 장치의 공정 단면도
- 도 3(a) 내지 도 3(h)는 본 발명의 실시예에 따른 OLED 표시 장치의 공정 단면도
- 도 4(a) 내지 도 4(b)는 본 발명의 실시예에 따른 OLED 표시 장치의 공정에서, 도 3(d)의 공정을 보다 구체적으로 나타낸 공정 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0047] 상기와 같은 특징을 갖는 본 발명에 따른 OLED 표시 장치의 제조 방법을 첨부된 도면을 참조하여 보다 상세히 설명하면 다음과 같다.
- [0048] 도 3(a) 내지 도 3(h)는 본 발명의 실시예에 따른 OLED 표시 장치의 공정 단면도이고, 도 4(a) 내지 도 4(b)는 본 발명의 실시예에 따른 OLED 표시 장치의 공정에서, 도 3(d)의 공정을 보다 구체적으로 나타낸 공정 단면도이다.
- [0049] 도 3(a)에 도시한 바와 같이, 기판(21)상에 제 1 금속층을 증착하고, 노광/현상 및 식각 공정으로 상기 제 1 금속층을 선택적으로 제거하여, 구동 TFT 영역을 빛으로부터 보호하기 위한 광 차단 패턴(22)을 형성한다. 그리고, 상기 광 차단 패턴(22)을 포함한 기판(21) 전면에 버퍼층(23)을 형성한다.
- [0050] 도 3(b)에 도시한 바와 같이, 상기 버퍼층(23)상에 산화물 반도체층을 증착하고, 노광/현상 및 식각 공정으로 상기 산화물 반도체층을 선택적으로 제거하여 구동 TFT를 형성할 영역과 스토리지 커패시터를 형성할 영역에 제 1 및 제 2 활성층(24a, 24b)을 형성한다.
- [0051] 도 3(c)에 도시한 바와 같이, 상기 제 1 및 제 2 활성층(24a, 24b)을 포함한 기판 전면에서 게이트 절연층 및 제 2 금속층을 차례로 증착하고, 노광/현상 및 건식 식각 공정으로 상기 게이트 절연층 및 상기 제 2 금속층을 선택적으로 제거하여 상기 제 1 활성층 상측에 게이트 절연층(25) 사이에 두고 구동 TFT의 게이트 전극(26) 및 패드 영역에 제 1 게이트 패드(26a)를 형성한다.
- [0052] 이 때, 상기 상기 게이트 절연층 및 상기 제 2 금속층을 건식 식각으로 선택적으로 제거하면, 상기 건식 식각의 에너지에 의해 상기 게이트 전극(26)으로부터 노출된 상기 제 1 및 제 2 활성층(24a, 24b)의 산화물 반도체층으로부터 산소 입자가 방출된다. 따라서, 상기 게이트 전극(26)으로부터 노출된 상기 제 1 및 제 2 활성층(24a, 24b)은 도체가 되어, 구동 TFT의 소오스 영역(24c) 및 드레인 영역(24d)과 스토리지 커패시터의 제 1 전극(24f)이 된다. 여기서 활성층(24e)은 구동 TFT의 채널 영역이다.
- [0053] 도 3(d)에 도시한 바와 같이, 상기 게이트 전극(26) 및 제 1 게이트 패드(26a)를 포함한 기판 전면에서 제 1 층간 절연막(27)을 형성하고, 노광/현상 및 식각 공정으로 상기 제 1 층간 절연막(27)을 선택적으로 제거하여, 상기 제 1 게이트 패드(26a), 구동 TFT의 소오스 영역(24c) 및 드레인 영역(24d), 및 상기 광 차단 패턴(22) 상에 제 1 내지 제 4 콘택 홀(28a, 28b, 28c, 28e)을 형성한다. 그리고, 상기 스토리지 커패시터의 제 1 전극(24f) 상측의 상기 제 1 층간 절연막(27)을 소정 두께 제거한다(28d 참조).
- [0054] 상기 도 3(d)에서의 노광/현상 및 식각 공정은 하프톤 마스크(Half tone mask)를 이용하여 진행한다.
- [0055] 이를 도 4를 참조하여 보다 구체적으로 설명하면 다음과 같다.
- [0056] 도 4(a)에 도시한 바와 같이, 상기 게이트 전극(26) 및 제 1 게이트 패드(26a)를 포함한 기판 전면에서 제 1 층간 절연막(27)을 형성하고, 상기 제 1 층간 절연막(27)상에 감광막(P/R)을 코팅한다.
- [0057] 그리고, 하프톤 마스크(Mask)를 이용하여 상기 감광막(P/R)을 노광 및 현상한다.
- [0058] 상기 하프톤 마스크(Mask)는 상기 제 1 게이트 패드(26a) 영역, 상기 구동 TFT의 소오스 영역(24c) 및 드레인 영역(24d) 및 상기 광 차단 패턴(22) 영역에 상응하는 부분에는 빛을 투과하는 투과 영역을 갖고, 상기 스토리지 커패시터의 제 1 전극(24f) 상측에 상응하는 부분은 빛을 반 투과하는 반투과 영역을 갖고 나머지 부분은 빛을 차단하는 차단 영역을 갖는다.
- [0059] 이와 같이 구성된 하프톤 마스크를 이용하여 노광 및 현상하면, 상기 제 1 게이트 패드(26a) 영역, 상기 구동 TFT의 소오스 영역(24c) 및 드레인 영역(24d) 및 상기 광 차단 패턴(22) 영역에 상응하는 부분의 상기 감광막(P/R)은 모두 제거되고, 상기 스토리지 커패시터의 제 1 전극(24f) 상측에 상응하는 부분의 상기 감광막(P/R)은 투과 영역보다는 두껍고 차단 영역보다는 얇게 패터닝된다.
- [0060] 도 4(b)에 도시한 바와 같이, 상기와 같이 패터닝된 상기 감광막(P/R)을 마스크로 이용하여 상기 제 1 층간 절연막(27)을 선택적으로 제거하여, 상기 제 1 게이트 패드(26a), 구동 TFT의 소오스 영역(24c) 및 드레인 영역(24d), 그리고 상기 광 차단 패턴(22) 상에 제 1 내지 제 4 콘택 홀(28a, 28b, 28c, 28e)을 형성한다.
- [0061] 그리고, 상기 감광막(P/R)을 애싱(ashing)하여 상기 얇은 두께로 패터닝된 상기 감광막(P/R)을 제거한다.
- [0062] 이와 같이 애싱 처리된 상기 감광막(P/R)을 마스크로 이용하여 상기 스토리지 커패시터의 제 1 전극(24f) 상측

의 상기 제 1 층간 절연막(27)을 소정 두께 제거한다 (28d 참조). 그리고 상기 남아있는 감광막(P/R)을 모두 제거한다.

[0063] 도 3(e)에 도시한 바와 같이, 노광/현상 및 식각 공정으로 상기 광 차단 패턴(22) 상측의 버퍼층(23)을 선택적으로 제거하여, 제 5 콘택 홀(29)을 형성한다.

[0064] 도 3(f)에 도시한 바와 같이, 상기 제 1 층간 절연막(27)상에 제 4 금속층을 증착하고, 노광/현상 및 건식 식각 공정으로 상기 제 4 금속층을 선택적으로 제거하여, 제 2 게이트 패드(30a), 소오스 전극(30b) 및 드레인 전극(30c)을 형성한다.

[0065] 이 때, 상기 제 2 게이트 패드(30a)은 상기 제 1 콘택 홀(28a)을 통해 제 1 게이트 패드(26a)와 연결된다. 상기 소오스 전극(30b)은 제 2 콘택 홀(28b)을 통해 상기 소오스 영역(24c)에 연결된다. 상기 드레인 전극(30c)은 상기 제 3 콘택 홀(28c)을 통해 드레인 영역(24d)에 연결되고, 상기 제 4 콘택 홀(28e) 및 제 5 콘택 홀(29)을 통해 상기 광 차단 패턴(2)에 연결된다.

[0066] 또한, 상기 드레인 전극(30c)은 상기 스토리지 커패시터의 제 1 전극(24f) 상측까지 연장되어, 스토리지 커패시터를 형성한다. 즉, 상기 상기 스토리지 커패시터의 제 1 전극(24f)으로 하고, 상기 스토리지 커패시터의 제 1 전극(24f) 상측의 얇은 두께로 패터닝된 상기 층간 절연막(27)을 유전체층으로하고, 상기 스토리지 커패시터의 제 1 전극(24f) 상측까지 연장되는 상기 드레인 전극(30c)을 스토리지 커패시터의 제 2 전극으로 하여 스토리지 커패시터가 형성된다.

[0067] 또한, 도 3(f)에 도시한 바와 같이, 상기 드레인 전극(30c)을 통해 상기 광 차단 패턴(22)과 전기적으로 연결되므로, 상기 스토리지 커패시터의 제 1 전극(24f) 상하부에 상기 제 1 층간 절연막(27)과 상기 버퍼층(22)을 사이에 두고 상기 스토리지 커패시터의 제 2 전극이 형성되는 구성을 갖는다.

[0068] 그리고, 상기 제 2 게이트 패드(30a), 상기 소오스 전극(30b) 및 상기 드레인 전극(30c)을 포함한 기관 전면에 보호막(31)을 형성한다.

[0069] 도 3(g)에 도시한 바와 같이, 상기 보호막(31) 상에 오버 코트층(32)을 증착하고, 노광/현상 및 건식 식각 공정으로 상기 오버 코트층(32) 및 상기 보호막(31)을 선택적으로 제거하여, 상기 드레인 전극(30c) 상에 제 6 콘택 홀(33b)을 형성한다.

[0070] 도 3(h)에 도시한 바와 같이, 상기 오버 코트층(32) 상에 제 5 금속층을 증착하고, 노광/현상 및 건식 식각 공정으로 상기 제 5 금속층을 선택적으로 제거하여, 상기 제 6 콘택 홀(33b)을 통해 상기 드레인 전극(30c)에 전기적으로 연결되도록 OLED의 제 1 전극(34)을 형성한다.

[0071] 기관 전면에 뱅크층(35)을 형성하고, 상기 제 1 전극(34)상에 뱅크 홀을 형성한 후, 발광층(36)과 OLED의 제 2 전극(37)을 차례로 형성한다.

[0072] 이상에서 설명한 바와 같이, 본 발명에 따른 OLED 표시 장치의 제조 방법에 있어서는, 상기 스토리지 커패시터의 제 1 전극 상측에 별도의 스토리지 커패시터의 제 2 전극을 형성하지 않고, 상기 드레인 전극을 연장 형성하여 스토리지 커패시터의 제 2 전극으로 대체하므로, 마스크를 줄일 수 있다.

[0073] 또한, 상기 스토리지 커패시터의 제 1 전극 상측에 별도의 스토리지 커패시터의 제 2 전극을 형성하지 않으므로, 상기 드레인 전극과 상기 스토리지 커패시터의 제 2 전극을 연결하기 위한 콘택 홀을 더 추가할 필요가 없으므로, 공정이 단순화되고, 노광/현상 공정에서 감광막의 잔막에 의한 불량 발생을 방지할 수 있다.

[0074] 그리고, 스토리지 커패시터 영역 상측의 층간 절연막을 소정 두께를 갖도록 제거하므로, 상기 드레인 전극을 연장 형성하여 스토리지 커패시터의 제 2 전극으로 대체하더라도 스토리지 커패시터 용량은 종래와 같이 유지될 수 있다.

[0075] 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

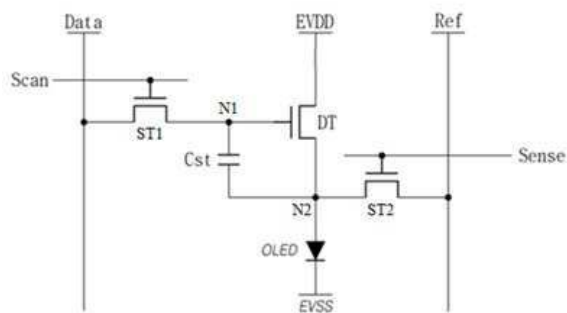
부호의 설명

[0076] 21: 기관 22: 광 차단 패턴

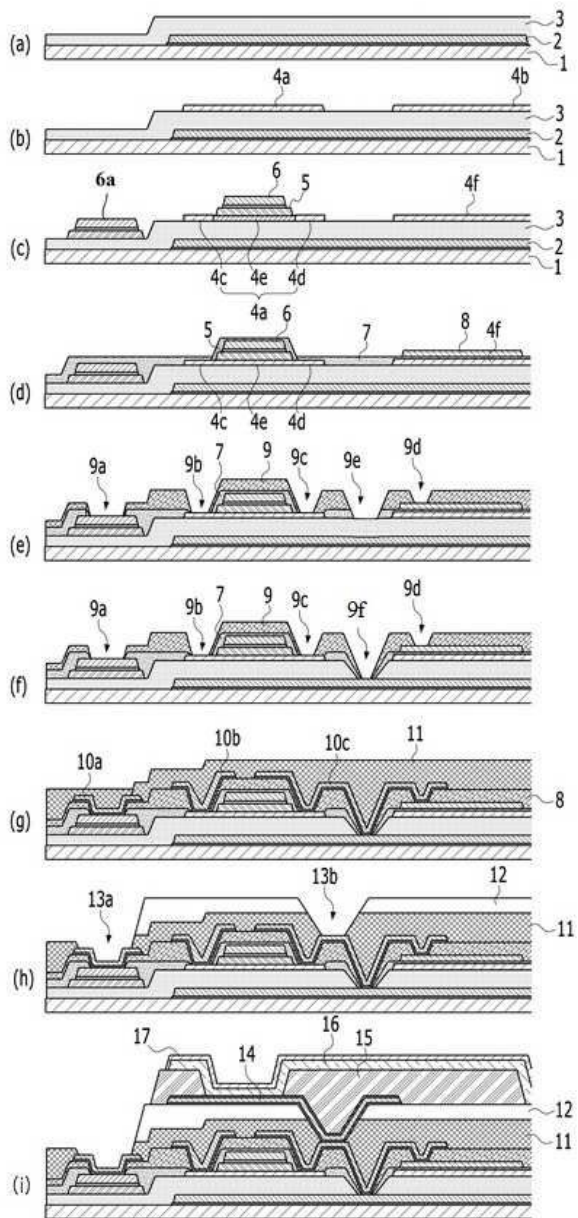
23: 버퍼층 24a, 24b: 활성층
 24c: 소오스 영역 24d: 드레인 영역
 24e: 채널 영역 24f: 스토리지 커패시터의 제 1 전극
 25: 게이트 절연층 26: 게이트 전극
 26a, 30a: 게이트 패드 27: 층간 절연막
 28a, 28b, 28c, 28e, 29, 33b: 콘택 홀
 30b: 소오스 전극 30c: 드레인 전극
 31: 보호막 32: 오버 코트층
 34: OLED의 제 1 전극 35: बैं크층
 36: 발광층 37: OLED의 제 2 전극

도면

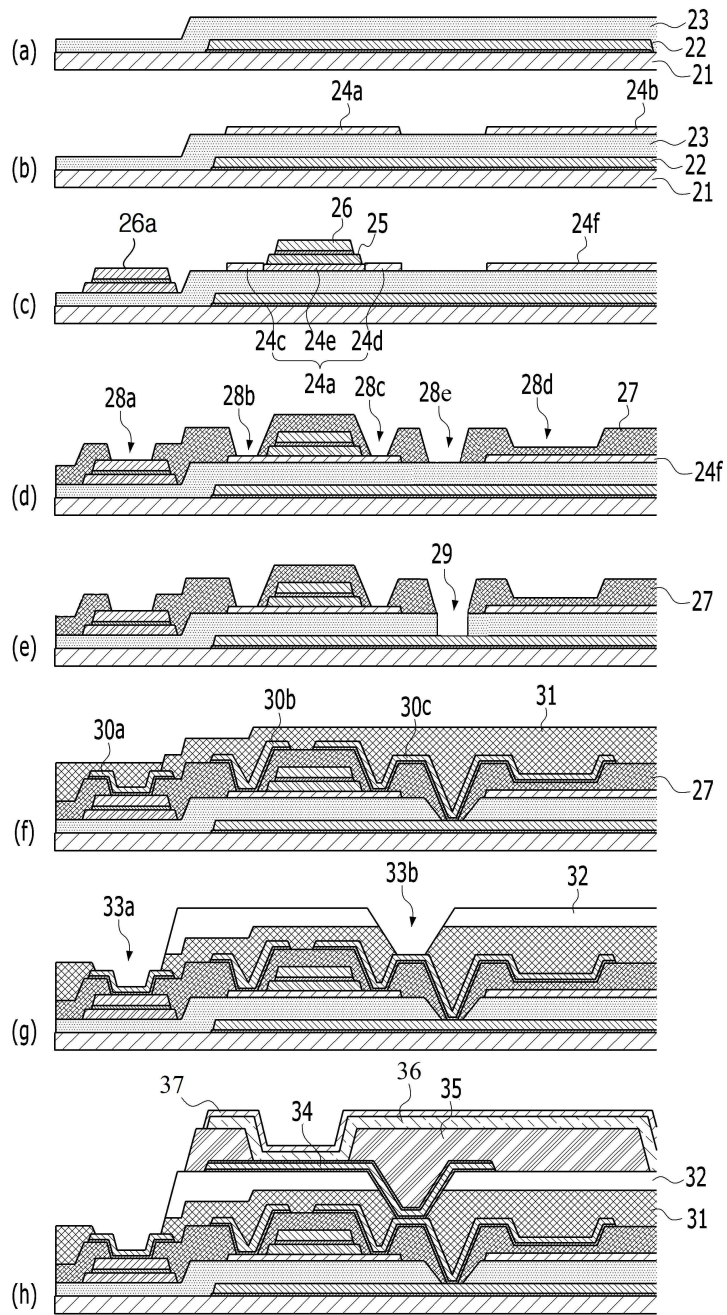
도면1



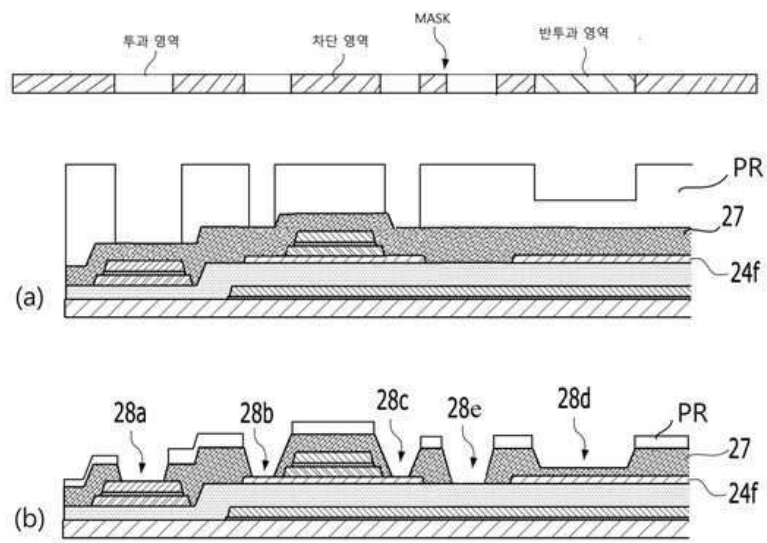
도면2



도면3



도면4



专利名称(译)	OLED显示装置的制造方法		
公开(公告)号	KR1020190075443A	公开(公告)日	2019-07-01
申请号	KR1020170177042	申请日	2017-12-21
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	윤재웅 손기민 신헌기		
发明人	윤재웅 손기민 신헌기		
IPC分类号	H01L51/56 H01L27/32 H01L51/52		
CPC分类号	H01L51/56 H01L27/3258 H01L27/3262 H01L27/3265 H01L51/5203 H01L51/5253 H01L51/5281		
代理人(译)	Bakyoungbok		
外部链接	Espacenet		

摘要(译)

本发明涉及一种OLED显示装置的制造方法，该OLED显示装置能够减少掩模和接触孔的数量，并且在不在存储电容器的第一电极上形成单独的存储电容器的第二电极的情况下延伸漏电极。形成为应付存储电容器的第二电极。

