



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0093188
(43) 공개일자 2018년08월21일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01) H01L 51/52 (2006.01)
(52) CPC특허분류
H01L 27/3258 (2013.01)
H01L 27/3276 (2013.01)
(21) 출원번호 10-2017-0018720
(22) 출원일자 2017년02월10일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
최철현
경기도 용인시 기흥구 용구대로 1842, 112동 804호 (보라동, 보라마을 현대 모닝사이드)
(74) 대리인
윤여광, 허창준, 염주석

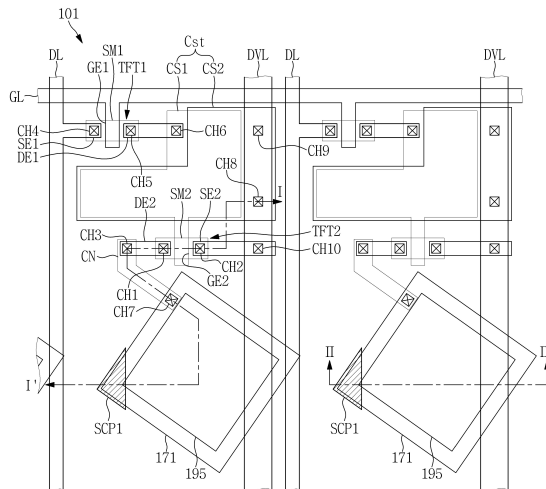
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 유기 발광 표시 장치

(57) 요약

기판, 상기 기판 상에 배치된 제1 보호막, 상기 제1 보호막 상에 배치된 도전성 라인, 상기 제1 보호막 상에 상기 도전성 라인과 이격되어 배치된 제1 단차 보상 패턴, 상기 도전성 라인 및 상기 제1 단차 보상 패턴 상에 배치된 제2 보호막, 상기 제2 보호막 상에 배치되며, 상기 도전성 라인의 적어도 일부 및 상기 제1 단차 보상 패턴의 적어도 일부와 중첩하는 제1 전극, 상기 제1 전극 상에 배치된 유기 발광층, 및 상기 유기 발광층 상에 배치된 제2 전극을 포함하며, 상기 제1 전극과 중첩하는 상기 도전성 라인의 일변을 제1 변, 상기 제1 전극과 중첩하는 상기 도전성 라인의 타변을 제2 변, 및 상기 제1 전극과 중첩하는 상기 제1 단차 보상 패턴의 적어도 일변을 제3 변이라 할 때, 상기 제1 변은 상기 제2 변과 서로 다른 길이를 갖는 유기 발광 표시 장치를 제공한다.

대표도 - 도1



(52) CPC특허분류
H01L 51/5206 (2013.01)

명세서

청구범위

청구항 1

기관;

상기 기관 상에 배치된 제1 보호막;

상기 제1 보호막 상에 배치된 도전성 라인;

상기 제1 보호막 상에 상기 도전성 라인과 이격되어 배치된 제1 단차 보상 패턴;

상기 도전성 라인 및 상기 제1 단차 보상 패턴 상에 배치된 제2 보호막;

상기 제2 보호막 상에 배치되며, 상기 도전성 라인의 적어도 일부 및 상기 제1 단차 보상 패턴의 적어도 일부와 중첩하는 제1 전극;

상기 제1 전극 상에 배치된 유기 발광층; 및

상기 유기 발광층 상에 배치된 제2 전극;을 포함하며,

상기 제1 전극과 중첩하는 상기 도전성 라인의 일변을 제1 변, 상기 제1 전극과 중첩하는 상기 도전성 라인의 타변을 제2 변, 및 상기 제1 전극과 중첩하는 상기 제1 단차 보상 패턴의 적어도 일변을 제3 변이라 할 때,

상기 제1 변은 상기 제2 변과 서로 다른 길이를 갖는 유기 발광 표시 장치.

청구항 2

제1 항에 있어서, 상기 제3 변은 상기 제1 변 및 상기 제2 변과 실질적으로 평행한 유기 발광 표시 장치.

청구항 3

제1 항에 있어서, 상기 제1 변 및 상기 제2 변의 길이 차는 상기 제3 변의 길이와 실질적으로 동일한 유기 발광 표시 장치.

청구항 4

제1 항에 있어서, 상기 제1 단차 보상 패턴은 평면상에서 다각 형태인 유기 발광 표시 장치.

청구항 5

제1 항에 있어서, 상기 제1 단차 보상 패턴은 플로팅 상태인 유기 발광 표시 장치.

청구항 6

제1 항에 있어서, 상기 제1 단차 보상 패턴은 상기 도전성 라인과 실질적으로 동일한 물질을 포함하는 유기 발광 표시 장치.

청구항 7

제1 항에 있어서, 상기 제1 단차 보상 패턴은 상기 도전성 라인과 실질적으로 동일한 두께를 갖는 유기 발광 표시 장치.

청구항 8

제1 항에 있어서, 상기 도전성 라인은 구동 전압 라인인 유기 발광 표시 장치.

청구항 9

제1 항에 있어서,

상기 제1 보호막 상에 배치되며, 적어도 일부가 상기 제1 전극과 중첩하는 제2 단차 보상 패턴 및 제3 단차 보상 패턴을 더 포함하며,

상기 제1 전극과 중첩하는 상기 제2 단차 보상 패턴의 적어도 일변을 제4 변, 및 상기 제1 전극과 중첩하는 상기 제3 단차 보상 패턴의 적어도 일변을 제5 변이라 할 때,

상기 제4 변 및 상기 제5 변이 상기 제1 변 및 상기 제2 변과 이루는 각은 90도인 유기 발광 표시 장치.

청구항 10

제9 항에 있어서, 상기 제4 변 및 상기 제5 변의 길이 합은 상기 제1 변의 길이 및 상기 제2 변의 길이 중 어느 하나와 실질적으로 동일한 유기 발광 표시 장치.

청구항 11

기판;

상기 기판 상에 배치된 제1 보호막;

상기 제1 보호막 상에 배치되며, 복수의 가로 라인과 복수의 세로 라인이 교차 배치된 메시 형태의 도전성 라인;

상기 제1 보호막 상에 상기 도전성 라인과 이격되어 배치된 단차 보상 패턴;

상기 도전성 라인 및 상기 단차 보상 패턴 상에 배치된 제2 보호막;

상기 제2 보호막 상에 배치되며, 상기 가로 라인의 적어도 일부, 상기 세로 라인의 적어도 일부, 및 상기 단차 보상 패턴의 적어도 일부와 중첩하는 제1 전극;

상기 제1 전극 상에 배치된 유기 발광층; 및

상기 유기 발광층 상에 배치된 제2 전극;을 포함하며,

상기 제1 전극과 중첩하는 상기 세로 라인의 일변을 제1 변, 상기 제1 전극과 중첩하는 상기 세로 라인의 타변을 제2 변, 상기 제1 전극과 중첩하는 상기 가로 라인의 일변을 제3 변, 상기 제1 전극과 중첩하는 상기 가로 라인의 타변을 제4 변, 및 상기 제1 전극과 중첩하는 상기 제1 단차 보상 패턴의 두 변을 제5 변과 제6 변이라 할 때,

상기 제1 변은 상기 제2 변과 서로 다른 길이를 갖고,

상기 제3 변은 상기 제4 변과 서로 다른 길이를 갖고,

상기 제5 변은 상기 제1 변 및 상기 제2 변과 실질적으로 평행하고,

상기 제6 변은 상기 제3 변 및 상기 제4 변과 실질적으로 평행한 유기 발광 표시 장치.

청구항 12

제11 항에 있어서, 상기 제1 변 및 상기 제2 변의 길이 차는 상기 제5 변의 길이와 실질적으로 동일한 유기 발광 표시 장치.

청구항 13

제11 항에 있어서, 상기 제3 변 및 상기 제4 변의 길이 차는 상기 제6 변의 길이와 실질적으로 동일한 유기 발광 표시 장치.

청구항 14

제11 항에 있어서, 상기 단차 보상 패턴은 평면상에서 다각 형태인 유기 발광 표시 장치.

청구항 15

제11 항에 있어서, 상기 단차 보상 패턴은 플로팅 상태인 유기 발광 표시 장치.

청구항 16

제11 항에 있어서, 상기 단차 보상 패턴은 상기 도전성 라인과 실질적으로 동일한 물질을 포함하는 유기 발광 표시 장치.

청구항 17

제11 항에 있어서, 상기 단차 보상 패턴은 상기 도전성 라인과 실질적으로 동일한 두께를 갖는 유기 발광 표시 장치.

청구항 18

제11 항에 있어서, 상기 도전성 라인은 구동 전압 라인인 유기 발광 표시 장치.

청구항 19

제11 항에 있어서, 상기 제1 전극의 일변과 상기 도전성 라인이 이루는 각은 예각인 유기 발광 표시 장치.

청구항 20

기관;

상기 기관 상에 배치된 제1 보호막;

상기 제1 보호막 상에 배치되며, 복수의 가로 라인과 복수의 세로 라인이 교차 배치된 메시 형태의 도전성 라인;

상기 제1 보호막 상에 상기 도전성 라인과 이격되어 배치된 연결 전극;

상기 도전성 라인 및 상기 연결 전극 상에 배치된 제2 보호막;

상기 제2 보호막 상에 배치되며, 상기 가로 라인의 적어도 일부, 상기 세로 라인의 적어도 일부, 및 상기 연결 전극의 적어도 일부와 중첩하는 제1 전극;

상기 제1 전극 상에 배치된 유기 발광층; 및

상기 유기 발광층 상에 배치된 제2 전극;을 포함하며,

상기 제1 전극과 중첩하는 상기 세로 라인의 일변을 제1 변, 상기 제1 전극과 중첩하는 상기 세로 라인의 타변을 제2 변, 상기 제1 전극과 중첩하는 상기 가로 라인의 일변을 제3 변, 상기 제1 전극과 중첩하는 상기 가로 라인의 타변을 제4 변, 및 상기 제1 전극과 중첩하는 상기 연결 전극의 두 변을 제5 변과 제6 변이라 할 때,

상기 제1 변은 상기 제2 변과 서로 다른 길이를 갖고,

상기 제3 변은 상기 제4 변과 서로 다른 길이를 갖고,

상기 제5 변은 상기 제1 변 및 상기 제2 변과 실질적으로 평행하고,

상기 제6 변은 상기 제3 변 및 상기 제4 변과 실질적으로 평행한 유기 발광 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 우수한 표시 특성을 갖는 유기 발광 표시 장치에 관한 것이다.

배경 기술

[0002] 유기 발광 표시 장치(organic light emitting display device)는 빛을 방출하는 유기 발광 소자(organic light emitting diode)를 이용하여 화상을 표시하는 자발광형 표시 장치이다. 유기 발광 표시 장치는 낮은 소비전력, 높은 휘도 및 높은 반응속도 등의 특성을 가지므로 현재 표시 장치로 주목 받고 있다.

[0003] 유기 발광 표시 장치는 유기 발광 소자를 포함하는 다층 구조를 갖는다. 이러한 구조로 인해, 유기 발광 소자에서 발생된 빛이 외부로 방출되는 과정에서, 시야각에 따른 색변이(color shift)가 발생할 수 있다.

[0004] 특히, 화소 전극의 하부가 균일하지 않거나 비대칭인 경우, 관찰 방향에 따라 시인되는 색상이 달라질 수 있다. 따라서, 유기 발광 표시 장치가 우수한 표시 품질을 가지도록 하기 위해, 시야각에 따른 색상의 편차를 방지하는 것이 필요하다.

발명의 내용

해결하려는 과제

[0005] 이에 본 발명은 우수한 표시 특성을 갖는 유기 발광 표시 장치를 제공하고자 한다.

과제의 해결 수단

[0006] 기관, 상기 기관 상에 배치된 제1 보호막, 상기 제1 보호막 상에 배치된 도전성 라인, 상기 제1 보호막 상에 상기 도전성 라인과 이격되어 배치된 제1 단차 보상 패턴, 상기 도전성 라인 및 상기 제1 단차 보상 패턴 상에 배치된 제2 보호막, 상기 제2 보호막 상에 배치되며, 상기 도전성 라인의 적어도 일부 및 상기 제1 단차 보상 패턴의 적어도 일부와 중첩하는 제1 전극, 상기 제1 전극 상에 배치된 유기 발광층, 및 상기 유기 발광층 상에 배치된 제2 전극을 포함하며, 상기 제1 전극과 중첩하는 상기 도전성 라인의 일변을 제1 변, 상기 제1 전극과 중첩하는 상기 도전성 라인의 타변을 제2 변, 및 상기 제1 전극과 중첩하는 상기 제1 단차 보상 패턴의 적어도 일변을 제3 변이라 할 때, 상기 제1 변은 상기 제2 변과 서로 다른 길이를 가질 수 있다.

[0007] 상기 제3 변은 상기 제1 변 및 상기 제2 변과 실질적으로 평행할 수 있다.

[0008] 상기 제1 변 및 상기 제2 변의 길이 차는 상기 제3 변의 길이와 실질적으로 동일할 수 있다.

[0009] 상기 제1 단차 보상 패턴은 평면상에서 다각 형태일 수 있다.

[0010] 상기 제1 단차 보상 패턴은 플로팅 상태일 수 있다.

[0011] 상기 제1 단차 보상 패턴은 상기 도전성 라인과 실질적으로 동일한 물질을 포함할 수 있다.

[0012] 상기 제1 단차 보상 패턴은 상기 도전성 라인과 실질적으로 동일한 두께를 가질 수 있다.

[0013] 상기 도전성 라인은 구동 전압 라인일 수 있다.

[0014] 상기 유기 발광 표시 장치는 상기 제1 보호막 상에 배치되며, 적어도 일부가 상기 제1 전극과 중첩하는 제2 단차 보상 패턴 및 제3 단차 보상 패턴을 더 포함하며, 상기 제1 전극과 중첩하는 상기 제2 단차 보상 패턴의 적어도 일변을 제4 변, 및 상기 제1 전극과 중첩하는 상기 제3 단차 보상 패턴의 적어도 일변을 제5 변이라 할 때, 상기 제4 변 및 상기 제5 변이 상기 제1 변 및 상기 제2 변과 이루는 각은 90도일 수 있다.

[0015] 상기 제4 변 및 상기 제5 변의 길이 합은 상기 제1 변의 길이 및 상기 제2 변의 길이 중 어느 하나와 실질적으로 동일할 수 있다.

[0016] 기관, 상기 기관 상에 배치된 제1 보호막, 상기 제1 보호막 상에 배치되며, 복수의 가로 라인과 복수의 세로 라인이 교차 배치된 메시 형태의 도전성 라인, 상기 제1 보호막 상에 상기 도전성 라인과 이격되어 배치된 단차 보상 패턴, 상기 도전성 라인 및 상기 단차 보상 패턴 상에 배치된 제2 보호막, 상기 제2 보호막 상에 배치되며, 상기 가로 라인의 적어도 일부, 상기 세로 라인의 적어도 일부, 및 상기 단차 보상 패턴의 적어도 일부와 중첩하는 제1 전극, 상기 제1 전극 상에 배치된 유기 발광층, 및 상기 유기 발광층 상에 배치된 제2 전극을 포함하며, 상기 제1 전극과 중첩하는 상기 세로 라인의 일변을 제1 변, 상기 제1 전극과 중첩하는 상기 세로 라인의 타변을 제2 변, 상기 제1 전극과 중첩하는 상기 가로 라인의 일변을 제3 변, 상기 제1 전극과 중첩하는 상기 가로 라인의 타변을 제4 변, 및 상기 제1 전극과 중첩하는 제1 단차 보상 패턴의 두 변을 제5 변과 제6 변이라 할 때, 상기 제1 변은 상기 제2 변과 서로 다른 길이를 갖고, 상기 제3 변은 상기 제4 변과 서로 다른 길이를 갖고, 상기 제5 변은 상기 제1 변 및 상기 제2 변과 실질적으로 평행하고, 상기 제6 변은 상기 제3 변 및 상기 제4 변과 실질적으로 평행한 유기 발광 표시 장치를 제공한다.

[0017] 상기 제1 변 및 상기 제2 변의 길이 차는 상기 제5 변의 길이와 실질적으로 동일할 수 있다.

[0018] 상기 제3 변 및 상기 제4 변의 길이 차는 상기 제6 변의 길이와 실질적으로 동일할 수 있다.

- [0019] 상기 단차 보상 패턴은 평면상에서 다각 형태일 수 있다.
- [0020] 상기 단차 보상 패턴은 플로팅 상태일 수 있다.
- [0021] 상기 단차 보상 패턴은 상기 도전성 라인과 실질적으로 동일한 물질을 포함할 수 있다.
- [0022] 상기 단차 보상 패턴은 상기 도전성 라인과 실질적으로 동일한 두께를 가질 수 있다.
- [0023] 상기 도전성 라인은 구동 전압 라인일 수 있다.
- [0024] 상기 제1 전극의 일변과 상기 도전성 라인이 이루는 각은 예각일 수 있다.
- [0025] 기관, 상기 기관 상에 배치된 제1 보호막, 상기 제1 보호막 상에 배치되며, 복수의 가로 라인과 복수의 세로 라인이 교차 배치된 메시 형태의 도전성 라인, 상기 제1 보호막 상에 상기 도전성 라인과 이격되어 배치된 연결 전극, 상기 도전성 라인 및 상기 연결 전극 상에 배치된 제2 보호막, 상기 제2 보호막 상에 배치되며, 상기 가로 라인의 적어도 일부, 상기 세로 라인의 적어도 일부, 및 상기 연결 전극의 적어도 일부와 중첩하는 제1 전극, 상기 제1 전극 상에 배치된 유기 발광층, 및 상기 유기 발광층 상에 배치된 제2 전극을 포함하며, 상기 제1 전극과 중첩하는 상기 세로 라인의 일변을 제1 변, 상기 제1 전극과 중첩하는 상기 세로 라인의 타변을 제2 변, 상기 제1 전극과 중첩하는 상기 가로 라인의 일변을 제3 변, 상기 제1 전극과 중첩하는 상기 가로 라인의 타변을 제4 변, 및 상기 제1 전극과 중첩하는 상기 연결 전극의 두 변을 제5 변과 제6 변이라 할 때, 상기 제1 변은 상기 제2 변과 서로 다른 길이를 갖고, 상기 제3 변은 상기 제4 변과 서로 다른 길이를 갖고, 상기 제5 변은 상기 제1 변 및 상기 제2 변과 실질적으로 평행하고, 상기 제6 변은 상기 제3 변 및 상기 제4 변과 실질적으로 평행한 유기 발광 표시 장치를 제공한다.

발명의 효과

- [0026] 본 발명에 따른 유기 발광 표시 장치는 화소 전극 하부에 단차 보상 패턴을 추가하여 화소 전극의 하부의 불균형 또는 비대칭을 해소함으로써 시야각에 따른 색변이(color shift)를 방지할 수 있다.

도면의 간단한 설명

- [0027] 도 1은 본 발명의 제1 실시예에 따른 유기 발광 표시 장치의 화소에 대한 평면도이다.
- 도 2는 도 1에 도시된 어느 한 화소의 회로도이다.
- 도 3은 도 1의 I-I'선에 따른 단면도이다.
- 도 4는 도 1의 II-II'선에 따른 단면도이다.
- 도 5는 도 1에서 구동 전압 라인, 단차 보상 패턴, 및 화소 전극만을 도시한 평면도이다.
- 도 6은 본 발명의 제2 실시예에 따른 구동 전압 라인, 단차 보상 패턴, 및 화소 전극만을 도시한 평면도이다.
- 도 7은 본 발명의 제3 실시예에 따른 구동 전압 라인, 단차 보상 패턴, 및 화소 전극만을 도시한 평면도이다.
- 도 8은 본 발명의 제4 실시예에 따른 유기 발광 표시 장치의 화소에 대한 평면도이다.
- 도 9는 본 발명의 제4 실시예에 따른 구동 전압 라인, 단차 보상 패턴, 및 화소 전극만을 도시한 평면도이다.
- 도 10은 본 발명의 제5 실시예에 따른 구동 전압 라인, 단차 보상 패턴, 및 화소 전극만을 도시한 평면도이다.
- 도 11은 본 발명의 제6 실시예에 따른 구동 전압 라인, 단차 보상 패턴, 및 화소 전극만을 도시한 평면도이다.

발명을 실시하기 위한 구체적인 내용

- [0028] 이하, 도면 및 실시예들을 중심으로 본 발명을 상세하게 설명한다. 그러나, 본 발명의 범위가 하기 설명하는 도면이나 실시예들에 의하여 한정되는 것은 아니다.
- [0029] 첨부된 도면들은 본 발명을 설명하기 위하여 예시적으로 선택된 것이다. 발명의 이해를 돕기 위하여 도면에서 각 구성 요소와 그 형상 등이 간략하게 그려지거나 또는 과장되어 그려지기도 하며, 실제 제품에 있는 구성 요소가 표현되지 않고 생략되기도 한다. 따라서 도면은 발명의 이해를 돕기 위한 것으로 해석되어야 한다. 한편, 도면에서 동일한 역할을 하는 요소들은 동일한 부호로 표시된다.

- [0030] 명세서 전체에서, 어떤 부분이 다른 부분과 '연결'되어 있다고 할 때, 이는 '직접적으로 연결'되어 있는 경우뿐 아니라, 그 중간에 다른 소자를 사이에 두고 '전기적으로 연결'되어 있는 경우도 포함한다. 또한 어떤 부분이 어떤 구성 요소를 '포함'한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성 요소를 제외하는 것이 아니라 다른 구성 요소를 더 포함할 수 있는 것을 의미한다.
- [0031] 또한, 어떤 층이나 구성 요소가 다른 층이나 또는 구성 요소의 '상'에 있다라고 기재되는 경우, 상기 어떤 층이나 구성 요소가 상기 다른 층이나 구성 요소와 직접 접촉하여 배치된 경우뿐만 아니라, 그 사이에 제3의 층이 개재되어 배치된 경우까지 모두 포함하는 의미이다.
- [0032] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 '위에' 있다고 할 때, 이는 다른 부분 '바로 위에' 있는 경우 뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 '바로 위에' 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다. 또한, 층, 막, 영역, 판 등의 부분이 다른 부분 '바로 아래에' 있다고 할 때, 이는 다른 부분 '바로 아래에' 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 '바로 아래에' 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- [0033] 공간적으로 상대적인 용어인 '아래(below)', '아래(beneath)', 하부(lower), '위(above)', '상부(upper)' 등은 도면에 도시되어 있는 바와 같이 하나의 소자 또는 구성 요소들과 다른 소자 또는 구성 요소들과의 상관관계를 용이하게 기술하기 위해 사용될 수 있다. 공간적으로 상대적인 용어는 도면에 도시되어 있는 방향에 더하여 사용시 또는 동작시 소자의 서로 다른 방향을 포함하는 용어로 이해되어야 한다. 예를 들면, 도면에 도시되어 있는 소자를 뒤집을 경우, 다른 소자의 '아래(below)' 또는 '아래(beneath)'로 기술된 소자는 다른 소자의 '위(above)'에 놓여질 수 있다. 따라서, 예시적인 용어인 '아래'는 아래와 위의 방향을 모두 포함할 수 있다. 소자는 다른 방향으로도 배향될 수 있고, 이에 따라 공간적으로 상대적인 용어들은 배향에 따라 해석될 수 있다.
- [0034] 본 명세서에서 제1, 제2, 제3 등의 용어는 다양한 구성 요소들을 설명하는데 사용될 수 있지만, 이러한 구성 요소들은 상기 용어들에 의해 한정되는 것은 아니다. 상기 용어들은 하나의 구성 요소를 다른 구성 요소들로부터 구별하는 목적으로 사용된다. 예를 들어, 본 발명의 권리 범위로부터 벗어나지 않고, 제1 구성 요소가 제2 또는 제3 구성 요소 등으로 명명될 수 있으며, 유사하게 제2 또는 제3 구성 요소도 교호적으로 명명될 수 있다.
- [0035] 다른 정의가 없다면, 본 명세서에서 사용되는 모든 용어(기술 및 과학적 용어를 포함)는 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 공통적으로 이해될 수 있는 의미로 사용될 수 있을 것이다. 또 일반적으로 사용되는 사전에 정의되어 있는 용어들은 명백하게 특별히 정의되어 있지 않은 한 이상적으로 또는 과도하게 해석되지 않는다.
- [0036] 도 1은 본 발명의 제1 실시예에 따른 유기 발광 표시 장치의 화소에 대한 평면도이고, 도 2는 도 1에 도시된 어느 한 화소의 회로도이고, 도 3은 도 1의 I-I'선에 따른 단면도이고, 도 4는 도 1의 II-II'선에 따른 단면도이다.
- [0037] 도 1 내지 도 4를 참조하면, 본 발명의 제1 실시예에 따른 유기 발광 표시 장치(101)는 복수의 화소(PX)를 포함한다. 화소(PX)는 화상을 표시하는 최소 단위를 말한다. 화소(PX)는 스위칭 박막 트랜지스터(TFT1), 구동 박막 트랜지스터(TFT2), 유기 발광 소자(organic light emitting diode, OLED)(170) 및 커패시터(Cst)를 포함한다.
- [0038] 화소(PX)는 특정 색상의 빛, 예를 들어, 적색, 녹색, 청색 중 하나의 색을 갖는 빛을 생성할 수 있다. 그러나, 화소(PX)에서 생성되는 빛의 색상이 이에 한정되는 것은 아니며, 예를 들어, 시안, 마젠타, 옐로우 등의 색상을 갖는 빛이 화소(PX)에서 생성될 수도 있다.
- [0039] 화소(PX)는 게이트 라인(GL), 데이터 라인(DL) 및 구동 전압 라인(DVL)과 연결된다. 게이트 라인(GL)은 일 방향으로 연장된다. 데이터 라인(DL)은 게이트 라인(GL)과 교차하는 다른 방향으로 연장된다. 도 1을 참조하면, 구동 전압 라인(DVL)은 데이터 라인(DL)과 실질적으로 동일한 방향으로 연장된다. 게이트 라인(GL)은 주사 신호를 전달하고, 데이터 라인(DL)은 데이터 신호를 전달하며, 구동 전압 라인(DVL)은 구동 전압을 제공한다.
- [0040] 박막 트랜지스터(TFT1, TFT2)는 유기 발광 소자(170)를 제어하기 위한 구동 박막 트랜지스터(TFT2)와, 구동 박막 트랜지스터(TFT2)를 스위칭 하는 스위칭 박막 트랜지스터(TFT1)를 포함할 수 있다. 본 발명의 일 실시예에서 하나의 화소(PX)가 두 개의 박막 트랜지스터(TFT1, TFT2)를 포함하는 것을 설명하고 있으나, 본 발명의 일 실시예가 이에 한정되는 것은 아니다. 화소(PX)는 하나의 박막 트랜지스터와 커패시터를 포함할 수도 있고, 셋 이상

의 박막 트랜지스터와 둘 이상의 커패시터를 포함할 수도 있다.

- [0041] 박막 트랜지스터(TFT1, TFT2), 게이트 라인(GL), 데이터 라인(DL), 구동 전압 라인(DVL) 및 커패시터(Cst)가 배치된 부분을 배선부라고 하며, 게이트 라인(GL), 데이터 라인(DL), 구동 전압 라인(DVL) 및 커패시터(Cst)를 각각 배선이라고 한다. 박막 트랜지스터(TFT1, TFT2) 역시 배선 중 하나 또는 배선의 일부라고 할 수 있다. 또한, 게이트 라인(GL), 데이터 라인(DL) 및 구동 전압 라인(DVL)은 도전성을 가지기 때문에, 이들을 각각 '도전성 라인'이라고 한다.
- [0042] 스위칭 박막 트랜지스터(TFT1)는 제1 게이트 전극(GE1), 제1 소스 전극(SE1), 제1 드레인 전극(DE1) 및 제1 반도체층(SM1)을 포함한다. 제1 게이트 전극(GE1)은 게이트 라인(GL)에 연결되며, 제1 소스 전극(SE1)은 데이터 라인(DL)에 연결된다.
- [0043] 제1 드레인 전극(DE1)은 제5 콘택홀(CH5)과 제6 콘택홀(CH6)을 통해 제1 축전판(CS1)과 연결된다. 스위칭 박막 트랜지스터(TFT1)는 게이트 라인(GL)에 인가되는 주사 신호에 따라 데이터 라인(DL)에 인가되는 데이터 신호를 구동 박막 트랜지스터(TFT2)에 전달한다.
- [0044] 구동 박막 트랜지스터(TFT2)는 제2 게이트 전극(GE2), 제2 소스 전극(SE2), 제2 드레인 전극(DE2) 및 제2 반도체층(SM2)을 포함한다. 제2 게이트 전극(GE2)은 제1 축전판(CS1)에 연결된다. 제2 소스 전극(SE2)은 제10 콘택홀(CH10)을 통해 구동 전압 라인(DVL)에 연결된다. 제2 드레인 전극(DE2)은 제3 콘택홀(CH3)을 통해 연결 전극(CN)과 연결되고, 연결 전극(CN)은 제7 콘택홀(CH7)을 통해 제1 전극(171)과 연결된다.
- [0045] 제1 전극(171) 상에 유기 발광층(172)이 배치되고, 유기 발광층(172) 상에 제2 전극(173)이 배치된다. 제2 전극(173)에는 공통 전압이 인가되며, 유기 발광층(172)은 구동 박막 트랜지스터(TFT2)의 출력 신호에 따라 빛을 생성한다.
- [0046] 커패시터(Cst)는 구동 박막 트랜지스터(TFT2)의 제2 게이트 전극(GE2)과 제2 소스 전극(SE2) 사이에 연결되며, 구동 박막 트랜지스터(TFT2)의 제2 게이트 전극(GE2)에 입력되는 신호를 충전하고 유지한다. 커패시터(Cst)는 제6 콘택홀(CH6)을 통해 제1 드레인 전극(DE1)과 연결되는 제1 축전판(CS1) 및 제8 콘택홀(CH8)과 제9 콘택홀(CH9)을 통해 구동 전압 라인(DVL)과 연결되는 제2 축전판(CS2)을 포함한다.
- [0047] 도 3을 참조하면, 기판(111) 상에 박막 트랜지스터(TFT1, TFT2)와 유기 발광 소자(170)가 배치된다.
- [0048] 기판(111)의 종류에 특별한 제한이 있는 것은 아니다. 예를 들어, 기판(111)은 유리, 플라스틱, 수정 등의 절연성 물질로 형성될 수 있다. 기판(111)은 기계적 강도, 열적 안정성, 투명성, 표면 평활성, 취급 용이성, 방수성 등이 우수한 재료들 중에서 선택될 수 있다.
- [0049] 기판(111) 상에 버퍼층(미도시)이 배치될 수 있다. 버퍼층(미도시)은 스위칭 박막 트랜지스터(TFT1) 및 구동 박막 트랜지스터(TFT2)로 불순물이 확산되는 것을 막는다.
- [0050] 기판(111) 상에 제1 반도체층(SM1)과 제2 반도체층(SM2)이 배치된다. 제1 반도체층(SM1)과 제2 반도체층(SM2)은 반도체 물질로 이루어지며, 각각 스위칭 박막 트랜지스터(TFT1)와 구동 박막 트랜지스터(TFT2)의 활성층으로 동작한다. 제1 반도체층(SM1)과 제2 반도체층(SM2)은 각각 소스 영역(SA), 드레인 영역(DA) 및 소스 영역(SA)과 드레인 영역(DA) 사이에 배치된 채널 영역(CA)을 포함할 수 있다.
- [0051] 제1 반도체층(SM1)과 제2 반도체층(SM2)은 비정질 규소 또는 다결정 규소 등으로 만들어질 수 있으며, 산화물 반도체로 만들어질 수도 있다. 예를 들어, 제1 반도체층(SM1)과 제2 반도체층(SM2)은 각각 무기 반도체 물질 또는 유기 반도체 물질로 형성될 수 있다. 소스 영역(SA) 및 드레인 영역(DA)에 n형 불순물 또는 p형 불순물이 도핑될 수 있다.
- [0052] 제1 반도체층(SM1) 및 제2 반도체층(SM2) 상에 게이트 절연막(121)이 배치된다. 게이트 절연막(121)은 제1 반도체층(SM1) 및 제2 반도체층(SM2)을 보호한다. 게이트 절연막(121)은 유기 절연물 또는 무기 절연물로 이루어질 수 있다.
- [0053] 게이트 절연막(121) 상에 제1 게이트 전극(GE1)과 제2 게이트 전극(GE2)이 배치된다. 제1 게이트 전극(GE1)과 제2 게이트 전극(GE2)은 각각 제1 반도체층(SM1)과 제2 반도체층(SM2)의 채널 영역(CA)과 중첩하여 배치된다. 또한, 게이트 절연막(121) 상에 제1 축전판(CS1)이 배치된다. 제2 게이트 전극(GE2)은 제1 축전판(CS1)과 일체로 형성될 수 있다.
- [0054] 제1 게이트 전극(GE1), 제2 게이트 전극(GE2) 및 제1 축전판(CS1) 상에 층간 절연막(122)이 배치된다. 층간 절

연막(122)은 유기 절연물 또는 무기 절연물로 이루어질 수 있다.

- [0055] 층간 절연막(122) 상에 제1 소스 전극(SE1), 제1 드레인 전극(DE1), 제2 소스 전극(SE2)과 제2 드레인 전극(DE2)이 배치된다. 제2 드레인 전극(DE2)은 게이트 절연막(121) 및 층간 절연막(122)에 형성된 제1 콘택홀(CH1)을 통해 제2 반도체층(SM2)의 드레인 영역(DA)과 접촉하고, 제2 소스 전극(SE2)은 게이트 절연막(121) 및 층간 절연막(122)에 형성된 제2 콘택홀(CH2)을 통해 제2 반도체층(SM2)의 소스 영역(SA)과 접촉한다. 제1 소스 전극(SE1)은 게이트 절연막(121) 및 층간 절연막(122)에 형성된 제4 콘택홀(CH4)을 통해 제1 반도체층(SM1)과 접촉하고, 제1 드레인 전극(DE1)은 게이트 절연막(121) 및 층간 절연막(122)에 형성된 제5 콘택홀(CH5)을 통해 제1 반도체층(SM1)과 접촉한다.
- [0056] 또한, 층간 절연막(122) 상에 데이터 라인(DL) 및 제2 축전판(CS2)이 배치된다.
- [0057] 제1 소스 전극(SE1), 제1 드레인 전극(DE1), 제2 소스 전극(SE2), 제2 드레인 전극(DE2), 데이터 라인(DL) 및 제2 축전판(CS2) 상에 제1 보호막(131)이 배치된다. 제1 보호막(131)은 스위칭 박막 트랜지스터(TFT1) 및 구동 박막 트랜지스터(TFT2)를 보호하는 역할을 하며, 그 상면을 평탄화시키는 역할도 한다.
- [0058] 본 발명의 제1 실시예에 따른 제1 보호막(131)은 감광성 물질로 만들어질 수 있다. 예를 들어, 제1 보호막(131)은 감광성 고분자 수지로 만들어질 수 있다.
- [0059] 제1 보호막(131) 상에 구동 전압 라인(DVL), 연결 전극(CN), 및 제1 단차 보상 패턴(SCP1) 등이 배치된다.
- [0060] 구동 전압 라인(DVL), 연결 전극(CN), 및 제1 단차 보상 패턴(SCP1)은 동일한 재료에 의해 동일 공정으로 만들어질 수 있다.
- [0061] 구체적으로, 구동 전압 라인(DVL)은 도전성 재료로 만들어진다. 예를 들어, 구동 전압 라인(DVL)은 알루미늄(Al)이나 알루미늄 합금과 같은 알루미늄 계열의 금속, 은(Ag)이나 은 합금과 같은 은 계열의 금속, 구리(Cu)나 구리 합금과 같은 구리 계열의 금속, 몰리브덴(Mo)이나 몰리브덴 합금과 같은 몰리브덴 계열의 금속, 크롬(Cr), 탄탈륨(Ta) 및 티타늄(Ti) 중 어느 하나로 만들어질 수 있다. 구동 전압 라인(DVL)은 내화성 금속막과 저저항 도전막을 포함하는 다층막 구조를 가질 수도 있다. 이와 같이, 구동 전압 라인(DVL)은 도전성 재료로 만들어지는 도전성 라인이다.
- [0062] 구동 전압 라인(DVL)은 제1 보호막(131)에 형성된 제8 콘택홀(CH8) 및 제9 콘택홀(CH9)을 통해 제2 축전판(CS2)과 연결된다. 또한 구동 전압 라인(DVL)은 제1 보호막(131)에 형성된 제10 콘택홀(CH10)을 통해 제2 소스 전극(SE2)과 연결된다.
- [0063] 연결 전극(CN)은 제1 보호막(131)에 형성된 제3 콘택홀(CH3)을 통해 제2 드레인 전극(DE2)과 연결된다.
- [0064] 제1 단차 보상 패턴(SCP1)은 구동 전압 라인(DVL)과 이격되어 배치되며, 플로팅(floating) 상태일 수 있다. 제1 단차 보상 패턴(SCP1)은 구동 전압 라인(DVL)과 실질적으로 동일한 두께로 형성될 수 있다.
- [0065] 구동 전압 라인(DVL) 및 연결 전극(CN) 상에 제2 보호막(132)이 배치된다. 본 발명의 일 실시예에 따르면, 제2 보호막(132)은 감광성 물질로 만들어질 수 있다. 예를 들어, 제2 보호막(132)은 감광성 고분자 수지로 만들어질 수 있다.
- [0066] 제2 보호막(132)은 구동 전압 라인(DVL), 연결 전극(CN)을 보호하는 역할을 하며, 그 상면을 평탄화시키는 역할도 한다. 그러나, 구동 전압 라인(DVL) 및 연결 전극(CN)이 두꺼운 경우, 제2 보호막(132)에 의해 구동 전압 라인(DVL)과 연결 전극(CN)의 상부가 완전히 평탄화되는 것은 아니다.
- [0067] 최근, 배선의 집적화로 인하여, 적은 면적의 배선으로 많은 량의 전류나 데이터를 전송하여야 한다. 그에 따라, 배선의 두께가 두꺼워지고 있다. 이와 같이, 두꺼운 배선들이 배치되는 경우, 이러한 배선들, 예를 들어, 구동 전압 라인(DVL)과 연결 전극(CN)의 상부에 제2 보호막(132)이 배치되더라도, 그 상부가 완전히 평탄화되는 것은 아니다.
- [0068] 이에 본 발명은 제1 보호막(131) 상에 제1 단차 보상 패턴(SCP1)을 배치하여 구동 전압 라인(DVL)으로 인한 제1 전극(171) 하부 배선의 불균형 또는 비대칭을 해소하고자 한다.
- [0069] 제2 보호막(132) 상에 제1 전극(171)이 배치된다. 제1 전극(171)은 구동 전압 라인(DVL)의 적어도 일부 및 제1 단차 보상 패턴(SCP1)의 적어도 일부와 중첩되게 배치될 수 있다. 구동 전압 라인(DVL), 제1 단차 보상 패턴(SCP1), 및 제1 전극(171)의 평면상 배치는 후술한다.

- [0070] 제1 전극(171)은, 예를 들어, 양극일 수 있다. 본 발명의 제1 실시예에 따른 제1 전극(171)은 화소 전극이다. 제1 전극(171)은 제2 보호막(132)에 형성된 제7 콘택홀(CH7)을 통해 연결 전극(CN)과 연결된다. 연결 전극(CN)이 제1 보호막(131)에 형성된 제3 콘택홀(CH3)을 통해 제2 드레인 전극(DE2)과 연결됨으로써, 제1 전극(171)이 구동 박막 트랜지스터(TFT2)의 제2 드레인 전극(DE2)과 전기적으로 연결될 수 있다.
- [0071] 도 1을 참조하면, 본 발명의 제1 실시예에 따른 구동 전압 라인(DVL)은 직선 형상을 가질 수 있다. 다만, 이에 한정되는 것은 아니며 구동 전압 라인(DVL)은 곡선 또는 꺾은선 형상을 가질 수도 있다. 제1 전극(171)의 일변과 구동 전압 라인(DVL)이 이루는 각은 예각일 수 있다.
- [0072] 제2 보호막(132) 상에, 발광 영역을 구획하는 화소 정의막(190)이 배치된다.
- [0073] 화소 정의막(190)은 고분자 유기물로 만들어질 수 있다. 화소 정의막(190)은, 예를 들어, 폴리이미드(Polyimide, PI)계 수지, 폴리아크릴계 수지, PET 수지 및 PEN 수지 중 적어도 하나를 포함할 수 있다.
- [0074] 화소 정의막(190)은 개구부(195)를 정의하며, 개구부(195)를 통해 제1 전극(171)이 화소 정의막(190)으로부터 노출된다. 또한, 개구부(195)에 의해 유기 발광 소자(170)의 발광 영역이 정의된다.
- [0075] 도 1 및 도 3을 참조하면, 제1 전극(171)은 화소 정의막(190)과 적어도 일부 중첩하며, 개구부(195)에서 화소 정의막(190)과 중첩하지 않는다.
- [0076] 제1 전극(171)은 도전성을 가지며, 투과형 전극, 반투과형 전극 또는 반사형 전극일 수 있다. 제1 전극(171)이 투과형 전극인 경우, 제1 전극(171)은 투명 도전성 산화물을 포함한다. 투명 도전성 산화물로, 예를 들어, ITO(indium tin oxide), IZO(indium zinc oxide), ZnO(zinc oxide) 및 ITZO(indium tin zinc oxide) 중 적어도 하나가 사용될 수 있다. 제1 전극(171)이 반투과형 전극 또는 반사형 전극인 경우, 제1 전극(171)은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr 및 Cu 중 적어도 하나를 포함할 수 있다.
- [0077] 유기 발광층(172)은 제1 전극(171) 상에 배치된다. 구체적으로, 유기 발광층(172)은 제1 전극(171) 상의 개구부(195)에 배치된다. 화소 정의막(190)에 의하여 정의되는 개구부(195)의 측벽 및 화소 정의막(190)의 상부에도 유기 발광층(172)이 배치될 수 있다.
- [0078] 유기 발광층(172)은 발광 물질을 포함한다. 또한, 유기 발광층(172)은 호스트 및 발광 도펀트를 포함할 수 있다. 유기 발광층(172)은 공지의 물질에 의해 공지의 방법으로 제조될 수 있다. 예를 들어, 유기 발광층(172)은 진공 증착법, 스핀 코팅법, 캐스트법, LB법(Langmuir-Blodgett), 잉크젯 프린팅법, 레이저 프린팅법, 레이저 열전사법(Laser Induced Thermal Imaging, LITI) 등과 같은 다양한 방법에 의해 형성될 수 있다.
- [0079] 제1 전극(171)과 유기 발광층(172) 사이에 정공 주입층(HIL) 및 정공 수송층(HTL) 중 적어도 하나가 배치될 수도 있다(미도시).
- [0080] 유기 발광층(172) 상에 제2 전극(173)이 배치된다.
- [0081] 제2 전극(173)은 공통 전극일 수 있으며, 음극일 수 있다. 제2 전극(173)은 투과형 전극, 반투과형 전극 또는 반사형 전극일 수 있다.
- [0082] 제2 전극(173)이 투과형 전극인 경우, 제2 전극(173)은 Li, Ca, LiF/Ca, LiF/Al, Al, Mg, BaF, Ba, Ag 및 Cu 중 적어도 하나를 포함할 수 있다. 예를 들어, 제2 전극(173)은 Ag와 Mg의 혼합물을 포함할 수 있다.
- [0083] 제2 전극(173)이 반투과형 전극 또는 반사형 전극인 경우, 제2 전극(173)은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca, LiF/Ca, LiF/Al, Mo, Ti 및 Cu 중 적어도 하나를 포함할 수 있다. 또한, 제2 전극(173)은 반사막이나 반투과막에 더하여, ITO(indium tin oxide), IZO(indium zinc oxide), ZnO(zinc oxide), ITZO(indium tin zinc oxide) 등으로 이루어진 투명 도전막을 더 포함할 수 있다.
- [0084] 유기 발광층(172)과 제2 전극(173) 사이에, 전자 수송층(ETL) 및 전자 주입층(EIL) 중 적어도 하나가 배치될 수도 있다(미도시).
- [0085] 유기 발광 소자(170)가 전면 발광형일 경우, 제1 전극(171)은 반사형 전극이고, 제2 전극(173)은 투과형 전극 또는 반투과형 전극일 수 있다. 유기 발광 소자가 배면 발광형일 경우, 제1 전극(171)은 투과형 전극 또는 반투과형 전극이고, 제2 전극(173)은 반사형 전극일 수 있다.
- [0086] 도 5는 도 1에서 구동 전압 라인, 단차 보상 패턴, 및 화소 전극만을 도시한 평면도이고, 도 6은 본 발명의 제2 실시예에 따른 구동 전압 라인, 단차 보상 패턴, 및 화소 전극만을 도시한 평면도이다.

- [0087] 도 5 및 도 6을 참조하면, 본 발명의 제1 실시예에 따른 유기 발광 표시 장치(101) 및 제2 실시예에 따른 유기 발광 표시 장치(102)는 직선 형태의 구동 전압 라인(DVL), 및 구동 전압 라인(DVL)과 이격되어 배치된 제1 단차 보상 패턴(SCP1)을 포함할 수 있다.
- [0088] 제1 단차 보상 패턴(SCP1)은 구동 전압 라인(DVL)과 이격되어 배치되며, 구동 전압 라인(DVL)과 동일층에 배치될 수 있다.
- [0089] 제1 단차 보상 패턴(SCP1)은 평면상에서 삼각 형태(도 5 참조), 또는 사각 형태(도 6 참조)를 가질 수 있으나 이에 한정되는 것은 아니며, 제1 단차 보상 패턴(SCP1)은 평면상에서 다각 형태를 가질 수도 있다.
- [0090] 제1 단차 보상 패턴(SCP1)은 구동 전압 라인(DVL)과 동일한 재료에 의해 동일 공정으로 만들어질 수 있다. 다만, 이에 한정되는 것은 아니며, 제1 단차 보상 패턴(SCP1)은 구동 전압 라인(DVL)과 서로 다른 재료로 형성될 수도 있다. 예를 들어, 제1 단차 보상 패턴(SCP1)은 절연 물질로 형성될 수도 있다.
- [0091] 제1 단차 보상 패턴(SCP1)은 구동 전압 라인(DVL)과 실질적으로 동일한 두께를 가질 수 있다.
- [0092] 구동 전압 라인(DVL)의 적어도 일부 및 제1 단차 보상 패턴(SCP1)의 적어도 일부와 중첩하게 제1 전극(171)이 배치될 수 있다.
- [0093] 구체적으로, 제1 전극(171)과 중첩하는 구동 전압 라인(DVL)의 일변을 제1 변(S1), 제1 전극(171)과 중첩하는 구동 전압 라인(DVL)의 타변을 제2 변(S2), 및 제1 전극(171)과 중첩하는 제1 단차 보상 패턴(SCP1)의 일변을 제3 변(S3)이라 할 때, 제1 변(S1)의 길이(l_1)와 제2 변(S2)의 길이(l_2)는 서로 다르고, 제3 변(S3)은 제1 변(S1) 및 제2 변(S2)과 실질적으로 평행할 수 있다.
- [0094] 또한, 제1 변(S1)의 길이(l_1)와 제2 변(S2)의 길이(l_2)의 차이는 제3 변(S3)의 길이(l_3)와 실질적으로 동일할 수 있다.
- [0095] 이와 같이, 본 발명의 제1 및 제2 실시예에 따른 유기 발광 표시 장치는 제1 보호막(131) 상에 제1 단차 보상 패턴(SCP1)을 배치하여 구동 전압 라인(DVL)으로 인한 제1 전극(171) 하부 배선의 불균형 또는 비대칭을 해소할 수 있다.
- [0096] 도 7은 본 발명의 제3 실시예에 따른 구동 전압 라인, 단차 보상 패턴, 및 화소 전극만을 도시한 평면도이다. 본 발명의 제3 실시예에 따른 유기 발광 표시 장치에 관한 설명 가운데 본 발명의 제1 및 제2 실시예에 따른 유기 발광 표시 장치에 관한 설명과 중복되는 내용은 생략한다.
- [0097] 도 7을 참조하면, 본 발명의 제3 실시예에 따른 유기 발광 표시 장치(103)는 직선 형태의 구동 전압 라인(DVL), 및 구동 전압 라인(DVL)과 이격되어 배치된 제1 내지 제3 단차 보상 패턴(SCP1, SCP2, SCP3)을 포함할 수 있다.
- [0098] 제1 내지 제3 단차 보상 패턴(SCP1, SCP2, SCP3)은 각각 구동 전압 라인(DVL)과 이격되어 배치되며, 구동 전압 라인(DVL)과 동일층에 배치될 수 있다.
- [0099] 제1 내지 제3 단차 보상 패턴(SCP1, SCP2, SCP3)은 평면상에서 다각 형태를 가질 수도 있다.
- [0100] 제1 내지 제3 단차 보상 패턴(SCP1, SCP2, SCP3)은 구동 전압 라인(DVL)과 동일한 재료에 의해 동일 공정으로 만들어질 수 있다. 다만, 이에 한정되는 것은 아니며, 제1 내지 제3 단차 보상 패턴(SCP1, SCP2, SCP3)은 구동 전압 라인(DVL)과 서로 다른 재료로 형성될 수도 있다.
- [0101] 제1 내지 제3 단차 보상 패턴(SCP1, SCP2, SCP3)은 구동 전압 라인(DVL)과 실질적으로 동일한 두께를 가질 수 있다.
- [0102] 제1 전극(171)은 구동 전압 라인(DVL)의 적어도 일부, 제1 단차 보상 패턴(SCP1)의 적어도 일부, 제2 단차 보상 패턴(SCP2)의 적어도 일부, 및 제3 단차 보상 패턴(SCP3)의 적어도 일부와 중첩하게 배치될 수 있다.
- [0103] 구체적으로, 제1 전극(171)과 중첩하는 구동 전압 라인(DVL)의 일변을 제1 변(S1), 제1 전극(171)과 중첩하는 구동 전압 라인(DVL)의 타변을 제2 변(S2), 및 제1 전극(171)과 중첩하는 제1 단차 보상 패턴(SCP1)의 일변을 제3 변(S3)이라 할 때, 제1 변(S1)의 길이(l_1)와 제2 변(S2)의 길이(l_2)는 서로 다르고, 제3 변(S3)은 제1 변(S1) 및 제2 변(S2)과 실질적으로 평행할 수 있다.
- [0104] 또한, 제1 변(S1)의 길이(l_1)와 제2 변(S2)의 길이(l_2)의 차이는 제3 변(S3)의 길이(l_3)와 실질적으로 동일할 수

있다.

- [0105] 또한, 제1 전극(171)과 중첩하는 제2 단차 보상 패턴(SCP2)의 일변을 제4 변(S4), 및 제1 전극(171)과 중첩하는 제3 단차 보상 패턴(SCP3)의 일변을 제5 변(S5)이라 할 때, 제4 변(S4) 및 제5 변(S5) 각각이 제1 변(S1) 및 제2 변(S2)과 이루는 각은 90도일 수 있다.
- [0106] 또한, 제4 변(S4)의 길이(L₄)와 제5 변(S5)의 길이(L₅)의 합은 제1 변(S1)의 길이(L₁) 및 제2 변(S2)의 길이(L₂) 중 어느 하나와 실질적으로 동일할 수 있다. 예를 들어, 제4 변(S4)의 길이(L₄)와 제5 변(S5)의 길이(L₅)의 합은 제1 변(S1)의 길이(L₁) 및 제2 변(S2)의 길이(L₂) 중 큰 값과 실질적으로 동일할 수 있다.
- [0107] 이와 같이, 본 발명의 제3 실시예에 따른 유기 발광 표시 장치는 제1 보호막(131) 상에 제1 내지 제3 단차 보상 패턴(SCP1, SCP2, SCP3)을 배치하여 구동 전압 라인(DVL)으로 인한 제1 전극(171) 하부 배선의 불균형 또는 비대칭을 해소할 수 있다.
- [0108] 도 8은 본 발명의 제4 실시예에 따른 유기 발광 표시 장치의 화소에 대한 평면도이고, 도 9는 본 발명의 제4 실시예에 따른 구동 전압 라인, 단차 보상 패턴, 및 화소 전극만을 도시한 평면도이고, 도 10은 본 발명의 제5 실시예에 따른 구동 전압 라인, 단차 보상 패턴, 및 화소 전극만을 도시한 평면도이다. 본 발명의 제4 및 제 5 실시예에 따른 유기 발광 표시 장치에 관한 설명 가운데 본 발명의 제1 내지 제3 실시예에 따른 유기 발광 표시 장치에 관한 설명과 중복되는 내용은 생략한다.
- [0109] 도 8 내지 도 10을 참조하면, 본 발명의 제4 실시예에 따른 유기 발광 표시 장치(104) 및 제5 실시예에 따른 유기 발광 표시 장치(105)는 스위칭 박막 트랜지스터(TFT1), 구동 박막 트랜지스터(TFT2), 유기 발광 소자(organic light emitting diode, OLED) 및 커패시터(Cst) 등을 포함한다.
- [0110] 구동 전압 라인(DVL_H, DVL_V)은 복수의 가로 라인(DVL_H)과 복수의 세로 라인(DVL_V)이 교차 배치된 메시 형태를 갖는다. 구동 전압 라인(DVL_H, DVL_V)은 도전성을 가지기 때문에, '도전성 라인'이라고도 한다.
- [0111] 단차 보상 패턴(SCP)은 구동 전압 라인(DVL_H, DVL_V)과 이격되어 배치되며, 구동 전압 라인(DVL_H, DVL_V)과 동일층에 배치될 수 있다.
- [0112] 단차 보상 패턴(SCP)은 평면상에서 삼각 형태(도 7 및 도 8 참조), 또는 사각 형태(도 9 참조)를 가질 수 있으나 이에 한정되는 것은 아니며, 단차 보상 패턴(SCP)은 평면상에서 다각 형태를 가질 수도 있다.
- [0113] 단차 보상 패턴(SCP)은 구동 전압 라인(DVL_H, DVL_V)과 동일한 재료에 의해 동일 공정으로 만들어질 수 있다. 다만, 이에 한정되는 것은 아니며, 단차 보상 패턴(SCP)은 구동 전압 라인(DVL_H, DVL_V)과 서로 다른 재료로 형성될 수도 있다. 예를 들어, 단차 보상 패턴(SCP)은 절연 물질로 형성될 수도 있다.
- [0114] 단차 보상 패턴(SCP)은 구동 전압 라인(DVL_H, DVL_V)과 실질적으로 동일한 두께를 가질 수 있다.
- [0115] 세로 라인(DVL_V)의 적어도 일부, 가로 라인(DVL_H)의 적어도 일부, 및 단차 보상 패턴(SCP)의 적어도 일부와 중첩하게 제1 전극(171)이 배치될 수 있다.
- [0116] 구체적으로, 제1 전극(171)과 중첩하는 세로 라인(DVL_V)의 일변을 제1 변(S1), 제1 전극(171)과 중첩하는 세로 라인(DVL_V)의 타변을 제2 변(S2), 제1 전극(171)과 중첩하는 가로 라인(DVL_H)의 일변을 제3 변(S3), 제1 전극(171)과 중첩하는 가로 라인(DVL_H)의 타변을 제4 변(S4), 및 제1 전극(171)과 중첩하는 단차 보상 패턴(SCP)의 두 변을 제5 변(S5)과 제6 변(S6)이라 할 때, 제1 변(S1)의 길이(L₁)와 제2 변(S2)의 길이(L₂)는 서로 다르고, 제3 변(S3)의 길이(L₃)와 제4 변(S4)의 길이(L₄)는 서로 다르고, 제5 변(S5)은 제1 변(S1) 및 제2 변(S2)과 실질적으로 평행하고, 제6 변(S6)은 제3 변(S3) 및 제4 변(S4)과 실질적으로 평행할 수 있다.
- [0117] 또한, 제1 변(S1)의 길이(L₁)와 제2 변(S2)의 길이(L₂)의 차이는 제5 변(S5)의 길이(L₅)와 실질적으로 동일할 수 있다.
- [0118] 또한, 제3 변(S3)의 길이(L₃)와 제4 변(S4)의 길이(L₄)의 차이는 제6 변(S6)의 길이(L₆)와 실질적으로 동일할 수 있다.
- [0119] 이와 같이, 본 발명의 제4 및 제5 실시예에 따른 유기 발광 표시 장치(104, 105)는 제1 보호막(미도시) 상에 단차 보상 패턴(SCP)을 배치하여 구동 전압 라인(DVL_H, DVL_V)으로 인한 제1 전극(171) 하부 배선의 불균형 또는

비대칭을 해소할 수 있다.

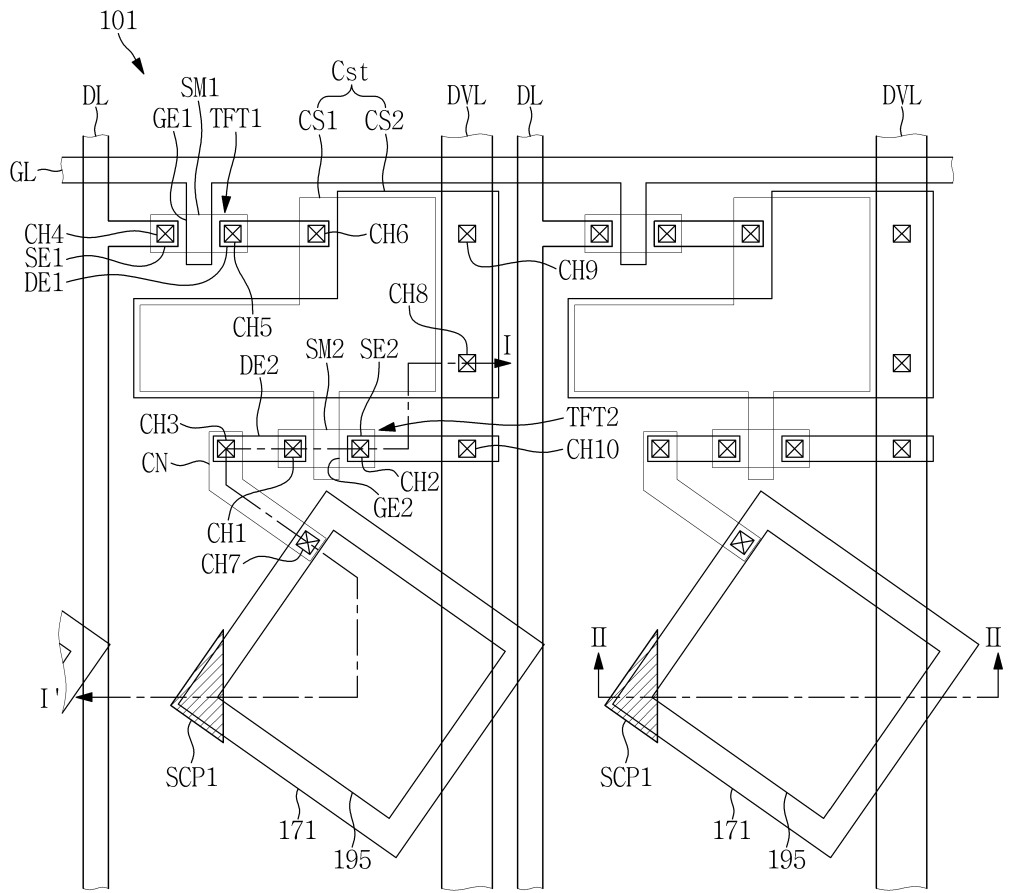
- [0120] 도 11은 본 발명의 제6 실시예에 따른 구동 전압 라인, 단차 보상 패턴, 및 화소 전극만을 도시한 평면도이다. 본 발명의 제6 실시예에 따른 유기 발광 표시 장치에 관한 설명 가운데 본 발명의 제1 내지 제5 실시예에 따른 유기 발광 표시 장치에 관한 설명과 중복되는 내용은 생략한다.
- [0121] 도 11을 참조하면, 본 발명의 제6 실시예에 따른 유기 발광 표시 장치(106)는 직선 형태의 구동 전압 라인(DVL), 및 구동 전압 라인(DVL)과 이격되어 배치된 연결 전극(CN)을 포함할 수 있다.
- [0122] 연결 전극(CN)은 구동 전압 라인(DVL)과 동일층에 배치될 수 있으며, 평면상에서 다각 형태를 가질 수 있다. 연결 전극(CN)은 구동 전압 라인(DVL)과 실질적으로 동일한 두께를 가질 수 있다.
- [0123] 제1 전극(171)은 구동 전압 라인(DVL)의 적어도 일부, 및 연결 전극(CN)의 적어도 일부와 중첩되게 배치될 수 있다.
- [0124] 제1 전극(171)과 중첩되는 연결 전극(CN)의 면적 및 길이 등은 제1 내지 제5 실시예와 동일할 수 있다.
- [0125] 이와 같이, 본 발명의 제6 실시예에 따른 유기 발광 표시 장치는 연결 전극(CN)을 배치하여 구동 전압 라인(DVL)으로 인한 제1 전극(171) 하부 배선의 불균형 또는 비대칭을 해소할 수 있다. 이상, 도면 및 실시예를 중심으로 본 발명을 설명하였다. 상기 설명된 도면과 실시예는 예시적인 것에 불과하며, 당해 기술 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 다른 실시예를 생각해 내는 것이 가능할 것이다. 따라서, 본 발명의 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

부호의 설명

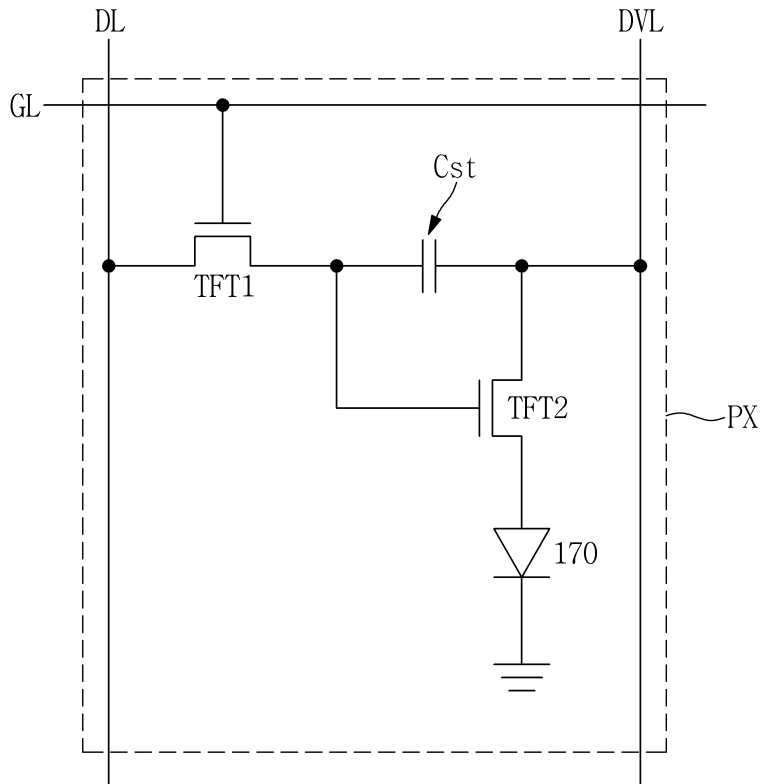
- [0126] 111: 기판 121: 게이트 절연막
- 122: 층간 절연막 131: 제1 보호막
- 132: 제2 보호막 140: 박막 봉지층
- 170: 유기 발광 소자 171: 제1 전극
- 172: 유기 발광층 173: 제2 전극
- 190: 화소 정의막 195: 개구부
- GL: 게이트 라인 DL: 데이터 라인
- DVL: 구동 전압 라인 CN: 연결 전극
- SCP: 단차 보상 패턴 SCP1: 제1 단차 보상 패턴
- SCP2: 제2 단차 보상 패턴 SCP3: 제3 단차 보상 패턴

도면

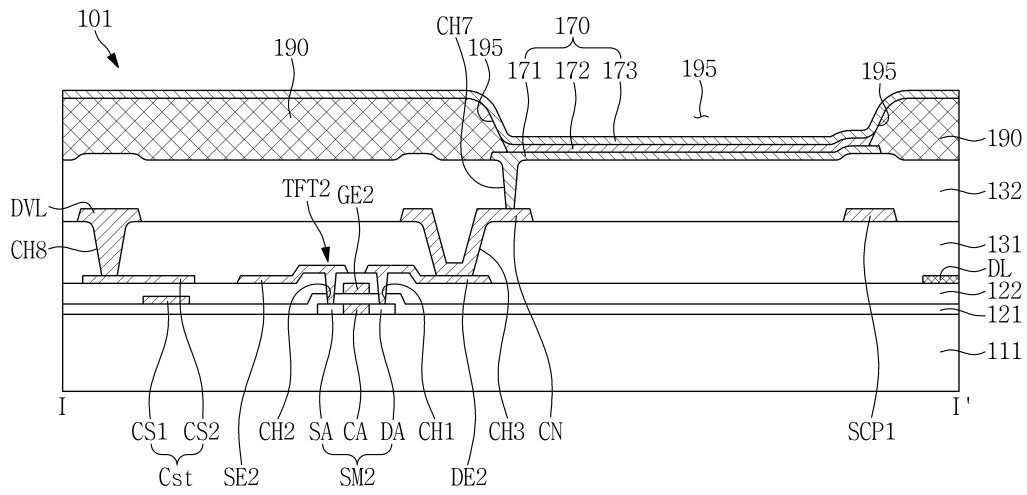
도면1



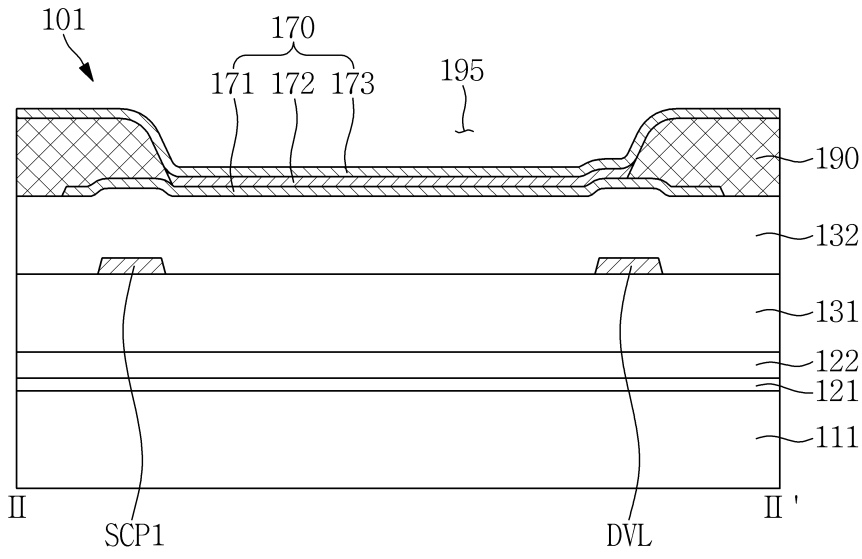
도면2



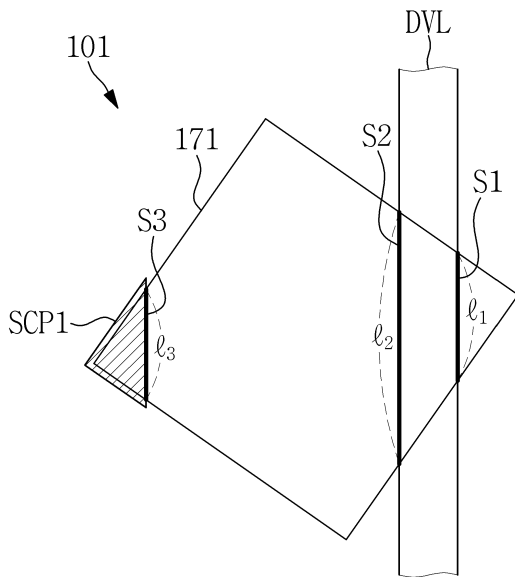
도면3



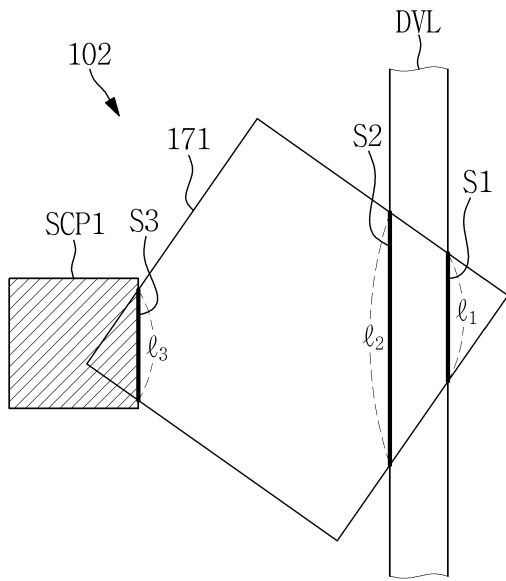
도면4



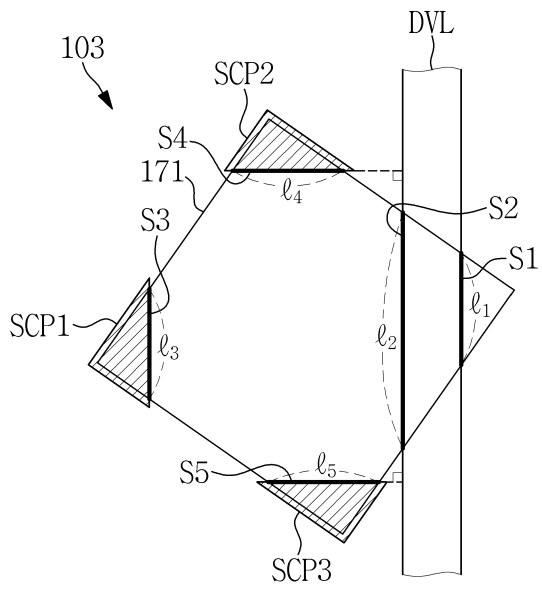
도면5



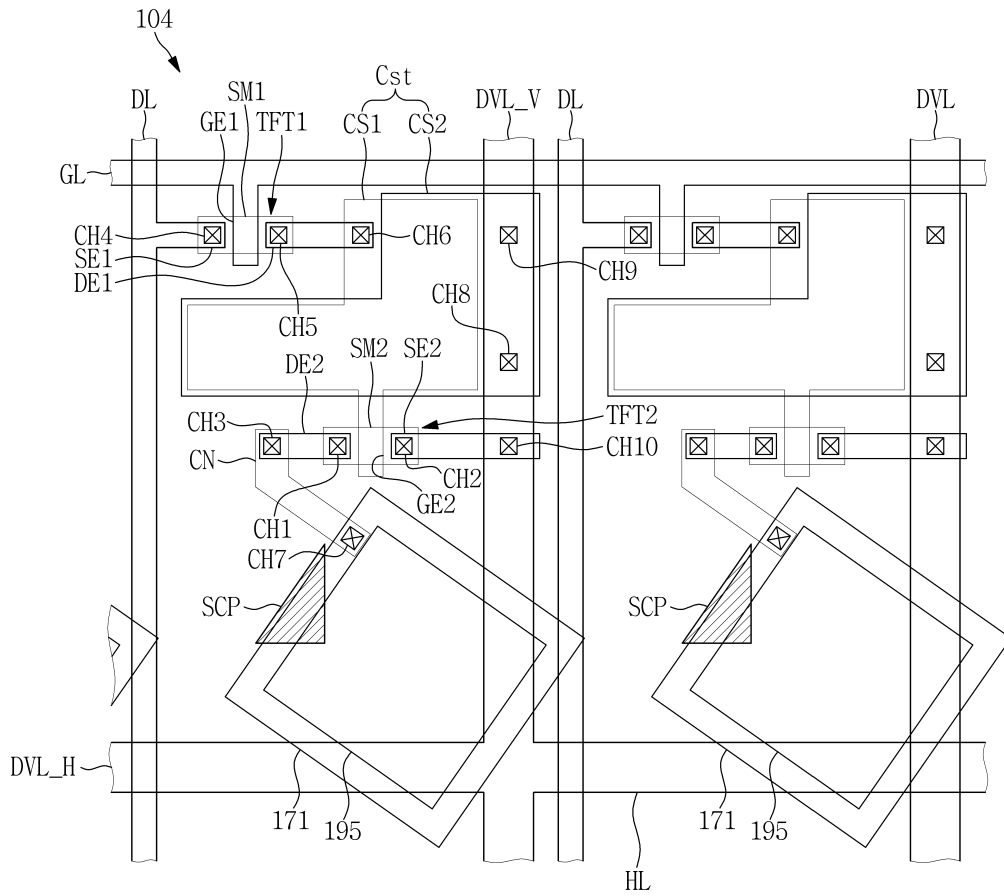
도면6



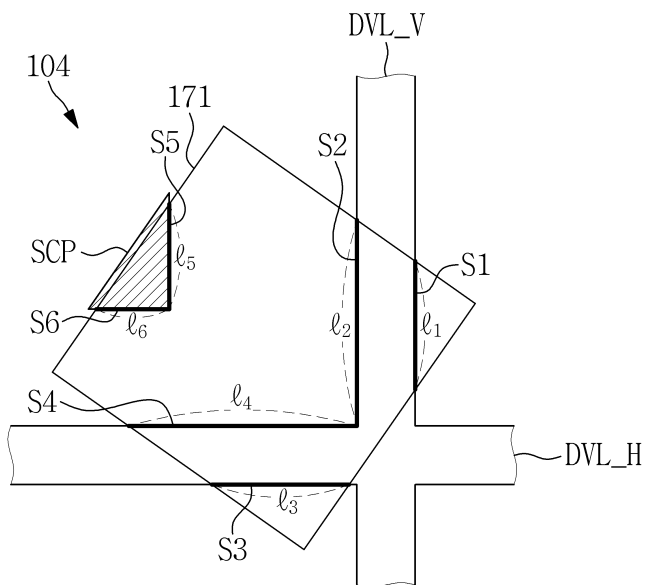
도면7



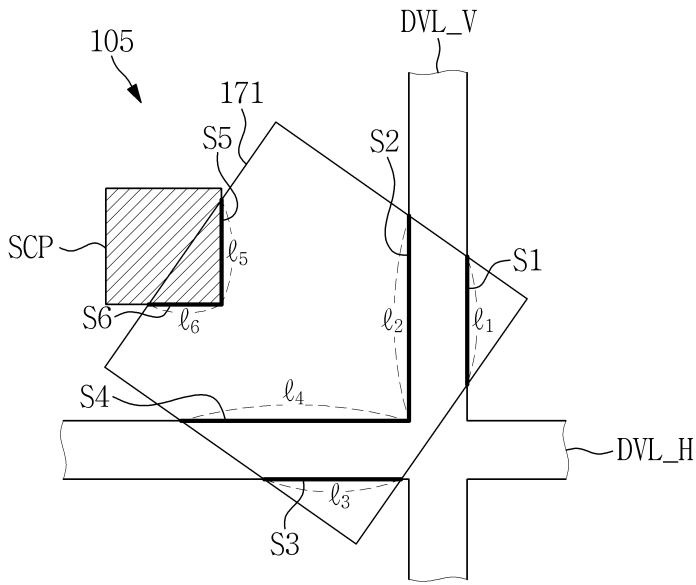
도면8



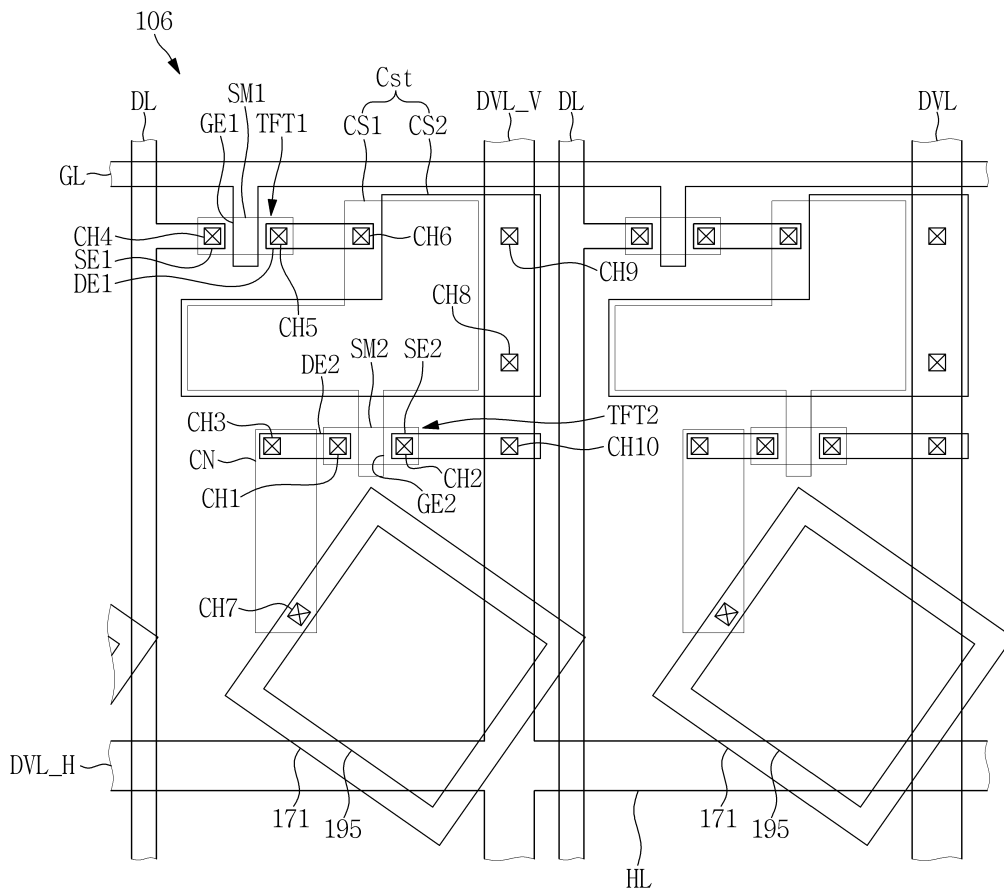
도면9



도면10



도면11



专利名称(译)	有机发光显示设备		
公开(公告)号	KR1020180093188A	公开(公告)日	2018-08-21
申请号	KR1020170018720	申请日	2017-02-10
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	CHOI CHUL HYUN 최철현		
发明人	최철현		
IPC分类号	H01L27/32 H01L51/52		
CPC分类号	H01L27/3258 H01L27/3276 H01L51/5206		
代理人(译)	Yunyeogwang 锡盐		
外部链接	Espacenet		

摘要(译)

该摘要目前正在准备中。更新的KPA将在2018年11月10日之后提供。*
本标题 (54) 和代表图显示为申请人提交的。

