



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0059071
(43) 공개일자 2018년06월04일

(51) 국제특허분류(Int. Cl.)

G09G 3/3233 (2016.01)

(52) CPC특허분류

G09G 3/3233 (2013.01)

G09G 2300/043 (2013.01)

(21) 출원번호 10-2016-0158217

(22) 출원일자 2016년11월25일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

이상대

서울특별시 마포구 월드컵북로 260, 30동 501호
(성산동, 성산시영아파트)

이주석

경기도 파주시 월롱면 엘지로 245, 정다운마을
103동 419호

이해승

서울특별시 강동구 아리수로64길 16-6 (고덕동)

(74) 대리인

특허법인천문

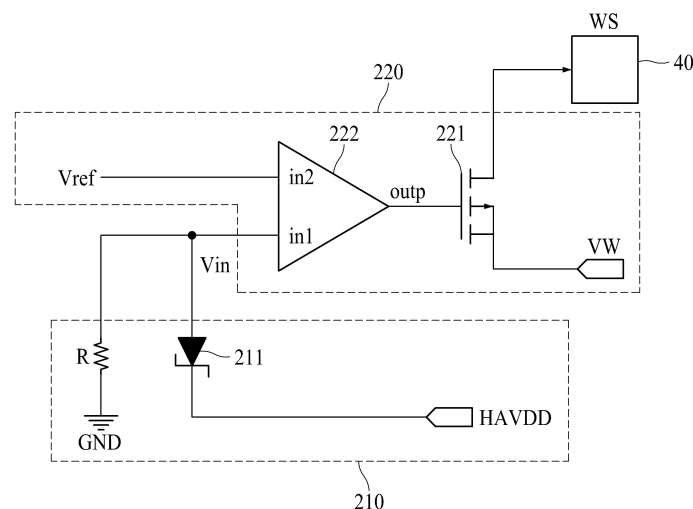
전체 청구항 수 : 총 6 항

(54) 발명의 명칭 표시 장치 구동 회로와 이를 포함하는 표시 장치

(57) 요약

본 발명의 일 예는 비정상적인 EVSS 전압이 공급되더라도 비정상적인 센싱 데이터가 타이밍 컨트롤러로 공급되는 것을 방지할 수 있는 표시 장치 구동 회로와 이를 포함하는 표시 장치에 관한 것이다. 본 발명의 일 예는 문턱 전압 보상 시 유기 발광 다이오드의 캐소드 전극의 전압인 ELVDD 전압을 센싱하되, 비정상적인 ELVDD 센싱 전압이 공급되는 경우를 감지하고, 비정상적인 ELVDD 센싱 전압이 공급되는 경우 이전 문턱 전압 보상 데이터를 적용한다. 이에 따라, 본 발명의 일 예는 잘못된 센싱 전압을 이용하여 잘못된 보상 데이터를 적용하여 화면에 이상이 발생하는 것을 방지하고, 표시 패널 내의 필드의 불량률을 개선하여, 화상 품질을 개선할 수 있다.

대표도 - 도5



(52) CPC특허분류

G09G 2300/0842 (2013.01)

G09G 2310/08 (2013.01)

G09G 2330/028 (2013.01)

명세서

청구범위

청구항 1

화소의 문턱 전압 센싱에 이용하는 HAVDD 전압을 센싱하고, 상기 HAVDD 전압이 임계 전압 이상인 경우, 하이 로직 레벨의 입력 전압을 생성하는 전압 센싱부; 및

상기 HAVDD 전압이 임계 전압 이상인 경우, 타이밍 컨트롤러에 하이 로직 레벨의 경고 신호를 출력하는 스위칭부를 포함하는 표시 장치 구동 회로.

청구항 2

제 1 항에 있어서,

상기 전압 센싱부는,

상기 HAVDD 전압의 크기가 상기 임계 전압 이상인 경우, 상기 스위칭부에 입력 전류를 공급하는 제너 다이오드를 포함하는 표시 장치 구동 회로.

청구항 3

제 1 항에 있어서,

상기 스위칭부는,

소스 단자로 상기 경고 신호를 생성하는 경고 신호 생성 전압을 공급받고, 턴-온 된 경우 드레인 단자로 상기 경고 신호를 출력하는 전계 효과 트랜지스터; 및

상기 전계 효과 트랜지스터를 턴-온 또는 턴-오프 시키는 비교기를 포함하는 표시 장치 구동 회로.

청구항 4

제 3 항에 있어서,

상기 비교기는,

상기 입력 전압과 상기 입력 전류를 공급받는 제1 입력 단자;

기준 전압을 공급받는 제2 입력 단자; 및

상기 전계 효과 트랜지스터를 턴-온 또는 턴-오프 시키는 스위칭 출력 신호를 생성하는 출력 단자를 포함하는 표시 장치 구동 회로.

청구항 5

화상을 표시하는 표시 패널;

상기 표시 패널에 데이터 전압을 공급하고, 상기 표시 패널에 마련된 화소의 문턱 전압을 센싱하고, 센싱한 전압을 이용하여 센싱 데이터를 생성하는 데이터 구동부;

상기 데이터 구동부에 디지털 비디오 데이터와 데이터 구동부 제어 신호를 공급하고, 상기 데이터 구동부로부터 센싱 데이터를 공급받는 타이밍 컨트롤러; 및

제 1 항 내지 제 4 항 중 어느 한 항의 표시 장치 구동 회로를 포함하는 표시 장치.

청구항 6

제 5 항에 있어서,

상기 타이밍 컨트롤러는,

상기 경고 신호가 하이 로직 레벨인 경우, 이전 프레임의 문턱 전압 보상 데이터를 적용하는 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명의 일 예는 표시 장치 구동 회로와 이를 포함하는 표시 장치에 관한 것이다.

배경 기술

[0002] 정보화 사회가 발전함에 따라 화상을 표시하기 위한 표시 장치에 대한 요구가 다양한 형태로 증가하고 있으며, 근래에는 액정 표시 장치(LCD: Liquid Crystal Display), 플라즈마 표시 장치(PDP: Plasma Display Panel), 유기 발광 표시 장치(OLED: Organic Light Emitting Diode Display)와 같은 여러 가지 표시 장치가 활용되고 있다.

[0003] 표시 장치는 다수의 화소들이 매트릭스(matrix) 형태로 배치된 표시 패널을 포함한다. 표시 패널은 화소들 각각을 구동하기 위해 스캔 구동 회로로부터 스캔 신호들을 공급받고, 데이터 구동 회로로부터 데이터 전압들을 공급받는다. 또한, 표시 패널은 전원 공급 회로로부터 다수 개의 전원 전압들을 공급받는다. 스캔 구동 회로, 데이터 구동 회로, 및 전원 공급 회로를 표시 장치 구동 회로로 통칭할 수 있다.

[0004] 유기 발광 표시 장치는 전자와 정공의 재결합에 의하여 빛을 발생하는 유기 발광 다이오드를 이용하여 화상을 표시한다. 유기 발광 표시 장치는 빠른 응답속도를 가짐과 동시에, 화소들이 자발광을 함에 따라 저 계조(블랙, Black) 표현력의 극대화가 가능하여 차세대 디스플레이로 각광받고 있다.

[0005] 유기 발광 표시 장치는 화소들 각각의 물리적인 차이를 보상하기 위하여, 표시 장치 구동 회로에서 문턱 전압(Threshold Voltage, V_{th})을 센싱하고 보상하는 작업을 수행한다. 전원 관리 집적 회로(Power Management Integrated Circuit, 이하 "PMIC"라 한다)는 발광 다이오드의 캐소드(cathode) 전극에 6-6.5V의 저전위 기준 전압인 EVSS 전압을 공급하여 유기 발광 다이오드를 턴-오프(Turn-off) 시키고 문턱 전압을 센싱한다.

[0006] EVSS 전압으로 6.5V 보다 큰 전압, 즉 비정상적인 EVSS 전압이 공급된 경우, 비정상적(abnormal)인 센싱 전압이 센싱된다. 캐소드 전극에 비정상적인 EVSS 전압이 공급되는 경우, 비정상적인 센싱 전압으로 인하여 비정상적인 센싱 데이터가 타이밍 컨트롤러(Timing Controller, T-con)로 공급된다. 비정상적인 센싱 데이터가 타이밍 컨트롤러로 공급되는 경우, 표시 패널이 턴-오프 된 후 표시 장치가 완전히 턴-오프 되기 전에 수행하는 보상 과정인 OFF-RS 보상 중 EVSS 전압 불안정에 따른 화면이상 불량률이 제조 과정 및 표시 장치 사용 과정에서 발생한다.

발명의 내용

해결하려는 과제

[0007] 본 발명의 일 예는 비정상적인 EVSS 전압이 공급되더라도 비정상적인 센싱 데이터가 타이밍 컨트롤러로 공급되는 것을 방지할 수 있는 표시 장치 구동 회로와 이를 포함하는 표시 장치를 제공하고자 한다.

과제의 해결 수단

[0008] 본 발명의 일 예에 따른 표시 장치 구동 회로는 화소의 문턱 전압 센싱에 이용하는 HAVDD 전압을 센싱하고, HAVDD 전압이 임계 전압 이상인 경우, 하이 로직 레벨의 입력 전압을 생성하는 전압 센싱부, 및 HAVDD 전압이 임계 전압 이상인 경우, 타이밍 컨트롤러에 하이 로직 레벨의 경고 신호를 출력하는 스위칭부를 포함한다.

[0009] 본 발명의 일 예에 따른 표시 장치는 화상을 표시하는 표시 패널, 표시 패널에 데이터 전압을 공급하고, 표시 패널에 마련된 화소의 문턱 전압을 센싱하고, 센싱한 전압을 이용하여 센싱 데이터를 생성하는 데이터 구동부, 데이터 구동부에 디지털 비디오 데이터와 데이터 구동부 제어 신호를 공급하고, 데이터 구동부로부터 센싱 데이터를 공급받는 타이밍 컨트롤러, 및 본 발명의 일 예에 따른 표시 장치 구동 회로를 포함한다.

발명의 효과

[0010] 본 발명의 일 예는 문턱 전압 보상 시 유기 발광 다이오드의 캐소드 전극의 전압인 ELVDD 전압을 센싱하되, 비정상적인 ELVDD 센싱 전압이 공급되는 경우를 감지하고, 비정상적인 ELVDD 센싱 전압이 공급되는 경우 이전 문턱 전압 보상 데이터를 적용한다. 이에 따라, 본 발명의 일 예는 잘못된 센싱 전압을 이용하여 잘못된 보상 테

이터를 적용하여 화면에 이상이 발생하는 것을 방지하고, 표시 패널 내의 필드의 불량을 개선하여, 화상 품질을 개선할 수 있다.

도면의 간단한 설명

[0011] 도 1은 본 발명의 일 예에 따른 표시 장치를 보여주는 블록도이다.

도 2는 도 1의 표시 패널의 하부기관, 소스 드라이브 IC들, 타이밍 컨트롤러, 데이터 보상부, 전원 공급부, 연성필름들, 소스 회로보드, 연성 케이블, 및 제어 회로보드를 보여주는 일 예시도면이다.

도 3은 도 1의 화소의 일 예를 보여주는 회로도이다.

도 4는 본 발명의 일 예에 따른 표시 장치 구동 회로를 나타낸 회로도이다.

도 5는 본 발명의 일 예에 따른 표시 장치 구동 회로의 전압 센싱부와 스위칭부를 상세히 나타낸 회로도이다.

도 6은 본 발명의 일 예에 따른 표시 장치 구동 회로가 정상적인 경우를 나타낸 회로도이다.

도 7은 본 발명의 일 예에 따른 표시 장치 구동 회로가 비정상적인 경우를 나타낸 회로도이다.

발명을 실시하기 위한 구체적인 내용

[0012] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

[0013] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다.

[0014] 본 명세서에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.

[0015] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.

[0016] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.

[0017] 시간 관계에 대한 설명일 경우, 예를 들어, '~후에', '~에 이어서', '~다음에', '~전에' 등으로 시간적 선후 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 연속적이지 않은 경우도 포함할 수 있다.

[0018] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.

[0019] "X축 방향", "Y축 방향" 및 "Z축 방향"은 서로 간의 관계가 수직으로 이루어진 기하학적인 관계만으로 해석되어서는 아니 되며, 본 발명의 구성이 기능적으로 작용할 수 있는 범위 내에서보다 넓은 방향성을 가지는 것을 의미할 수 있다.

[0020] "적어도 하나"의 용어는 하나 이상의 관련 항목으로부터 제시 가능한 모든 조합을 포함하는 것으로 이해되어야 한다. 예를 들어, "제 1 항목, 제 2 항목 및 제 3 항목 중에서 적어도 하나"의 의미는 제 1 항목, 제 2 항목 또는 제 3 항목 각각 뿐만 아니라 제 1 항목, 제 2 항목 및 제 3 항목 중에서 2개 이상으로부터 제시될 수 있는 모든 항목의 조합을 의미할 수 있다.

[0021] 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관

관계로 함께 실시할 수도 있다.

- [0022] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하기로 한다.
- [0023] 도 1은 본 발명의 일 실시예에 따른 표시장치를 보여주는 블록도이다. 도 2는 도 1의 표시 패널의 하부기관, 소스 드라이브 IC들, 타이밍 컨트롤러, 데이터 보상부, 전원 공급부, 연성필름들, 소스 회로보드, 연성 케이블, 및 제어 회로보드를 보여주는 일 예시도면이다.
- [0024] 도 1 및 도 2를 참조하면, 본 발명의 실시예에 따른 유기발광표시장치는 표시 패널(10), 데이터 구동부(20), 연성필름(22)들, 스캔 구동부(30), 타이밍 컨트롤러(40), 전원 공급부(50), 소스 회로보드(60), 제어 회로보드(70), 및 케이블(80)을 포함한다.
- [0025] 표시 패널(10)은 표시 영역(AA)과 표시 영역(AA)의 주변에 마련된 비표시 영역(NAA)을 포함한다. 표시 영역(AA)은 화소(P)들이 형성되어 화상을 표시하는 영역이다. 표시 패널(10)에는 데이터 라인들(D1~Dm, m은 2 이상의 양의 정수), 기준전압 라인들(R1~Rp, p는 2 이상의 양의 정수), 스캔 라인들(S1~Sn, n은 2 이상의 양의 정수), 및 센싱 라인들(SE1~SEn)이 마련된다. 데이터 라인들(D1~Dm)과 기준전압 라인들(R1~Rp)은 스캔 라인들(S1~Sn), 센싱 라인들(SE1~SEn), 및 제어라인들(C1~Cn)과 교차될 수 있다. 데이터 라인들(D1~Dm)과 기준전압 라인들(R1~Rp)은 서로 나란할 수 있다. 스캔 라인들(S1~Sn)과 센싱 라인들(SE1~SEn)은 서로 나란할 수 있다.
- [0026] 화소(P)들 각각은 데이터 라인들(D1~Dm) 중 어느 하나, 기준전압 라인들(R1~Rp) 중 어느 하나, 스캔 라인들(S1~Sn) 중 어느 하나, 및 센싱 라인들(SE1~SEn) 중 어느 하나에 접속될 수 있다. 표시 패널(10)의 화소(P)들 각각은 도 3과 같이 유기 발광 다이오드(organic light emitting diode, OLED)와 유기 발광 다이오드(OLED)에 전류를 공급하기 위해 다수의 트랜지스터들을 포함하는 화소 구동부(PD)를 포함할 수 있다.
- [0027] 구체적으로, 도 3과 같이 화소 구동부(PD)는 스캔 트랜지스터(ST), 구동 트랜지스터(DT), 및 스토리지 커패시터(Cst)를 포함할 수 있다. 스캔 트랜지스터(ST1)는 제k 스캔 라인(Sk)의 스캔 신호에 의해 턴-온 되어 제j 데이터 라인(Dj)의 데이터 전압을 구동 트랜지스터(DT)의 게이트 전극에 공급한다. 센싱 트랜지스터(ST2)는 제k 센싱 라인(SEk)의 센싱 신호에 응답하여 제q 기준전압 라인(Rq)을 구동 트랜지스터(DT)의 소스전극에 접속시킨다. 구동 트랜지스터(DT)는 게이트 전극에 공급되는 데이터 전압에 따라 고전위 전압 라인(EVDL)으로부터 유기 발광 다이오드(OLED)로 흐르는 구동전류를 제어한다. 스토리지 커패시터(Cst)는 구동 트랜지스터(DT)의 게이트 전극의 전압을 일정하게 유지하기 위해, 구동 트랜지스터(DT)의 게이트 전극과 고전위 전압 라인(EVDL) 사이에 마련될 수 있다. 유기 발광 다이오드(OLED)는 구동 트랜지스터(DT)와 저전위 전압 라인(EVSL) 사이에 마련되어, 구동전류에 따라 소정의 밝기로 발광한다.
- [0028] 데이터 구동부(20)는 도 2와 같이 다수의 소스 드라이브 IC(integrated circuit)(21)들을 포함할 수 있다. 소스 드라이브 IC(21)들 각각은 연성필름(22)들 각각에 실장될 수 있다. 연성필름(22)들 각각은 테이프 캐리어 패키지(tape carrier package) 또는 칩 온 필름(chip on film)일 수 있다. 연성필름(22)들 각각은 휘어지거나 구부러질 수 있다. 연성필름(22)들 각각은 하부 기관과 소스 회로보드(60)에 부착될 수 있다. 연성필름(22)들 각각은 이방성 도전 필름(anisotropic conductive flim)을 이용하여 TAB(tape automated bonding) 방식으로 하부 기관상에 부착될 수 있으며, 이로 인해 소스 드라이브 IC(21)들은 데이터 라인들(D1~Dm)에 연결될 수 있다. 소스 회로보드(60)는 케이블(80)에 의해 제어 회로보드(70)에 연결될 수 있다. 소스 회로보드(60)는 인쇄회로보드(printed circuit board) 또는 연성 인쇄회로보드(flexible printed circuit board)일 수 있다.
- [0029] 소스 드라이브 IC(21)들 각각은 데이터 전압 공급부, 센싱 데이터 출력부, 및 스위칭 회로를 포함하는 표시 패널 구동 회로를 포함한다.
- [0030] 데이터 전압 공급부는 데이터 라인들(D1~Dm)에 접속되어 데이터 전압들을 공급한다. 데이터 전압 공급부는 타이밍 컨트롤러(40)로부터 디지털 비디오 데이터(DATA) 또는 센싱용 디지털 데이터(PDATA)와 데이터 타이밍 제어신호(DCS)를 입력받는다.
- [0031] 데이터 전압 공급부는 표시 모드에서 데이터 타이밍 제어신호에 따라 디지털 비디오 데이터(DATA)를 발광 데이터 전압들로 변환하여 데이터 라인들(D1~Dm)에 공급한다. 발광 데이터 전압은 화소(P)의 유기 발광 다이오드(OLED)를 소정의 휘도로 발광하기 위한 전압이다.
- [0032] 데이터 전압 공급부는 센싱 모드에서 데이터 타이밍 제어신호(DCS)에 따라 센싱용 데이터(PDATA)를 센싱 데이터 전압으로 변환하여 데이터 라인들(D1~Dm)에 공급한다. 센싱 데이터 전압은 화소(P)의 구동 트랜지스터(DT)의 구동전류를 센싱하기 위한 전압이다.

- [0033] 센싱 데이터 출력부는 기준 전압 라인들(R1~Rp) 각각에 흐르는 전류를 전압으로 변환하고, 변환된 전압을 디지털 데이터인 센싱 데이터(SD)로 변환한다. 이를 위해, 센싱 데이터 출력부는 기준전압 라인들(R1~Rp) 각각에 흐르는 전류를 전압으로 변환하는 전류-전압 변환부와 전류-전압 변환부의 출력전압을 디지털 데이터인 센싱 데이터로 변환하는 아날로그-디지털 변환부(Analog-Digital Converter, ADC)를 포함할 수 있다.
- [0034] 스위칭 회로는 표시 모드에서 기준 전압 라인들(R1~Rp)을 기준 전압(VREF)이 공급되는 기준 전압 공급 라인에 접속시킨다. 또한, 스위칭 회로는 센싱 모드에서 기준 전압 라인들(R1~Rp)을 센싱 데이터 출력부에 접속시킨다.
- [0035] 스캔 구동부(30)는 스캔 신호 출력부(31)와 센싱 신호 출력부(32)를 포함한다. 스캔 신호 출력부(31)는 스캔 라인들(S1~Sn)에 접속되어 스캔 신호들을 공급한다. 스캔 신호 출력부(31)는 타이밍 컨트롤러(40)로부터 입력되는 스캔 타이밍 제어신호(SCS)에 따라 스캔 라인들(S1~Sn)에 스캔 신호들을 공급한다.
- [0036] 센싱 신호 출력부(32)는 센싱 라인들(SE1~SEn)에 접속되어 센싱 신호들을 공급한다. 센싱 신호 출력부(32)는 타이밍 컨트롤러(40)로부터 입력되는 센싱 타이밍 제어신호(SENCS)에 따라 센싱 라인들(SE1~SEn)에 센싱 신호들을 공급한다.
- [0037] 스캔 신호 출력부(31)와 센싱 신호 출력부(32) 각각은 다수의 트랜지스터들을 포함하여 GIP(Gate driver In Panel) 방식으로 표시 패널(10)의 비표시 영역(NDA)에 직접 형성될 수 있다. 또는, 스캔 신호 출력부(31)와 센싱 신호 출력부(32) 각각은 구동 칩(chip) 형태로 형성되어 표시 패널(10)에 접속되는 연성필름 상에 실장될 수 있다.
- [0038] 타이밍 컨트롤러(40)는 외부의 시스템 보드로부터 디지털 비디오 데이터(DATA)와 타이밍 신호들을 입력받는다. 타이밍 신호들은 수직 동기 신호(vertical sync signal, V-sync), 수평 동기 신호(horizontal sync signal, H-sync), 데이터 인에이블 신호(data enable signal, DE), 및 도트 클럭(dot clock, Dclk)을 포함할 수 있다.
- [0039] 타이밍 컨트롤러(40)는 데이터 구동부(20), 스캔 신호 출력부(31), 및 센싱 신호 출력부(32)의 동작 타이밍을 제어하기 위한 타이밍 제어신호들을 생성한다. 타이밍 제어신호들은 데이터 구동부(20)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DCS), 스캔 신호 출력부(31)의 동작 타이밍을 제어하기 위한 스캔 타이밍 제어신호(SCS), 및 센싱 신호 출력부(32)의 동작 타이밍을 제어하기 위한 센싱 타이밍 제어신호(SENCS)를 포함한다.
- [0040] 타이밍 컨트롤러(40)는 데이터 구동부(20)로부터 센싱 데이터(SD)를 입력받고, 센싱 데이터(SD)를 이용하여 디지털 비디오 데이터(DATA)를 보상한다. 센싱 데이터(SD)는 센싱 데이터 전압을 화소(P)들 각각에 공급하였을 때 기준전압 라인을 통해 구동 트랜지스터(DT)의 전류를 센싱한 데이터이다. 센싱 데이터(SD)는 화소(P)들 각각의 구동 트랜지스터의 문턱 전압(threshold voltage)과 전자 이동도(mobility)가 반영된 디지털 데이터이다. 센싱 데이터(SD)를 이용하여 보상된 디지털 비디오 데이터(DATA)는 화소(P)들 각각의 구동 트랜지스터(DT)의 문턱 전압과 전자 이동도가 보상된 데이터이다.
- [0041] 타이밍 컨트롤러(40)는 표시 모드에서 보상된 디지털 비디오 데이터(DATA)와 데이터 타이밍 제어신호(DCS)를 데이터 구동부(20)로 출력한다. 또한, 타이밍 컨트롤러(40)는 센싱 모드에서 센싱용 데이터(PDATA)와 데이터 타이밍 제어신호(DCS)를 데이터 구동부(20)로 출력한다. 센싱용 데이터(PDATA)는 센싱 데이터(SD)를 센싱하기 위해 미리 정해진 데이터로서 타이밍 컨트롤러(40)의 내장 메모리에 저장될 수 있다.
- [0042] 타이밍 컨트롤러(40)는 전원 공급부(50)로 선택 신호(SL)를 출력한다. 타이밍 컨트롤러(40)는 표시 모드에서 제1 로직 레벨 전압의 선택 신호(SL)를 출력하고, 센싱 모드에서 제2 로직 레벨 전압의 센싱 신호(SL)를 출력한다.
- [0043] 타이밍 컨트롤러(40)는 전원 공급부(50)로부터 소정의 구동 전압을 입력받으며, 소정의 구동 전압(VD)에 의해 턴-온 된다. 또한, 타이밍 컨트롤러(40)는 전원 공급부(50)로부터 셧다운 신호(shutdown signal, SDS)를 입력받는 경우, 외부의 시스템 보드로 전원 공급 차단 신호(PSBS)를 출력한다. 외부의 시스템 보드는 전원 공급 차단 신호가 입력되는 경우 전원 공급부(50)로 공급되는 전원을 차단한다.
- [0044] 전원 공급부(50)는 표시 패널(10)로 제1 및 제2 전원 전압들(VSS, VDD)을 공급한다. 제1 전원 전압(VSS)은 저전위 전압이고, 제2 전원 전압(VDD)은 제1 전원 전압보다 높은 레벨의 고전위 전압(VDD)일 수 있다. 제1 전원 전압(VSS)은 표시 패널(10)의 화소(P)들 각각의 유기 발광 다이오드(OLED)의 캐소드 전극에 공급되고, 제2 전원 전압(VDD)은 표시 패널(10)의 화소(P)들 각각의 구동 트랜지스터(DT)의 드레인 전극에 공급될 수 있다. 또한, 전원 공급부(50)는 데이터 구동부(20)에 기준전압(VREF)을 공급한다. 나아가, 전원 공급부(50)는 데이터 구동부(20), 스캔 구동부(30), 및 타이밍 컨트롤러(40) 각각에 소정의 구동 전압을 공급할 수 있다.

- [0045] 전원 공급부(50)는 타이밍 컨트롤러(40)로부터 선택 신호(SL)를 입력받고, 선택 신호(SL)에 따라 제1 전원 전압(VSS)을 그라운드 전압과 그라운드 전압보다 높은 소정의 직류 전압 중에 어느 하나로 출력한다. 전원 공급부(50)는 제1 로직 레벨 전압의 선택 신호(SL)가 입력되는 표시 모드에서 그라운드 전압을 제1 전원 전압(VSS)으로 공급하고, 제2 로직 레벨 전압의 선택 신호(SL)가 입력되는 센싱 모드에서 소정의 직류 전압을 공급한다. 센싱 모드에서 그라운드 전압보다 높은 소정의 직류 전압을 공급하는 경우, 화소(P)들 각각의 유기 발광 다이오드(OLED)의 캐소드 전극의 전압을 높일 수 있다. 이로 인해, 센싱 모드에서 구동 트랜지스터(DT)의 구동 전류가 유기 발광 다이오드(OLED)를 통해 캐소드 전극으로 흘러 유기 발광 다이오드(OLED)가 발광하는 것을 방지할 수 있다.
- [0046] 전원 공급부(50)는 센싱 모드에서 제1 전원 전압(VSS)을 공급하는 표시 장치 구동 회로의 교류 전압을 모니터링한다. 전원 공급부(50)는 표시 장치 구동 회로의 교류 전압이 변화하는 경우 셋 다운 신호(SDS)를 타이밍 컨트롤러(40)로 출력하며, 타이밍 컨트롤러(40)는 셋 다운 신호(SDS)에 응답하여 전원 공급 차단 신호(PSBS)를 외부의 시스템 보드로 출력하여 전원 공급을 차단한다. 이에 따라, 본 발명의 실시예는 외부의 충격으로 인해 표시 패널이 파손되어 제1 전원 전압(VSS)이 공급되는 제1 전원 배선에 과전류가 흐르는 경우, 전원 공급을 차단할 수 있다. 따라서, 본 발명의 실시예는 표시 패널이 타버리는 번트(burnt)가 발생하는 것을 방지할 수 있다.
- [0047] 타이밍 컨트롤러(40)와 전원 공급부(50)는 제어 회로보드(70)에 실장될 수 있다. 제어 회로보드(70)는 케이블(80)에 의해 소스 회로보드(60)에 연결될 수 있다. 제어 회로보드(70)는 인쇄회로보드(printed circuit board) 또는 플렉서블 인쇄회로보드(flexible printed circuit board)일 수 있다. 케이블(80)은 연성 케이블일 수 있다.
- [0048] 도 4는 본 발명의 일 예에 따른 표시 장치 구동 회로를 나타낸 회로도이다. 도 4를 참조하면, 표시 장치 구동 회로(100)는 벡 컨버터(110), 셋 다운 신호 출력부(120), 및 전압 선택 출력부(130)를 포함한다.
- [0049] 벡 컨버터(110)는 입력 단자(IT)로 입력되는 제1 직류 전압을 제1 직류 전압보다 낮은 제2 직류 전압으로 변환하여 전압 선택 출력부(130)로 출력한다. 구체적으로, 벡 컨버터(110)는 제1 직류 전압을 교류 전압으로 변환하고, 교류 전압을 제2 직류 전압으로 변환한다. 교류 전압은 제1 직류 전압과 제2 직류 전압보다 낮은 소정의 전압 사이에서 스윙한다. 도 4, 도 5a 및 도 5b에서는 소정의 전압이 그라운드 전압인 것을 예시하였다.
- [0050] 벡 컨버터(110)는 직류-교류 변환회로(111), 평활회로(112), 및 분압 회로(113), 및 제어 IC(114)를 포함할 수 있다.
- [0051] 직류-교류 변환회로(111)는 제1 입력 단자(IT)로 입력되는 제1 직류 전압을 교류 전압으로 변환한다. 제1 및 제2 트랜지스터들(T1, T2)을 포함할 수 있다. 제1 및 제2 트랜지스터들(T1, T2) 각각은 전계효과 트랜지스터(field effect transistor)일 수 있으며, N 채널 형으로 형성될 수 있다.
- [0052] 제1 트랜지스터(T1)는 제어 IC(114)로부터의 제1 제어 신호에 따라 입력 단자(IT)와 제1 노드(N1) 사이의 접속을 스위칭한다. 제1 트랜지스터(T1)의 제어 전극은 제어 IC(114)의 제1 제어 신호 출력 단자(CT1)에 접속되고, 소스 전극은 제1 노드(N1)에 접속되며, 드레인 전극은 입력 단자(IT)에 접속될 수 있다.
- [0053] 제2 트랜지스터(T2)는 제어 IC(114)로부터의 제2 제어 신호에 따라 제1 노드(N1)와 그라운드 사이의 접속을 스위칭한다. 제2 트랜지스터(T2)의 제어 전극은 제어 IC(114)의 제2 제어 신호 출력 단자(CT2)에 접속되고, 소스 전극은 그라운드에 접속되며, 드레인 전극은 제1 노드(N1)에 접속될 수 있다.
- [0054] 제2 제어 신호는 제1 제어 신호의 반전 신호일 수 있다. 이 경우, 제1 트랜지스터(T1)가 턴-온되는 경우 제2 트랜지스터(T2)가 턴-오프되며, 제1 트랜지스터(T1)가 턴-오프되는 경우 제2 트랜지스터(T2)가 턴-온된다. 그러므로, 제1 트랜지스터(T1)가 턴-온되는 경우 제1 노드(N1)에는 입력 단자(IT)로 입력되는 제1 직류 전압이 공급되고, 제2 트랜지스터(T2)가 턴-온되는 경우 제1 노드(N1)에는 그라운드 전압이 공급된다. 즉, 제1 노드(N1)에는 제1 직류 전압과 그라운드 전압 사이에서 스윙하는 제2 직류 전압이 공급될 수 있다. 도 5a 및 도 5b에서는 제1 직류 전압이 12V 전위를 가지며, 그라운드 전압이 0V 전위를 가지는 것을 예시하였다.
- [0055] 평활회로(112)는 인덕터(inductor, I)와 제2 커패시터(C2)를 포함하는 LC 회로일 수 있다. 인덕터(I)는 제1 노드(N1)와 제3 노드(N3) 사이에 접속되고, 제2 커패시터(C2)는 제3 노드(N3)와 그라운드 사이에 접속될 수 있다. 평활회로(112)는 제1 노드(N1)에 공급된 교류 전압을 평활하여 제2 직류 전압을 출력한다.
- [0056] 즉, 벡 컨버터(110)는 제1 직류-교류 변환회로(111)를 이용하여 제1 직류 전압을 주기적으로 잘라내어(chopping) 교류 전압으로 변환하고, 평활회로(112)를 이용하여 교류 전압을 평활하여 제2 직류 전압을 출력한다.

다. 그러므로, 벡 컨버터(110)로부터 출력되는 제2 직류 전압은 벡 컨버터(110)로 입력되는 제1 직류 전압보다 작다.

- [0057] 분압회로(113)는 제3 노드(N3)의 전압을 분압한다. 분압회로(113)는 제2 및 제3 저항들(R2, R3)과 제3 커패시터(C3)를 포함할 수 있다. 제2 및 제3 저항들(R2, R3)은 제3 노드(N3)와 그라운드 사이에 접속된다. 도 4에서는 제2 및 제3 저항들(R2, R3) 사이와 제어 IC(114)의 모니터링 단자(MT)의 접점을 제4 노드(N4)라고 정의하였으며, 제3 커패시터(C3)는 제3 노드(N3)와 제4 노드(N4) 사이에 접속된다.
- [0058] 제4 노드(N4)는 제어 IC(114)의 모니터링 단자(MT)에 연결되므로, 분압회로(113)에 의해 분압된 제4 노드(N4)의 전압은 제어 IC(114)에 의해 모니터링될 수 있다. 제4 노드(N4)의 전압은 제3 노드(N3)의 전압을 분압한 전압이므로, 제어 IC(114)는 실질적으로 제3 노드(N3)의 전압을 모니터링하게 된다.
- [0059] 제어 IC(114)는 제4 노드(N4)의 전압의 모니터링 결과에 따라 제1 및 제2 제어 신호들의 펄스 폭을 제어한다. 예를 들어, 제어 IC(114)는 제4 노드(N4)의 전압이 상승하는 경우 도 5a와 같이 제1 제어 신호의 펄스 폭을 좁히고 제2 제어 신호의 펄스 폭을 늘림으로써, 제3 노드(N3)의 전압이 상승하는 것을 방지할 수 있다. 또한, 제어 IC(114)는 제4 노드(N4)의 전압이 하강하는 경우 도 5b와 같이 제1 제어 신호의 펄스 폭을 늘리고 제2 제어 신호의 펄스 폭을 좁힘으로써, 제3 노드(N3)의 전압이 하강하는 것을 방지할 수 있다.
- [0060] 셋 다운 신호 출력부(120)는 제1 노드(N1)의 교류 전압을 누적 합산한 전압과 비교 전압(REF) 사이에 차이가 발생하는 경우 셋 다운 신호(SDS)를 출력한다. 셋 다운 신호 출력부(120)는 적분 회로(121)과 비교기(122)를 포함할 수 있다.
- [0061] 적분 회로(121)는 제1 저항(R1)과 제1 커패시터(C1)를 포함하는 RC 회로일 수 있다. 제1 저항(R1)은 제1 노드(N1)와 제2 노드(N2) 사이에 접속되고, 제1 커패시터(C1)는 제2 노드(N2)와 그라운드 사이에 접속될 수 있다. 적분 회로(121)는 제1 노드(N1)에 공급된 교류 전압을 누적 합산한 전압을 출력한다.
- [0062] 비교기(122)는 오피 앰프(OP-Amp)로 구현될 수 있다. 오피 앰프(OP-Amp)의 반전 입력 단자(-)에는 비교 전압(REF)이 공급되고, 반전 입력 단자(+)에는 적분 회로(121)에 의해 누적 합산된 전압이 공급된다. 오피 앰프(OP-Amp)는 적분 회로(121)에 의해 누적 합산된 전압과 비교 전압(REF) 간에 차이가 발생하는 경우 그 차이를 증폭하여 출력한다. 따라서, 비교기(122)는 적분 회로(121)에 의해 누적 합산된 전압과 비교 전압(REF) 간에 차이가 발생하는 경우 제1 로직 레벨 전압의 셋 다운 신호(SDS)를 셋 다운 신호 출력 단자(SDT)로 출력하고, 차이가 발생하지 않는 경우 제2 로직 레벨 전압의 셋 다운 신호(SDS)를 셋 다운 신호 출력 단자(SDT)로 출력할 수 있다. 오피 앰프(OP-Amp)는 비교기의 한 실시예이며, 다른 회로 소자 또는 논리 회로들을 조합하여 비교기(122)를 구현할 수도 있다.
- [0063] 전압 선택 출력부(130)는 선택 신호 입력 단자(ST)를 통해 입력되는 선택 신호에 따라 벡 컨버터(110)로부터 출력되는 제2 직류 전압 또는 그라운드 전압을 출력한다. 전압 선택 출력부(130)는 제3 및 제4 트랜지스터들(T3, T4)을 포함할 수 있다. 제3 및 제4 트랜지스터들(T3, T4) 각각은 전계 효과 트랜지스터(field effect transistor)일 수 있으며, 제3 트랜지스터(T3)는 P 채널 형으로 형성되고, 제4 트랜지스터(T4)는 N 채널 형으로 형성될 수 있다.
- [0064] 제3 트랜지스터(T3)는 선택 신호에 의해 턴-온되어 벡 컨버터(110)로부터 출력되는 제2 직류 전압을 출력 단자(OT)로 출력한다. 제3 트랜지스터(T3)의 게이트 전극은 선택 신호 입력 단자(ST)에 접속되고, 소스 전극은 벡 컨버터(110)에 접속되며, 드레인 전극은 출력 단자(OT)에 접속된다.
- [0065] 제4 트랜지스터(T4)는 선택 신호에 의해 턴-온되어 출력 단자(OT)를 그라운드에 접속시킨다. 제4 트랜지스터(T4)의 게이트 전극은 선택 신호 입력 단자(ST)에 접속되고, 소스 전극은 그라운드에 접속되며, 드레인 전극은 출력 단자(OT)에 접속된다.
- [0066] 제3 및 제4 트랜지스터들(T3, T4)은 서로 다른 채널 형이기 때문에, 선택 신호에 의해 상반되게 동작한다. 예를 들어, 제1 로직 레벨 전압의 선택 신호가 입력되는 경우 제3 트랜지스터(T3)는 턴-온되고 제4 트랜지스터(T4)는 턴-온된다. 이에 따라, 출력 단자(OT)는 그라운드에 접속될 수 있다. 또한, 제2 로직 레벨 전압의 선택 신호가 입력되는 경우 제3 트랜지스터(T3)는 턴-온되고 제4 트랜지스터(T4)는 턴-오프된다. 이에 따라, 벡 컨버터(110)로부터 출력되는 제2 직류 전압이 출력 단자(OT)로 출력될 수 있다.
- [0067] 도 5는 본 발명의 일 예에 따른 표시 장치 구동 회로의 전압 센싱부(210)와 스위칭부(220)를 상세히 나타낸 회로도이다. 도 6은 본 발명의 일 예에 따른 표시 장치 구동 회로가 정상적인 경우를 나타낸 회로도이다. 도 7은

본 발명의 일 예에 따른 표시 장치 구동 회로가 비정상적인 경우를 나타낸 회로도이다. 도 5에서는 도 4에 나타나지 않은 표시 장치 구동 회로의 부분에 대한 설명을 하고 있으며, 본 발명의 일 예에서 추가된 회로 구성 요소들에 대한 설명을 하고 있다.

[0068] 본 발명의 일 예에 따른 표시 장치 구동 회로에 추가된 전압 센싱부(210)는 화소의 문턱 전압 센싱에 이용하는 HAVDD 전압(HAVDD)을 센싱하고, HAVDD 전압(HAVDD)이 임계 전압 이상인 경우, 하이 로직 레벨의 입력 전압(V_{in})을 생성한다. 본 발명의 일 예에 따른 표시 장치 구동 회로에 추가된 스위칭부(220)는 HAVDD 전압(HAVDD)이 임계 전압 이상인 경우, 타이밍 컨트롤러(40)에 하이 로직 레벨의 경고 신호(WS)를 출력한다. 이에 따라, 본 발명의 일 예에 따른 표시 장치 구동 회로는 임계 전압 이상의 HAVDD 전압(HAVDD)에 의한 표시 패널(10) 상의 센싱 이상을 감지하고, 잘못된 센싱 데이터(SD)에 의한 화상의 문제를 방지할 수 있다.

[0069] 전압 센싱부(210)는 HAVDD 전압(HAVDD)을 센싱한다. HAVDD 전압(HAVDD)은 화소(P)의 문턱 전압(Threshold Voltage, V_{th}) 센싱에 이용한다. HAVDD 전압(HAVDD)은 일반적으로 6~6.5V이다. 전압 센싱부(210)는 HAVDD 전압(HAVDD)이 임계 전압 이상인 경우, 하이 로직 레벨의 입력 전압(V_{in})을 생성한다. 임계 전압은 HAVDD 전압(HAVDD)이 화소(P)의 문턱 전압(V_{th})을 생성할 수 있는 최대 크기의 전압을 의미한다. 임계 전압의 크기는 6~6.5V 보다 1.8V 이상 큰 7.8~8.3V가 된다. 임계 전압 이상의 HAVDD 전압(HAVDD)이 공급되는 경우, 화소(P)의 문턱 전압(V_{th}) 센싱에 오류가 발생하고, 잘못된 센싱 데이터(SD)를 생성하게 된다. 입력 전압(V_{in})은 스위칭부(220)로 입력되어 로직 레벨에 따라 스위칭부(220)의 동작을 제어하는 전압이다. 전압 센싱부(210)는 제너 다이오드(Zener Diode)(211)를 포함한다.

[0070] 제너 다이오드(211)는 HAVDD 전압(HAVDD)의 크기가 임계 전압 이상인 경우, 스위칭부(220)에 입력 전류(I_{in})를 공급한다. 입력 전류(I_{in})는 스위칭부(220)의 구동을 제어하는 전류이다. 입력 전류(I_{in})는 제너 다이오드(211)의 역방향으로 흐른다. 즉, 입력 전류는 HAVDD 전압(HAVDD)이 임계 전압 이하인 정상적인 경우에는 흐르지 않는다. HAVDD 전압(HAVDD)이 공급되는 경우, 제너 다이오드(211)에는 역바이어스(Reverse Bias)가 가해진다. HAVDD 전압(HAVDD)의 크기가 임계 전압 이상인 경우, 강한 역바이어스로 인하여 제너 다이오드(211)가 깨지는 브레이크 스루(Break-through) 현상이 발생하기 시작한다. 즉, 임계 전압 이상인 경우는 다이오드가 역방향으로 전류를 흘리는 것을 막는 기능을 수행할 수 없을 정도로 강한 전압이 걸린 것이므로, 스위칭부(220)로 정상적인 경우에는 흐르지 않던 입력 전류(I_{in})가 공급된다.

[0071] 전압 센싱부(210)를 제너 다이오드(211)로 구현하여, 제너 다이오드(211)가 브레이크 스루가 발생하는 경우에만 스위칭부(220)의 입력 단자에 전류가 흐르고, 일반적인 경우에는 스위칭부(220)의 입력 단자에 전류가 흐르지 않게 할 수 있다. 이에 따라, 본 발명의 전압 센싱부(210)는 일반적인 경우에는 스위칭부(220)가 동작하지 않도록 방지하는 역할을 수행한다. 또한, 본 발명의 전압 센싱부(210)는 단일한 제너 다이오드(211)를 이용하여, 제너 다이오드(211)에 브레이크 스루가 발생할 정도의 이상 전압이 발생한 경우를 감지하는 역할을 수행할 수 있다.

[0072] 스위칭부(220)는 HAVDD 전압(HAVDD)이 임계 전압 이상인 경우, 타이밍 컨트롤러에 하이 로직 레벨의 경고 신호(WS)를 출력한다. 스위칭부(220)는 전계 효과 트랜지스터(221)와 비교기(222)를 포함한다.

[0073] 전계 효과 트랜지스터(221)는 소스 단자로 경고 신호(WS)를 생성하는 경고 신호 생성 전압(V_W)을 공급받는다. 경고 신호 생성 전압(V_W)은 전원 공급부에서 낮은 전압 크기를 갖는 전원 전압을 이용할 수 있으며, 바람직하게는 1.5V의 크기를 갖는 보조 전원 전압을 이용할 수 있다. 전계 효과 트랜지스터(221)는 경고 신호 생성 전압(V_W)을 이용하여 경고 신호(WS)를 생성한다. 경고 신호(WS)는 타이밍 컨트롤러(40)에 현재 센싱한 문턱 전압(V_{th})이 잘못된 HAVDD 전압(HAVDD)에 의하여 센싱된 전압임을 알리는 신호이다. 전계 효과 트랜지스터(221)는 턴-온(Turn-on) 된 경우, 드레인 단자로 경고 신호(WS)를 출력한다.

[0074] 본 발명의 일 예는 전계 효과 트랜지스터(221)를 이용하여 잘못된 HAVDD 전압(HAVDD)의 공급으로 인하여 센싱이 수행되었음을 타이밍 컨트롤러(40)에 알릴 수 있다. 이에 따라, 본 발명의 타이밍 컨트롤러(40)는 잘못된 센싱 데이터(SD)가 공급되는 경우를 감지하고, 이러한 센싱 데이터(SD)를 이용하지 않음을 선택할 수 있는 대응 방법을 마련할 수 있다.

[0075] 비교기(222)는 전계 효과 트랜지스터(221)를 턴-온(Turn-on) 또는 턴-오프(Turn-off) 시킨다. 비교기(222)는 제1 입력 단자($in1$), 제2 입력 단자($in2$), 및 출력 단자($outp$)를 포함한다.

[0076] 제1 입력 단자($in1$)는 전압 센싱부(210)에서 출력된 입력 전압(V_{in})과 입력 전류(I_{in})를 공급받는다. 정상적인 경우에는 입력 전압(V_{in})은 그라운드 전압(GND) 이상 기준 전압(V_{ref}) 이하이며, 바람직하게는 기준 전압(V_{re}

f)의 크기와 같다. 기준 전압(Vref)은 비교기(222)가 입력 전압(Vin)과 입력 전류(Iin)의 기준 값을 설정할 수 있도록 한다. 일반적으로 기준 전압(Vref)은 1.8V이다. 정상적인 경우에는 기준 전압(Vref)의 크기보다 입력 전압(Vin)의 크기가 작거나 같으므로, 입력 전류(Iin)가 흐르지 않는다. 비정상적인 경우에는 입력 전압(Vin)은 기준 전압(Vref)을 초과하게 된다. 또한, 비정상적인 경우에는 제너 다이오드(211)의 브레이크 스트루에 의한 역 전류인 입력 전류(Iin)가 흐르게 된다.

[0077] 제2 입력 단자(in2)는 기준 전압(Vref)을 공급받는다. 기준 전압(Vref)에 따라, 비교기(222)에 공급되는 입력 전압(Vin)과 입력 전류(Iin)의 크기가 정상적인 경우에는 비교기(222)가 스위칭 출력 신호를 로우 로직 레벨 상태로 유지한다. 비교기(222)에 공급되는 입력 전압(Vin)과 입력 전류(Iin)의 크기가 비정상적인 경우에는 비교기(222)가 스위칭 출력 신호를 하이 로직 레벨 상태로 변화시킨다.

[0078] 출력 단자(outp)는 제1 입력 단자(in1)에 공급되는 입력 전압(Vin)과 제2 입력 단자(in2)에 공급되는 기준 전압(Vref)을 이용하여 스위칭 출력 신호를 생성한다. 스위칭 출력 신호는 전계 효과 트랜지스터(221)의 턴-온 또는 턴-오프를 제어한다. 스위칭 출력 신호는 전계 효과 트랜지스터(221)의 게이트 단자로 입력된다. 로우 로직 레벨의 스위칭 출력 신호는 전계 효과 트랜지스터(221)를 턴-오프 시킨다. 하이 로직 레벨의 스위칭 출력 신호는 전계 효과 트랜지스터(221)를 턴-온 시킨다.

[0079] 비교기(222)는 입력 전압(Vin)과 기준 전압(Vref)을 비교하고, 입력 전압(Vin)이 비정상적인 경우, 전계 효과 트랜지스터(221)를 턴-온 시킨다. 이에 따라서, 입력 전압(Vin)이 비정상적인 경우, 전계 효과 트랜지스터(221)가 경고 신호(WS)를 타이밍 컨트롤러(40)에 공급할 수 있도록 제어할 수 있다.

[0080] 본 발명의 일 예에 따른 타이밍 컨트롤러(40)는 경고 신호(WS)가 하이 로직 레벨인 경우, 이전 프레임의 문턱 전압 보상 데이터를 적용한다. 즉, 본 발명의 일 예에 따른 타이밍 컨트롤러(40)는 하이 로직 레벨의 경고 신호(WS)가 공급되는 프레임 내에 공급된 센싱 데이터(SD)는 오류가 있는 것으로 판단하고, 이전 프레임의 문턱 전압 보상 데이터를 이용하여 문턱 전압 보상을 수행한다.

[0081] 타이밍 컨트롤러(40) 내부의 설정에 따라, 타이밍 컨트롤러(40)는 이전 프레임의 문턱 전압 보상 데이터를 저장할 수 있다. 또한, 타이밍 컨트롤러(40) 내부의 설정에 따라, 타이밍 컨트롤러(40)는 이전 프레임의 문턱 전압 보상 데이터를 이용하여 문턱 전압 보상을 수행할 수 있다. 이에 따라, 타이밍 컨트롤러(40)에 잘못된 센싱 데이터(SD)가 공급되는 경우, 잘못된 센싱 데이터(SD)를 그대로 사용하지 않고, 문턱 전압 보상을 수행할 수 있는 예비적인 대응 방안을 마련할 수 있다.

[0082] 궁극적으로, 본 발명의 일 예는 문턱 전압 보상 시 유기 발광 다이오드의 캐소드 전극의 전압인 ELVDD 전압을 센싱하되, 비정상적인 ELVDD 센싱 전압이 공급되는 경우를 감지하고, 비정상적인 ELVDD 센싱 전압이 공급되는 경우 이전 문턱 전압 보상 데이터를 적용한다. 이에 따라, 본 발명의 일 예는 잘못된 센싱 전압을 이용하여 잘못된 보상 데이터를 적용하여 화면에 이상이 발생하는 것을 방지하고, 표시 패널 내의 필드의 불량률 개선을 개선하여, 화상 품질을 개선할 수 있다.

[0083] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 더욱 상세하게 설명하였으나, 본 발명은 반드시 이러한 실시예로 국한되는 것은 아니고, 본 발명의 기술사상을 벗어나지 않는 범위 내에서 다양하게 변형 실시될 수 있다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 그러므로, 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 본 발명의 보호 범위는 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

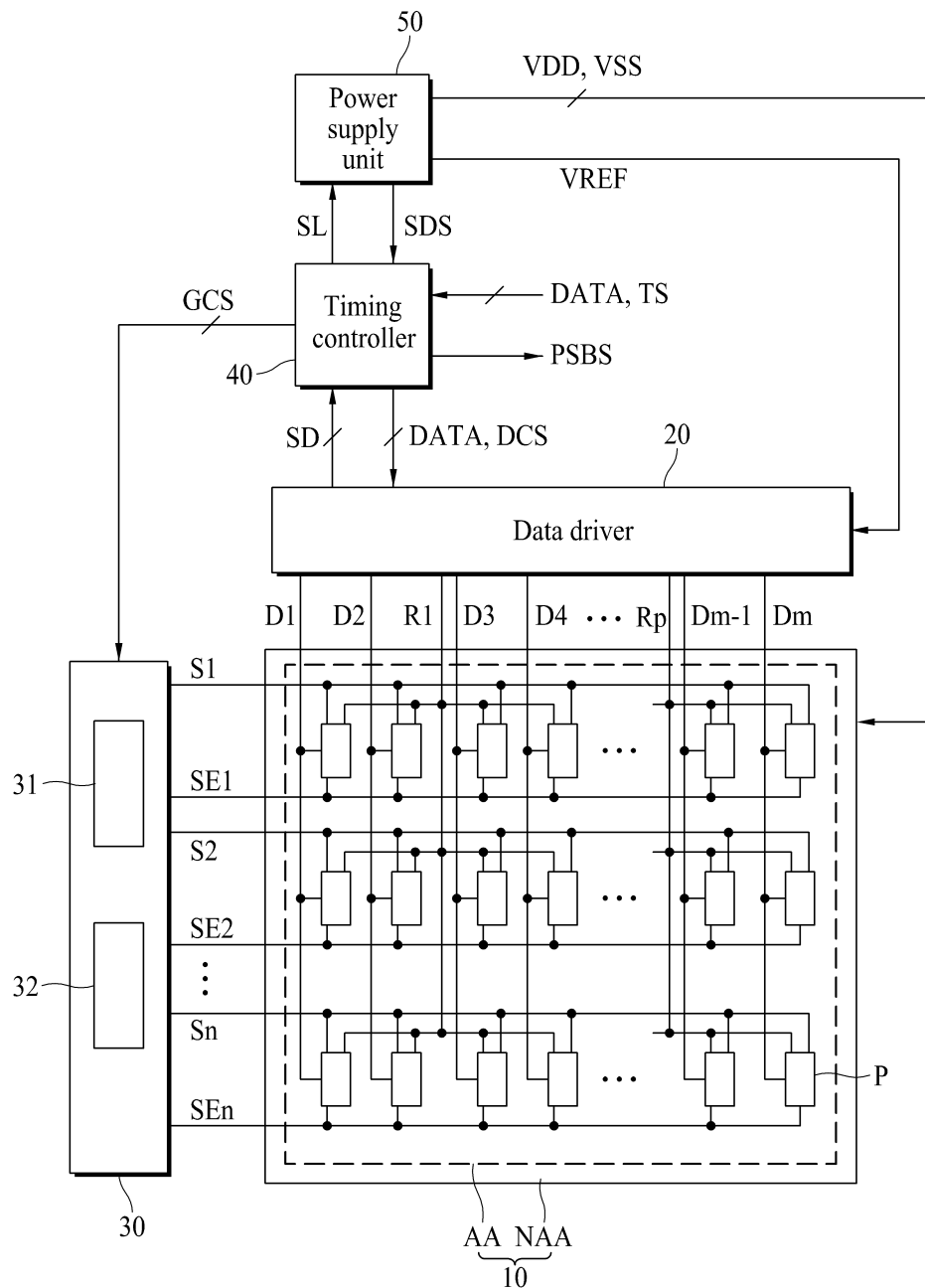
부호의 설명

[0084] 10: 표시 패널 20: 데이터 구동부
21: 소스 드라이브 IC 22: 연성필름
30: 스캔 구동부 31: 스캔 신호 출력부
32: 센싱 신호 출력부 40: 타이밍 컨트롤러
50: 전원 공급부 60: 소스 회로보드

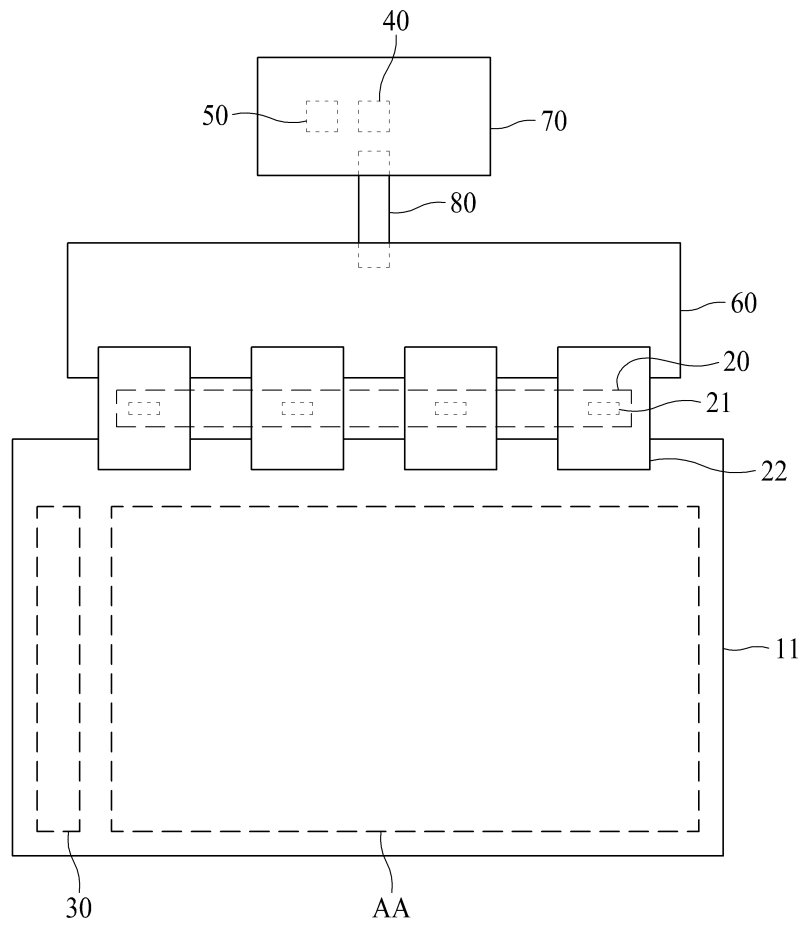
70: 제어 회로보드 80: 케이블
 110: 벽 컨버터 111: 직류-교류 변환회로
 112: 평활회로 113: 분압 회로
 114: 제어 IC 120: 셋 다운 신호 출력부
 121: 적분 회로 122: 비교기
 130: 전압 선택 출력부 210: 전압 센싱부
 211: 제너 다이오드 220: 스위칭부
 221: 전계 효과 트랜지스터 222: 비교기

도면

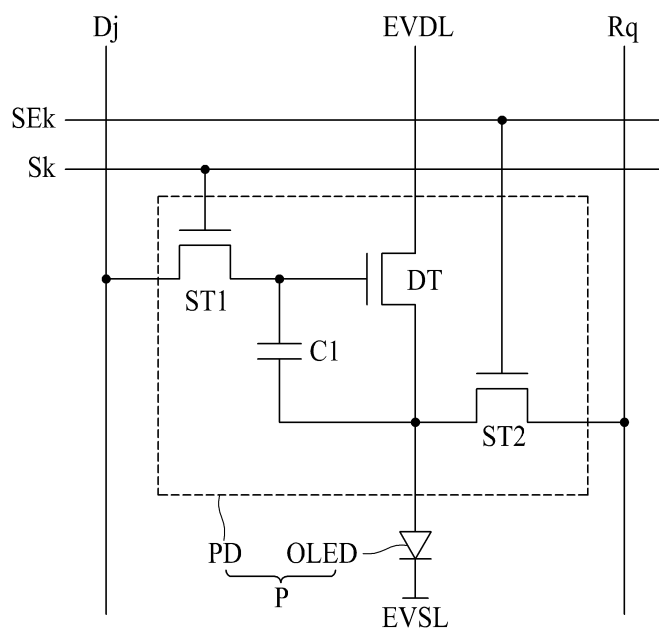
도면1



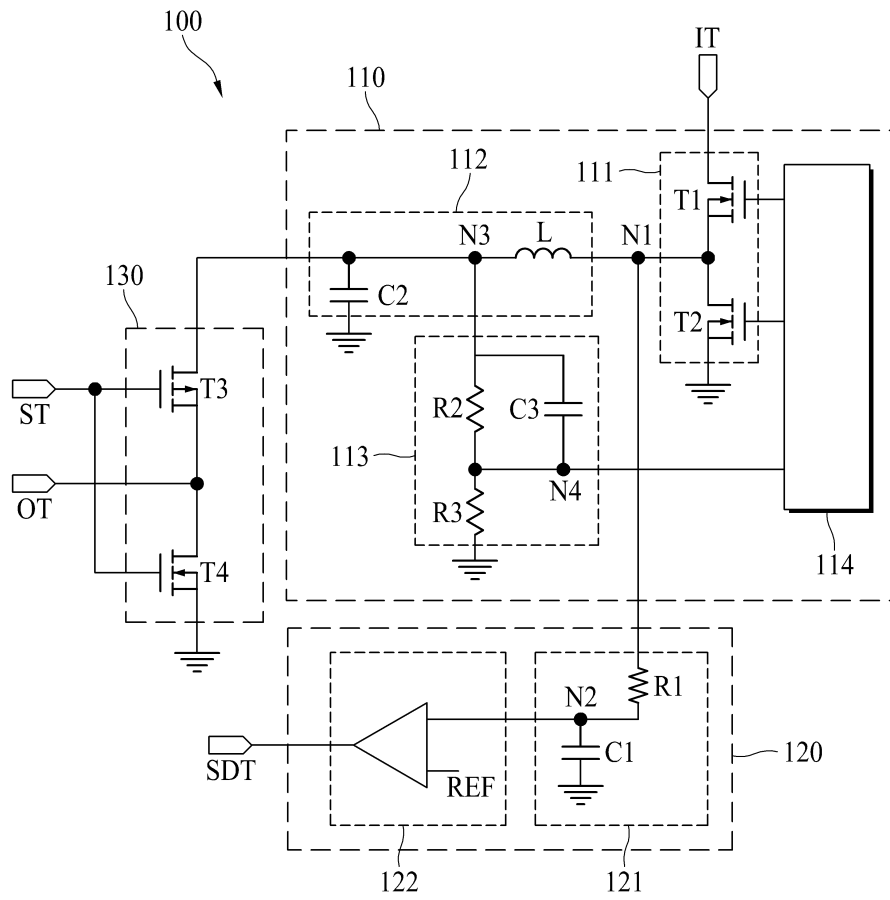
도면2



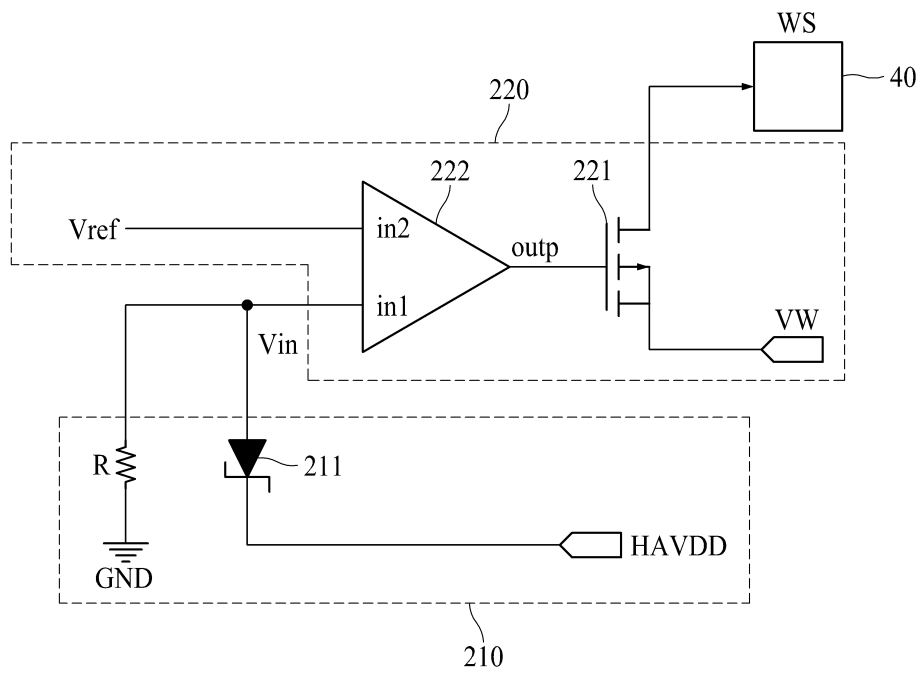
도면3



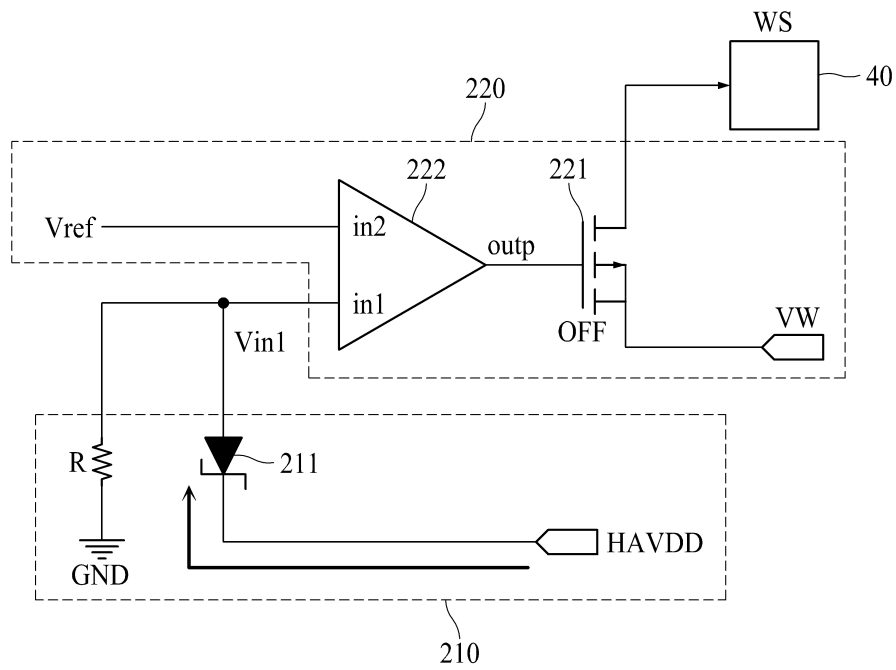
도면4



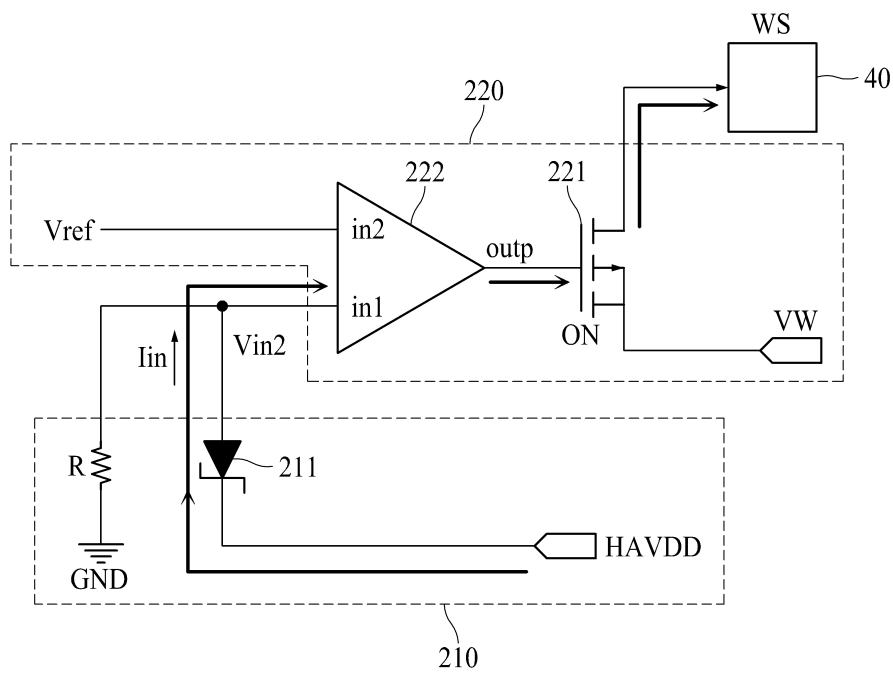
도면5



도면6



도면7



专利名称(译)	显示装置驱动电路和包括该显示装置的显示装置		
公开(公告)号	KR1020180059071A	公开(公告)日	2018-06-04
申请号	KR1020160158217	申请日	2016-11-25
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SANGDAE LEE 이상대 JUSEOK LEE 이주석 HAESEUNG LEE 이해승		
发明人	이상대 이주석 이해승		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2330/028 G09G2310/08 G09G2300/043 G09G2300/0842		
外部链接	Espacenet		

摘要(译)

本发明的一个示例涉及即使在提供异常EVSS电压时也能够防止异常感测数据被提供给定时间控制器的显示装置驱动电路，以及包括该显示装置的显示装置。在本发明的一个实施例中，在阈值电压补偿期间检测作为有机发光二极管的阴极电极的ELVDD电压，并且检测异常ELVDD感测电压。当提供异常ELVDD感测电压时，适用。因此，本发明的一个示例可以通过使用错误的感测电压施加错误的补偿数据来防止在屏幕上出现异常，改善显示面板中的缺陷场，并且改善图像质量。

