



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년04월01일
(11) 등록번호 10-1964500
(24) 등록일자 2019년03월26일

- (51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01)
- (52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 2300/0842 (2013.01)
- (21) 출원번호 10-2016-0149547
(22) 출원일자 2016년11월10일
심사청구일자 2016년11월10일
- (65) 공개번호 10-2017-0055433
(43) 공개일자 2017년05월19일
- (30) 우선권주장
JP-P-2015-221341 2015년11월11일 일본(JP)
JP-P-2016-174069 2016년09월06일 일본(JP)
- (56) 선행기술조사문헌
KR1020070044711 A*
US05854882 A*
US20040227697 A1*
US20090184984 A1*
*는 심사관에 의하여 인용된 문헌
- (73) 특허권자
가부시킴가이샤 제이올레드
- (72) 발명자
츠치다 신야
- (74) 대리인
한양특허법인
- 일본국 도쿄도 치요다쿠 칸다니시키쵸 3쵸메 23반
치 가부시킴가이샤 제이올레드 내

전체 청구항 수 : 총 9 항

심사관 : 하정균

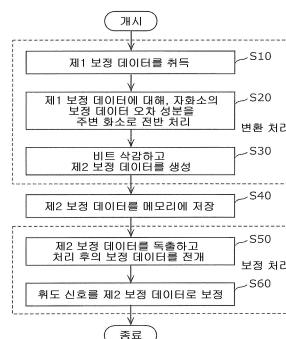
(54) 발명의 명칭 표시 장치, 표시 장치의 보정 방법, 표시 장치의 제조 방법, 및 표시 장치의 표시 방법

(57) 요약

보정의 정밀도를 확보하면서 보정 데이터 용량 및 전송 레이트가 저감된 표시 장치의 보정 방법을 제공한다.

휘도 신호에 따라 발광하는 유기 EL 소자(401)를 가지는 화소(400)가 매트릭스 형상으로 배치된 표시 장치(1)의 보정 방법으로서, 화소(400)에 대응한 복수의 보정 데이터 성분으로 구성되며, 휘도 신호를 보정하기 위한 제1 보정 데이터를 미리 취득하는 취득 단계(S10)와, 제1 보정 데이터에 대해서 각 화소에 대응한 보정 데이터 성분의 오차 성분을 상기 각 화소의 주변 화소로 전반시켜 재구성하고(S20), 상기 재구성된 각 화소의 보정 데이터 성분을 비트 삭감함으로써 제2 보정 데이터로 변환하는(S30) 변환 단계와, 제2 보정 데이터를 이용하여 휘도 신호를 보정하는 보정 단계(S60)를 포함한다.

대표도



(52) CPC특허분류

G09G 2320/0233 (2013.01)

G09G 2320/043 (2013.01)

명세서

청구범위

청구항 1

휘도 신호에 따라 발광하는 발광 소자를 가지는 화소가 매트릭스 형상으로 배치된 표시 장치의 휘도 불균일을 보정하는 표시 장치의 보정 방법으로서,

상기 화소에 대응한 복수의 보정 데이터 성분으로 구성되며, 상기 휘도 신호를 보정하기 위한 제 1 보정 데이터를 미리 취득하는 취득 단계와,

상기 제1 보정 데이터에 대해서 각 화소에 대응한 보정 데이터 성분의 오차 성분을 상기 각 화소의 주변 화소로 전반(傳搬)시켜 재구성하고, 상기 재구성된 각 화소의 보정 데이터 성분을 비트 삭감함으로써 제2 보정 데이터로 변환하는 변환 단계와,

상기 제2 보정 데이터를 이용하여, 상기 휘도 신호를 보정하는 보정 단계를 포함하며,

상기 변환 단계에서는, 상기 제1 보정 데이터를 구성하는 상기 복수의 보정 데이터 성분을 오차 확산시키고, 상기 오차 확산한 상기 복수의 보정 데이터 성분을 비트 삭감하여 제2 보정 데이터로 변환하며, 상기 제1 보정 데이터를 구성하는 상기 복수의 보정 데이터 성분을, 미리 산출된 역치 데이터에 의거하여 주변 화소로 전반시키고,

상기 보정 단계에서는, 상기 제2 보정 데이터를 구성하는 복수의 보정 데이터 성분의 각각을, 상기 역치 데이터 및 상기 제1 보정 데이터가 양자화된 이산치 중 적어도 한쪽을 이용하여, 상기 제2 보정 데이터보다 고비트의 데이터로 전개하고, 상기 전개된 상기 제2 보정 데이터를 이용하여 상기 휘도 신호를 보정하는, 표시 장치의 보정 방법.

청구항 2

청구항 1에 있어서,

상기 변환 단계 후, 상기 제2 보정 데이터를, 상기 표시 장치가 가지는 메모리에 미리 저장하는 저장 단계를 더 포함하며,

상기 보정 단계에서는, 상기 메모리에 저장된 상기 제2 보정 데이터를 독출하고, 상기 제2 보정 데이터를 이용하여, 상기 휘도 신호를 보정하는, 표시 장치의 보정 방법.

청구항 3

삭제

청구항 4

삭제

청구항 5

청구항 1 또는 청구항 2에 있어서,

상기 변환 단계에서는, 상기 제1 보정 데이터에 대해서 각 화소에 대응한 보정 데이터 성분을 상기 각 화소의 주변 화소로 전반시켜 재구성된 각 화소의 보정 데이터 성분을 2치화하여 상기 제2 보정 데이터로 변환하는, 표시 장치의 보정 방법.

청구항 6

휘도 신호에 따라 발광하는 발광 소자를 가지는 화소가 매트릭스 형상으로 배치된 표시 장치의 제조 방법으로서,

복수의 상기 화소가 배치된 표시 패널을 형성하는 표시 패널 형성 단계와,

상기 화소에 대응한 복수의 보정 데이터 성분으로 구성되며, 상기 휘도 신호를 보정하기 위한 제 1 보정 데이터를 미리 취득하는 취득 단계와,

상기 제1 보정 데이터에 대해서 각 화소에 대응한 보정 데이터 성분의 오차 성분을 상기 각 화소의 주변 화소로 전반시켜 재구성하고, 상기 재구성된 각 화소의 보정 데이터 성분을 비트 삭감함으로써 제2 보정 데이터로 변환하는 변환 단계와,

상기 변환 단계 후, 상기 제2 보정 데이터를, 상기 표시 장치가 가지는 메모리에 저장하는 저장 단계와,

상기 제2 보정 데이터를 이용하여, 상기 휘도 신호를 보정하는 보정 단계를 포함하며,

상기 변환 단계에서는, 상기 제1 보정 데이터를 구성하는 상기 복수의 보정 데이터 성분을 오차 확산시키고, 상기 오차 확산한 상기 복수의 보정 데이터 성분을 비트 삭감하여 제2 보정 데이터로 변환하며, 상기 제1 보정 데이터를 구성하는 상기 복수의 보정 데이터 성분을, 미리 산출된 역치 데이터에 의거하여 주변 화소로 전반시키고,

상기 보정 단계에서는, 상기 제2 보정 데이터를 구성하는 복수의 보정 데이터 성분의 각각을, 상기 역치 데이터 및 상기 제1 보정 데이터가 양자화된 이산치 중 적어도 한쪽을 이용하여, 상기 제2 보정 데이터보다 고비트의 데이터로 전개하고, 상기 전개된 상기 제2 보정 데이터를 이용하여 상기 휘도 신호를 보정하는, 표시 장치의 제조 방법.

청구항 7

삭제

청구항 8

청구항 6에 있어서,

상기 변환 단계에서는, 상기 제1 보정 데이터에 대해서 각 화소에 대응한 보정 데이터 성분을 상기 각 화소의 주변 화소로 전반시켜 재구성된 각 화소의 보정 데이터 성분을 2치화하여 상기 제2 보정 데이터로 변환하는, 표시 장치의 제조 방법.

청구항 9

휘도 신호에 따라 발광하는 발광 소자를 가지는 화소가 매트릭스 형상으로 배치된 표시 장치의 표시 방법으로서,

상기 화소에 대응한 복수의 보정 데이터 성분으로 구성되며, 상기 휘도 신호를 보정하기 위한 제 1 보정 데이터를 미리 취득하는 취득 단계, 및, 상기 제1 보정 데이터에 대해서 각 화소에 대응한 보정 데이터 성분의 오차 성분을 상기 각 화소의 주변 화소로 전반시켜 재구성하고, 상기 재구성된 각 화소의 보정 데이터 성분을 비트 삭감함으로써 제2 보정 데이터로 변환하는 변환 단계에 의해 취득된 상기 제2 보정 데이터를 이용하여, 상기 휘도 신호를 보정하는 보정 단계와,

상기 보정 단계에서 보정된 상기 휘도 신호를 상기 화소에 공급하고, 상기 휘도 신호에 따라 상기 발광 소자를 발광시킴으로써 상기 표시 장치를 표시하는 표시 단계를 포함하며,

상기 변환 단계에서는, 상기 제1 보정 데이터를 구성하는 상기 복수의 보정 데이터 성분을 오차 확산시키고, 상기 오차 확산한 상기 복수의 보정 데이터 성분을 비트 삭감하여 제2 보정 데이터로 변환하며, 상기 제1 보정 데이터를 구성하는 상기 복수의 보정 데이터 성분을, 미리 산출된 역치 데이터에 의거하여 주변 화소로 전반시키고,

상기 보정 단계에서는, 상기 제2 보정 데이터를 구성하는 복수의 보정 데이터 성분의 각각을, 상기 역치 데이터 및 상기 제1 보정 데이터가 양자화된 이산치 중 적어도 한쪽을 이용하여, 상기 제2 보정 데이터보다 고비트의 데이터로 전개하고, 상기 전개된 상기 제2 보정 데이터를 이용하여 상기 휘도 신호를 보정하는, 표시 장치의 표시 방법.

청구항 10

삭제

청구항 11

삭제

청구항 12

청구항 9에 있어서,

상기 변환 단계에서는, 상기 제1 보정 데이터에 대해서 각 화소에 대응한 보정 데이터 성분을 상기 각 화소의 주변 화소로 전반시켜 재구성된 각 화소의 보정 데이터 성분을 2치화하여 상기 제2 보정 데이터로 변환하는, 표시 장치의 표시 방법.

청구항 13

휘도 신호에 따라 발광하는 발광 소자를 가지는 화소가 매트릭스 형상으로 배치된 표시 장치로서,

상기 화소에 대응한 복수의 보정 데이터 성분으로 구성되며, 상기 휘도 신호를 보정하기 위한 제 1 보정 데이터를, 각 화소에 대응한 보정 데이터 성분의 오차 성분을 상기 각 화소의 주변 화소로 전반시켜 재구성하고, 상기 재구성된 각 화소의 보정 데이터 성분을 비트 삭감함으로써 제2 보정 데이터로 변환하는 변환부와,

상기 제2 보정 데이터를 이용하여, 상기 휘도 신호를 보정하는 보정부를 구비하며,

상기 변환부는, 상기 제1 보정 데이터를 구성하는 상기 복수의 보정 데이터 성분을 오차 확산시키고, 상기 오차 확산한 상기 복수의 보정 데이터 성분을 비트 삭감하여 제2 보정 데이터로 변환하며, 상기 제1 보정 데이터를 구성하는 상기 복수의 보정 데이터 성분을, 미리 산출된 역치 데이터에 의거하여 주변 화소로 전반시키고,

상기 보정부는, 상기 제2 보정 데이터를 구성하는 복수의 보정 데이터 성분의 각각을, 상기 역치 데이터 및 상기 제1 보정 데이터가 양자화된 이산치 중 적어도 한쪽을 이용하여, 상기 제2 보정 데이터보다 고비트의 데이터로 전개하고, 상기 전개된 상기 제2 보정 데이터를 이용하여 상기 휘도 신호를 보정하는, 표시 장치.

청구항 14

청구항 13에 있어서,

상기 제2 보정 데이터를 저장하는 메모리를 더 구비하고,

상기 보정부는, 상기 메모리에 저장된 상기 제2 보정 데이터를 독출하고, 상기 제2 보정 데이터를 이용하여, 상기 휘도 신호를 보정하는, 표시 장치.

청구항 15

삭제

청구항 16

삭제

발명의 설명

기술 분야

[0001] 본 개시는, 표시 장치, 표시 장치의 보정 방법, 표시 장치의 제조 방법, 및 표시 장치의 표시 방법에 관한 것이다.

배경 기술

[0002] 전류 구동형의 발광 소자를 이용한 표시 장치로서, 유기 EL 디스플레이가 알려져 있다. 이 유기 EL 디스플레이는, 시야각 특성이 양호하고, 소비 전력이 적다는 이점을 가지기 때문에 주목받고 있다.

[0003] 유기 EL 디스플레이에서는, 통상, 화소를 구성하는 유기 EL 소자가 매트릭스 형상으로 배치된다. 특히, 액티브 매트릭스형의 유기 EL 디스플레이에서는, 다음의 주사(선택)까지 유기 EL 소자를 발광시키는 것이 가능하기 때문에, 듀티비가 올라도 디스플레이의 휘도 감소를 초래하는 일은 없다. 따라서, 저전압으로 구동할 수 있으며

로, 저소비 전력화가 가능해진다. 그러나, 액티브 매트릭스형의 유기 EL 디스플레이에서는, 구동 트랜지스터나 유기 EL 소자의 특성의 편차에 기인하여, 동일한 휘도 신호를 부여해도, 각 화소에 있어서 유기 EL 소자의 휘도가 상이하여, 이른바 휘도 불균일이 발생한다는 결점이 있다.

[0004] 종래의 유기 EL 디스플레이에 있어서의 휘도 불균일의 보정 방법으로서, 미리 메모리에 기억된 보정 데이터를 이용하여 휘도 신호를 보정함으로써 화소마다의 특성의 불균일을 보상하는 방법이 제안되어 있다.

[0005] 예를 들면, 특허 문헌 1에는, 유기 EL 소자와 구동 트랜지스터를 포함하는 복수의 화소를 가지는 표시 패널에 있어서, 대표 전류-전압 특성, 각 분할 영역의 휘도-전류 특성, 및 각 화소의 휘도-전압 특성을 구하여, 이들로부터 구해진 각 화소의 전류-전압 특성이 대표 전류-전압 특성이 되는 보정 데이터를 각 화소에 대해서 구하는 유기 EL 표시 장치의 제조 방법이 개시되어 있다. 이것에 의하면, 고정밀의 보정 데이터가 취득되므로, 표시 패널면 내의 휘도 불균일성을 개선하여 수명에 의한 휘도 열화의 편차를 억제할 수 있다.

선행기술문헌

특허문헌

[0006] (특허문헌 0001) 국제 공개 제2011/118124호

발명의 내용

해결하려는 과제

[0007] 그러나, 특허 문헌 1에 개시된 유기 EL 표시 장치에서는, 미리 산출된 화소마다의 보정 데이터(개인 및 오프셋)는, 제어 회로의 메모리에 기억된다. 이 때문에, 고정밀의 보정 데이터를 확보하면서 표시 패널의 해상도를 올려 가면, 보정 데이터량이 방대화되고, 또, 휘도 신호 등의 데이터 전송 레이트가 압박화된다는 과제가 발생한다. 특히, 소형 고정밀화가 요구되는 타블렛 단말 등에서는, 상기 과제가 심각해진다.

[0008] 본 발명은, 상기의 과제를 감안하여 이루어진 것이며, 보정의 정밀도를 확보하면서 보정 데이터 용량 및 전송 레이트가 저감된 표시 장치, 표시 장치의 보정 방법, 표시 장치의 제조 방법, 및 표시 장치의 표시 방법을 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0009] 상기의 과제를 해결하기 위해, 본 발명의 일 양태에 관련된 표시 장치의 보정 방법은, 휘도 신호에 따라 발광하는 발광 소자를 가지는 화소가 매트릭스 형상으로 배치된 표시 장치의 휘도 불균일을 보정하는 표시 장치의 보정 방법으로서, 상기 화소에 대응한 복수의 보정 데이터 성분으로 구성되며, 상기 휘도 신호를 보정하기 위한 제1 보정 데이터를 미리 취득하는 취득 단계와, 상기 제1 보정 데이터에 대해서 각 화소에 대응한 보정 데이터 성분의 오차 성분을 상기 각 화소의 주변 화소로 전搬(傳搬)시켜 재구성하고, 상기 재구성된 각 화소의 보정 데이터 성분을 비트 삭감함으로써 제2 보정 데이터로 변환하는 변환 단계와, 상기 제2 보정 데이터를 이용하여, 상기 휘도 신호를 보정하는 보정 단계를 포함하는 것을 특징으로 한다.

[0010] 또, 본 발명의 일 양태에 관련된 표시 장치의 제조 방법은, 휘도 신호에 따라 발광하는 발광 소자를 가지는 화소가 매트릭스 형상으로 배치된 표시 장치의 제조 방법으로서, 복수의 상기 화소가 배치된 표시 패널을 형성하는 표시 패널 형성 단계와, 상기 화소에 대응한 복수의 보정 데이터 성분으로 구성되며, 상기 휘도 신호를 보정하기 위한 제1 보정 데이터를 미리 취득하는 취득 단계와, 상기 제1 보정 데이터에 대해서 각 화소에 대응한 보정 데이터 성분의 오차 성분을 상기 각 화소의 주변 화소로 전반시켜 재구성하고, 상기 재구성된 각 화소의 보정 데이터 성분을 비트 삭감함으로써 제2 보정 데이터로 변환하는 변환 단계와, 상기 변환 단계 후, 상기 제2 보정 데이터를, 상기 표시 장치가 가지는 메모리에 저장하는 저장 단계를 포함하는 것을 특징으로 한다.

[0011] 또, 본 발명의 일 양태에 관련된 표시 장치의 표시 방법은, 휘도 신호에 따라 발광하는 발광 소자를 가지는 화소가 매트릭스 형상으로 배치된 표시 장치의 표시 방법으로서, 상기 화소에 대응한 복수의 보정 데이터 성분으로 구성되며, 상기 휘도 신호를 보정하기 위한 제1 보정 데이터를 미리 취득하는 취득 단계, 및, 상기 제1 보정 데이터에 대해서 각 화소에 대응한 보정 데이터 성분의 오차 성분을 상기 각 화소의 주변 화소로 전반시켜 재구성하고, 상기 재구성된 각 화소의 보정 데이터 성분을 비트 삭감함으로써 제2 보정 데이터로 변환하는 변환 단

계에 의해 취득된 상기 제2 보정 데이터를 이용하여, 상기 휘도 신호를 보정하는 보정 단계와, 상기 보정 단계에서 보정된 상기 휘도 신호를 상기 화소에 공급하고, 상기 휘도 신호에 따라 상기 발광 소자를 발광시킴으로써 상기 표시 장치를 표시하는 표시 단계를 포함하는 것을 특징으로 한다.

[0012] 또, 본 발명의 일 양태에 관련된 표시 장치는, 휘도 신호에 따라 발광하는 발광 소자를 가지는 화소가 매트릭스 형상으로 배치된 표시 장치로서, 상기 화소에 대응한 복수의 보정 데이터 성분으로 구성되며, 상기 휘도 신호를 보정하기 위한 제1 보정 데이터를, 각 화소에 대응한 보정 데이터 성분의 오차 성분을 상기 각 화소의 주변 화소로 전반시켜 재구성하고, 상기 재구성된 각 화소의 보정 데이터 성분을 비트 삭감함으로써 제2 보정 데이터로 변환하는 변환부와, 상기 제2 보정 데이터를 이용하여, 상기 휘도 신호를 보정하는 보정부를 구비하는 것을 특징으로 한다.

발명의 효과

[0013] 본 발명에 관련된 표시 장치, 표시 장치의 보정 방법, 표시 장치의 제조 방법, 또는 표시 장치의 표시 방법에 의하면, 보정 데이터 성분의 오차 성분을 주변 화소로 전반시켜 비트 삭감된 보정 데이터를 이용하여 휘도 신호가 보정되므로, 보정의 정밀도를 확보하면서 보정 데이터 용량 및 전송 레이트를 저감하는 것이 가능해진다.

도면의 간단한 설명

[0014] 도 1은, 실시의 형태 1에 관련된 표시 장치의 구성을 나타내는 블록도이다.
 도 2는, 실시의 형태 1에 관련된 화소의 회로 구성의 일례 및 주변 회로와의 접속을 나타내는 도이다.
 도 3은, 실시의 형태 1에 관련된 표시 장치가 구비하는 제어부의 구성을 나타내는 블록도이다.
 도 4는, 종래의 표시 장치가 구비하는 제어부의 구성을 나타내는 블록도이다.
 도 5는, 실시의 형태 1에 관련된 표시 장치와 종래의 표시 장치의 보정 처리 및 그 결과를 비교하는 도이다.
 도 6은, 실시의 형태 1에 관련된 표시 장치의 보정 방법을 설명하는 동작 플로차트이다.
 도 7은, 제1 보정 데이터를 취득하기 위한 측정 시스템의 블록도이다.
 도 8은, 제조 공정에 있어서 제2 보정 데이터를 취득하는 정보 처리 장치의 구성을 나타내는 블록도이다.
 도 9는, 실시의 형태 2에 관련된 표시 장치의 제조 방법을 설명하는 동작 플로차트이다.
 도 10은, 제2 보정 데이터를 이용하여 표시 장치를 표시하는 제어부의 구성을 나타내는 블록도이다.
 도 11은, 실시의 형태 3에 관련된 표시 장치의 표시 방법을 설명하는 동작 플로차트이다.
 도 12는, 실시의 형태 1 내지 3 중 어느 하나에 관련된 표시 장치를 내장한 태블릿 단말의 외관도이다.

발명을 실시하기 위한 구체적인 내용

[0015] 이하, 표시 장치 및 그 보정 방법의 실시의 형태에 대해서, 도면을 이용하여 설명한다. 또한, 이하에 설명하는 실시의 형태는, 모두 본 개시에 있어서의 바람직한 일 구체예를 나타내는 것이다. 따라서, 이하의 실시의 형태에서 나타내는, 수치, 형상, 재료, 구성 요소, 구성 요소의 배치 위치 및 접속 형태, 공정, 및, 공정의 순서 등은, 일례이며 본 발명을 한정하는 주지는 아니다. 따라서, 이하의 실시의 형태에 있어서의 구성 요소 중, 본 발명에 있어서의 최상위 개념을 나타내는 독립 청구항에 기재되지 않은 구성 요소에 대해서는, 임의의 구성 요소로서 설명된다.

[0016] 또한, 각 도는, 모식도이며, 반드시 엄밀하게 도시된 것은 아니다. 또, 각 도에 있어서, 실질적으로 동일한 구성에 대해서는 동일한 부호를 붙이고 있으며, 중복되는 설명은 생략 또는 간략화한다.

[0017] (실시의 형태 1)

[0018] [1.1 표시 장치의 구성]

[0019] 도 1은, 실시의 형태 1에 관련된 표시 장치(1)의 구성을 나타내는 블록도이다. 이 도면에 있어서의 표시 장치(1)는, 제어부(10)와, 데이터선 구동 회로(20)와, 주사선 구동 회로(30)와, 표시부(40)를 구비한다. 제어부(10)는 메모리(11)를 가진다. 또한, 메모리(11)는, 표시 장치(1) 내이며 제어부(10)의 외부에 배치되어 있어도

된다.

- [0020] 제어부(10)는, 메모리(11), 데이터선 구동 회로(20) 및 주사선 구동 회로(30)의 제어를 행한다. 메모리(11)에는, 예를 들면, 표시 장치(1)의 제조 공정의 완료 시에 있어서, 처리 후의 보정 데이터(후술하는 제2 보정 데이터)가 저장된다.
- [0021] 제어부(10)는, 표시 동작 시에는, 메모리(11)에 기입된 제2 보정 데이터를 독출하고, 외부로부터 입력된 영상 신호(휘도 신호)를, 제2 보정 데이터에 의거하여 보정하고, 데이터선 구동 회로(20)로 출력한다.
- [0022] 또, 제어부(10)는, 예를 들면, 제조 공정에 있어서 처리 전의 보정 데이터(후술하는 제1 보정 데이터)를 생성하는 경우에는, 예를 들면, 외부의 정보 처리 장치와 통신함으로써, 상기 정보 처리 장치의 지시에 따라서 데이터선 구동 회로(20) 및 주사선 구동 회로(30)를 구동한다.
- [0023] 또, 제어부(10)는, 예를 들면, 제조 공정에 있어서 처리 전의 보정 데이터(제1 보정 데이터)를 변환 처리하고, 처리 후의 보정 데이터(제2 보정 데이터)를 생성하여, 상기 처리 후의 보정 데이터를 메모리(11)에 기억시킨다.
- [0024] 표시부(40)는, 매트릭스 형상으로 배치된 복수의 화소(400)를 구비하고, 외부로부터 표시 장치(1)로 입력된 영상 신호(휘도 신호)에 의거하여 화상을 표시한다.
- [0025] 도 2는, 실시의 형태 1에 관련된 화소(400)의 회로 구성의 일례 및 주변 회로와의 접속을 나타내는 도이다. 이 도면에 있어서의 화소(400)는, 주사선(412)과, 데이터선(411)과, 전원선(421)과, 선택 트랜지스터(403)와, 구동 트랜지스터(402)와, 유기 EL 소자(401)와, 유지 용량 소자(404)와, 공통 전극(422)을 구비한다. 또, 주변 회로는, 데이터선 구동 회로(20)와, 주사선 구동 회로(30)를 구비한다.
- [0026] 주사선 구동 회로(30)는, 주사선(412)에 접속되어 있으며, 화소(400)의 선택 트랜지스터(403)의 도통 및 비도통을 제어한다.
- [0027] 데이터선 구동 회로(20)는, 데이터선(411)에 접속되어 있으며, 제2 보정 데이터를 이용하여 보정된 휘도 신호인 데이터 전압을 출력하고, 구동 트랜지스터(402)에 흐르는 신호 전류를 결정하는 기능을 가진다.
- [0028] 선택 트랜지스터(403)는, 게이트 단자가 주사선(412)에 접속되어 있으며, 데이터선(411)의 데이터 전압을 구동 트랜지스터(402)의 게이트 단자에 공급하는 타이밍을 제어한다.
- [0029] 구동 트랜지스터(402)는, 게이트 단자가 선택 트랜지스터(403)를 통하여 데이터선(411)에 접속되고, 소스 단자가 유기 EL 소자(401)의 애노드 단자에 접속되며, 드레인 단자가 전원선(421)에 접속되어 있다. 이것에 의해, 구동 트랜지스터(402)는, 게이트 단자에 공급된 데이터 전압을, 상기 데이터 전압에 대응한 신호 전류로 변환하고, 변환된 신호 전류를 유기 EL 소자(401)에 공급한다.
- [0030] 유기 EL 소자(401)는, 발광 소자로서 기능하고, 유기 EL 소자(401)의 캐소드 단자는, 공통 전극(422)에 접속되어 있다.
- [0031] 유지 용량 소자(404)는, 전원선(421)과 구동 트랜지스터(402)의 게이트 단자 사이에 접속되어 있다. 유지 용량 소자(404)는, 예를 들면, 선택 트랜지스터(403)가 오프 상태가 된 후에도, 직전의 게이트 전압을 유지하여, 계속해서 구동 트랜지스터(402)로부터 유기 EL 소자(401)로 구동 전류를 공급시키는 것이 가능하다.
- [0032] 또한, 도 1 및 도 2에는 기재되어 있지 않지만, 전원선(421)은 전원에 접속되어 있다. 또, 공통 전극(422)도 전원에 접속되어 있다.
- [0033] 데이터선 구동 회로(20)로부터 공급된 데이터 전압은, 선택 트랜지스터(403)를 통하여 구동 트랜지스터(402)의 게이트 단자로 인가된다. 구동 트랜지스터(402)는, 그 데이터 전압에 따른 전류를, 소스-드레인 단자 사이에 흐르게 한다. 이 전류가, 유기 EL 소자(401)로 흐름으로써, 그 전류에 따른 발광 휘도로, 유기 EL 소자(401)가 발광한다.
- [0034] 또한, 도 2에 나타난 화소(400)의 회로 구성에 있어서, 각 회로 소자를 접속하는 경로의 사이에 다른 회로 소자 및 배선 등이 삽입되어 있어도 된다.
- [0035] [1.2 제어부의 구성]
- [0036] 도 3은, 실시의 형태 1에 관련된 표시 장치(1)가 구비하는 제어부(10)의 구성을 나타내는 블록도이다. 이 도면

에 나타낸 제어부(10)는, 메모리(11)와, 변환부(12)와, 보정부(13)를 구비한다.

- [0037] 변환부(12)는, 화소마다의 보정 데이터 성분을 가지는 처리 전의 보정 데이터(제1 보정 데이터)에 대해서, 각 화소에 대응한 보정 데이터 성분을 양자화할 때에 발생하는 오차 성분을 상기 각 화소의 주변 화소로 전반시켜 재구성하고, 상기 재구성된 각 화소의 보정 데이터 성분을 비트 삭감한 제2 보정 데이터로 변환한다.
- [0038] 보정부(13)는, 상기 제2 보정 데이터를 이용하여, 휘도 신호를 보정한다. 휘도 신호란, 화소가 가지는 발광 소자를 발광시키기 위해, 상기 화소에 인가되는 전기 신호이다. 보다 구체적으로는, 본 실시의 형태에서는, 휘도 신호란, 화소(400)가 가지는 유기 EL 소자(401)를 발광시키기 위해, 데이터선 구동 회로(20)로부터 구동 트랜지스터(402)의 게이트에 인가되는 데이터 전압이다.
- [0039] 여기서, 처리 전의 보정 데이터(제1 보정 데이터)에 대해서 설명한다. 제1 보정 데이터란, 예를 들면, 외부로부터 표시 장치(1)에 송신되는 영상 신호에 의거하여 표시부(40)의 각 화소(400)가 발광할 때의 휘도 불균일을 저감시키기 위한 데이터이다. 보다 구체적으로는, 보정 데이터는, 예를 들면, 화소(400)에 대응시켜 게인 보정치 및 오프셋 보정치와 같은 2개의 보정 파라미터로 구성되어 있다. 또한, 상기 보정 데이터는, 화소(400)에 대응하고 있지 않아도 되고, 복수의 인접 화소의 집합체인 화소 그룹 마다 대응하고 있어도 된다.
- [0040] 도 4는, 종래의 표시 장치가 구비하는 제어부(500)의 구성을 나타내는 블록도이다. 이 도면에 나타낸 종래의 제어부(500)는, 메모리(512)와, 휘도 신호 보정부(531)를 구비한다. 종래의 표시 장치에서는, 제어부(500)는, 제1 보정 데이터를 미리 메모리(512)에 저장한다. 또, 제어부(500)는, 영상 신호를 변환하여 화소마다의 휘도 신호(보정전 휘도 신호)를 생성한다. 휘도 신호 보정부(531)는, 메모리(512)로부터 제1 보정 데이터를 독출하고, 상기 보정전 휘도 신호에 대해, 제1 보정 데이터의 게인 보정치를 승산(또는 제산)하고, 제1 보정 데이터의 오프셋 보정치를 가산(또는 감산)함으로써, 보정전 휘도 신호를 보정한다. 제어부(500)는, 이와 같이 하여 얻어진 보정 후의 휘도 신호를, 소정의 타이밍에 데이터선 구동 회로로 출력한다. 이것에 의해, 표시부에 있어서의 휘도 불균일이 저감된다.
- [0041] 상기 종래의 표시 장치에서는, 표시부의 해상도를 올려 감에 따라, 메모리(512)에 기억시켜야 할 보정 데이터량은 방대화되고, 또, 휘도 신호 등의 데이터 전송 레이트는 상승되어 압박화된다는 과제가 발생한다. 특히, 소형 고정밀화가 요구되는 타블렛 단말에서는, 대용량의 메모리를 확보하는 것이 곤란하며, 코스트 업으로도 연결된다.
- [0042] 이에 반해, 본 실시의 형태에 관련된 표시 장치(1)에서는, 상술한 제1 보정 데이터(처리 전의 보정 데이터)에 의해 휘도 신호가 보정되는 것이 아니라, 처리 전의 보정 데이터(제1 보정 데이터)를 경량 처리함으로써 취득된 처리 후의 보정 데이터(제2 보정 데이터)에 의해 휘도 신호가 보정된다. 이하, 본 실시의 형태에 관련된 표시 장치(1)에 있어서, 제1 보정 데이터로부터 제2 보정 데이터를 생성하기 위한 구성에 대해서 설명한다.
- [0043] 변환부(12)는, 역치 결정부(121)와, 비트 삭감부(122)를 구비하고, 제1 보정 데이터를 구성하는 각 화소의 보정 데이터 성분의 오차 성분을, 상기 각 화소의 주변 화소로 전반시켜 제1 보정 데이터를 구성하는 각 화소의 보정 데이터 성분을 재구성하고, 상기 재구성된 제1 보정 데이터의 보정 데이터 성분을 비트 삭감하여 제2 보정 데이터로 변환한다.
- [0044] 역치 결정부(121)는, 제1 보정 데이터를 구성하는 복수의 보정 데이터 성분의 분포에 의거하여, 후속하는 비트 삭감부(122)에서 비트 삭감할 때에 사용되는 역치를 결정한다.
- [0045] 비트 삭감부(122)는, 역치 결정부(121)에서 결정된 역치에 의거하여, 제1 보정 데이터를 구성하는 각 화소의 보정 데이터 성분을 양자화하고, 그 때의 오차 성분을, 상기 각 화소의 주변 화소로 전반시켜 제1 보정 데이터를 구성하는 각 화소의 보정 데이터 성분을 재구성하고, 상기 재구성된 제1 보정 데이터의 보정 데이터 성분을 비트 삭감하여 제2 보정 데이터를 생성한다. 보다 구체적으로는, 비트 삭감부(122)는, 상기 역치에 의거하여, 제1 보정 데이터를 구성하는 각 화소의 보정 데이터 성분을, 상기 보정 데이터 성분의 비트수보다 작은 비트수를 가지는 보정 데이터 성분으로 비트 삭감한다.
- [0046] 또한, 비트 삭감부(122)는, 역치 결정부(121)에서 결정된 역치에 의거하여, 상기 재구성된 제1 보정 데이터의 보정 데이터 성분을 2치화(“0” 또는 “1”로) 해도 된다. 이 경우에는, 보정 데이터를 최경량화하는 것이 가능해진다.
- [0047] 제1 보정 데이터를 구성하는 각 화소의 보정 데이터 성분의 오차 성분을, 상기 각 화소의 주변 화소로 전반시켜 제1 보정 데이터를 구성하는 각 화소의 보정 데이터 성분을 재구성하는 양자화 수법으로서, 예를 들면, 오차

확산법이 이용된다. 그 외에, 상기 수법으로서, 랜덤 디터링법 및 패턴 디터링법 등으로 대표되는 디터링법 등이 적용된다. 비트 삭감부(122)에 있어서의 처리로서 오차 확산법을 이용함으로써, 휘도 신호의 보정 정밀도를 확보하는 것이 가능해진다.

[0048] 메모리(11)는, 변환부(12)에 의해 제1 보정 데이터가 변환되어 생성된 제2 보정 데이터를 저장한다. 제2 보정 데이터는, 제1 보정 데이터가 비트 삭감된 것이기 때문에, 제1 보정 데이터에 비해 용량이 작다. 표시부(40)의 해상도가 올라감에 따라, 변환부(12)에 의해 경량화된 제2 보정 데이터를 기억하는 메모리(11)의 용량 저감화의 효과가 현저해진다. 기록 매체로서 과도한 대용량 및 장수명을 필요로 하지 않는다는 관점에서, 메모리(11)로서는, 예를 들면, 플래시 메모리 등의 불휘발성 메모리를 적용하는 것이 가능하다.

[0049] 보정부(13)는, 데이터 전개부(132)와, 휘도 신호 보정부(131)를 구비한다.

[0050] 데이터 전개부(132)는, 예를 들면, DRAM 등의 휘발성의 제1 메모리와 연산 회로로 구성된다. 데이터 전개부(132)는, 메모리(11)로부터 제2 보정 데이터를 독출하여 제1 메모리에 일시 저장한다. 여기서, 제1 메모리 내(또는 외부)에 설치된, SRAM로 예시되는 제2 메모리에는, 역치 결정부(121)에서 결정된 역치 데이터 및 제1 보정 데이터가 양자화된 이산치 중 적어도 한쪽이 저장되어 있다. 연산 회로는, 제1 메모리에 확보된 제2 보정 데이터를, 제2 메모리에 저장된 역치 데이터 및 상기 이산치 중 적어도 한쪽을 이용하여, 메모리(11)에 저장된 제2 보정 데이터의 비트수보다 큰 비트수를 가지는 보정 데이터(이산치)로 전개해도 된다. 즉, 보정부(13)는, 제2 보정 데이터를, 상기 역치 데이터 및 상기 이산치 중 적어도 한쪽을 이용하여, 제2 보정 데이터보다 고비트의 데이터로 전개하고, 제1 보정 데이터에 대해 비트 압축된 보정 데이터를 이용하여 휘도 신호를 보정한다. 또한, 본 실시의 형태에 관련된 제어부(10)에서는, 데이터 전개부(132)는, 필수 구성 요소는 아니다.

[0051] 단, 비트 삭감부(122)에 있어서의 제1 보정 데이터의 비트 삭감율이 높을 수록, 제2 보정 데이터의 보정 정밀도는 저하되기 때문에, 상기 비트 삭감율이 높은 경우에는, 데이터 전개부(132)가 설치되는 것이 바람직하다.

[0052] 휘도 신호 보정부(131)는, 데이터 전개부(132)로 전개된 제2 보정 데이터를 이용하여, 화소(400)에 대응한 휘도 신호를 보정한다. 이하, 휘도 신호 보정부(131)에 있어서의 휘도 신호의 보정 처리의 일례를 나타낸다.

[0053] 휘도 신호 보정부(131)는, 제2 보정 데이터(게인 보정치, 오프셋 보정치) 중, 보정전 휘도 신호에 대응하는 데이터 전압에 게인 보정치를 승산(또는 제산)하고, 상기 승산치에 오프셋 보정치를 가산(또는 감산)하여, 데이터 선 구동 회로(20)에 출력한다. 이것에 의해, 휘도 보정의 정밀도를 확보하면서 보정 데이터 용량 및 전송 레이트를 저감하는 것이 가능해진다.

[0054] 여기서, 변환부(12)의 구체적 처리에 대해서, 도 5를 이용하여 상세하게 설명한다.

[0055] 도 5는, 실시의 형태 1에 관련된 표시 장치(1)와 종래의 표시 장치의 보정 처리 및 그 결과를 비교하는 도이다. 이 도면의 좌측에 나타난 표시 화상은, 표시부 전체를 동일 휘도로 발광시키려고 한 경우이며 보정 없는 휘도 신호로 표시부를 표시한 경우의 화상의 일례이다. 이에 반해, 도 5의 우측 상부에 나타난 표시 화상은, 본 실시의 형태에 관련된 표시 장치(1)의 제어부(10)에 의해 처리된 보정 후의 휘도 신호로 표시부를 표시한 경우의 화상이다. 또, 도 5의 우측 하부에 나타난 표시 화상은, 종래의 표시 장치의 제어부(500)에 의해 처리된 보정 후의 휘도 신호로 표시부를 표시한 경우의 화상이다.

[0056] 또, 도 5에 있어서의, 본 실시의 형태에 관련된 표시 장치(1)에 의한 표시 화상은, 변환부(12)가 오차 확산 처리 및 비트 삭감 처리에 의해 생성한 제2 보정 데이터를 이용하여 보정된 것이다. 도 5에 기재된 제1 보정 데이터는, 예를 들면, 화소마다의 게인 보정치(보정 데이터 성분)가 매트릭스 형상으로 표시되어 있다. 본 실시의 형태에 관련된 표시 장치(1)에서는, 이 제1 보정 데이터를 오차 확산시킨다. 이하, 도 5에 나타난 오차 확산 중의 보정 데이터를 이용하여 설명한다. 또한, 설명의 편의상, 도 5에는, 오차 확산 중의 보정 데이터는, 4×4 의 보정 데이터 성분으로 구성된 것으로서 표시되어 있으며, 보정 데이터 성분을 (행, 열)로 표시하고 있다. 예를 들면, 좌측 위의 보정 데이터 성분을 (1, 1)로 표시하고, 우측 아래의 보정 데이터 성분을 (4, 4)로 표시한다.

[0057] 우선, 오차 확산 처리의 전단층으로서, 역치 결정부(121)는, 제1 보정 데이터의 각 보정 데이터 성분의 분포 상태로부터, 역치(=1.012), 절하치(=0.893), 및 절상치(=1.130)를 결정한다. 여기서, 절하치 및 절상치 각각은, 제1 보정 데이터(의 보정 데이터 성분)가 양자화된 이산치이다.

[0058] 다음에, 비트 삭감부(122)는, 제1 보정 데이터의 보정 데이터 성분(1, 1)과 역치를 비교하여($0.999 < 1.012$), 오차 확산 처리 후의 보정 데이터 성분(1, 1)을, 상기 이산치인 절하치(0.893)로 치환한다. 그리고, 보정 데이터

성분(1, 1)의 2치화 데이터를 “0” 으로 함으로써 보정 데이터 성분(1, 1)을 양자화한다. 다음에, 비트 삭감부(122)는, 보정 데이터 성분(1, 1)에 있어서의 처리전 데이터(0.999)와 처리 후 데이터(0.893)의 차분(오차 성분)(0.106)을 소정의 가중으로 배분한 배분치($0.046=0.106 \times 7/16$)가, 제1 보정 데이터의 보정 데이터 성분(1, 2)에 가산된 값($1.052=1.0058+0.046$)과 역치를 비교한다($1.052 > 1.012$). 이 결과로부터, 오차 확산 처리 후의 보정 데이터 성분(1, 2)을, 상기 이산치인 절상치(1.130)로 치환한다. 그리고, 보정 데이터 성분(1, 2)의 2치화 데이터를 “1” 로 함으로써 보정 데이터 성분(1, 2)을 양자화한다. 다음에, 비트 삭감부(122)는, 보정 데이터 성분(1, 2)에 있어서의 처리전 데이터(1.0058)와 처리 후 데이터(1.130)의 차분(-0.124)을 소정의 가중으로 배분한 배분치($-0.054=-0.124 \times 7/16$)가, 제1 보정 데이터의 보정 데이터 성분(1, 3)에 가산된 값(0.9714)과 역치를 비교한다($0.9714 < 1.012$). 이 결과로부터, 오차 확산 처리 후의 보정 데이터 성분(1, 3)을, 상기 이산치인 절하치(0.893)로 치환하고, 그 2치화 데이터를 “0” 으로 함으로써 보정 데이터 성분(1, 3)을 양자화한다. 이하, 도 5의 오차 확산 중의 보정 데이터에는, 보정 데이터 성분(1, 2)을 주변 화소의 보정 데이터 성분(2, 1), (2, 2), 및 (2, 3)에 확산시킨 단계까지의 데이터가 표시되어 있다. 이하, 동일하게 하여, 모든 보정 데이터 성분에 대해서 오차 확산 처리를 행함으로써, 도 5에 표시된 바와 같은 2치화(양자화)된 제2 보정 데이터가 생성된다. 또한, 도 5의 오차 확산 처리 중의 보정 데이터에서는, 보정 데이터 성분(1, 4), (2, 4), 및 (3, 1)~(4, 4)은, 확산 처리 전의 값이 표시되어 있다.

[0059] 이상과 같이, 비트 삭감부(122)는, 오차 확산 처리를 적용함으로써, 역치 결정부(121)에서 결정된 역치에 의거하여, 제1 보정 데이터를 구성하는 각 화소의 보정 데이터 성분(1, 1)~(4, 4)을 양자화하고, 그 때의 오차 성분을 상기 각 화소의 주변 화소로 전반시켜 제1 보정 데이터를 구성하는 각 화소의 보정 데이터 성분을 재구성하고, 상기 재구성된 제1 보정 데이터의 보정 데이터 성분을 비트 삭감하여 제2 보정 데이터를 생성한다. 상기 예에서는, 비트 삭감부(122)는, 상기 역치에 의거하여, 제1 보정 데이터를 구성하는 각 화소의 보정 데이터 성분을, 2치화에 의해 비트 삭감하고 있다.

[0060] 다음에, 데이터 전개부(132)는, 2치화(양자화)된 제2 보정 데이터를 독출하여 제1 메모리에 일시 저장하고, 상기 제2 보정 데이터를, 역치(=1.012) 및 절하치(=0.893) 및 절상치(=1.130)를 이용하여, 제2 보정 데이터의 비트수보다 큰 비트수를 가지는 보정 데이터(이산치)로 전개한다. 보다 구체적으로는, 도 5의 제2 보정 데이터(전개 후)에 나타난 바와 같이, 데이터 전개부(132)는, 제2 보정 데이터 성분(1, 1)인 “0” 을, 역치(=1.012) 및 절하치(=0.893)를 이용하여, 절하치(=0.893)로 전개한다. 또, 제2 보정 데이터 성분(1, 2)인 “1” 을, 역치(=1.012) 및 절상치(=1.130)를 이용하여, 절상치(=1.130)로 전개한다.

[0061] 또한, 본 실시의 형태에서는, 제2 보정 데이터를 1비트(“0” 또는 “1”)로 비트 삭감하는 예를 나타냈지만, 이것에 한정되지 않는다. 제2 보정 데이터를 2비트 이상으로 비트 삭감하는 경우에는, 데이터 전개부(132)는, 역치 데이터 또는 제1 보정 데이터의 보정 데이터 성분이 양자화된 이산치 중 어느 한쪽 만을 이용하여, 제2 보정 데이터의 비트수보다 큰 비트수를 가지는 보정 데이터(이산치)로 전개해도 된다.

[0062] 예를 들면, 제2 보정 데이터가 3비트인 경우, 역치가 0.910, 0.944, 0.978, 1.012, 1.045, 1.079, 및 1.113이며, 제1 보정 데이터가 양자화된 이산치(2비트의 경우의 절상치 및 절하치에 대응)가, 0.893(“0”), 0.927(“1”), 0.961(“2”), 0.995(“3”), 1.028(“4”), 1.062(“5”), 1.096(“6”), 1.130(“7”)인 것으로 한다. 이 경우, 데이터 전개부(132)는, “0” ~ “7” 로 양자화된 제2 보정 데이터의 각 보정 데이터 성분을 독출하여 제1 메모리에 일시 저장하고, 상기 제2 보정 데이터의 각 보정 데이터 성분을, 상기 7개의 역치 만을 이용하여, 제2 보정 데이터의 비트수보다 큰 비트수(4비트 이상)를 가지는 보정 데이터 성분(이산치)으로 전개하는 것이 가능하다. 예를 들면, 제2 보정 데이터의 보정 데이터 성분(1, 1)이 “2” 인 경우, 전개된 보정 데이터 성분(1, 1)은, 역치 0.944와 역치 0.978 사이의 이산치로 판단되어, 0.961(“2”)이 산출된다. 또, 제2 보정 데이터의 보정 데이터 성분(1, 2)이 “0” 인 경우, 전개된 보정 데이터 성분(1, 2)은, 역치 0.910보다 작은 이산값을 취하여, $0.910-(0.944-0.910)/2$ (0.910으로부터 역치 간격의 절반을 감산한다)에 의해, 0.893(“0”)이 산출된다.

[0063] 또, 데이터 전개부(132)는, “0” ~ “7” 로 양자화된 제2 보정 데이터의 각 보정 데이터 성분을 독출하여 제1 메모리에 일시 저장하고, 상기 제2 보정 데이터의 각 보정 데이터 성분을, 상기 7개의 이산치 만을 이용하여, 제2 보정 데이터의 비트수보다 큰 비트수(4비트 이상)를 가지는 보정 데이터 성분(이산치)으로 전개하는 것이 가능하다. 예를 들면, 제2 보정 데이터의 보정 데이터 성분(1, 1)이 “1” 인 경우, 전개된 보정 데이터 성분(1, 1)은, 2번째로 큰 0.927(“1”)로 산출된다. 또, 제2 보정 데이터의 보정 데이터 성분(1, 2)이 “5” 인 경우, 전개된 보정 데이터 성분(1, 2)은, 6번째로 큰 1.062(“5”)로 산출된다.

- [0064] 또, 데이터 전개부(132)는, “0” ~ “7” 로 양자화된 제2 보정 데이터의 각 보정 데이터 성분을 독출하여 제1 메모리에 일시 저장하고, 상기 제2 보정 데이터의 각 보정 데이터 성분을, 상기 7개의 이산치 중 최대치 및 최소치만을 이용하여, 제2 보정 데이터의 비트수보다 큰 비트수(4비트 이상)를 가지는 보정 데이터(이산치)로 전개하는 것이 가능하다. 예를 들면, 상기 최대치 및 상기 최소치와 제2 보정 데이터의 비트수(3비트)를 이용하여, 상기 7개의 이산치를 산출하는 것이 가능하다. 이것에 의해, 예를 들면, 제2 보정 데이터의 보정 데이터 성분(1, 1)이 “1” 인 경우, 전개된 보정 데이터 성분(1, 1)은, 2번째로 큰 0.927(“1”)로 산출된다. 또, 제2 보정 데이터의 보정 데이터 성분(1, 2)이 “5” 인 경우, 전개된 보정 데이터 성분(1, 2)은, 6번째로 큰 1.062(“5”)로 산출된다. 또한, 상기 최대치 및 상기 최소치와 제2 보정 데이터의 비트수(3비트)를 이용하여, 상기 7개의 이산치를 산출하는 경우, 7개의 이산치를 균등할로 산출하는 것 외에, 가중을 실시한 배열이나 랜덤 배열 등으로 하는 것도 가능해진다.
- [0065] 도 5로부터, 본 실시의 형태의 제어부(10) 및 종래의 제어부(500)에 의해 보정된 휘도 신호에 의해 표시된 표시 화상은, 모두, 보정 없는 휘도 신호에 의한, 표시 화상과 비교하여, 휘도 불균일이 큰폭으로 저감되고 있는 것을 알 수 있다. 단, 본 실시의 형태의 제어부(10)에 의한, 표시 화상과 종래의 제어부(500)에 의한 표시 화상은, 보정 데이터의 비트수가 상이하다. 즉, 본 실시의 형태의 제어부(10)에 의해 비트 삭감된 제2 보정 데이터가, 종래의 제어부(500)에서 이용되는 제1 보정 데이터보다 데이터 용량이 작다. 따라서, 본 실시의 형태에 관련된 표시 장치(1)에 의하면, 표시부의 화소수가 증가해도, 휘도 보정의 정밀도를 확보하면서 보정 데이터 용량 및 전송 레이트를 저감하는 것이 가능해진다.
- [0066] 또한, 본 실시의 형태에 관련된 표시 장치(1)에 있어서, 변환부(12) 및 보정부(13)는, 집적회로인 IC, 또는 특히 LSI(Large Scale Integration)로서 실현되어도 된다. 또, 집적 회로화의 수법은, 전용 회로 또는 범용 프로세서로 실현되어도 된다. LSI 제조 후에, 프로그램하는 것이 가능한 FPGA(Field Programmable Gate Array)나, LSI 내부의 회로 셀의 접속이나 설정을 재구성 가능한 리컨피규러블·프로세서를 이용해도 된다. 또한, 반도체 기술의 진보 또는 파생하는 다른 기술에 의해 LSI로 치환되는 집적 회로화의 기술이 등장하면, 당연히, 그 기술을 이용하여 기능 블록의 집적화를 행해도 된다. 또, 변환부(12) 및 보정부(13)는, 상기 인코드 처리 및 디코드 처리를 실행시키는 프로그램으로서 실현되거나, 상기 프로그램이 기록된 컴퓨터 독출 가능한 비일시적인 기록 매체, 예를 들면, 플렉서블 디스크, 하드 디스크, CD-ROM, MO, DVD, DVD-ROM, DVD-RAM, BD(Blu-ray(등록상표) Disc), 반도체 메모리로서 실현될 수도 있다. 그리고, 그러한 프로그램은, CD-ROM 등의 기록 매체 및 인터넷 등의 전송 매체를 통하여 유통시킬 수 있는 것은 말할 필요도 없다.
- [0067] [1.3 표시 장치의 보정 방법]
- [0068] 다음에, 본 실시의 형태에 관련된 표시 장치(1)의 보정 방법에 대해서 설명한다.
- [0069] 도 6은, 실시의 형태 1에 관련된 표시 장치(1)의 보정 방법을 설명하는 동작 플로차트이다. 도 6에는, 표시 장치(1)가 가지는 제어부(10)가, 제2 보정 데이터에 의해 휘도 신호를 보정할 때까지의 공정이 나타나 있다. 이하, 도 6에 따라서, 보정 공정을 설명해 간다.
- [0070] 우선, 제어부(10)는, 유기 EL 소자(401)를 소정의 휘도로 발광시키기 위한 휘도 신호를 보정하기 위한 제1 보정 데이터(처리 전의 보정 데이터)를 미리 취득한다(S10: 취득 단계). 제1 보정 데이터(처리 전의 보정 데이터)는, 이미 설명한 바와 같이, 예를 들면, 화소(400)에 대응한 게인 보정치 및 오프셋 보정치와 같은 2개의 보정 파라미터로 구성되어 있다.
- [0071] 여기서, 제1 보정 파라미터의 취득 방법으로 대해서 예시한다.
- [0072] 도 7은, 제1 보정 데이터를 취득하기 위한 측정 시스템의 블록도이다. 이 도면에 나타난 측정 시스템은, 정보 처리 장치(2)와, 촬상 장치(3)와, 표시부(40)와, 제어부(10)를 구비한다.
- [0073] 정보 처리 장치(2)는, 연산부(201)와, 기억부(202)와, 통신부(203)를 구비하고, 제1 보정 파라미터를 생성할 때까지의 공정을 제어하는 기능을 가진다. 정보 처리 장치(2)로서는, 예를 들면, 퍼스널 컴퓨터가 적용된다.
- [0074] 촬상 장치(3)는, 통신부(203)로부터의 제어 신호에 의해, 표시부(40)를 촬상하고, 촬상된 화상 데이터를 통신부(203)로 출력한다. 촬상 장치(3)로서는, 예를 들면, CCD 카메라나 휘도계가 적용된다.
- [0075] 정보 처리 장치(2)는, 표시 장치(1)의 제어부(10) 및 촬상 장치(3)로 통신부(203)를 통하여 제어 신호를 출력하고, 제어부(10) 및 촬상 장치(3)로부터 측정 데이터를 취득하여 상기 측정 데이터를 기억부(202)에 기억시키고, 기억된 측정 데이터를 기초로 연산부(201)에서 연산하여 각종 특성치나 파라미터를 산출한다. 또한, 제어부

(10)는, 표시 장치(1)에 내장되지 않는 제어 회로를 사용해도 된다.

- [0076] 구체적으로는, 정보 처리 장치(2)는, 측정 화소로 부여하는 전압치의 제어를 행한다. 제어부(10)는, 상기 전압치를 측정 화소에 인가하여, 상기 측정 화소를 발광시킨다. 촬상 장치(3)는, 발광한 측정 화소의 휘도치를 측정한다. 정보 처리 장치(2)는, 전압치와 측정 휘도치를 수신한다. 정보 처리 장치(2)는, 측정 화소로 부여하는 전압치를 변화시키고, 동일한 제어를 행하여, 상이한 전압치와 상기 전압치에 대한 측정 휘도치를 수신한다. 정보 처리 장치(2)가 이것을 반복함으로써, 연산부(201)는, 측정 화소마다의 전압-휘도 특성을 산출하고, 상기 전압-휘도 특성과 기준이 되는 전압-휘도 특성을 비교하여, 측정 화소마다의 보정 파라미터(게인 보정치 및 오프셋 보정치)를 산출한다.
- [0077] 제어부(10)는, 연산부(201)에서 산출된 상기 보정 파라미터를 제1 보정 데이터로서, 통신부(203)를 통하여 수신한다.
- [0078] 이상의 공정에 의해, 제어부(10)는, 휘도 신호를 보정하기 위한 제1 보정 데이터를 미리 취득한다.
- [0079] 다음에, 제어부(10)는, 제1 보정 데이터에 대해서 각 화소에 대응한 보정 데이터 성분을 양자화하고, 그 때의 오차 성분을 상기 각 화소의 주변 화소로 전반시켜 재구성한다(S20).
- [0080] 다음에, 제어부(10)는, 재구성된 각 화소의 보정 데이터 성분을 비트 삭감함으로써 제2 보정 데이터로 변환한다(S30). 단계 S20 및 S30는, 제어부(10)의 변환부(12)가 행하는 변환 단계이다.
- [0081] 다음에, 제어부(10)는, 제2 보정 데이터를, 표시 장치(1)가 가지는 메모리(11)에 미리 저장한다(S40: 저장 단계).
- [0082] 다음에, 제어부(10)는, 메모리(11)로부터 제2 보정 데이터를 독출하고, 단계 S30에서 비트 삭감의 기준치로 한 역치를 이용하여, 제2 보정 데이터의 비트수보다 큰 비트수를 가지는 보정 데이터로 전개한다(S50).
- [0083] 또한, 단계 S50에 있어서의 상기 전개 처리는, 필수의 공정은 아니다. 단, 단계 S30에 있어서의 제1 보정 데이터의 비트 삭감율이 높을 수록, 제2 보정 데이터의 보정 정밀도는 저하되기 때문에, 상기 비트 삭감율이 높은 경우에는, 상기 전개 처리를 행하는 것이 바람직하다.
- [0084] 다음에, 제어부(10)는, 상기 제2 보정 데이터를 이용하여, 휘도 신호를 보정한다(S60: 보정 단계).
- [0085] 이상의 본 실시의 형태에 관련된 표시 장치(1)의 보정 방법에 의하면, 제1 보정 데이터(처리 전의 보정 데이터)에 의해 휘도 신호가 보정되는 것이 아니라, 상기 단계 S20 및 S30에서의 처리가 이루어진 제2 보정 데이터에 의해 휘도 신호가 보정된다. 또, 메모리(11)에는, 제1 보정 데이터가 변환되어 생성된 제2 보정 데이터가 저장된다. 제2 보정 데이터는, 제1 보정 데이터가 비트 삭감된 것이기 때문에, 제1 보정 데이터에 비해 용량이 작다. 이것에 의해, 표시부(40)의 해상도가 올라감에 따라, 경량화된 제2 보정 데이터를 기억하는 메모리(11)의 용량 저감화의 효과가 현저해진다. 따라서, 휘도 보정의 정밀도를 확보하면서 보정 데이터 용량 및 전송 레이트를 저감하는 것이 가능해진다.
- [0086] 또한, 단계 S20에 있어서, 제1 보정 데이터에 대해서 각 화소에 대응한 보정 데이터 성분을 상기 각 화소의 주변 화소로 전반시켜 재구성하는 수법으로서, 오차 확산법을 이용해도 된다. 오차 확산법을 이용함으로써, 휘도 신호의 보정 정밀도를 확보하는 것이 가능해진다. 또한, 오차 확산법 외에, 예를 들면, 랜덤 디더링법 및 패턴 디더링법 등으로 대표되는 디더링법 등을 적용해도 된다.
- [0087] 또, 제1 보정 데이터에 대해서 각 화소에 대응한 보정 데이터 성분의 오차 성분을 상기 각 화소의 주변 화소로 전반시켜 재구성할 때에, 제1 보정 데이터를 구성하는 보정 데이터 성분의 분포 상태에 의해 결정된 역치에 의거하여, 보정 데이터 성분을 양자화하고, 그 때의 오차 성분에 의해 보정 데이터 성분을 재구성해도 된다.
- [0088] 또, 단계 S30에 있어서, 제1 보정 데이터에 대해서 각 화소에 대응한 보정 데이터 성분의 오차 성분을 상기 각 화소의 주변 화소로 전반시켜 재구성된 각 화소의 보정 데이터 성분을, 2치화 처리에 의해 비트 삭감해도 된다. 이 경우에는, 제2 보정 데이터를 최경량화하는 것이 가능해진다.
- [0089] (실시의 형태 2)
- [0090] 실시의 형태 1에서는, 제1 보정 데이터를 취득하고, 상기 제1 보정 데이터로부터 제2 보정 데이터를 생성하여, 상기 제2 보정 데이터로 휘도 신호를 보정할 때까지의 표시 장치(1)의 보정 방법에 대해서 설명했다. 이에 반해, 본 실시의 형태에서는, 상기 제1 보정 데이터로부터 제2 보정 데이터를 생성하여, 상기 제2 보정 데이터를

표시 장치(1)의 메모리(11)에 기억시킬 때까지의 표시 장치(1)의 제조 방법에 대해서 설명한다. 즉, 본 실시의 형태에 관련된 표시 장치(1)의 제조 방법은, 실시의 형태 1에 관련된 표시 장치(1)의 보정 방법이, 휘도 신호를 제2 보정 데이터로 보정할 때까지의 공정을 포함하는데 반해, 제2 보정 데이터를 메모리(11)에 기억시킬 때까지의 공정을 포함하는 점이 상이하다. 이하, 실시의 형태 1에 관련된 표시 장치(1) 및 그 보정 방법과 동일한 구성에 대해서는 설명을 생략하고, 상이한 점을 중심으로 설명을 한다.

[0091] [2.1 제조 공정에 있어서의 정보 처리 장치의 구성]

[0092] 도 8은, 제조 공정에 있어서 제2 보정 데이터를 취득하는 정보 처리 장치(2A)의 구성을 나타내는 블록도이다. 이 도면에 나타난 정보 처리 장치(2A)는, 표시 장치(1)의 제조 공정에 있어서 사용되는 것이며, 변환부(12A)를 구비한다.

[0093] 변환부(12A)는, 역치 결정부(121A)와, 비트 삭감부(122A)를 구비하고, 제1 보정 데이터를 구성하는 각 화소의 보정 데이터 성분의 오차 성분을, 상기 각 화소의 주변 화소로 전반시켜 제1 보정 데이터를 구성하는 각 화소의 보정 데이터 성분을 재구성하고, 상기 재구성된 제1 보정 데이터의 보정 데이터 성분을 비트 삭감하여 제2 보정 데이터로 변환한다.

[0094] 역치 결정부(121A)는, 제1 보정 데이터를 구성하는 복수의 보정 데이터 성분의 분포에 의거하여, 후속하는 비트 삭감부(122A)로 비트 삭감할 때에 사용되는 역치를 결정한다.

[0095] 비트 삭감부(122A)는, 역치 결정부(121A)에서 결정된 역치에 의거하여, 제1 보정 데이터를 구성하는 각 화소의 보정 데이터 성분을 양자화하고, 그 때의 오차 성분을, 상기 각 화소의 주변 화소로 전반시켜 제1 보정 데이터를 구성하는 각 화소의 보정 데이터 성분을 재구성하고, 상기 재구성된 제1 보정 데이터의 보정 데이터 성분을 비트 삭감하여 제2 보정 데이터를 생성한다. 보다 구체적으로는, 비트 삭감부(122A)는, 상기 역치에 의거하여, 제1 보정 데이터를 구성하는 각 화소의 보정 데이터 성분을, 상기 보정 데이터 성분의 비트수보다 작은 비트수를 가지는 보정 데이터 성분으로 비트 삭감한다.

[0096] 또한, 비트 삭감부(122A)는, 역치 결정부(121A)에서 결정된 역치에 의거하여, 상기 재구성된 제1 보정 데이터의 보정 데이터 성분을 2치화(“0” 또는 “1”로)해도 된다. 이 경우에는, 보정 데이터를 최경량화하는 것이 가능해진다.

[0097] 제1 보정 데이터를 구성하는 각 화소의 보정 데이터 성분의 오차 성분을, 상기 각 화소의 주변 화소로 전반시켜 제1 보정 데이터를 구성하는 각 화소의 보정 데이터 성분을 재구성하는 양자화 수법으로서, 예를 들면, 오차 확산법이 이용된다. 그 외에, 상기 수법으로서, 랜덤 디터링법 및 패턴 디터링법 등으로 대표되는 디터링법 등이 적용된다. 비트 삭감부(122A)에 있어서의 처리로서 오차 확산법을 이용함으로써, 휘도 신호의 보정 정밀도를 확보하는 것이 가능해진다.

[0098] 또한, 제1 보정 데이터는, 실시의 형태 1의 도 7에 나타난 정보 처리 장치(2)에 의해 취득되어도 된다. 이 때, 실시의 형태 1에 관련된 정보 처리 장치(2)와, 본 실시의 형태에 관련된 정보 처리 장치(2A)가, 동일한 장치이며 쌍방의 기능을 겸비하고 있어도 된다. 즉, 본 실시의 형태에 관련된 정보 처리 장치(2A)는, 변환부(12A) 외에, 연산부(201)와, 기억부(202)와, 통신부(203)를 구비하고 있어도 된다. 또, 제1 보정 데이터는, 미리 정보 처리 장치(2A)에 부여되어 있어도 된다.

[0099] [2.2 표시 장치의 제조 방법]

[0100] 도 9는, 실시의 형태 2에 관련된 표시 장치(1)의 제조 방법을 설명하는 동작 플로차트이다. 도 9에는, 표시 장치(1)가 가지는 표시 패널을 형성하는 공정에서, 제2 보정 데이터를 메모리에 기억시키는 공정까지가 나타나 있다. 이하, 도 9에 따라서, 제조 공정을 설명해 간다.

[0101] 우선, 표시 장치(1)를 구성하는 표시 패널을 형성한다(S100: 표시 패널 형성 단계). 이하, 표시 패널의 형성 공정을 예시한다. 예를 들면, TFT 등의 회로 소자를 포함하는 기판 상에, 절연성의 유기 재료로 이루어지는 평탄화막을 형성하고, 그 후, 상기 평탄화막 상에 양극을 형성한다. 다음에, 양극 상에, 예를 들면, 정공 주입층을 형성한다. 다음에, 정공 주입층 상에, 발광층을 형성한다. 다음에, 발광층 상에, 전자 주입층을 형성한다. 계속해서, 전자 주입층이 형성된 기판 상에, 음극을 형성한다. 이러한 공정에 의해, 발광 소자로서의 기능을 가지는 유기 EL 소자가 형성된다. 또한, 음극 상에, 박막 봉지층을 형성한다. 다음에, 박막 봉지층의 표면에, 봉지용 수지층을 도포한다. 그 후, 도포된 봉지용 수지층 상에, 칼라 필터를 형성한다. 다음에, 칼라 필터 상에, 접착층 및 투명 기판을 배치한다. 또한, 박막 봉지층, 봉지용 수지층, 접착층 및 투명 기판은, 보호층에

상당한다. 마지막으로, 투명 기판을 상면측으로부터 하방으로 가압하면서 열 또는 에너지선을 부가하여 봉지용 수지층을 경화하고, 투명 기판, 접착층 및 칼라 필터와 박막 봉지층을 접착한다. 상기 형성 공정에 의해, 표시 패널이 형성된다.

- [0102] 다음에, 정보 처리 장치(2A)는, 유기 EL 소자(401)를 소정의 휘도로 발광시키기 위한 휘도 신호를 보정하기 위한 제1 보정 데이터(처리 전의 보정 데이터)를 미리 취득한다(S110: 취득 단계). 제1 보정 데이터(처리 전의 보정 데이터)는, 이미 설명한 바와 같이, 예를 들면, 화소(400)에 대응한 게인 보정치 및 오프셋 보정치와 같은 2개의 보정 파라미터로 구성되어 있다. 제1 보정 파라미터의 취득 방법에 대해서는, 실시의 형태 1의 도 7에서 설명한 정보 처리 장치(2)에 의해 취득되어도 되고, 또, 예를 들면, 동일 배치(batch)로 제조된 표시 패널의 제1 보정 파라미터를 유용해도 된다.
- [0103] 다음에, 정보 처리 장치(2A)는, 제1 보정 데이터에 대해서 각 화소에 대응한 보정 데이터 성분을 양자화하고, 그 때의 오차 성분을 상기 각 화소의 주변 화소로 전반시켜 재구성한다(S120).
- [0104] 다음에, 정보 처리 장치(2A)는, 재구성된 각 화소의 보정 데이터 성분을 비트 삭감함으로써 제2 보정 데이터로 변환한다(S130). 단계 S120 및 S130는, 정보 처리 장치(2A)의 변환부(12A)가 행하는 변환 단계이다.
- [0105] 다음에, 정보 처리 장치(2A)는, 제2 보정 데이터를, 표시 장치(1)가 가지는 메모리(11)에 미리 저장한다(S140: 저장 단계).
- [0106] 이상의 본 실시의 형태에 관련된 표시 장치(1)의 보정 방법에 의하면, 제1 보정 데이터(처리 전의 보정 데이터)가 메모리(11)에 저장되는 것이 아니라, 상기 단계 S120 및 S130에서의 처리가 이루어진 제2 보정 데이터가 메모리(11)에 저장된다. 제2 보정 데이터는, 제1 보정 데이터가 비트 삭감된 것이기 때문에, 제1 보정 데이터에 비해 용량이 작다. 이것에 의해, 표시부(40)의 해상도가 올라감에 따라, 경량화된 제2 보정 데이터를 기억하는 메모리(11)의 용량 저감화의 효과가 현저해진다. 따라서, 휘도 보정의 정밀도를 확보하면서 보정 데이터 용량 및 전송 레이트를 저감하는 것이 가능해진다.
- [0107] 또한, 단계 S120에 있어서, 제1 보정 데이터에 대해서 각 화소에 대응한 보정 데이터 성분을 상기 각 화소의 주변 화소로 전반시켜 재구성하는 수법으로서, 오차 확산법을 이용해도 된다. 오차 확산법을 이용함으로써, 휘도 신호의 보정 정밀도를 확보하는 것이 가능해진다. 또한, 오차 확산법 외에, 예를 들면, 랜덤 디더링법 및 패턴 디더링법 등으로 대표되는 디더링법 등을 적용해도 된다.
- [0108] 또, 제1 보정 데이터에 대해서 각 화소에 대응한 보정 데이터 성분의 오차 성분을 상기 각 화소의 주변 화소로 전반시켜 재구성할 때에, 제1 보정 데이터를 구성하는 보정 데이터 성분의 분포 상태에 의해 결정된 역치에 의거하여, 보정 데이터 성분을 양자화하고, 그 때의 오차 성분에 의해 보정 데이터 성분을 재구성해도 된다.
- [0109] 또, 단계 S130에 있어서, 제1 보정 데이터에 대해서 각 화소에 대응한 보정 데이터 성분의 오차 성분을 상기 각 화소의 주변 화소로 전반시켜 재구성된 각 화소의 보정 데이터 성분을, 2치화 처리에 의해 비트 삭감해도 된다. 이 경우에는, 제2 보정 데이터를 최경량화하는 것이 가능해진다.
- [0110] 또, 정보 처리 장치(2A)는, 표시 장치(1)를 구성하는 제어부(10)가 내장하고 있어도 되고, 제조 공정에 있어서, 제어부(10)가 제2 보정 데이터를 취득하여 메모리(11)에 기억시켜도 된다.
- [0111] (실시의 형태 3)
- [0112] 실시의 형태 1에서는, 제1 보정 데이터를 취득하고, 상기 제1 보정 데이터로부터 제2 보정 데이터를 생성하여, 상기 제2 보정 데이터로 휘도 신호를 보정할 때까지의 표시 장치(1)의 보정 방법에 대해서 설명했다. 이에 반해, 본 실시의 형태에서는, 상기 제2 보정 데이터를 독출하고, 상기 제2 보정 데이터에 의해 휘도 신호를 보정하고, 상기 보정된 휘도 신호에 의해 화소 표시시킬 때까지의 표시 장치(1)의 표시 방법에 대해서 설명한다. 즉, 본 실시의 형태에 관련된 표시 장치(1)의 제조 방법은, 실시의 형태 2에 관련된 표시 장치(1)의 제조 방법이, 제2 보정 데이터를 메모리(11)에 기억시킬 때까지의 공정을 포함하는데 반해, 기억된 제2 보정 데이터를 독출하는 공정에서 화소 표시하는 공정까지를 포함하는 점이 상이하다. 이하, 실시의 형태 1에 관련된 표시 장치(1) 및 그 보정 방법과 동일한 구성에 대해서는 설명을 생략하고, 상이한 점을 중심으로 설명을 한다.
- [0113] [3.1 제어부의 구성]
- [0114] 도 10은, 제2 보정 데이터를 이용하여 표시 장치(1)를 표시하는 제어부(10)의 구성을 나타내는 블록도이다. 이 도면에 나타난 제어부(10)는, 메모리(11)와, 보정부(13)를 구비한다.

- [0115] 보정부(13)는, 상기 제2 보정 데이터를 이용하여, 휘도 신호를 보정한다. 휘도 신호란, 화소가 가지는 발광 소자를 발광시키기 위해, 상기 화소에 인가되는 전기 신호이다. 보다 구체적으로는, 본 실시의 형태에서는, 휘도 신호란, 화소(400)가 가지는 유기 EL 소자(401)를 발광시키기 위해, 데이터선 구동 회로(20)로부터 구동 트랜지스터(402)의 게이트에 인가되는 데이터 전압이다.
- [0116] 여기서, 본 실시의 형태에 관련된 표시 방법에서는, 상술한 제1 보정 데이터(처리 전의 보정 데이터)에 의해 휘도 신호가 보정되는 것이 아니라, 처리 전의 보정 데이터(제1 보정 데이터)를 경량 처리함으로써 취득된 처리 후의 보정 데이터(제2 보정 데이터)에 의해 휘도 신호가 보정된다. 제2 보정 데이터는, 제1 보정 데이터가 비트 삭감된 것이기 때문에, 제1 보정 데이터에 비해 용량이 작다.
- [0117] 이것에 의해, 표시부(40)의 해상도가 올라감에 따라, 제1 보정 데이터보다 경량화된 제2 보정 데이터를 기억하는 메모리(11)의 용량 저감화의 효과가 현저해진다. 기록 매체로서 과도한 대용량 및 장수명을 필요로 하지 않는다는 관점에서, 메모리(11)로서는, 예를 들면, 플래쉬 메모리 등의 불휘발성 메모리를 적용하는 것이 가능하다.
- [0118] 보정부(13)는, 데이터 전개부(132)와, 휘도 신호 보정부(131)를 구비한다.
- [0119] 데이터 전개부(132)는, 예를 들면, DRAM 등의 휘발성의 제1 메모리와 연산 회로로 구성된다. 데이터 전개부(132)는, 메모리(11)로부터 제2 보정 데이터를 독출하여 제1 메모리에 일시 저장한다. 여기서, 제1 메모리 내(또는 외부)에 설치된, SRAM로 예시되는 제2 메모리에는, 역치 결정부(121)에서 결정된 역치 데이터 및 제1 보정 데이터가 양자화된 이산치 중 적어도 한쪽이 저장되어 있다. 연산 회로는, 제1 메모리에 확보된 제2 보정 데이터를, 제2 메모리에 저장된 역치 데이터 및 상기 이산치 중 적어도 한쪽을 이용하여, 메모리(11)에 저장된 제2 보정 데이터의 비트수보다 큰 비트수를 가지는 보정 데이터(이산치)로 전개해도 된다. 즉, 보정부(13)는, 제2 보정 데이터를, 상기 역치 데이터 및 상기 이산치 중 적어도 한쪽을 이용하여, 제2 보정 데이터보다 고비트의 데이터로 전개하고, 제1 보정 데이터에 대해 비트 압축된 보정 데이터를 이용하여 휘도 신호를 보정한다. 또한, 본 실시의 형태에 관련된 제어부(10)에서는, 데이터 전개부(132)는, 필수의 구성 요소는 아니다.
- [0120] 단, 제1 보정 데이터의 비트 삭감율이 높을 수록, 제2 보정 데이터의 보정 정밀도는 저하되기 때문에, 상기 비트 삭감율이 높은 경우에는, 데이터 전개부(132)가 설치되는 것이 바람직하다.
- [0121] 휘도 신호 보정부(131)는, 데이터 전개부(132)로 전개된 제2 보정 데이터를 이용하여, 화소(400)에 대응한 휘도 신호를 보정한다. 이하, 휘도 신호 보정부(131)에 있어서의 휘도 신호의 보정 처리의 일례를 나타낸다.
- [0122] 휘도 신호 보정부(131)는, 제2 보정 데이터(게인 보정치, 오프셋 보정치) 중, 보정전 휘도 신호에 대응하는 데이터 전압에 게인 보정치를 승산(또는 제산)하고, 상기 승산치에 오프셋 보정치를 가산(또는 감산)하여, 데이터선 구동 회로(20)에 출력한다. 이것에 의해, 휘도 보정의 정밀도를 확보하면서 보정 데이터 용량 및 전송 레이트를 저감하는 것이 가능해진다.
- [0123] [3.2 표시 장치의 표시 방법]
- [0124] 도 11은, 실시의 형태 3에 관련된 표시 장치(1)의 표시 방법을 설명하는 동작 플로차트이다. 도 11에는, 표시 장치(1)가 가지는 제어부(10)가, 제2 보정 데이터를 독출하는 공정에서 휘도 신호를 보정하여 화소 표시하는 공정까지가 나타나 있다. 이하, 도 11에 따라서, 보정 공정을 설명해 간다.
- [0125] 우선, 제어부(10)는, 메모리(11)로부터 제2 보정 데이터를 독출하고, 비트 삭감의 기준치로 한 역치 및 제1 보정 데이터가 양자화된 이산치 중 적어도 한쪽을 이용하여, 제2 보정 데이터의 비트수보다 큰 비트수를 가지는 보정 데이터로 전개한다(S250).
- [0126] 또한, 단계 S250에 있어서의 상기 전개 처리는, 필수의 공정은 아니다. 단, 제1 보정 데이터의 비트 삭감율이 높을 수록, 제2 보정 데이터의 보정 정밀도는 저하되기 때문에, 상기 비트 삭감율이 높은 경우에는, 상기 전개 처리를 행하는 것이 바람직하다.
- [0127] 다음에, 제어부(10)는, 상기 제2 보정 데이터를 이용하여, 휘도 신호를 보정한다(S260: 보정 단계).
- [0128] 마지막으로, 제어부(10)는, 상기 보정 단계에서 보정된 휘도 신호를 각 화소(400)에 공급하고, 상기 휘도 신호에 따라 유기 EL 소자(401)를 발광시킴으로써 표시 장치(1)를 표시한다(S270: 표시 단계).
- [0129] 이상의 본 실시의 형태에 관련된 표시 장치(1)의 표시 방법에 의하면, 제1 보정 데이터(처리 전의 보정 데이터)에 의해 휘도 신호가 보정되는 것이 아니라, 비트 삭감된 제2 보정 데이터에 의해 휘도 신호가 보정된다.

또, 메모리(11)에는, 제1 보정 데이터가 변환되어 생성된 제2 보정 데이터가 저장되어 있다. 제2 보정 데이터는, 제1 보정 데이터가 비트 삭감된 것이기 때문에, 제1 보정 데이터에 비해 용량이 작다. 이것에 의해, 표시부(40)의 해상도가 올라감에 따라, 경량화된 제2 보정 데이터를 기억하는 메모리(11)의 용량 저감화의 효과가 현저해진다. 따라서, 휘도 보정의 정밀도를 확보하면서 보정 데이터 용량 및 전송 레이트를 저감하는 것이 가능해진다.

[0130] (그 외의 실시의 형태)

[0131] 이상, 실시의 형태 1 내지 3에 대해서 서술해 왔지만, 본 발명에 관련된 표시 장치, 표시 장치의 보정 방법, 표시 장치의 제조 방법, 및 표시 장치의 표시 방법은, 상기 실시의 형태에 한정되는 것은 아니다. 상술한 실시의 형태에 대해 본 발명의 주지를 일탈하지 않는 범위에서 당업자가 생각할 수 있는 각종 변형을 실시하여 얻어지는 변형예나, 본 발명에 관련된 표시 장치(1)를 내장한 각종 기기도 본 발명에 포함된다.

[0132] 예를 들면, 실시의 형태 1 내지 3에 관련된 표시 장치(1), 표시 장치(1)의 보정 방법, 표시 장치(1)의 제조 방법, 및 표시 장치의 표시 방법은, 도 12에 나타난 것 같은 타블렛 단말에 적용된다. 본 발명에 관련된 표시 장치, 표시 장치(1)의 보정 방법, 표시 장치(1)의 제조 방법, 및 표시 장치의 표시 방법에 의해, 휘도 불균일이 억제된 디스플레이를 구비한 저비용의 소형 고정밀 타블렛 단말이 실현된다.

[0133] 또한, 상기 실시의 형태에서는, 외부 영상 신호에 의거하여 생성된 휘도 신호에 의해, 표시부(40)에 화상이 표시되는 경우를 예시했지만, 이것에 한정되지 않는다. 화소를 발광시키기 위한 휘도 신호는, 외부 영상 신호에 의해 생성될 뿐만 아니라, 정지화상 또는 동영상상을 표시하기 위한 각종 신호에 의해 생성된다.

[0134] 또, 제1 보정 데이터는, 표시 장치(1)의 제조 시에 생성되는 것에 한정되지 않는다. 또, 제2 보정 데이터는, 표시 장치(1)의 제조 시에 메모리(11)에 저장되는 것에 한정되지 않는다. 표시 장치(1)의 제조 후이며, 표시 동작 중 또는 비표시 동작 중이어도, 제1 보정 데이터를 갱신하고, 상기 갱신된 제1 보정 데이터에 의거하여 제2 보정 데이터가 갱신 저장되어도 된다.

[0135] 또, 각 화소가 가지는 발광 소자는, 유기 EL 소자에 한정되지 않고, 전류 구동형 또는 전압 구동형의 무기 재료로 이루어지는 발광 소자여도 된다.

[0136] <산업상의 이용 가능성>

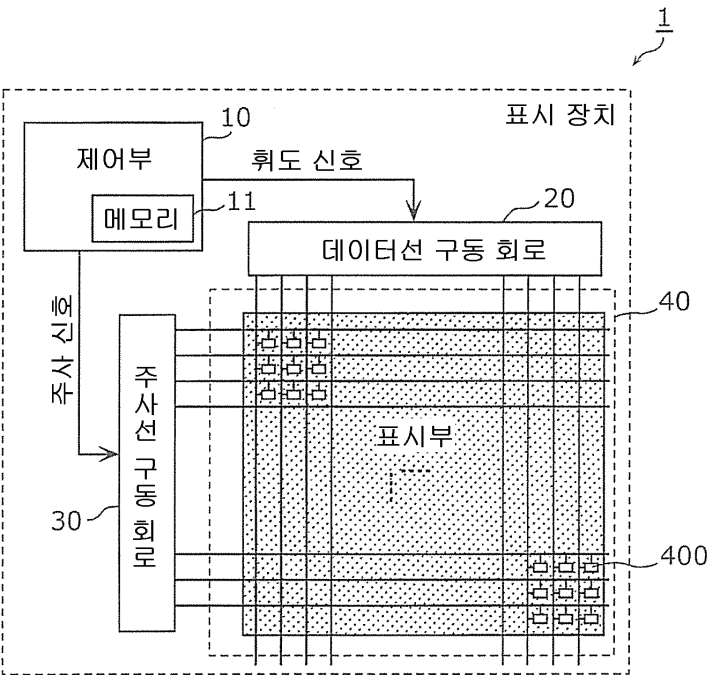
[0137] 본 발명은, 특히 유기 EL 소자를 이용하는, 표시 장치를 내장하는 유기 EL 플랫 패널 디스플레이에 유용하고, 화질의 균일성이 요구되는 소형 고정밀 디스플레이의 표시 장치 및 그 보정 방법으로서 이용하는데 최적이다.

부호의 설명

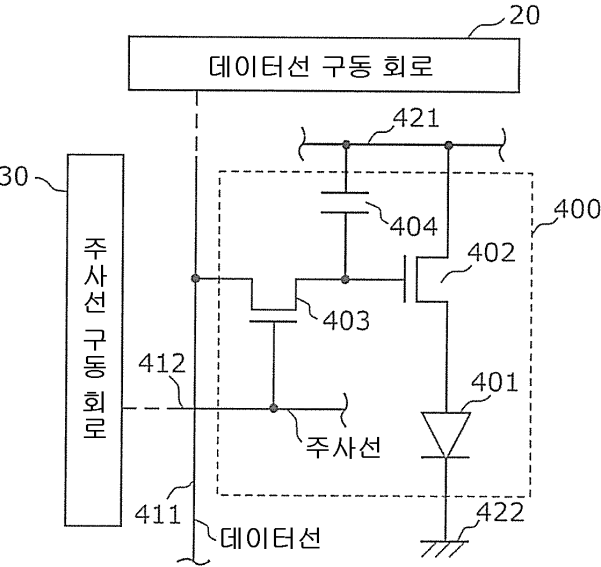
[0138] 1 표시 장치	2, 2A 정보 처리 장치
3 촬상 장치	10, 500 제어부
11, 512 메모리	12, 12A 변환부
13 보정부	20 데이터선 구동 회로
30 주사선 구동 회로	40 표시부
121, 121A 역치 결정부	122, 122A 비트 삭감부
131, 531 휘도 신호 보정부	132 데이터 전개부
201 연산부	202 기억부
203 통신부	400 화소
401 유기 EL 소자	402 구동 트랜지스터
403 선택 트랜지스터	404 유지 용량 소자
411 데이터선	412 주사선
421 전원선	422 공통 전극

도면

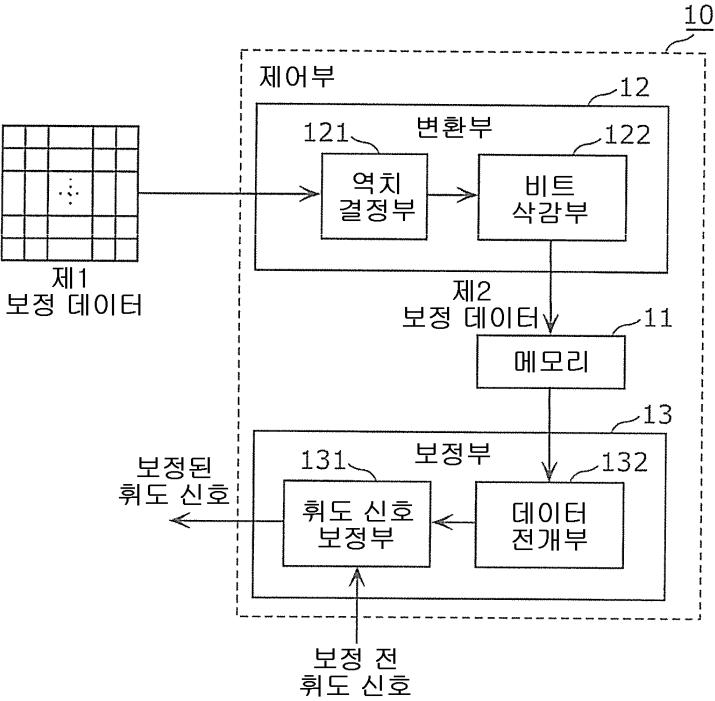
도면1



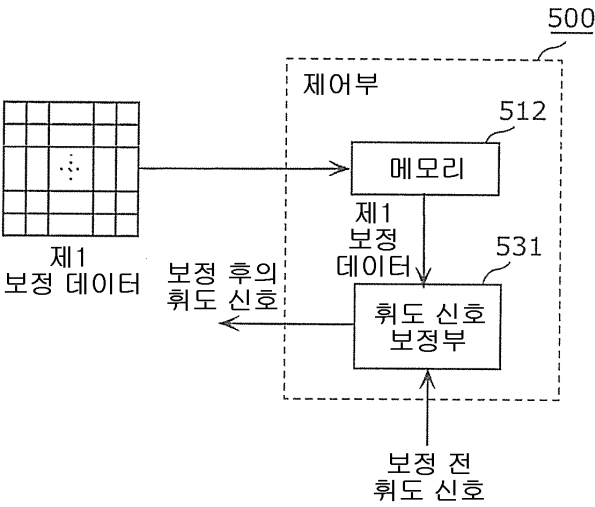
도면2



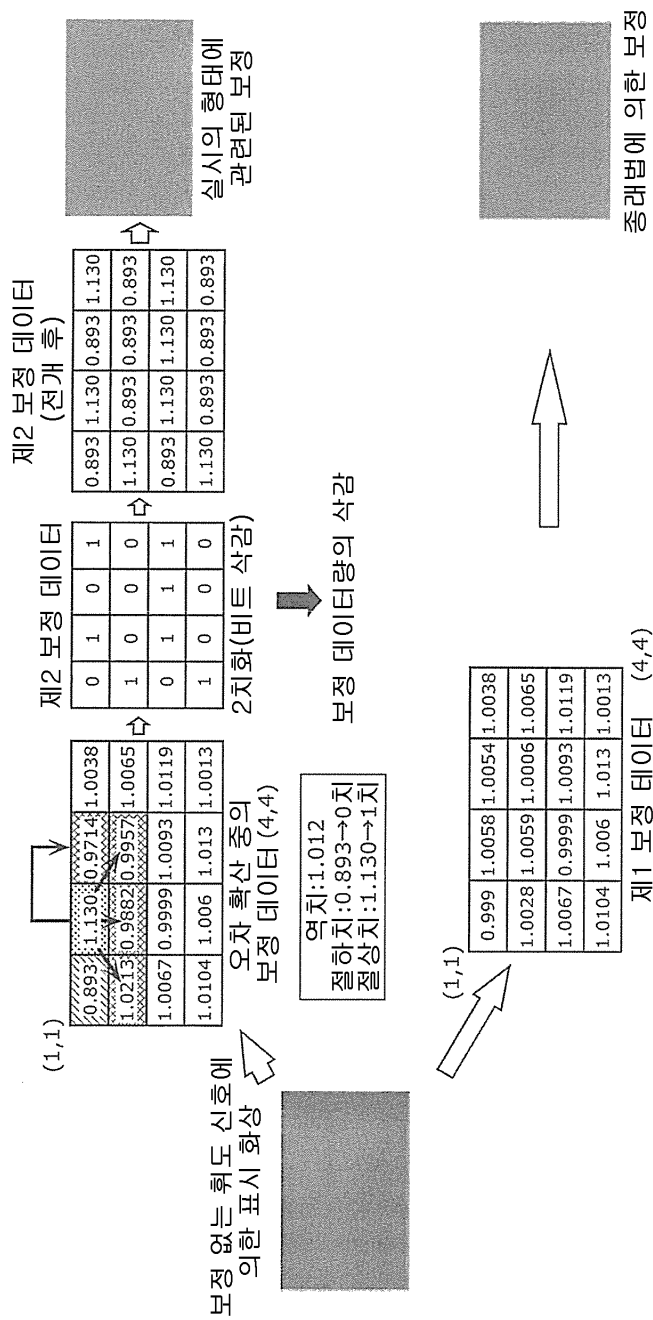
도면3



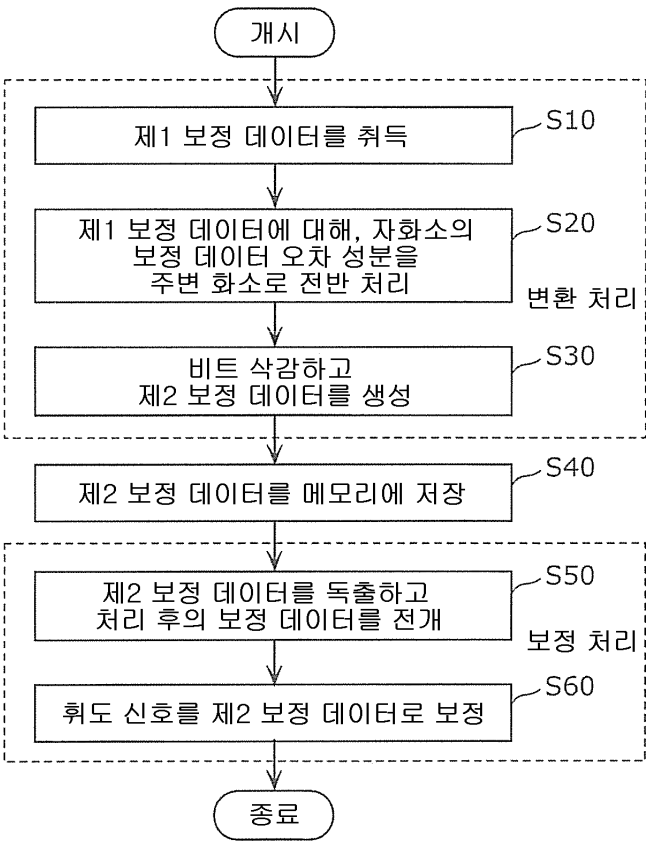
도면4



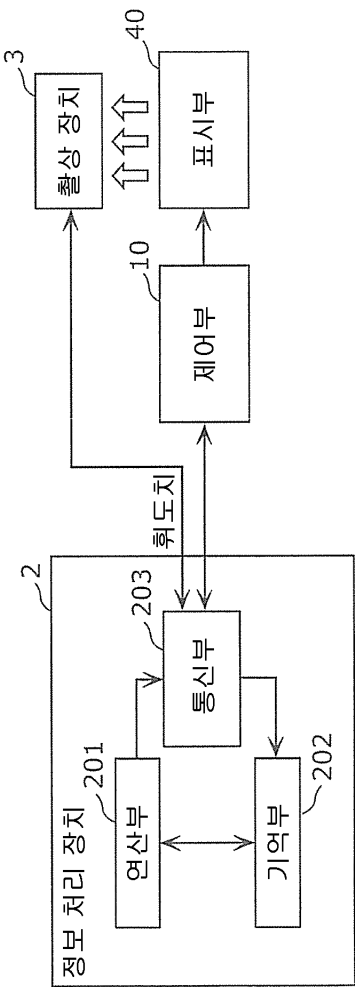
도면5



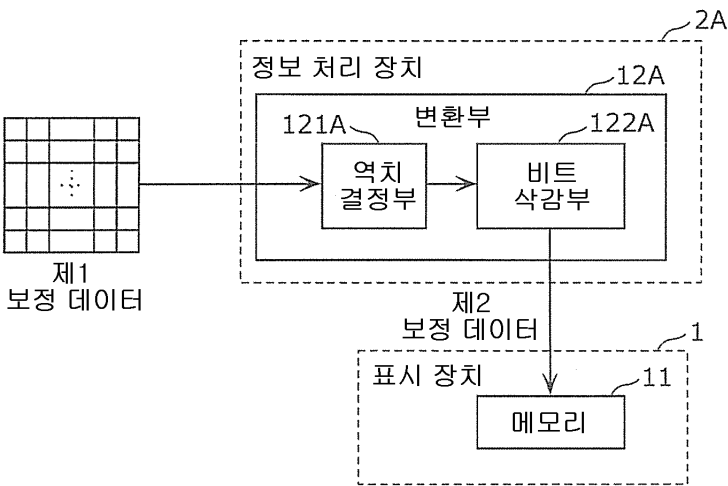
도면6



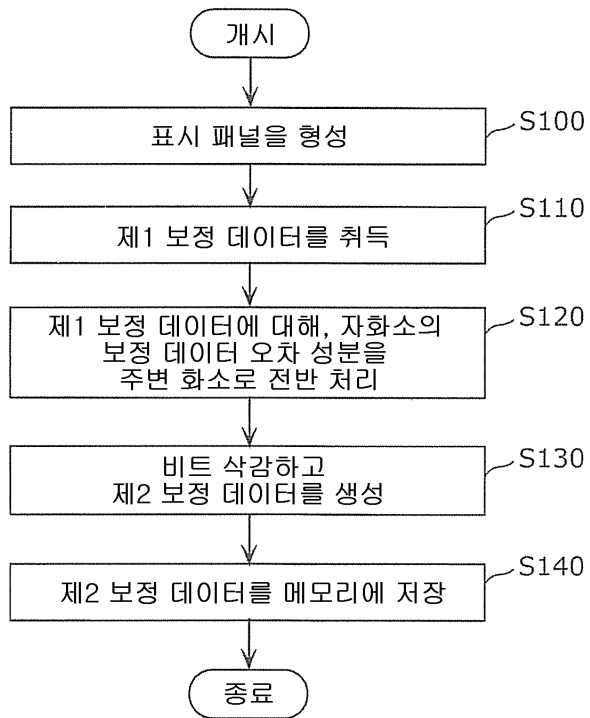
도면7



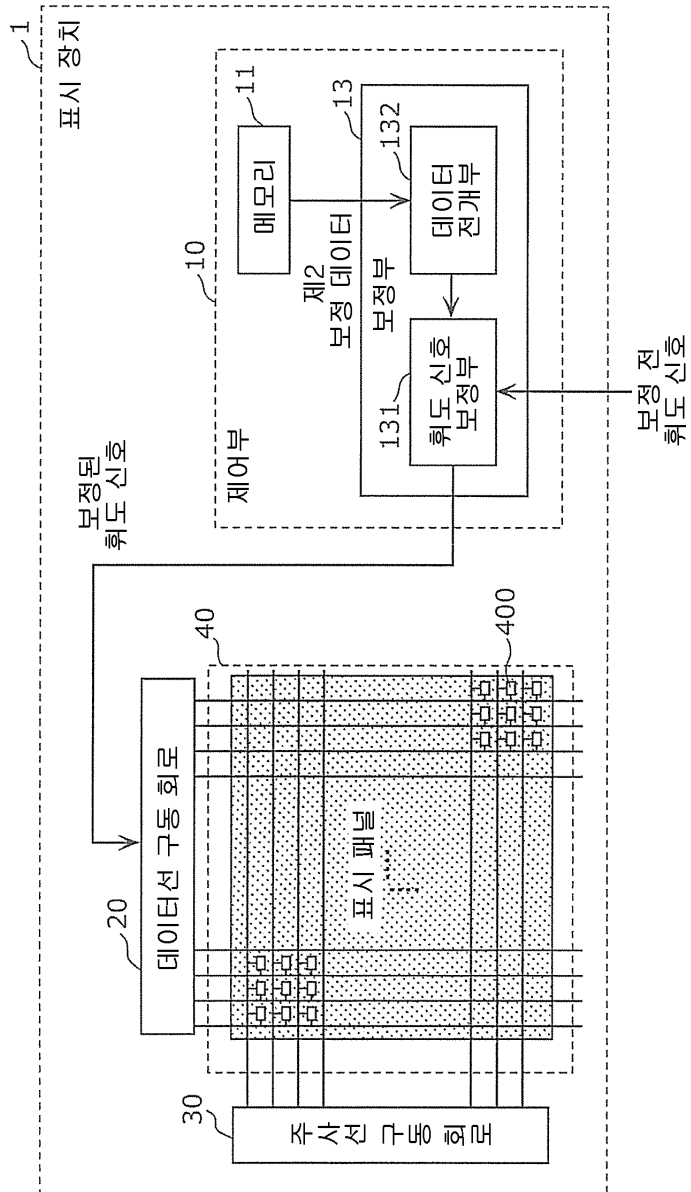
도면8



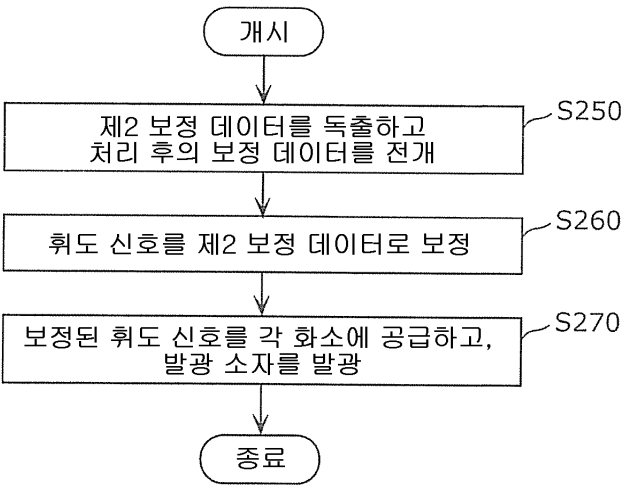
도면9



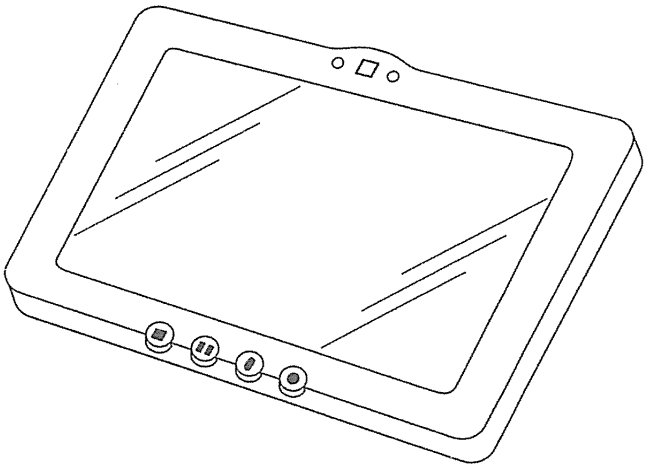
도면10



도면11



도면12



专利名称(译)	显示装置，显示装置的校正方法，显示装置的制造方法以及显示装置的显示方法		
公开(公告)号	KR101964500B1	公开(公告)日	2019-04-01
申请号	KR1020160149547	申请日	2016-11-10
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	周杰伦红株式会社来 株式会社日本排气量		
当前申请(专利权)人(译)	周杰伦红株式会社来		
发明人	츠치다 신아		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2300/0842 G09G2320/0233 G09G2320/043 G09G2320/0285 G09G2320/029 G09G2320/0295 G09G2360/145 G09G2360/147		
代理人(译)	的专利法.		
审查员(译)	贞菌		
优先权	2015221341 2015-11-11 JP 2016174069 2016-09-06 JP		
其他公开文献	KR1020170055433A		
外部链接	Espacenet		

摘要(译)

提供了一种显示装置，校正方法，制造方法和显示装置的显示方法，其能够确保校正的精度并且减小校正数据的容量和传输速率。一种校正方法，其中在矩阵状显示装置（1）中布置具有根据亮度信号发光的有机EL元件（401）的像素（400），该方法包括：步骤S102，用于获得由像素构成的第一校正数据。对应于像素的多个校正数据分量，用于校正亮度信号；转换步骤（S30），用于将与每个像素相对应的校正数据分量的误差分量传播到用于第一校正数据的各个像素的外围像素，并进行重构（S20）。通过将重构的各个像素的校正数据分量转换为第二校正数据；校正步骤（S60），用于用第二校正数据校正亮度信号。

