(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2017년09월05일
(11) 등록번호 10-1774840
(24) 등록일자 2017년08월30일

(51) 국제특허분류(Int. Cl.)
H01L 51/50 (2006.01) *H01L 27/32* (2006.01)
H01L 51/00 (2006.01) *H01L 51/52* (2006.01)
(52) CPC특허분류
H01L 51/504 (2013.01)
H01L 27/3246 (2013.01)
(21) 출원번호 10-2015-0169491
(22) 출원일자 2015년11월30일
심사청구일자 2015년11월30일
(65) 공개번호 10-2017-0063286
(43) 공개일자 2017년06월08일
(56) 선행기술조사문헌
KR1020060108152 A*
JP2009301910 A*
KR1020060111730 A
KR1020150049258 A
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
최정묵
경기도 평택시 송탄로 90, 102동 1306호(이충동, 현대아파트)
정낙윤
서울특별시 영등포구 국회대로 552, 2동 702호(당산동3가, 삼익아파트)
(뒷면에 계속)
(74) 대리인
특허법인네이트

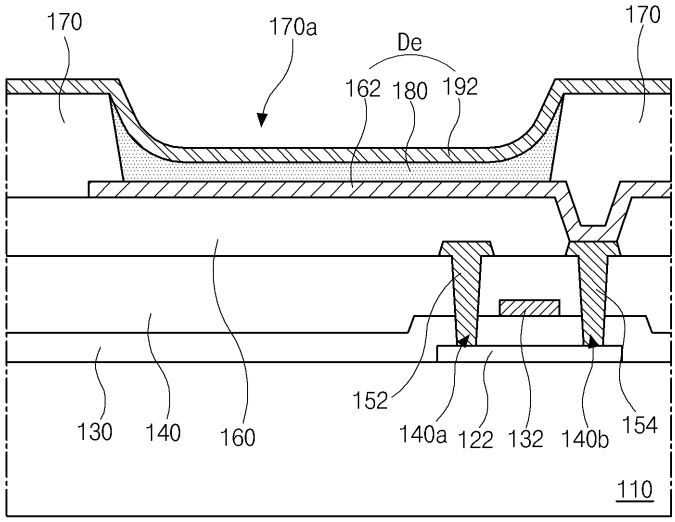
전체 청구항 수 : 총 4 항 심사관 : 이옥우

(54) 발명의 명칭 **유기발광다이오드 표시장치**

(57) 요 약

본 발명은, 기판과, 상기 기판 상부의 제1전극과, 상기 제1전극의 가장자리를 덮고, 상기 제1전극에 대응하는 투과홀을 갖는 뱅크와, 상기 투과홀 내의 상기 제1전극 상부에 위치하는 발광층과, 상기 발광층 상부의 제2전극을 포함하는 유기발광다이오드 표시장치에 있어서, 상기 뱅크에 의해 정의되는 발광 영역은 제1방향을 따라 인접하고 상단을 포함하는 제1부분과 하단을 포함하는 제2부분을 포함하며, 상기 제1부분과 제2부분은 상기 제1방향에 수직한 제2방향을 따라 상기 발광 영역의 중심을 지나는 가상의 선에 대해 비대칭이고, 상기 제2부분의 적어도 일부는 상기 하단으로 갈수록 상기 제2방향의 폭이 좁아지며, 상기 하단은 곡면 형상을 가진다. 이에 따라, 용액 공정에 의해 발광층을 형성할 때, 디웻 현상 없이 발광 영역 전체에 용액층을 형성할 수 있다.

대 표 도 - 도3



(52) CPC특허분류
H01L 27/3248 (2013.01)
H01L 51/0002 (2013.01)
H01L 51/5012 (2013.01)
H01L 51/5203 (2013.01)
H01L 2227/32 (2013.01)

(72) 발명자
주명오
서울특별시 송파구 석촌호수로 133, 105동 1902호 (잠실동, 레이크팰리스)
황혜민
경상북도 영천시 북안면 팔암길 13
조윤주
서울특별시 서초구 서초대로 29길 8, 304호(방배동)

명 세 서

청구범위

청구항 1

기판과;

상기 기판 상부의 제1전극과;

상기 제1전극의 가장자리를 덮고, 상기 제1전극에 대응하는 투과홀을 갖는 뱅크와;

상기 투과홀 내의 상기 제1전극 상부에 위치하는 발광층과;

상기 발광층 상부의 제2전극

을 포함하고,

상기 투과홀에 대응되는 발광 영역은, 제 1 방향을 따라 상기 제 1 방향에 수직한 제 2 방향을 따라 가로지르는 가상의 선을 기준으로 나뉘어 정의되는 제 1 및 제 2 부분을 포함하며,

상기 제 1 부분은 상기 가상의 선과 마주보는 상단을 포함하며, 상기 제 2 부분은 상기 가상의 선과 마주보는 하단을 포함하며, 상기 제 1 부분과 상기 제 2 부분은 상기 가상의 선을 중심으로 서로 비대칭이며, 상기 제2부분의 적어도 일부는 상기 하단으로 갈수록 상기 제2방향의 폭이 좁아지며,

상기 하단은 곡면 형상을 가지며, 상기 제1부분은 평면적으로 사각형을 포함하는 유기발광다이오드 표시장치.

청구항 2

제1항에 있어서,

상기 하단에 내접하는 원의 지름은 d/n이고, d는 상기 제2방향에 따른 상기 발광 영역의 최대 폭이며, n은 1보다 큰 상수인 유기발광다이오드 표시장치.

청구항 3

제1항에 있어서,

상기 가상의 선으로부터 상기 제1방향을 따라 동일 거리에서 상기 제2부분의 폭은 상기 제1부분의 폭보다 작은 유기발광다이오드 표시장치.

청구항 4

삭제

청구항 5

제1항에 있어서,

상기 상단은 둥근 모서리를 갖는 유기발광다이오드 표시장치.

청구항 6

삭제

청구항 7

삭제

발명의 설명

기 술 분 야

[0001] 본 발명은 유기발광다이오드 표시장치에 관한 것으로, 특히 대면적 및/또는 고해상도 유기발광다이오드 표시장치에 관한 것이다.

배 경 기 술

[0002] 최근, 박형화, 경량화, 저 소비전력화 등의 우수한 특성을 가지는 평판표시장치(flat panel display)가 널리 개발되어 다양한 분야에 적용되고 있다.

[0003] 평판표시장치 중에서, 유기 전계발광 표시장치 또는 유기 전기발광 표시장치(organic electroluminescent display device)라고도 불리는 유기발광다이오드 표시장치(organic light emitting diode display device: OLED display device)는, 전자 주입 전극인 음극과 정공 주입 전극인 양극 사이에 형성된 발광층에 전하를 주입하여 전자와 정공이 쌍을 이룬 후 소멸하면서 빛을 내는 소자이다. 이러한 유기발광다이오드 표시장치는 플라스틱과 같은 유연한 기판(flexible substrate) 위에도 형성할 수 있을 뿐 아니라, 자체 발광형이기 때문에 대조비(contrast ratio)가 크며, 응답시간이 수 마이크로초(㎲) 정도이므로 동화상 구현이 쉽고, 시야각의 제한이 없으며 저온에서도 안정적이고, 직류 5V 내지 15V의 비교적 낮은 전압으로 구동이 가능하므로 구동회로의 제작 및 설계가 용이하다.

[0004] 유기발광다이오드 표시장치는 구동 방식에 따라 수동형(passive matrix type) 및 능동형(active matrix type)으로 나누어질 수 있는데, 저소비전력, 고정세, 대형화가 가능한 능동형 유기발광다이오드 표시장치가 다양한 표시장치에 널리 이용되고 있다.

[0005] 도 1은 일반적인 유기발광다이오드 표시장치의 구조를 밴드 다이어그램으로 표시한 도면이다.

[0006] 도 1에 도시한 바와 같이, 유기발광다이오드 표시장치는 양극인 애노드(anode)(1)와 음극인 캐소드(cathode)(7) 사이에 발광물질층(light emitting material layer)(4)이 위치한다. 애노드(1)로부터의 정공과 캐소드(7)로부터의 전자를 발광물질층(4)으로 주입하기 위해, 애노드(1)와 발광물질층(4) 사이 및 캐소드(7)와 발광물질층(4) 사이에는 각각 정공수송층(hole transporting layer)(3)과 전자수송층(electron transporting layer)(5)이 위치한다. 이때, 정공과 전자를 좀더 효율적으로 주입하기 위해 애노드(1)와 정공수송층(3) 사이에는 정공주입층(hole injecting layer)(2)을, 전자수송층(5)과 캐소드(7) 사이에는 전자주입층(electron injecting layer)(6)을 더 포함한다.

[0007] 도 1의 밴드 다이어그램에서, 아래쪽 선은 가전자 띠(valence band)의 가장 높은 에너지 레벨로, HOMO(highest occupied molecular orbital)라고 부르고, 위쪽 선은 전도성 띠(conduction band)의 가장 낮은 에너지 레벨로, LUMO(lowest unoccupied molecular orbital)라 부른다. HOMO 레벨과 LUMO 레벨의 에너지 차이는 밴드 갭(band gap)이 된다.

[0008] 이러한 구조를 가지는 유기발광다이오드 표시장치에서, 애노드(1)로부터 정공주입층(2)과 정공수송층(3)을 통해 발광물질층(4)으로 주입된 정공(+)과, 캐소드(7)로부터 전자주입층(6) 및 전자수송층(5)을 통해 발광물질층(4)으로 주입된 전자(-)가 결합하여 여기자(exciton)(8)를 형성하게 되고, 이 여기자(8)로부터 발광물질층(4)의 밴드 갭에 해당하는 색상의 빛을 발하게 된다.

[0009] 이러한 유기발광다이오드 표시장치의 발광물질층(4)은 미세금속마스크(fine metal mask)를 이용하여 유기발광물질을 선택적으로 진공 증착함으로써 열증착(thermal evaporation)법에 의해 형성되는데, 마스크의 제작 편차, 처짐, 쉐도우 효과(shadow effect) 등에 의해 대면적 및/또는 고해상도 표시장치에 적용하기 어려운 문제가 있다.

발명의 내용

해결하려는 과제

[0010] 본 발명은, 상기한 문제점을 해결하기 위하여 제시된 것으로, 마스크를 이용한 진공 증착의 문제를 해결하여 대면적 및/또는 고해상도의 유기발광다이오드 표시장치를 제공하고자 한다.

과제의 해결 수단

[0011] 상기의 목적을 달성하기 위하여, 본 발명은, 기판과, 상기 기판 상부의 제1전극과, 상기 제1전극의 가장자리를 덮고, 상기 제1전극에 대응하는 투과홀을 갖는 뱅크와, 상기 투과홀 내의 상기 제1전극 상부에 위치하는 발광층과, 상기 발광층 상부의 제2전극을 포함하는 유기발광다이오드 표시장치에 있어서, 상기 뱅크에 의해 정의되는 발광 영역은 제1방향을 따라 인접하고 상단을 포함하는 제1부분과 하단을 포함하는 제2부분을 포함하며, 상기 제1부분과 제2부분은 상기 제1방향에 수직한 제2방향을 따라 상기 발광 영역의 중심을 지나는 가상의 선에 대해 비대칭이고, 상기 제2부분의 적어도 일부는 상기 하단으로 갈수록 상기 제2방향의 폭이 좁아지며, 상기 하단은 곡면 형상을 가진다. 이에 따라, 용액 공정에 의해 발광층을 형성할 때, 디웻 현상 없이 발광 영역 전체에 용액층을 형성할 수 있다.

[0012] 이때, 제1부분은 각진 모서리를 갖는 사각형을 포함하거나, 둥근 모서리를 갖는 사각형을 포함할 수도 있다.

[0013] 이와 달리, 제1부분은 사각형과 원호를 포함할 수도 있으며, 원호에 내접하는 원의 지름은 하단에 내접하는 원의 지름보다 크다.

발명의 효과

[0014] 본 발명에서는, 용액 공정(solution process)에 의해 유기발광다이오드 표시장치의 발광층을 형성함으로써, 대면적 및/또는 고해상도의 표시장치에 적용할 수 있다.

[0015] 이때, 용액을 분사하는 노즐의 스캔 방향을 따라 발광 영역을 비대칭 구조로 형성하여, 디웻(dewet) 현상 없이 발광 영역 전체에 용액층을 형성할 수 있다.

[0016] 따라서, 화소 불량을 방지하고, 제품의 수율을 높이며 생산비를 절감할 수 있다.

도면의 간단한 설명

[0017] 도 1은 일반적인 유기발광다이오드 표시장치의 구조를 밴드 다이어그램으로 표시한 도면이다.

도 2는 본 발명의 실시예에 따른 유기발광다이오드 표시장치의 하나의 화소영역에 대한 회로도이다.

도 3은 본 발명의 실시예에 따른 유기발광다이오드 표시장치를 개략적으로 도시한 단면도이다.

도 4a 내지 4e는 본 발명의 실시예에 따른 유기발광다이오드 표시장치의 제조 공정 중 각 단계에서의 표시장치를 도시한 단면도이다.

도 5a는 본 발명의 제1실시예에 따른 발광 영역을 갖는 유기발광다이오드 표시장치의 개략적인 평면도이고, 도 5b는 본 발명의 제1실시예에 따른 발광 영역의 평면 구조를 개략적으로 도시한 도면이다.

도 6a와 도 6b는 본 발명의 제1실시예에 따른 발광 영역을 포함하는 유기발광다이오드 표시장치에서, 용액 공정에 의해 발광층을 형성하는 과정을 개략적으로 도시한 도면이다.

도 7은 본 발명의 제2실시예에 따른 발광 영역의 평면 구조를 개략적으로 도시한 도면이다.

도 8a 내지 도 8c는 본 발명의 제2실시예에 따른 발광 영역을 포함하는 유기발광다이오드 표시장치에서, 용액 공정에 의해 발광층을 형성하는 과정을 개략적으로 도시한 도면이다.

도 9는 본 발명의 제3실시예에 따른 발광 영역의 평면 구조를 개략적으로 도시한 도면이다.

도 10은 본 발명의 제4실시예에 따른 발광 영역의 평면 구조를 개략적으로 도시한 도면이다.

발명을 실시하기 위한 구체적인 내용

[0018] 본 발명의 유기발광다이오드 표시장치는 기판과, 상기 기판 상부의 제1전극과, 상기 제1전극의 가장자리를 덮고, 상기 제1전극에 대응하는 투과홀을 갖는 뱅크와, 상기 투과홀 내의 상기 제1전극 상부에 위치하는 발광층과, 상기 발광층 상부의 제2전극을 포함하고, 상기 뱅크에 의해 정의되는 발광 영역은 제1방향을 따라 인접하고 상단을 포함하는 제1부분과 하단을 포함하는 제2부분을 포함하며, 상기 제1부분과 제2부분은 상기 제1방향에 수

직한 제2방향을 따라 상기 발광 영역의 중심을 지나는 가상의 선에 대해 비대칭이고, 상기 제2부분의 적어도 일부는 상기 하단으로 갈수록 상기 제2방향의 폭이 좁아지며, 상기 하단은 곡면 형상을 가진다.

[0019] 상기 하단에 내접하는 원의 지름은 d/n이고, d는 상기 제2방향에 따른 상기 발광 영역의 최대 폭이며, n은 1보다 큰 상수이다.

[0020] 상기 가상의 선으로부터 제1방향을 따라 동일 거리에서 상기 제2부분의 폭은 상기 제1부분의 폭보다 작다.

[0021] 상기 제1부분은 사각형을 포함한다.

[0022] 상기 상단은 둥근 모서리를 가질 수 있다.

[0023] 이와 달리, 상기 제1부분은 상기 상단에 원호를 더 포함할 수 있다.

[0024] 이때, 상기 원호에 내접하는 원의 지름은 상기 하단에 내접하는 원의 지름보다 크다.

[0025] 이하, 도면을 참조하여 본 발명의 실시예에 따른 유기발광다이오드 표시장치에 대하여 상세히 설명한다.

[0026] 도 2는 본 발명의 실시예에 따른 유기발광다이오드 표시장치의 하나의 화소영역에 대한 회로도이다.

[0027] 도 2에 도시한 바와 같이, 본 발명의 실시예에 따른 유기발광다이오드 표시장치는 서로 교차하여 화소영역(P)을 정의하는 게이트배선(GL)과 데이터배선(DL)을 포함하고, 각각의 화소영역(P)에는 스위칭 박막트랜지스터(Ts)와 구동 박막트랜지스터(Td), 스토리지 커패시터(Cst), 그리고 유기발광다이오드(De)가 형성된다.

[0028] 보다 상세하게, 스위칭 박막트랜지스터(Ts)의 게이트전극은 게이트배선(GL)에 연결되고 소스전극은 데이터배선(DL)에 연결된다. 구동 박막트랜지스터(Td)의 게이트전극은 스위칭 박막트랜지스터(Ts)의 드레인전극에 연결되고, 소스전극은 고전위 전압(VDD)에 연결된다. 유기발광다이오드(De)의 애노드(anode)는 구동 박막트랜지스터(Td)의 드레인전극에 연결되고, 캐소드(cathode)는 저전위 전압(VSS)에 연결된다. 스토리지 커패시터(Cst)는 구동 박막트랜지스터(Td)의 게이트전극과 드레인전극에 연결된다.

[0029] 이러한 유기발광다이오드 표시장치의 영상표시 동작을 살펴보면, 게이트배선(GL)을 통해 인가된 게이트신호에 따라 스위칭 박막트랜지스터(Ts)가 턴-온(turn-on) 되고, 이때, 데이터배선(DL)으로 인가된 데이터신호가 스위칭 박막트랜지스터(Ts)를 통해 구동 박막트랜지스터(Td)의 게이트전극과 스토리지 커패시터(Cst)의 일 전극에 인가된다.

[0030] 구동 박막트랜지스터(Td)는 데이터신호에 따라 턴-온 되어 유기발광다이오드(De)를 흐르는 전류를 제어하여 영상을 표시한다. 유기발광다이오드(De)는 구동 박막트랜지스터(Td)를 통하여 전달되는 고전위 전압(VDD)의 전류에 의하여 발광한다.

[0031] 즉, 유기발광다이오드(De)를 흐르는 전류의 양은 데이터신호의 크기에 비례하고, 유기발광다이오드(De)가 방출하는 빛의 세기는 유기발광다이오드(De)를 흐르는 전류의 양에 비례하므로, 화소영역(P)은 데이터신호의 크기에 따라 상이한 계조를 표시하고, 그 결과 유기발광다이오드 표시장치는 영상을 표시한다.

[0032] 스토리지 커패시터(Cst)는 데이터신호에 대응되는 전하를 일 프레임(frame) 동안 유지하여 유기발광다이오드(De)를 흐르는 전류의 양을 일정하게 하고 유기발광다이오드(De)가 표시하는 계조를 일정하게 유지시키는 역할을 한다.

[0033] 여기서는, 한 화소영역(P)에 두 개의 박막트랜지스터(Ts, Td)와 하나의 커패시터(Cst)가 형성된 구조에 대하여 설명하였으나, 박막트랜지스터의 수와 커패시터터의 수는 이에 제한되지 않는다.

[0034] 도 3은 본 발명의 실시예에 따른 유기발광다이오드 표시장치를 개략적으로 도시한 단면도로, 다수의 화소영역에 대응하는 구조를 도시한다.

[0035] 도 3에 도시한 바와 같이, 절연 기판(110) 상부에 각 화소영역에 대응하여 패터닝된 반도체층(122)이 형성된다. 기판(110)은 유리기판이나 플라스틱기판일 수 있다. 반도체층(122)은 산화물 반도체 물질로 이루어질 수 있는데, 이 경우 반도체층(122) 하부에는 차광패턴(도시하지 않음)과 버퍼층(도시하지 않음)이 형성될 수 있으며, 차광패턴은 반도체층(122)으로 입사되는 빛을 차단하여 반도체층(122)이 빛에 의해 열화되는 것을 방지한다. 이와 달리, 반도체층(122)은 다결정 실리콘으로 이루어질 수도 있으며, 이 경우 반도체층(122)의 양 가장자리에 불순물이 도핑되어 있을 수 있다.

[0036] 반도체층(122) 상부에는 절연물질로 이루어진 게이트 절연막(130)이 실질적으로 기판(110) 전면에 형성된다.

게이트 절연막(130)은 산화 실리콘(SiO_2)과 같은 무기절연물질로 형성될 수 있다. 반도체층(122)이 다결정 실리콘으로 이루어질 경우, 게이트 절연막(130)은 산화 실리콘(SiO_2)이나 질화 실리콘(SiNx)으로 형성될 수 있다.

[0037] 게이트 절연막(130) 상부에는 금속과 같은 도전성 물질로 이루어진 게이트전극(132)이 각 화소영역의 반도체층(122)의 중앙에 대응하여 형성된다. 또한, 게이트 절연막(130) 상부에는 게이트배선(도시하지 않음)과 제1 커패시터 전극(도시하지 않음)이 형성될 수 있다. 게이트배선은 일 방향을 따라 연장되고, 제1 커패시터 전극은 게이트전극(132)에 연결된다.

[0038] 한편, 본 발명의 실시예에서는 게이트 절연막(130)이 기판(110) 전면에 형성되어 있으나, 게이트 절연막(130)은 게이트전극(132)과 동일한 모양으로 패터닝될 수도 있다.

[0039] 게이트전극(132) 상부에는 절연물질로 이루어진 층간 절연막(140)이 기판(110) 전면에 형성된다. 층간 절연막(140)은 산화 실리콘(SiO_2)이나 질화 실리콘(SiNx)과 같은 무기절연물질로 형성되거나, 포토 아크릴(photo acryl)이나 벤조사이클로부텐(benzocyclobutene)과 같은 유기절연물질로 형성될 수 있다.

[0040] 층간 절연막(140)은 반도체층(122)의 양측 상면을 노출하는 제1 및 제2 컨택홀(140a, 140b)을 가진다. 제1 및 제2 컨택홀(140a, 140b)은 게이트전극(132)의 양측에 게이트전극(132)과 이격되어 위치한다. 여기서, 제1 및 제2 컨택홀(140a, 140b)은 게이트 절연막(130) 내에도 형성된다. 이와 달리, 게이트 절연막(130)이 게이트전극(132)과 동일한 모양으로 패터닝될 경우, 제1 및 제2 컨택홀(140a, 140b)은 층간 절연막(140) 내에만 형성된다.

[0041] 각 화소영역에 대응하여 층간 절연막(140) 상부에는 금속과 같은 도전성 물질로 소스 및 드레인전극(152, 154)이 형성된다. 또한, 층간 절연막(140) 상부에는 데이터배선(도시하지 않음)과 전원배선(도시하지 않음) 및 제2 커패시터 전극(도시하지 않음)이 형성될 수 있다.

[0042] 소스 및 드레인전극(152, 154)은 게이트전극(132)을 중심으로 이격되어 위치하며, 각각 제1 및 제2 컨택홀(140a, 140b)을 통해 반도체층(122)의 양측과 접촉한다. 도시하지 않았지만, 데이터배선은 게이트배선에 수직한 방향으로 연장되고 게이트배선과 교차하여 각 화소영역을 정의하며, 고전위 전압을 공급하는 전원배선은 데이터배선과 이격되어 위치한다. 제2 커패시터 전극은 드레인전극(154)과 연결되고, 제1 커패시터 전극과 중첩하여 둘 사이의 층간 절연막(140)을 유전체로 스토리지 커패시터를 이룬다.

[0043] 한편, 반도체층(122)과, 게이트전극(132), 그리고 소스 및 드레인전극(152, 154)은 박막트랜지스터를 이룬다. 여기서, 박막트랜지스터는 반도체층(122)의 일측, 즉, 반도체층(122)의 상부에 게이트전극(132)과 소스 및 드레인전극(152, 154)이 위치하는 코플라나(coplanar) 구조를 가진다.

[0044] 이와 달리, 박막트랜지스터는 반도체층의 하부에 게이트전극이 위치하고 반도체층의 상부에 소스 및 드레인전극이 위치하는 역 스태거드(inverted staggered) 구조를 가질 수 있다. 이 경우, 반도체층은 비정질 실리콘으로 이루어질 수 있다.

[0045] 여기서, 박막트랜지스터는 유기발광다이오드 표시장치의 구동 박막트랜지스터에 해당하며, 구동 박막트랜지스터와 동일한 구조의 스위칭 박막트랜지스터(도시하지 않음)가 각 화소영역에 대응하여 기판(110) 상에 더 형성된다. 구동 박막트랜지스터의 게이트 전극(132)은 스위칭 박막트랜지스터의 드레인전극(도시하지 않음)에 연결되고 구동 박막트랜지스터의 소스전극(152)은 전원배선(도시하지 않음)에 연결된다. 또한, 스위칭 박막트랜지스터의 게이트전극(도시하지 않음)과 소스전극(도시하지 않음)은 게이트 배선 및 데이터 배선과 각각 연결된다.

[0046] 소스 및 드레인전극(152, 154) 상부에는 절연물질로 보호막(160)이 실질적으로 기판(110) 전면에 형성된다. 보호막(160)은 산화 실리콘(SiO_2)이나 질화 실리콘(SiNx)과 같은 무기절연물질로 형성될 수 있으며, 또는 벤조사이클로부텐이나 포토 아크릴과 같은 유기절연물질로 형성될 수 있다. 이와 달리, 보호막(160)은 무기절연물질로 형성된 제1보호막과 유기절연물질로 형성된 제2보호막을 포함할 수도 있다.

[0047] 보호막(160)은 드레인전극(154)을 노출하는 드레인 컨택홀(160a)을 가진다. 여기서, 드레인 컨택홀(160a)은 제2 컨택홀(140b) 바로 위에 형성된 것으로 도시되어 있으나, 제2 컨택홀(140b)과 이격되어 형성될 수도 있다.

[0048] 보호막(160) 상부에는 비교적 일함수가 높은 도전성 물질로 제1전극(162)이 형성된다. 제1전극(162)은 각 화소영역마다 형성되고, 드레인 컨택홀(160a)을 통해 드레인전극(154)과 접촉한다. 일례로, 제1전극(162)은 인듐-틴-옥사이드(indium tin oxide: ITO)나 인듐-징크-옥사이드(indium zinc oxide: IZO)와 같은 투명 도전성 물질로 형성될 수 있다.

[0049] 제1전극(162) 상부에는 절연물질로 뱅크(170)가 형성된다. 뱅크(170)는 인접한 화소영역 사이에 위치하고, 제1전극(162)을 노출하는 투과홀(170a)을 가지며, 제1전극(162)의 가장자리를 덮는다.

[0050] 이때, 뱅크(170)는 상대적으로 표면 에너지가 낮은 물질로 이루어져 추후 형성되는 발광층 재료와의 접촉각을 크게 함으로써 인접한 화소영역으로 발광층 재료가 넘치는 것을 방지하는 것이 바람직하다. 일례로, 뱅크(170)는 소수성 특성을 갖는 유기절연물질로 이루어질 수 있다.

[0051] 한편, 뱅크(170)의 구조는 이에 제한되지 않는다. 즉, 뱅크(170)는 제1뱅크와 제1뱅크 상부의 제2뱅크를 포함할 수 있다. 제1뱅크의 폭은 제2뱅크의 폭보다 넓은 것이 바람직하다. 이때, 제1뱅크는 상대적으로 표면 에너지가 높은 물질로 이루어져 추후 형성되는 발광층 재료와의 접촉각을 낮추고, 제2뱅크는 상대적으로 표면 에너지가 낮은 물질로 이루어져 추후 형성되는 발광층 재료와의 접촉각을 크게 함으로써 인접한 화소영역으로 발광층 재료가 넘치는 것을 방지할 수 있다. 일례로, 제1뱅크는 친수성 특성을 갖는 무기절연물질이나 유기절연물질로 이루어질 수 있으며, 제2뱅크는 소수성 특성을 갖는 유기절연물질로 이루어질 수 있다.

[0052] 이와 달리, 제1뱅크와 제2뱅크는 동일 물질로 이루어진 일체형 구조일 수 있으며, 이때, 제1뱅크와 제2뱅크는 소수성 특성을 갖는 유기절연물질로 이루어질 수 있다.

[0053] 뱅크(170)의 투과홀(170a)을 통해 노출된 제1전극(162) 상부에는 발광층(180)이 형성된다. 이러한 발광층(180)은 용액 공정을 통해 형성될 수 있다. 용액 공정으로는 다수의 노즐을 포함하는 분사장치를 이용한 인쇄법이나 코팅법이 이용될 수 있으며, 이에 제한되지 않는다. 일례로, 용액 공정으로 잉크젯 인쇄법(inkjet printing method)이 이용될 수 있다.

[0054] 도시하지 않았지만, 발광층(180)은 제1전극(162) 상부로부터 순차적으로 적층된 정공보조층(hole auxiliary layer)과 발광물질층(light-emitting material layer), 그리고 전자보조층(electron auxiliary layer)을 포함할 수 있다. 정공보조층은 정공주입층(hole injecting layer)과 정공수송층(hole transporting layer) 중 적어도 하나를 포함할 수 있으며, 전자보조층은 전자수송층(electron transporting layer)과 전자주입층(electron injecting layer) 중 적어도 하나를 포함할 수 있다.

[0055] 여기서, 정공보조층과 발광물질층은 투과홀(170a) 내에만 형성되고, 전자보조층은 실질적으로 기판(110) 전면에 형성될 수 있다. 이러한 경우, 정공보조층과 발광물질층은 용액 공정을 통해 형성될 수 있으며, 전자보조층은 진공 증착 공정을 통해 형성될 수 있다.

[0056] 각 화소영역의 발광물질층은 적, 녹, 청색 발광물질층 중 하나일 수 있으며, 하나의 화소영역에 하나의 색이 대응한다.

[0057] 발광층(180) 상부에는 비교적 일함수가 낮은 도전성 물질로 제2전극(192)이 실질적으로 기판(110) 전면에 형성된다. 여기서, 제2전극(192)은 알루미늄(aluminum)이나 마그네슘(magnesium), 은(silver) 또는 이들의 합금으로 형성될 수 있다.

[0058] 제1전극(162)과 발광층(180) 및 제2전극(192)은 유기발광다이오드를 이루며, 제1전극(162)은 애노드(anode)의 역할을 하고, 제2전극(192)은 캐소드(cathode)의 역할을 한다.

[0059] 여기서, 본 발명의 실시예에 따른 유기발광다이오드 표시장치는 발광층(180)으로부터 발광된 빛이 제2전극(192)을 통해 외부로 출력되는 상부발광방식(top emission type)일 수 있다. 이때, 제1전극(162)은 불투명 도전성 물질로 이루어진 반사층(도시하지 않음)을 더 포함한다. 일례로, 반사층은 알루미늄-팔라듐-구리(aluminum-paladium-copper: APC) 합금으로 형성될 수 있으며, 제1전극(162)은 ITO/APC/ITO의 3중층 구조를 가질 수 있다. 또한, 제2전극(192)은 빛이 투과되도록 비교적 얇은 두께를 가지며, 제2전극(192)의 빛 투과도는 약 45-50%일 수 있다.

[0060] 이와 달리, 본 발명의 실시예에 따른 유기발광다이오드 표시장치는 발광층(180)으로부터 발광된 빛이 제1전극(162)을 통해 외부로 출력되는 하부발광방식(bottom emission type)일 수 있다.

[0061] 이러한 본 발명의 실시예에 따른 유기발광다이오드 표시장치의 제조 방법에 대하여 도면을 참조하여 설명한다.

[0062] 도 4a 내지 4e는 본 발명의 실시예에 따른 유기발광다이오드 표시장치의 제조 공정 중 각 단계에서의 표시장치를 도시한 단면도이다.

[0063] 도 4a에 도시한 바와 같이, 절연 기판(110) 상부에 반도체 물질을 증착하여 반도체물질층(미도시)을 형성한 후, 마스크를 이용한 사진식각공정을 통해 반도체물질층을 선택적으로 제거함으로써 각 화소영역에 대응하여 반도체

층(122)을 형성한다.

[0064] 여기서, 절연 기판(110)은 유리기판이나 플라스틱기판일 수 있다. 또한, 반도체층(122)은 산화물 반도체 물질로 이루어질 수 있으며, 산화물 반도체 물질은 인듐-갈륨-징크-옥사이드(indium gallium zinc oxide: IGZO)나 인듐-틴-징크-옥사이드(indium tin zinc oxide: ITZO), 인듐-징크-옥사이드(indium zinc oxide: IZO), 징크-옥사이드(zinc oxide: ZnO), 인듐-갈륨-옥사이드(indium gallium oxide: IGO) 또는 인듐-알루미늄-징크-옥사이드(indium aluminum zinc oxide: IAZO)일 수 있다. 이때, 반도체층(122) 하부에는 차광패턴(도시하지 않음)과 버퍼층(도시하지 않음)이 더 형성될 수 있다.

[0065] 이와 달리, 반도체층(122)은 다결정 실리콘으로 이루어질 수도 있다.

[0066] 다음, 반도체층(122) 상부에 절연물질을 화학기상증착 등의 방법으로 증착하여 기판(110) 전면에 게이트 절연막(130)을 형성한다. 게이트 절연막(130)은 산화 실리콘(SiO_2)이나 질화 실리콘(SiNx)과 같은 무기절연물질로 형성될 수 있다. 반도체층(122)을 산화물 반도체 물질로 형성할 경우, 게이트 절연막(130)은 산화 실리콘(SiO_2)으로 형성되는 것이 바람직하다.

[0067] 이어, 게이트 절연막(130) 상부에 금속과 같은 도전성 물질을 스퍼터링 등의 방법으로 증착하여 제1도전물질층(도시하지 않음)을 형성한 후, 마스크를 이용한 사진식각공정을 통해 제1도전물질층을 선택적으로 제거하여 게이트전극(132)을 형성한다. 게이트전극(132)은 반도체층(122)보다 좁은 폭을 가지고 반도체층(122)의 중앙에 대응하여 위치한다.

[0068] 게이트전극(132)은 알루미늄(A)이나 구리(Cu), 몰리브덴(Mo), 크롬(Cr), 니켈(Ni), 텅스텐(W) 또는 이들의 합금 중 적어도 하나로 형성될 수 있다.

[0069] 한편, 게이트전극(132)과 함께 제1 커패시터 전극(도시하지 않음)과 게이트배선(도시하지 않음)이 형성된다. 도시하지 않았지만, 제1 커패시터 전극은 게이트전극(132)과 연결되며, 게이트 배선은 일 방향을 따라 연장된다.

[0070] 다음, 게이트전극(132) 상부에 절연물질을 증착하거나 또는 도포하여 기판(110) 전면에 층간 절연막(140)을 형성하고, 마스크를 이용한 사진식각공정을 통해 층간 절연막(140) 및 게이트 절연막(130)을 선택적으로 제거하여 반도체층(122)의 양측 상면을 노출하는 제1 및 제2 컨택홀(140a, 140b)을 형성한다. 제1 및 제2 컨택홀(140a, 140b)은 게이트전극(132)의 양측에 게이트전극(132)과 이격되어 위치한다.

[0071] 층간 절연막(140)은 산화 실리콘(SiO_2)이나 질화 실리콘(SiNx)과 같은 무기절연물질로 형성되거나, 벤조사이클로부텐(benzocyclobutene)이나 포토 아크릴(photo acryl)과 같은 유기절연물질로 형성될 수 있다.

[0072] 다음, 층간 절연막(140) 상부에 금속과 같은 도전성 물질을 스퍼터링 등의 방법으로 증착하여 제2도전물질층(도시하지 않음)을 형성한 후, 마스크를 이용한 사진식각공정을 통해 제2도전물질층을 선택적으로 제거하여 소스 및 드레인전극(152, 154)을 형성한다. 소스 및 드레인전극(152, 154)은 게이트전극(132)을 중심으로 서로 이격되어 있으며, 제1 및 제2 컨택홀(140a, 140b)을 통해 반도체층(122)의 양측과 각각 접촉한다.

[0073] 소스 및 드레인전극(152, 154)은 알루미늄(Al)이나 구리(Cu), 몰리브덴(Mo), 크롬(Cr), 니켈(Ni), 텅스텐(W) 또는 이들의 합금 중 적어도 하나로 형성될 수 있다.

[0074] 한편, 소스 및 드레인전극(152, 154)과 함께 데이터배선(도시하지 않음)과 제2 커패시터 전극(도시하지 않음) 및 전원배선(도시하지 않음)이 형성된다. 도시하지 않았지만, 데이터배선은 게이트배선에 수직한 방향으로 연장되고 게이트배선과 교차하여 화소영역을 정의한다. 제2 커패시터 전극은 드레인전극(154)과 연결되며, 전원배선은 데이터배선과 이격되어 위치한다.

[0075] 다음, 소스 및 드레인전극(152, 154) 상부에 절연물질을 증착하거나 또는 도포하여 기판(110) 전면에 보호막(160)을 형성하고, 마스크를 이용한 사진식각공정을 통해 보호막(160)을 선택적으로 제거하여 드레인전극(154)을 노출하는 드레인 컨택홀(160a)을 형성한다. 도시한 것처럼, 드레인 컨택홀(160a)은 제2 컨택홀(140b) 바로 위에 형성될 수 있다. 이와 달리, 드레인 컨택홀(160a)은 제2 컨택홀(140b)과 이격되어 형성될 수도 있다.

[0076] 보호막(160)은 산화 실리콘(SiO_2)이나 질화 실리콘(SiNx)과 같은 무기절연물질 또는 포토 아크릴(photo acryl)이나 벤조사이클로부텐 (benzocyclobutene)과 같은 유기절연물질로 형성될 수 있다.

[0077] 다음, 도 4b에 도시한 바와 같이, 보호막(160) 상부에 비교적 일함수가 높은 도전성 물질을 스퍼터링 등의 방법

으로 증착하여 제1전극물질층(도시하지 않음)을 형성하고, 마스크를 이용한 사진식각공정을 통해 제1전극물질층을 선택적으로 제거하여 제1전극(162)을 형성한다. 제1전극(162)은 각 화소영역에 위치하고, 드레인 컨택홀(160a)을 통해 드레인전극(154)과 접촉한다.

[0078] 제1전극(162)은 인듐-틴-옥사이드(indium tin oxide: ITO)나 인듐-징크-옥사이드(indium zinc oxide: IZO)로 이루어진 투명도전층을 포함할 수 있다. 또한, 제1전극(162)은 반사층을 더 포함할 수 있으며, 반사층은 알루미늄-팔라듐-구리(aluminum-paladium-copper: APC) 합금으로 이루어질 수 있다. 일례로, 제1전극(162)은 ITO/APC/ITO의 3중층 구조를 가질 수 있다.

[0079] 이어, 제1전극(162) 상부에 뱅크물질을 증착하거나 또는 도포하여 기판(110) 전면에 뱅크물질층(도시하지 않음)을 형성하고, 마스크를 이용한 사진식각공정을 통해 뱅크물질층을 선택적으로 제거하여 인접한 화소영역 사이에 뱅크(170)를 형성한다. 뱅크(170)는 제1전극(162)의 가장자리를 덮으며, 화소영역에 대응하는 제1전극(162)의 상면을 노출한다. 뱅크물질은 소수성 특성을 갖는 유기절연물질일 수 있다. 이와 달리, 뱅크물질은 친수성 특성을 갖는 유기절연물질일 수 있으며, 뱅크(170)의 표면에 소수성 처리를 할 수 있다.

[0080] 다음, 도 4c에 도시한 바와 같이, 다수의 노즐을 포함하는 분사장치(도시하지 않음)를 이용하여 발광물질용액을 적하함으로써 각 투과홀(170a) 내의 노출된 제1전극(162) 상부에 용액층(182)을 형성한다.

[0081] 이때, 뱅크(170)는 소수성 특성을 가지므로, 용액층(182)이 뱅크(170) 상면까지 도포되더라도 인접한 화소영역으로 용액층(182)이 넘쳐 흐르지 않는다.

[0082] 다음, 도 4d에 도시한 바와 같이, 용액층(도 4c의 182)을 건조하여 투과홀(170a) 내의 제1전극(162) 상부에 발광층(180)을 형성한다. 이때, 진공 건조(vacuum dry) 공정을 수행함으로써 용액층(도 4c의 182) 내의 용매를 증발시킬 수 있다.

[0083] 다음, 도 4e에 도시한 바와 같이, 발광층(180) 상부에 비교적 일함수가 낮은 도전성 물질을 스퍼터링 등의 방법으로 증착하여 기판(110) 전면에 제2전극(192)을 형성한다. 제2전극(192)은 알루미늄이나 마그네슘, 그리고 은과 같은 금속 물질로 형성될 수 있다. 제2전극(192)은 빛이 투과되도록 비교적 얇은 두께를 가질 수 있다.

[0084] 이와 같이, 본 발명의 실시예에 따른 유기발광다이오드 표시장치에서는, 용액 공정에 의해 발광층(180)을 형성함으로써 대면적 및/또는 고해상도의 표시장치를 구현할 수 있다.

[0085] 이러한 유기발광다이오드 표시장치에서, 투과홀(170a)에 대응하는 영역은 발광 영역이 된다.

[0086] 이하, 본 발명에 따른 유기발광다이오드 표시장치에서 발광 영역의 평면 구조 및 이에 따른 용액 공정의 진행 과정에 대해 도면을 참조하여 설명한다.

[0087] 제1실시예

[0088] 도 5a는 본 발명의 제1실시예에 따른 발광 영역을 갖는 유기발광다이오드 표시장치의 개략적인 평면도이고, 도 5b는 본 발명의 제1실시예에 따른 발광 영역의 평면 구조를 개략적으로 도시한 도면이다.

[0089] 도 5a와 도 5b에 도시한 바와 같이, 기판(110) 상에 다수의 발광 영역(EA)이 제1방향과 제2방향을 따라 일정 간격을 가지고 이격되어 매트릭스 형태로 배치된다. 여기서, 제1방향은 도면의 상하 방향에 해당하고, 제2방향은 도면의 좌우 방향에 해당한다. 하나의 화소영역에는 하나의 발광 영역(EA)이 위치하며, 발광 영역(EA)은 뱅크(도 3의 170)에 의해 정의될 수 있다. 즉, 발광 영역(EA)은 투과홀(도 3의 170a)에 대응한다.

[0090] 각 발광 영역(EA)은 제1방향의 길이가 제2방향의 길이보다 길며, 실질적으로 직사각형의 평면 모양을 가질 수 있다. 이때, 발광 영역(EA)은 둥근 모서리를 가질 수 있다.

[0091] 이러한 발광 영역(EA)은 제1방향을 따라 인접한 제1부분(EA1)과 제2부분(EA2)을 포함한다. 제1부분(EA1)과 제2부분(EA2)은 제2방향을 따라 발광 영역(EA)의 중심을 지나는 가상의 선에 대해 대칭일 수 있다.

[0092] 이러한 본 발명의 제1실시예에 따른 발광 영역(EA)을 포함하는 유기발광다이오드 표시장치에서, 용액 공정에 의해 발광층(도 3의 180)을 형성할 때 제1방향을 따라 분사장치의 노즐을 이동시키면서 발광 영역(EA)에 발광물질용액을 적하한다. 즉, 제1방향이 노즐의 스캔 방향이 된다.

[0093] 도 6a와 도 6b는 본 발명의 제1실시예에 따른 발광 영역을 포함하는 유기발광다이오드 표시장치에서, 용액 공정에 의해 발광층을 형성하는 과정을 개략적으로 도시한 도면이다.

[0094] 도 6a에 도시한 바와 같이, 분사장치(도시하지 않음)의 노즐(도시하지 않음)을 제1방향, 보다 상세하게는, 발광

영역(EA)의 제1부분(EA1)에서 제2부분(EA2) 쪽으로 스캔 함으로써, 발광 영역(EA)의 중앙을 따라 용액 방울(182a)을 일정 간격 이격하여 떨어뜨린다. 일례로, 하나의 발광 영역(EA)에 다섯 방울(182a)이 떨어질 수 있다.

[0095] 도 6b에 도시한 바와 같이, 떨어진 용액 방울(도 6a의 182a)은 퍼지면서 서로 합쳐지게 되며, 발광 영역(EA)에는 용액층(182)이 형성된다.

[0096] 이때, 발광 영역(EA)의 제1부분(EA1)에 떨어진 첫 번째 용액 방울(도 6a의 182a)부터 뱅크(도 3의 170)의 표면을 따라 흐르게 되면서 다른 용액 방울(도 6a의 182a)과 합쳐져 용액층(182)이 형성되므로, 용액층(182)의 가장자리에는 뱅크(도 3의 170)를 타고 내려가는 제1힘(F1)이 가해지고, 용액층(182)의 중앙에는 표면장력인 제2힘(F2)이 가해지게 된다.

[0097] 이러한 제1힘(F1)과 제2힘(F2)은 반대 방향으로 작용하게 되며, 발광 영역(EA)의 하단, 즉, 제2부분(EA2)의 끝에서는, 제1힘(F1)과 제2힘(F2)이 평형을 이루게 되어 용액층(182)이 형성되지 않는 디웻(dewet) 현상이 나타나게 된다. 이러한 디웻 현상은 화소 불량으로 판단되므로, 제품의 수율을 저하시킨다.

[0098] 이하의 실시예에서는 디웻 현상을 방지할 수 있는 발광 영역의 평면 구조를 제시한다.

[0099] 제2실시예

[0100] 도 7은 본 발명의 제2실시예에 따른 발광 영역의 평면 구조를 개략적으로 도시한 도면이다.

[0101] 도 7에 도시한 바와 같이, 본 발명의 제2실시예에 따른 발광 영역(EA)은 도면 상의 상하 방향인 제1방향을 따라 인접한 제1부분(EA1)과 제2부분(EA2)을 포함한다. 따라서, 제1부분(EA1)은 발광 영역(EA)의 상단을 포함하고, 제2부분(EA2)은 발광 영역(EA)의 하단을 포함한다.

[0102] 제1부분(EA1)과 제2부분(EA2)은 도면 상의 좌우 방향인 제2방향을 따라 발광 영역(EA)의 중심을 지나는 가상의 선에 대해 비대칭이고, 제2부분(EA2)의 적어도 일부는 하단으로 갈수록 제2방향의 폭이 좁아지며, 하단은 곡면 형상을 가진다.

[0103] 제2방향에 따른 발광 영역(EA)의 최대 폭을 d라고 할 때, 제2부분(EA2)의 하단에 내접하는 원(C1)의 지름은 d/n(n은 1보다 큰 상수)이고, n은 2와 같거나 큰 것이 바람직하다. 이때, 제1방향에 따른 발광 영역(EA)의 최대 길이는 3d일 수 있다.

[0104] 한편, 제1부분(EA1)은 사각형과 원호를 포함할 수 있다. 즉, 제1부분(EA)의 상단은 원호 형상일 수 있다. 이에 따라, 제1부분(EA1)의 일부는 상단으로 갈수록 제2방향의 폭이 좁아질 수 있다. 이때, 상단에 내접하는 원의 지름은 하단에 내접하는 원(C1)의 지름보다 큰 것이 바람직하다.

[0105] 이러한 발광 영역(EA)에서는, 제2방향을 따라 발광 영역(EA)의 중심을 지나는 가상의 선으로부터 제1방향을 따라 동일 거리에서 제2부분(EA2)의 폭은 제1부분(EA1)의 폭보다 실질적으로 작다. 따라서, 제2부분(EA2)의 면적이 제1부분(EA1)보다 작을 수 있다.

[0106] 도 8a 내지 도 8c는 본 발명의 제2실시예에 따른 발광 영역을 포함하는 유기발광다이오드 표시장치에서, 용액 공정에 의해 발광층을 형성하는 과정을 개략적으로 도시한 도면이다.

[0107] 도 8a에 도시한 바와 같이, 분사장치(도시하지 않음)의 노즐(도시하지 않음)을 제1방향, 보다 상세하게는, 발광 영역(EA)의 제1부분(도 7의 EA1)에서 제2부분(도 7의 EA2) 쪽으로 스캔 함으로써, 발광 영역(EA)의 중앙을 따라 용액 방울(282a)을 일정 간격 이격하여 떨어뜨린다. 일례로, 하나의 발광 영역(EA)에 다섯 방울(282a)이 떨어질 수 있다.

[0108] 도 8b에 도시한 바와 같이, 떨어진 용액 방울(도 8a의 282a)은 퍼지면서 서로 합쳐지게 되며, 발광 영역(EA)에는 용액층(282)이 형성된다.

[0109] 이때, 발광 영역(EA)의 제1부분(EA1)에 떨어진 첫 번째 용액 방울(도 8a의 282a)부터 뱅크(도시하지 않음)의 표면을 따라 흐르게 되면서 다른 용액 방울(도 8a의 282a)과 합쳐져 용액층(282)이 형성되는데, 제2부분(EA2)은 하단으로 갈수록 폭이 좁아지므로, 하단 근처에 떨어진 용액 방울(도 8a의 282a)은 먼저 하단 근처의 뱅크 표면을 따라 흐르면서 다른 용액 방울(도 8a의 282a)과 합쳐진다.

[0110] 따라서, 도 8c에 도시한 바와 같이, 디웻 현상 없이 발광 영역(EA) 전체에 용액층(282)이 형성된다.

[0111] 이와 같이, 본 발명의 제2실시예에 따른 발광 영역(EA)에서는 하단으로 갈수록 폭이 좁아지므로, 디웻 현상을

막아 화소 불량을 방지하고, 제품의 수율을 높이며 생산비를 줄일 수 있다.

[0112] 제3실시예

[0113] 도 9는 본 발명의 제3실시예에 따른 발광 영역의 평면 구조를 개략적으로 도시한 도면이다.

[0114] 도 9에 도시한 바와 같이, 본 발명의 제3실시예에 따른 발광 영역(EA)은 제1방향을 따라 인접한 제1부분(EA1)과 제2부분(EA2)을 포함한다. 따라서, 제1부분(EA1)은 발광 영역(EA)의 상단을 포함하고, 제2부분(EA2)은 발광 영역(EA)의 하단을 포함한다.

[0115] 제1부분(EA1)과 제2부분(EA2)은 제2방향을 따라 발광 영역(EA)의 중심을 지나는 가상의 선에 대해 비대칭이고, 제2부분(EA2)의 적어도 일부는 하단으로 갈수록 제2방향의 폭이 좁아지며, 하단은 곡면 형상을 가진다.

[0116] 이러한 제2부분(EA2)은 도 7의 제2실시예와 동일한 모양 및 구조를 가진다.

[0117] 한편, 제1부분(EA1)은 사각형을 포함할 수 있다. 이때, 제1부분(EA)의 상단은 각진 모서리를 가질 수 있다.

[0118] 이러한 발광 영역(EA)에서는 제2방향을 따라 발광 영역(EA)의 중심을 지나는 가상의 선으로부터 동일 거리에서 제2부분(EA2)의 폭은 제1부분(EA1)의 폭보다 실질적으로 작다. 따라서, 제2부분(EA2)의 면적이 제1부분(EA1)보다 작을 수 있다.

[0119] 이러한 본 발명의 제3실시예에 따른 발광 영역(EA)에서는 하단으로 갈수록 폭이 좁아지므로, 용액 공정에 의해 발광층을 형성하는 과정에서 디웻 현상을 막아 화소 불량을 방지하고, 제품의 수율을 높이며 생산비를 줄일 수 있다.

[0120] 제4실시예

[0121] 도 10은 본 발명의 제4실시예에 따른 발광 영역의 평면 구조를 개략적으로 도시한 도면이다.

[0122] 도 10에 도시한 바와 같이, 본 발명의 제4실시예에 따른 발광 영역(EA)은 제1방향을 따라 인접한 제1부분(EA1)과 제2부분(EA2)을 포함한다. 따라서, 제1부분(EA1)은 발광 영역(EA)의 상단을 포함하고, 제2부분(EA2)은 발광 영역(EA)의 하단을 포함한다.

[0123] 제1부분(EA1)과 제2부분(EA2)은 제2방향을 따라 발광 영역(EA)의 중심을 지나는 가상의 선에 대해 비대칭이고, 제2부분(EA2)의 적어도 일부는 하단으로 갈수록 제2방향의 폭이 좁아지며, 하단은 곡면 형상을 가진다.

[0124] 이러한 제2부분(EA2)은 도 7의 제2실시예와 동일한 모양 및 구조를 가진다.

[0125] 한편, 제1부분(EA1)은 사각형을 포함할 수 있다. 이때, 제1부분(EA)의 상단은 둥근 모서리를 가질 수 있다.

[0126] 이러한 발광 영역(EA)에서는 제2방향을 따라 발광 영역(EA)의 중심을 지나는 가상의 선으로부터 동일 거리에서 제2부분(EA2)의 폭은 제1부분(EA1)의 폭보다 실질적으로 작다. 따라서, 제2부분(EA2)의 면적이 제1부분(EA1)보다 작을 수 있다.

[0127] 이러한 본 발명의 제4실시예에 따른 발광 영역(EA)에서는 하단으로 갈수록 폭이 좁아지므로, 용액 공정에 의해 발광층을 형성하는 과정에서 디웻 현상을 막아 화소 불량을 방지하고, 제품의 수율을 높이며 생산비를 줄일 수 있다.

[0128] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 통상의 지식을 가진 자는 하기의 특허청구범위에 기재된 본 발명의 기술적 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

[0129] 110: 기판 122: 반도체층

130: 게이트 절연막 132: 게이트전극

140: 층간 절연막 140a, 140b: 제1 및 제2 컨택홀

152: 소스전극 154: 드레인전극

160: 보호막 160a: 드레인 컨택홀

162: 제1전극

170: 뱅크

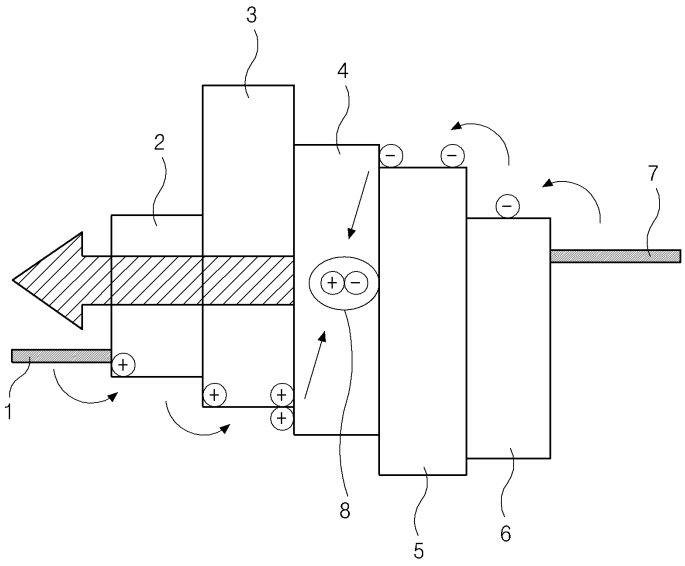
170a: 투과홀

180: 발광층

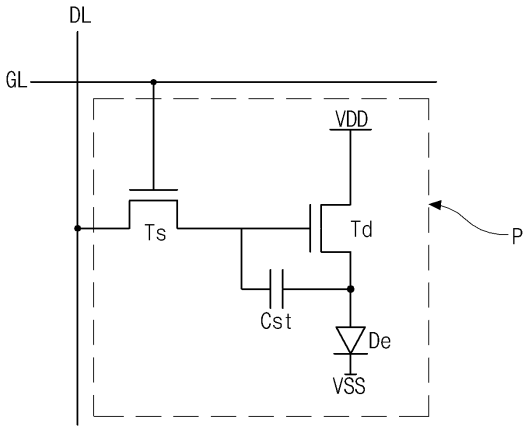
192: 제2 전극

도면

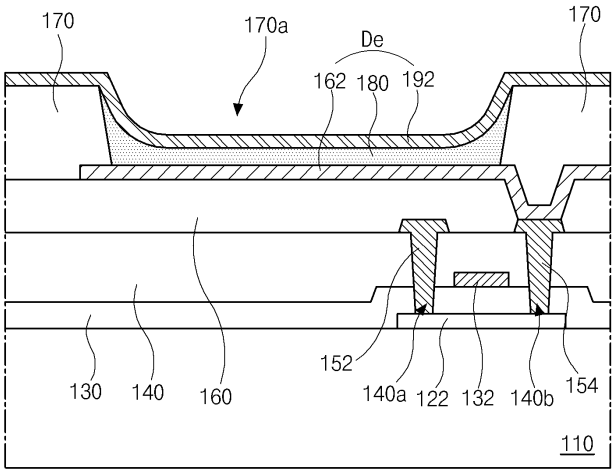
도면1



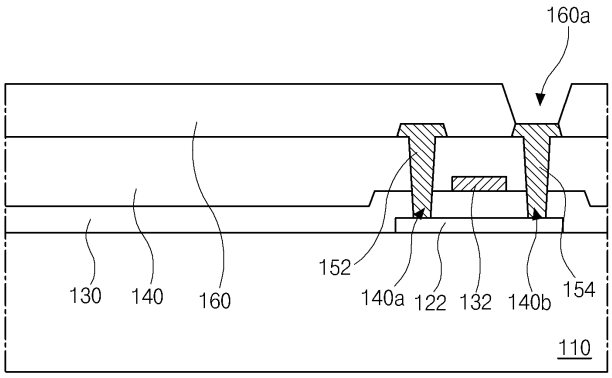
도면2



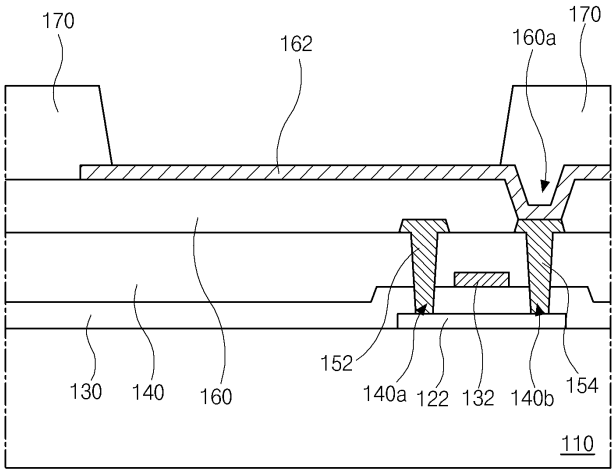
도면3



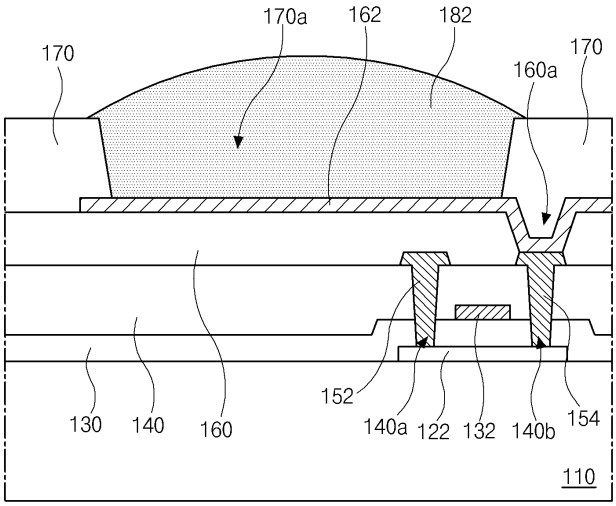
도면4a



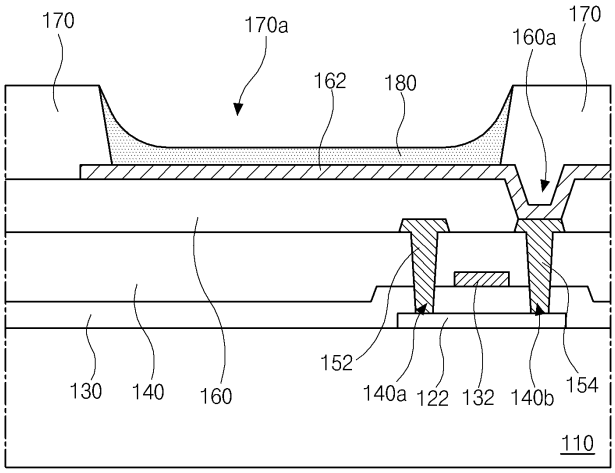
도면4b



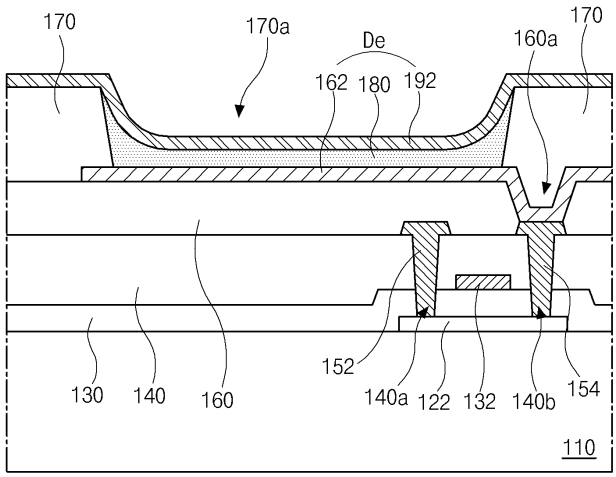
도면4c



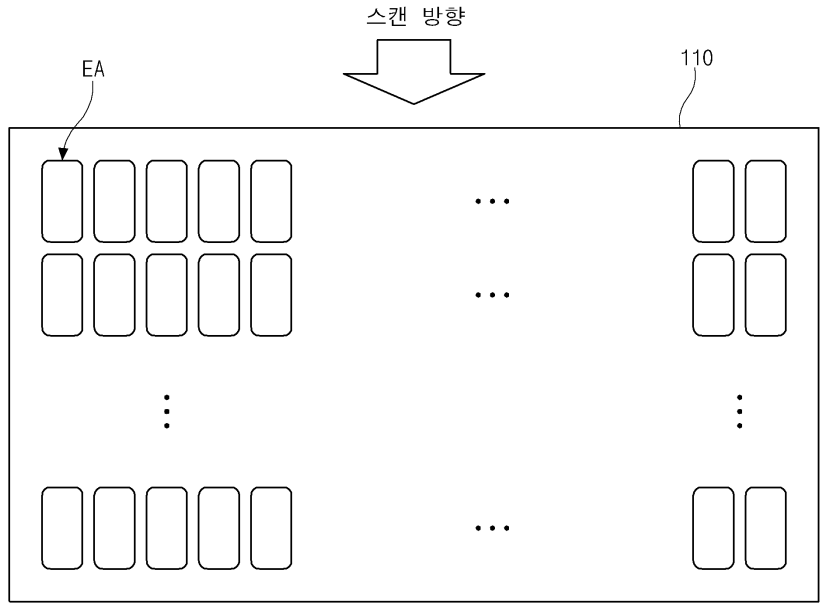
도면4d



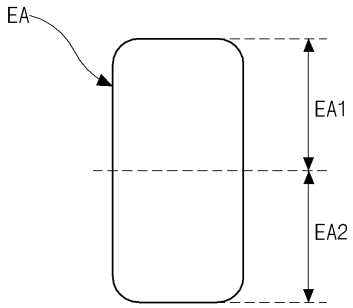
도면4e



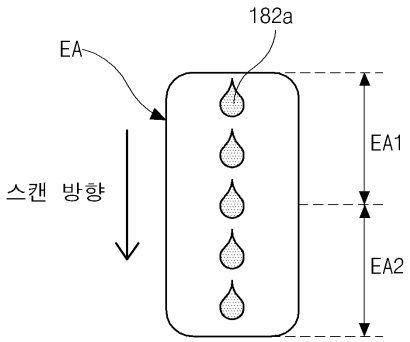
도면5a



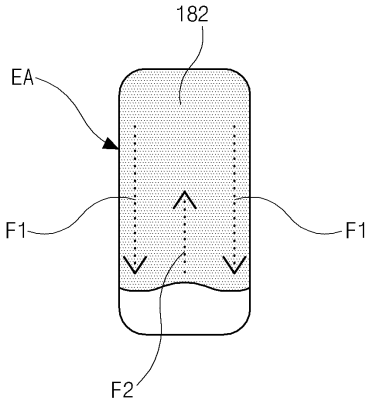
도면5b



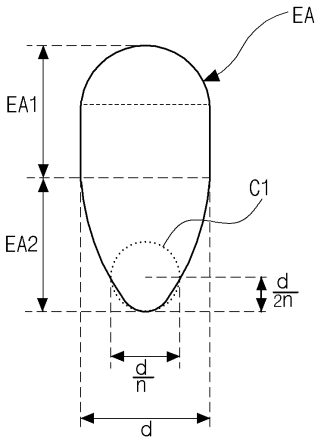
도면6a



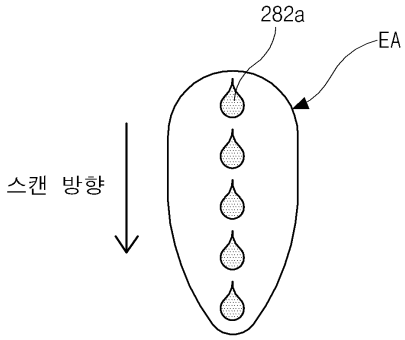
도면6b



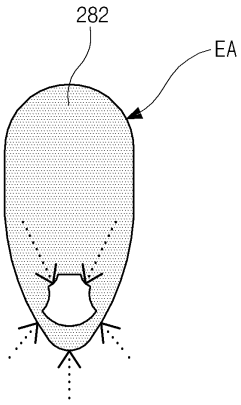
도면7



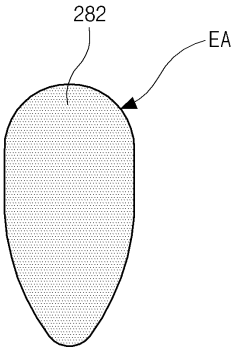
도면8a



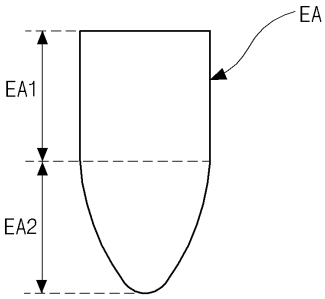
도면8b



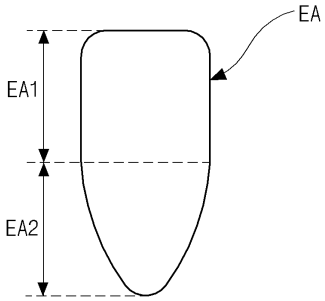
도면8c



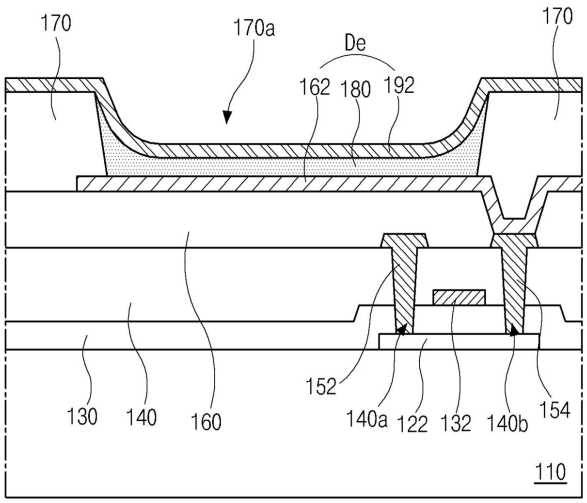
도면9



도면10



专利名称(译)	标题：OLED显示器件		
公开(公告)号	KR101774840B1	公开(公告)日	2017-09-05
申请号	KR1020150169491	申请日	2015-11-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHOI JEONG MOOK 최정묵 JUNG NACK YOUN 정낙윤 JOO MYUNG O 주명오 HWANG HYE MIN 황혜민 JO YUN JOO 조윤주		
发明人	최정묵 정낙윤 주명오 황혜민 조윤주		
IPC分类号	H01L51/50 H01L27/32 H01L51/00 H01L51/52		
CPC分类号	H01L51/504 H01L27/3248 H01L27/3246 H01L51/5012 H01L51/5203 H01L2227/32 H01L51/0002		
其他公开文献	KR1020170063286A		
外部链接	Espacenet		

摘要(译)

该摘要目前正在准备中。更新的KPA将于2017年9月10日之后提供。*本标题（54）和代表图显示为申请人提交的.COPYRIGHT KIPO 2017