



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0043193
(43) 공개일자 2019년04월26일

(51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01) *H01L 27/32* (2006.01)

H01L 51/50 (2006.01)

(52) CPC특허분류
H01L 51/5237 (2013.01)

H01L 27/3246 (2013.01)

(21) 출원번호 10-2017-0134830

(22) 출원일자 2017년10월17일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)

(72) 발명자
김율국
경기도 화성시 동탄대로시범길 19, 동탄역시범더
샵센트럴시티 1404동 1903호 (청계동)

(74) 대리인
특허법인가산

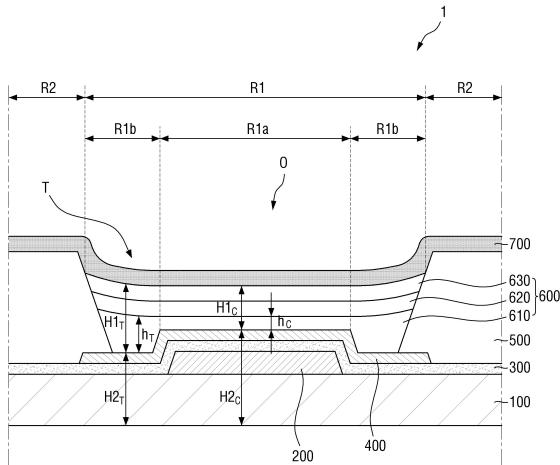
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 표시 소자

(57) 요 약

표시 소자가 제공된다. 표시 소자는 베이스 기판, 상기 베이스 기판 상에 배치된 금속층, 상기 베이스 기판 상에 배치되며, 상기 금속층을 덮는 패시베이션막, 상기 패시베이션막 상에 배치되며, 일부분이 상기 금속층에 중첩되는 전극 및 상기 패시베이션막 상에 배치되며, 상기 전극의 적어도 일부분을 노출하는 개구가 형성된 화소 정의막을 포함하고, 상기 전극 중 상기 금속층에 중첩되지 않은 부분이 상기 금속층에 중첩된 부분보다 하측에 위치하여 형성되는 트렌치가 상기 개구 내에 정의된다.

대 표 도 - 도1



(52) CPC특허분류

H01L 27/3248 (2013.01)

H01L 27/3265 (2013.01)

H01L 51/5088 (2013.01)

H01L 51/5203 (2013.01)

명세서

청구범위

청구항 1

베이스 기판;

상기 베이스 기판 상에 배치된 금속층;

상기 베이스 기판 상에 배치되며, 상기 금속층을 덮는 패시베이션막;

상기 패시베이션막 상에 배치되며, 일부분이 상기 금속층에 중첩되는 전극; 및

상기 패시베이션막 상에 배치되며, 상기 전극의 적어도 일부분을 노출하는 개구가 형성된 화소 정의막을 포함하고,

상기 전극 중 상기 금속층에 중첩되지 않은 부분이 상기 금속층에 중첩된 부분보다 하측에 위치하여 형성되는 트렌치가 상기 개구 내에 정의된 표시 소자.

청구항 2

제1 항에 있어서,

상기 패시베이션막은 상기 금속층을 덮는 부분과 상기 금속층을 덮지 않는 부분의 두께가 실질적으로 동일한 표시 소자.

청구항 3

제2 항에 있어서,

상기 패시베이션막은 무기물을 포함하는 표시 소자.

청구항 4

제1 항에 있어서,

상기 개구 내의 상기 전극 상에 배치된 유기층을 더 포함하고,

상기 유기층은 상기 트렌치 내에 배치된 부분이 상기 트렌치 내에 배치되지 않은 부분보다 두꺼운 표시 소자.

청구항 5

제4 항에 있어서,

상기 유기층은 정공 주입층, 상기 정공 주입층 상에 배치된 정공 수송층 및 상기 정공 수송층 상에 배치된 발광층을 포함하고,

상기 정공 주입층은 상기 트렌치 내에 배치된 부분이 상기 트렌치 이외의 영역에 배치된 부분보다 두꺼운 표시 소자.

청구항 6

제1 항에 있어서,

상기 전극의 밀단부는 상기 화소 정의막의 하부에 배치된 표시 소자.

청구항 7

제1 항에 있어서,

상기 금속층은 게이트 금속층 또는 데이터 금속층인 표시 소자.

청구항 8

베이스 기판;

상기 베이스 기판 상에 배치되며, 서로 이격된 복수의 금속층을 포함하는 금속 패턴층;

상기 베이스 기판 상에 배치되며, 상기 금속 패턴층을 덮는 패시베이션막;

상기 베이스 기판 및 상기 패시베이션막 상에 배치되며, 일부분이 상기 패시베이션막에 중첩되는 전극; 및

상기 베이스 기판 상에 배치되며, 상기 전극의 적어도 일부분을 노출하는 개구가 형성된 화소 정의막을 포함하고,

상기 전극 중 상기 패시베이션막에 중첩되지 않는 부분이 상기 패시베이션막에 중첩된 부분보다 하측에 위치하여 형성되는 트렌치가 상기 개구 내에 정의된 표시 소자.

청구항 9

제8 항에 있어서,

상기 패시베이션막은 상기 금속층을 덮는 부분의 상면과 상기 금속층을 덮지 않는 부분의 상면의 높이가 실질적으로 동일한 표시 소자.

청구항 10

제9 항에 있어서,

상기 패시베이션막은 유기물을 포함하는 표시 소자.

청구항 11

제8 항에 있어서,

상기 패시베이션막은 상기 개구 내에만 배치된 표시 소자.

청구항 12

제8 항에 있어서,

상기 개구 내의 상기 전극 상에 배치된 유기층을 더 포함하고,

상기 유기층은 상기 패시베이션막에 중첩되지 않는 부분이 상기 패시베이션막에 중첩된 부분보다 두꺼운 표시 소자.

청구항 13

제12 항에 있어서,

상기 유기층은 정공 주입층, 상기 정공 주입층 상에 배치된 정공 수송층 및 상기 정공 수송층 상에 배치된 발광층을 포함하고,

상기 정공 주입층은 상기 트렌치 내에 배치된 부분이 상기 트렌치 이외의 영역에 배치된 부분보다 두꺼운 표시 소자.

청구항 14

제8 항에 있어서,

상기 전극의 말단부는 상기 화소 정의막의 하부에 배치된 표시 소자.

청구항 15

제8 항에 있어서,

상기 금속층은 게이트 금속층 또는 데이터 금속층인 표시 소자.

청구항 16

베이스 층;

상기 베이스 층 상에 배치된 게이트 금속층 및 데이터 금속층;

상기 게이트 금속층 및 상기 데이터 금속층 상에 배치된 패시베이션막;

상기 패시베이션막 상에 배치되며, 일부분이 상기 게이트 금속층 및/또는 상기 데이터 금속층의 적어도 일부분에 중첩되는 화소 전극;

상기 베이스층 또는 상기 패시베이션막 상에 배치되며, 상기 화소 전극의 적어도 일부분을 노출하는 개구가 형성된 화소 정의막; 및

상기 개구 내의 상기 화소 전극 상에 배치된 유기층을 포함하고,

상기 베이스층의 하면으로부터 상기 화소 전극의 상면까지의 높이는 상기 개구 내의 적어도 일 가장자리 부분이 중앙 부분보다 낮은 표시 소자.

청구항 17

제16 항에 있어서,

상기 유기층은 정공 주입층, 상기 정공 주입층 상에 배치된 정공 수송층 및 상기 정공 수송층 상에 배치된 발광층을 포함하고,

상기 정공 주입층은 상기 가장자리 부분이 상기 중앙 부분보다 두꺼운 표시 소자.

청구항 18

제16 항에 있어서,

상기 게이트 금속층 및/또는 상기 데이터 금속층 중 상기 화소 전극에 중첩된 부분은 각각 게이트 라인 및/또는 데이터 라인인 표시 소자.

청구항 19

제16 항에 있어서,

상기 게이트 금속층 중 상기 화소 전극에 중첩된 부분과 상기 데이터 금속층 중 상기 화소 전극에 중첩된 부분은 함께 커패시터(capacitor)를 구성하는 표시 소자.

청구항 20

제16 항에 있어서,

상기 데이터 금속층 중 상기 화소 전극에 중첩된 부분은 소스 전극 및 드레인 전극인 표시 소자.

발명의 설명**기술 분야**

[0001] 본 발명은 표시 소자에 관한 것이다.

배경 기술

[0002] 표시 소자 중 유기 발광 표시 소자(organic light emitting display)는 대표적인 자발광형 표시 소자로서, 액정 표시 소자(liquid crystal display) 같은 수광형 표시 소자와 달리 백라이트 유닛이 필요하지 않기 때문에, 스마트폰, 초박형 TV 등 박형화가 필요한 다양한 전기/전자 제품에 이용되고 있다.

[0003] 최근에는, 각 화소 영역에 유기발광 물질을 포함하는 유기 용액을 잉크젯 프린팅 등의 용액 도포 방식으로 토출한 후 건조시켜 유기발광층을 형성하는 기술에 대한 연구가 진행되고 있다.

[0004] 한편, 표시 소자에 요구되는 해상도가 높아짐에 따라 하나의 화소에 토출되어야 하는 유기 용액의 토출량은 급

격히 감소하는데, 유기 용액의 토출량이 적어질수록 특정 농도 및 점도를 유지하면서 유기발광층을 원하는 두께로 제어하는 것에 대한 난이도는 점점 높아진다는 문제가 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명이 해결하고자 하는 과제는 유기발광층을 형성하기 위한 유기 용액의 토출량(즉, wetting margin)을 증가시켜 유기층의 두께를 보다 용이하게 제어함으로써 균일한 휘도를 나타낼 수 있는 표시 소자를 제공하는 것이다.

[0006] 본 발명의 과제들은 이상에서 언급한 기술적 과제로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0007] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 소자는 베이스 기판, 상기 베이스 기판 상에 배치된 금속층, 상기 베이스 기판 상에 배치되며, 상기 금속층을 덮는 패시베이션막, 상기 패시베이션막 상에 배치되며, 일부분이 상기 금속층에 중첩되는 전극 및 상기 패시베이션막 상에 배치되며, 상기 전극의 적어도 일부분을 노출하는 개구가 형성된 화소 정의막을 포함하고, 상기 전극 중 상기 금속층에 중첩되지 않은 부분이 상기 금속층에 중첩된 부분보다 하측에 위치하여 형성되는 트렌치가 상기 개구 내에 정의된다.

[0008] 상기 패시베이션막은 상기 금속층을 덮는 부분과 상기 금속층을 덮지 않는 부분의 두께가 실질적으로 동일할 수 있다.

[0009] 상기 패시베이션막은 무기물을 포함할 수 있다.

[0010] 상기 개구 내의 상기 전극 상에 배치된 유기층을 더 포함하고, 상기 유기층은 상기 트렌치 내에 배치된 부분이 상기 트렌치 내에 배치되지 않은 부분보다 두꺼울 수 있다.

[0011] 상기 유기층은 정공 주입층, 상기 정공 주입층 상에 배치된 정공 수송층 및 상기 정공 수송층 상에 배치된 발광층을 포함하고, 상기 정공 주입층은 상기 트렌치 내에 배치된 부분이 상기 트렌치 이외의 영역에 배치된 부분보다 두꺼울 수 있다.

[0012] 상기 전극의 말단부는 상기 화소 정의막의 하부에 배치될 수 있다.

[0013] 상기 금속층은 게이트 금속층 또는 데이터 금속층일 수 있다.

[0014] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 소자는 베이스 기판, 상기 베이스 기판 상에 배치되며, 서로 이격된 복수의 금속층을 포함하는 금속 패턴층, 상기 베이스 기판 상에 배치되며, 상기 금속 패턴층을 덮는 패시베이션막, 상기 베이스 기판 및 상기 패시베이션막 상에 배치되며, 일부분이 상기 패시베이션막에 중첩되는 전극 및 상기 베이스 기판 상에 배치되며, 상기 전극의 적어도 일부분을 노출하는 개구가 형성된 화소 정의막을 포함하고, 상기 전극 중 상기 패시베이션막에 중첩되지 않은 부분이 상기 패시베이션막에 중첩된 부분보다 하측에 위치하여 형성되는 트렌치가 상기 개구 내에 정의된다.

[0015] 상기 패시베이션막은 상기 금속층을 덮는 부분의 상면과 상기 금속층을 덮지 않는 부분의 상면의 높이가 실질적으로 동일할 수 있다.

[0016] 상기 패시베이션막은 유기물을 포함할 수 있다.

[0017] 상기 패시베이션막은 상기 개구 내에만 배치될 수 있다.

[0018] 상기 개구 내의 상기 전극 상에 배치된 유기층을 더 포함하고, 상기 유기층은 상기 패시베이션막에 중첩되지 않은 부분이 상기 패시베이션막에 중첩된 부분보다 두꺼울 수 있다.

[0019] 상기 유기층은 정공 주입층, 상기 정공 주입층 상에 배치된 정공 수송층 및 상기 정공 수송층 상에 배치된 발광층을 포함하고, 상기 정공 주입층은 상기 트렌치 내에 배치된 부분이 상기 트렌치 이외의 영역에 배치된 부분보다 두꺼울 수 있다.

[0020] 상기 전극의 말단부는 상기 화소 정의막의 하부에 배치될 수 있다.

- [0021] 상기 금속층은 게이트 금속층 또는 데이터 금속층일 수 있다.
- [0022] 상기 과제를 해결하기 위한 본 발명의 다른 실시예에 따른 표시 소자는 베이스 층, 상기 베이스 층 상에 배치된 게이트 금속층 및 데이터 금속층, 상기 게이트 금속층 및 상기 데이터 금속층 상에 배치된 패시베이션막, 상기 패시베이션막 상에 배치되며, 일부분이 상기 게이트 금속층 및/또는 상기 데이터 금속층의 적어도 일부분에 중첩되는 화소 전극, 상기 베이스층 또는 상기 패시베이션막 상에 배치되며, 상기 화소 전극의 적어도 일부분을 노출하는 개구가 형성된 화소 정의막 및 상기 개구 내의 상기 화소 전극 상에 배치된 유기층을 포함하고, 상기 베이스층의 하면으로부터 상기 화소 전극의 상면까지의 높이는 상기 개구 내의 적어도 일 가장자리 부분이 중앙 부분보다 낮다.
- [0023] 상기 유기층은 정공 주입층, 상기 정공 주입층 상에 배치된 정공 수송층 및 상기 정공 수송층 상에 배치된 발광층을 포함하고, 상기 정공 주입층은 상기 가장자리 부분이 상기 중앙 부분보다 두꺼울 수 있다.
- [0024] 상기 게이트 금속층 및/또는 상기 데이터 금속층 중 상기 화소 전극에 중첩된 부분은 각각 게이트 라인 및/또는 데이터 라인일 수 있다.
- [0025] 상기 게이트 금속층 중 상기 화소 전극에 중첩된 부분과 상기 데이터 금속층 중 상기 화소 전극에 중첩된 부분은 함께 커파시터(capacitor)를 구성할 수 있다.
- [0026] 상기 데이터 금속층 중 상기 화소 전극에 중첩된 부분은 소스 전극 및 드레인 전극일 수 있다.
- [0027] 기타 실시예의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

발명의 효과

- [0028] 본 발명의 실시예들에 따르면, 표시 소자의 화소 정의막에 정의된 개구 내에 트렌치 구조를 형성함으로써 유기 용액의 토출량(즉, wetting margin)을 증가시킬 수 있고, 이에 따라 유기발광층의 두께를 용이하게 제어할 수 있으며, 휙도의 균일성을 향상시킬 수 있다.
- [0029] 본 발명의 실시예들에 따른 효과는 이상에서 예시된 내용에 의해 제한되지 않으며, 더욱 다양한 효과들이 본 명세서 내에 포함되어 있다.

도면의 간단한 설명

- [0030] 도 1은 본 발명의 일 실시예에 따른 표시 소자의 단면도이다.
 도 2 및 도 3은 본 발명의 다른 실시예들에 따른 표시 소자의 단면도들이다.
 도 4는 본 발명의 일 구체예에 따른 표시 소자의 평면도이다.
 도 5는 도 4의 V-V' 선을 따라 자른 단면도이다.
 도 6은 본 발명의 다른 구체예에 따른 표시 소자의 평면도이다.
 도 7은 도 6의 VII-VII' 선을 따라 자른 단면도이다.
 도 8은 본 발명의 다른 구체예에 따른 표시 소자의 평면도이다.
 도 9는 도 8의 IX-IX' 선을 따라 자른 단면도이다.
 도 10은 본 발명의 다른 구체예에 따른 표시 소자의 평면도이다.
 도 11은 도 10의 X I-X I' 선을 따라 자른 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0031] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시 예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0032] 소자(elements) 또는 층이 다른 소자 또는 층의 "위(on)" 또는 "상(on)"으로 지칭되는 것은 다른 소자 바로 위

에 또는 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

[0033] 비록 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않음은 물론이다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있음을 물론이다.

[0034] 공간적으로 상대적인 용어인 "아래(below 또는 beneath)", "하부(lower)", "위(above)", "상부(upper)" 등은 도면에 도시되어 있는 바와 같이 하나의 소자 또는 구성 요소들과 다른 소자 또는 구성 요소들과의 상관관계를 용이하게 기술하기 위해 사용될 수 있다. 공간적으로 상대적인 용어는 도면에 도시되어 있는 방향에 대하여 사용시 소자의 서로 다른 방향을 포함하는 용어로 이해되어야 한다. 예를 들면, 도면에 도시되어 있는 소자를 뒤집을 경우, 다른 소자의 "아래(below 또는 beneath)"로 기술된 소자는 다른 소자의 "위(above)"에 놓여질 수 있다. 따라서, 예시적인 용어인 "아래"는 아래와 위의 방향을 모두 포함할 수 있다.

[0035] 본 명세서에서 표시 소자란 유기 발광 표시 장치를 구성하는 유기 발광 표시 소자를 포함하는 용어이며, 이에 한정되지 않고 본 발명의 실시예들이 적용될 수 있는 다양한 표시 소자들을 지칭할 수도 있다.

[0036] 이하, 첨부된 도면을 참고로 하여 본 발명의 실시예들에 대해 설명한다.

[0037] 도 1은 본 발명의 일 실시예에 따른 표시 소자(1)의 단면도이다.

[0038] 도 1을 참조하면, 표시 소자(1)는 베이스 기판(100), 금속층(200), 패시베이션막(300), 제1 전극(400), 화소 정의막(500), 유기층(600) 및 제2 전극(700)을 포함한다.

[0039] 베이스 기판(100)은 금속층(200), 패시베이션막(300), 화소 정의막(500) 등이 배치될 수 있는 공간을 제공함으로써 표시 소자(1)의 구성요소들을 지지할 수 있다. 베이스 기판(100)의 상면은 금속층(200) 등에 대한 베이스 면일 수 있다.

[0040] 금속층(200)은 베이스 기판(100) 상에 배치된다. 금속층(200)은 소정 패턴으로 베이스 기판(100) 상에 형성된 금속 패턴층의 적어도 일부분을 의미하는 것일 수 있다. 예시적인 실시예에서, 금속층(200)은 표시 소자(1)의 박막 트랜지스터 기판에 포함된 게이트 금속층 또는 데이터 금속층일 수 있다. 게이트 금속층은 게이트 배선과 박막 트랜지스터를 구성하는 게이트 전극 등을 포함하는 금속 패턴층일 수 있고, 데이터 금속층은 데이터 배선과 박막 트랜지스터를 구성하는 소스 및 드레인 전극 등을 포함하는 금속 패턴층일 수 있다. 그러나, 본 발명의 금속층(200)에 대한 실시예가 이에 제한되는 것은 아니다.

[0041] 금속층(200)이 게이트 금속층 또는 데이터 금속층일 경우, 베이스 기판(100)은 표시 소자(1)의 박막 트랜지스터 기판의 적어도 일부분을 지칭하는 것일 수 있다. 즉, 베이스 기판(100)은 박막 트랜지스터 기판의 베이스 층인 글라스 기판 또는 폴리머 기판 등일 수도 있고, 게이트 금속층 또는 데이터 금속층을 직접적으로 지지하는 베퍼층 또는 절연층 등일 수도 있다. 또는, 금속층(200)이 게이트 금속층인 경우 베이스 기판(100)은 베이스 층부터 게이트 금속층을 직접적으로 지지하는 절연층까지 포함하는 부분일 수 있고, 금속층(200)이 데이터 금속층인 경우 베이스 기판(100)은 베이스 층부터 데이터 금속층을 직접적으로 지지하는 절연층까지 포함하는 부분일 수 있다.

[0042] 이상에서와 같은 베이스 기판(100) 및 금속층(200)에 대한 구체적인 실시예는 후술하는 도 4 내지 11에서 예시된다.

[0043] 패시베이션막(300)은 베이스 기판(100) 상에 금속층(200)을 덮도록 배치된다. 패시베이션막(300)은 금속층(200)과 상부의 제1 전극(400)을 전기적으로 절연시키는 막일 수 있다.

[0044] 패시베이션막(300) 중 금속층(200)을 덮는 부분은 금속층(200) 자체의 두께에 의해 베이스 기판(100)을 직접 덮는 부분보다 상부 방향으로 돌출될 수 있다. 즉, 패시베이션막(300) 중 금속층(200) 상에 배치된 부분은 금속층(200) 상에 배치되지 않은 부분보다 높게 형성될 수 있다. 이 경우, 패시베이션막(300) 자체의 두께는 금속층(200)을 덮는 부분(또는 금속층(200)과 중첩되는 부분)과 금속층(200)을 덮지 않는 부분(또는 금속층(200)과 중첩되지 않는 부분)이 실질적으로 동일할 수 있다.

[0045] 패시베이션막(300)은 무기물을 포함할 수 있다. 예시적인 실시예에서, 패시베이션막(300)은 질화규소(SiN_x), 산화규소(SiO_x) 및 산질화규소(SiO_xN_y) 중 하나 이상을 포함할 수 있다. 다만, 본 발명의 패시베이션막(300)에 포

함될 수 있는 무기물의 종류가 이에 한정되는 것은 아니다. 패시베이션막(300)이 무기물로 형성될 경우, 상술한 것처럼 금속층(200) 상에 배치된 부분과 그 외의 부분의 두께가 균일하게 형성될 수 있다.

[0046] 제1 전극(400)은 패시베이션막(300) 상에 배치된다. 제1 전극(400)은 표시 소자(1)의 화소 전극 또는 애노드(Anode) 전극일 수 있다.

[0047] 제1 전극(400)은 일함수가 높은 도전성 물질을 포함할 수 있다. 예를 들어, 제1 전극(210)은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), 산화아연(ZnO), 산화인듐(In_2O_3)등의 투명 도전성 산화물(Transparent Conductive Oxide, TCO)을 포함할 수 있다. 나아가, 제1 전극(400)은 위와 같은 투명 도전성 산화물층과 리튬(Li), 칼슘(Ca), 알루미늄(Al), 은(Ag), 마그네슘(Mg), 금(Au) 등의 반사성 금속 같은 도전성 물질층의 적층막을 포함할 수 있다.

[0048] 제1 전극(400)은 일부분이 금속층에 중첩되도록 배치될 수 있다. 구체적으로, 제1 전극(400)은 도 1에 도시된 바와 같이 내측(또는 중앙) 부분은 금속층(200)에 중첩되고 외측(또는 가장자리) 부분은 금속층(200)에 중첩되지 않도록 배치될 수 있다. 다만 이에 제한되는 것은 아니며, 제1 전극(400)은 일측 가장자리 부분이 금속층(200)에 중첩되는 반면 타측 가장자리 부분은 금속층(200)에 중첩되지 않도록 배치될 수도 있는 등, 제1 전극(400)이 금속층(200)에 중첩되는 부분과 중첩되지 않는 부분을 모두 포함한다면 그 구체적인 배치 형태는 제한되지 않는다.

[0049] 상술한 바와 같이 패시베이션막(300) 중 금속층(200)을 덮는 부분과 덮지 않는 부분은 높이 차이가 발생하기 때문에, 패시베이션막(300) 상에 배치된 제1 전극(400) 또한 금속층(200)에 중첩되는 부분과 중첩되지 않는 부분의 높이가 서로 다를 수 있다. 이에 따라, 베이스 기판(100)의 하면으로부터 제1 전극(400) 중 금속층(200)에 중첩되는 부분의 상면까지의 두께(H_{2c})는 금속층(200)에 중첩되지 않는 부분의 상면까지의 두께(H_{2t})보다 두꺼울 수 있다.

[0050] 화소 정의막(500)은 패시베이션막(300) 상에 배치된다. 화소 정의막(500)에는 제1 전극(400)의 적어도 일부를 노출하는 개구(0)가 형성될 수 있다. 개구(0)는 표시 소자(1)의 각 화소에 대응되는 패턴으로 형성될 수 있다.

[0051] 제1 전극(400) 중 개구(0)에 의해 노출된 부분은 금속층(200)에 중첩되는 부분과 중첩되지 않는 부분을 모두 포함할 수 있다. 구체적으로는 도 1에 도시된 바와 같이, 제1 전극(400) 중 금속층(200)에 중첩되지 않는 부분은 개구(0)의 외측에 위치하고 금속층(200)에 중첩되는 부분은 개구(0)의 내측에 위치할 수 있다. 제1 전극(400) 중 금속층(200)에 중첩되지 않는 부분이 금속층(200)에 중첩되는 부분과 화소 정의막(500)보다 낫게 형성됨에 따라, 표시 소자(1)의 개구(0) 내에는 제1 전극(400)의 내측 부분(금속층(200)에 중첩되는 부분)과 화소 정의막(500) 사이에 위치한 제1 전극(400)의 외측 부분(금속층(200)에 중첩되지 않는 부분)이 하측 방향으로 함몰된 형상을 갖는 트렌치(T)가 정의될 수 있다.

[0052] 트렌치(T)는 개구(0)의 적어도 일 가장자리(edge)에 형성될 수 있다. 즉, 트렌치(T)는 개구(0)의 일측 가장자리에만 형성될 수도 있고, 모든 가장자리에 형성될 수도 있다.

[0053] 제1 전극(400)의 말단부는 화소 정의막(500)의 하부에 배치되어 화소 정의막(500)에 의해 덮일 수 있다. 제1 전극(400)의 말단부가 화소 정의막(500)로 커버됨에 따라 제1 전극(400)의 박리, 손상 등이 방지될 수 있다.

[0054] 유기층(600)은 개구(0)에 의해 노출된 제1 전극(400) 상에 배치된다. 유기층(600)은 전압 인가에 따라 엑시톤(exciton)이 형성되어 발광할 수 있는 유기발광 물질을 포함할 수 있다. 유기층(600)은 잉크젯 프린팅 등의 용액 도포 방식을 통해 개구(0) 내에 토출 및 전조되어 형성될 수 있다. 유기층(600)은 개구(0) 내 제1 전극(400) 상의 공간을 채우도록 배치될 수 있다.

[0055] 유기층(600)은 개구(0)의 가장자리, 즉 트렌치(T) 내에 배치된 부분이 다른 부분보다 두꺼울 수 있다. 다시 말해, 유기층(600) 중 트렌치(T) 내에 배치된 부분의 두께(H_{1t})는 트렌치(T) 내에 배치되지 않은 부분의 두께(H_{1c})보다 두꺼울 수 있다. 유기층(600)의 제1 전극(400)과 접하는 하면은 상술한 제1 전극(400)의 단차에 대응하는 높낮이를 갖는 반면 상면은 상대적으로 평坦하기 때문에, 금속층(200)에 중첩되지 않는 제1 전극(400) 상에 배치된 부분과 금속층(200)에 중첩되는 제1 전극(400) 상에 배치된 부분의 두께가 다를 수 있다.

[0056] 표시 소자(1)를 고해상도로 구현하기 위해서는 화소 정의막(500)에 형성된 각 개구(0)의 크기가 작아야 하기 때문에, 유기발광 물질을 포함하는 용액을 토출하여 유기층(600)을 형성할 경우 상기 용액은 각 개구(0) 내에 매우 적은 용량으로 토출되어야 한다. 따라서, 상기 용액의 건조 후 형성되는 유기층(600)의 두께와 이에 따른 유

기층(600)의 발광량, 즉 휘도를 제어하는 것이 용이하지 않을 수 있다.

[0057] 본 발명의 표시 소자(1)는 개구(0) 내에 트렌치(T)를 형성함으로써 유기층(600)을 형성하는 용액의 토출량(즉, wetting margin)을 증가시켜 유기층(600)의 두께를 보다 용이하게 제어할 수 있다.

[0058] 평면 상에서, 표시 소자(1)는 유기층(600)이 배치된 제1 영역(R1)과 유기층(600)이 배치되지 않은 제2 영역(R2)을 포함할 수 있고, 제1 영역(R1)은 다시 트렌치(T)가 정의되지 않은 제1-1 영역(R1a)과 트렌치(T)가 정의된 제1-2 영역(R1b)으로 구분될 수 있다.

[0059] 유기층(600) 중 트렌치(T) 내에 배치되지 않은 부분은 상대적으로 얇게 형성되어 상하부 전극들(300, 700)간의 거리가 가깝기 때문에 발광이 가능한 반면, 트렌치(T) 내에 배치된 부분은 상대적으로 두껍게 형성되어 상하부 전극들(300, 700)간의 거리가 멀기 때문에 발광하지 않을 수 있다. 따라서, 제1-1 영역(R1a)은 발광 영역일 수 있고, 제1-2 영역(R1b)은 비발광 영역일 수 있다. 한편, 유기층(600)의 내측 부분 즉, 제1-1 영역(R1a)에 배치된 부분은 종래의 구조를 갖는 유기층보다 균일한 두께를 가질 수 있기 때문에, 발광 영역인 제1-1 영역(R1a)에서의 휘도 균일성이 향상될 수 있다.

[0060] 유기층(600)이 유기발광층인 경우, 유기층(600)은 정공 주입층(610), 정공 수송층(620) 및 발광층(630)을 포함하는 다중층일 수 있다.

[0061] 정공 주입층(610)은 예를 들어, 구리프탈로시아닌(copper phthalocyanine: CuPc) 등과 같은 프탈로시아닌 화합물, m-MTDA(4,4',4'''-tris(N-3-methylphenyl-Nphenylamino)triphenylamine), TDATA(4,4',4'''-tris(diphenylamino)triphenylamine), 2-TNATA(4,4',4'''-tris[2-naphthyl(phenyl)-amino]triphenylamine), Pani/DBSA(Polyaniline/Dodecylbenzenesulfonic acid), PEDOT/PSS(Poly(3,4-ethylene dioxythiophene)/Polystyrene sulfonate), PANI/CSA(Polyaniline/Camphorsulfonic acid), PANI/PSS (Polyaniline/Polystyrenesulfonate) 등을 포함할 수 있으나, 이에 한정되는 것은 아니다.

[0062] 정공 수송층(620)은 예를 들어, NPD(4,4'-bis[N-(1-naphthyl)-N-phenyl-amino] biphenyl), TPD(N,N'-diphenyl-N,N'-bis[3-methylphenyl]-1,1'-biphenyl-4,4'-diamine), s-TAD(2,2',7,7'-tetrakis-(N,N-diphenylamino)-9,9'-spirobifluoren), m-MTDA(4,4',4'''-tris(N-3-methylphenyl-Nphenylamino)triphenylamine) 등을 포함할 수 있으나, 이에 한정되는 것은 아니다.

[0063] 발광층(630)은 호스트 및 도편트를 포함할 수 있다. 호스트로는 예를 들어, Alq3(tris-(8-hydroxyquinolato)aluminum(III)), CBP(4,4'-N,N'-dicarbazole-biphenyl), PVK(poly(Nvinylcarbazole)), ADN(9,10-Bis(2-naphthalenyl)anthracene), TCTA(4,4',4'''-tris(Ncarbazolyl)triphenylamine), TPBi(1,3,5-tris(N-phenylbenzimidazole-2-yl)benzene), TBADN(2-(t-butyl)-9, 10-bis (20-naphthyl) anthracene), DSA(distyrylarylene), CDBP(4,4'-Bis(9-carbazolyl)-2,2'-Dimethyl-biphenyl), MADN(2-Methyl-9,10-bis(naphthalen-2-yl)anthracene) 등을 사용할 수 있다. 도편트로는 형광 도편트와 공지의 인광 도편트를 모두 사용할 수 있다.

[0064] 유기층(600)은 발광층(630) 상에 배치되는 전자 수송층(미도시) 및 전자 주입층(미도시) 중 하나 이상을 더 포함할 수 있으나, 이에 제한되는 것은 아니다.

[0065] 유기층(600)이 정공 주입층(610), 정공 수송층(620) 및 발광층(630)을 포함할 경우, 정공 주입층(610)만이 제1-1 영역(R1a)과 제1-2 영역(R1b)에서의 두께가 다르고 정공 수송층(620) 및 발광층(630)은 제1-1 영역(R1a)과 제1-2 영역(R1b)에서의 두께가 상대적으로 균일할 수 있다. 이에 따라, 정공 주입층(610)의 제1-2 영역(R1b)에서의 두께(h_T)는 제1-1 영역(R1a)에서의 두께(h_C)보다 두꺼울 수 있다.

[0066] 제2 전극(700)은 유기층(600) 상에 배치된다. 제2 전극(700)은 화소 정의막(500) 표면의 일부를 덮도록 배치될 수도 있고, 전면(全面)을 덮도록 배치될 수도 있다. 제2 전극(700)은 표시 소자(1)의 공통 전극 또는 캐소드(Cathode) 전극일 수 있다.

[0067] 제2 전극(700)은 일함수가 낮은 도전성 물질을 포함할 수 있다. 예를 들어, 제2 전극(700)은 Li, Ca, LiF/Ca, LiF/Al, Al, Mg, Ag, Pt, Pd, Ni, Au Nd, Ir, Cr, BaF, Ba, Yb 또는 이들의 화합물이나 혼합물 등의 금속을 포함할 수 있다. 본 발명의 표시 소자(1)는 도면을 기준으로 상부 방향으로 이미지를 출력하는 전면 발광형 표시 소자(1)일 수 있으며, 이에 따라 제2 전극(700)은 상기 예시된 금속을 포함하는 얇은 막과 ITO, TCO, IZO, ZnO, In₂O₃ 등의 투명 도전성 물질을 포함하는 막의 적층체일 수 있다.

- [0068] 도 2는 본 발명의 다른 실시예에 따른 표시 소자(2)의 단면도이다.
- [0069] 도 2의 표시 소자(2)는 금속 패턴층(201)을 포함하고 패시베이션막(300)이 평탄화막으로서 제공되는 점을 제외하고 도 1의 설명에서 상술한 바와 같다. 이하에서는 중복되는 내용은 생략한다.
- [0070] 도 2를 참조하면, 표시 소자(2)의 베이스 기판(100) 상에는 도 1의 금속층(200)과 달리 서로 이격된 복수의 금속층(201a, 201b)을 포함하는 금속 패턴층(201)이 배치될 수 있다.
- [0071] 금속 패턴층(201)은 게이트 금속층 또는 데이터 금속층의 일부일 수 있으며, 구체적으로는 게이트 금속층 또는 데이터 금속층의 패턴화된 부분을 지칭하는 것일 수 있다. 다만, 금속 패턴층(201)의 구체예가 이에 제한되는 것은 아니다. 또한, 금속 패턴층(201)은 서로 이격된 복수의 금속층을 포함하는 경우뿐만 아니라, 일체화된 금속층 내에서 높낮이가 다르게 형성된 경우도 지칭하는 것일 수 있다.
- [0072] 패시베이션막(300)은 베이스 기판(100) 상에 금속 패턴층(201)을 덮도록 배치될 수 있다. 패시베이션막(300)은 금속 패턴층(201)의 상부를 평탄화하는 막으로서 배치될 수 있다. 즉, 금속 패턴층(201)의 각 금속층(201a, 201b)을 덮는 부분의 상면과 금속층(201a, 201b)을 덮지 않는 부분의 상면의 높이는 실질적으로 동일할 수 있다. 이에 따라, 패시베이션막(300) 중 각 금속층(201a, 201b)을 덮는 부분의 두께와 덮지 않는 부분의 두께는 다를 수 있다.
- [0073] 패시베이션막(300)은 유기물을 포함할 수 있다. 예시적인 실시예에서, 패시베이션막(300)은 BCB(Benzocyclobutene), PI(Polyimide), PA(Polyacryl) 및 실록산(Siloxane) 중 하나 이상을 포함할 수 있다. 다만, 본 발명의 패시베이션막(300)에 포함될 수 있는 유기물의 종류가 이에 한정되는 것은 아니다. 패시베이션막(300)이 유기물로 형성될 경우, 상술한 것처럼 금속 패턴층(201)의 상부를 평탄화할 수 있다.
- [0074] 패시베이션막(300)은 화소 정의막(500)의 개구(0) 내에만 배치될 수 있다. 구체적으로, 패시베이션막(300)은 개구(0) 내 일부분, 즉 내측 부분에만 배치될 수 있다. 또한, 제1 전극(400)은 베이스 기판(100) 상에 패시베이션막(300)을 덮도록 배치될 수 있다. 이에 따라, 제1 전극(400)의 패시베이션막(300) 상에 배치된 부분과 패시베이션막(300) 상에 배치되지 않은 부분의 높이가 달라질 수 있기 때문에, 도 1에서 상술한 바와 같은 트렌치(T) 구조가 형성될 수 있다.
- [0075] 도 3은 본 발명의 다른 실시예에 따른 표시 소자(3)의 단면도이다.
- [0076] 도 3의 표시 소자(3)는 무기물을 포함하는 패시베이션막(300)을 더 포함하는 점을 제외하고 도 2의 설명에서 상술한 바와 같다. 이하에서는 중복되는 내용은 생략한다.
- [0077] 도 3을 참조하면, 표시 소자(3)는 유기물을 포함하는 제1 패시베이션막(800)과 무기물을 포함하는 제2 패시베이션막(300)을 모두 포함할 수 있다. 즉, 제1 패시베이션막(800)은 금속 패턴층(201)의 상면을 평탄화하도록 배치될 수 있고, 제2 패시베이션막(300)은 제1 패시베이션막(800)과 제1 전극(400) 사이에 추가적으로 배치될 수 있다.
- [0078] 이하에서는 상술한 본 발명의 표시 소자(1, 2, 3)의 구체예들에 대해 설명한다. 다만 이는 본 발명의 표시 소자(1, 2, 3)의 구조를 구체적인 실시예에 적용한 적용례를 예시한 것에 지나지 않으며, 본 발명의 범위가 이에 한정되는 것은 아니다.
- [0079] 도 4는 본 발명의 일 구체예에 따른 표시 소자(10)의 평면도이고, 도 5는 도 4의 V-V' 선을 따라 자른 단면도이다.
- [0080] 도 4를 참조하면, 표시 소자(10)는 서로 교차하는 복수의 게이트 라인(GL) 및 데이터 라인(DL)을 포함할 수 있다. 게이트 라인(GL)과 데이터 라인(DL)은 서로 직교하여 매트릭스 형상을 이룰 수 있다.
- [0081] 표시 소자(10)에는 화소 정의막(PDL)에 형성된 복수의 개구(0)가 평면상 소정 패턴으로 정의될 수 있다. 화소 정의막(PDL)은 개구(0)를 통해 표시 소자(10)에 복수의 화소를 정의할 수 있다. 도면에는 개구(0)가 평면상 사각 형상으로 정의된 경우가 도시되나 이는 예시일 뿐이며, 개구(0)의 평면 형상은 폐곡선일 수도 있고 모서리가 라운드진 사각형일 수도 있는 등 특별히 제한되지 않는다.
- [0082] 각 개구(0)는 데이터 라인(DL)의 일부와 중첩되도록 정의될 수 있다. 도면에는 데이터 라인(DL)이 각 개구(0)의 중앙을 가로지르는 경우가 예시되나 이에 제한되는 것은 아니며, 데이터 라인(DL)이 각 개구(0)의 일측에 치우쳐서 가로지를 수도 있음을 물론이다.

- [0083] 표시 소자(10)는 상부 방향으로 이미지를 출력하는 전면 발광형 소자일 수 있기 때문에, 하부에 배치된 데이터 라인(DL)이 비투광성 금속으로 이루어지고 각 개구(0)에 중첩되더라도 이미지의 출력에는 영향을 받지 않을 수 있다.
- [0084] 도 5를 참조하면, 표시 소자(10)는 베이스 층(BL), 제1 절연층(IL1), 제2 절연층(IL2), 데이터 라인(DL), 패시 베이션막(PVL), 화소 전극(PE), 화소 정의막(PDL), 유기층(OL) 및 공통 전극(CE)을 포함할 수 있다.
- [0085] 베이스 층(BL)은 표시 소자(10)의 구성요소들을 지지하는 층으로서, 투명한 유리 또는 플라스틱을 포함할 수 있다.
- [0086] 제1 절연층(IL1) 및 제2 절연층(IL2)은 베이스 층(BL)의 상부에 배치될 수 있다. 도면에는 도시되지 않았으나, 베이스 층(BL)과 제1 절연층(IL1) 사이에는 반도체층이 배치될 수 있고, 제1 절연층(IL1)과 제2 절연층(IL2) 사이에는 게이트 라인(GL)을 포함하는 게이트 금속층(200)이 배치될 수 있다.
- [0087] 데이터 라인(DL)은 제1 절연층(IL1) 상에 배치될 수 있고, 패시베이션막(PVL)은 데이터 라인(DL)을 덮도록 배치될 수 있으며, 화소 전극(PE)은 일부분이 데이터 라인(DL)에 중첩되도록 패시베이션막(PVL) 상에 배치될 수 있다. 데이터 라인(DL)은 도 1의 금속층(200)에 대응되는 것으로서, 전술한 것처럼 패시베이션막(PVL) 및 화소 전극(PE)에 단차를 발생시켜 개구(0) 내에 트렌치(T)가 형성되도록 할 수 있다.
- [0088] 베이스 층(BL)에서 제2 절연층(IL2)까지를 포함하는 부분은 도 1의 베이스 기판(100)에 대응될 수 있다.
- [0089] 화소 정의막(PDL), 유기층(OL) 및 공통 전극(CE)에 대한 설명은 도 1에서 상술한 바와 같으므로 생략한다.
- [0090] 또한, 상술한 것처럼 유기층(OL)이 배치된 영역 중 트렌치(T)가 정의되지 않은 영역은 발광 영역(ER)으로, 트렌치(T)가 정의된 영역은 제1 비발광 영역(NER1)으로, 유기층(OL)이 배치되지 않은 영역은 제2 비발광 영역(NER2)으로 구분될 수 있다. 제1 비발광 영역(NER1)은 제2 비발광 영역(NER2)과 마찬가지로 광방출이 이루어지지 않는 영역일 수 있으나 이에 제한되는 것은 아니며, 제1 비발광 영역(NER1)은 발광 영역(ER)과 제2 비발광 영역(NER2) 사이의 발광량 또는 휘도를 갖는 영역일 수도 있다.
- [0091] 도 6은 본 발명의 다른 구체예에 따른 표시 소자(20)의 평면도이고, 도 7은 도 6의 VII-VII' 선을 따라 자른 단면도이다.
- [0092] 도 6 및 7의 표시 소자(20)는 각 개구(0)가 게이트 라인(GL)에 중첩되는 점을 제외하고 도 4 및 5의 설명에서 상술한 바와 같다. 이하에서는 중복되는 내용은 생략한다.
- [0093] 도 6을 참조하면, 각 개구(0)는 게이트 라인(GL)의 일부와 중첩되도록 정의될 수 있다. 도면에는 게이트 라인(GL)이 각 개구(0)의 중앙을 가로지르는 경우가 예시되나 이에 제한되는 것은 아니며, 게이트 라인(GL)이 각 개구(0)의 일측에 치우쳐서 가로지를 수도 있음을 물론이다.
- [0094] 표시 소자(20)는 상부 방향으로 이미지를 출력하는 전면 발광형 소자일 수 있기 때문에, 하부에 배치된 게이트 라인(GL)이 비투광성 금속으로 이루어지고 각 개구(0)에 중첩되더라도 이미지의 출력에는 영향을 받지 않을 수 있다.
- [0095] 도 7을 참조하면, 게이트 라인(GL)은 제1 절연층(IL1)에 배치되고, 게이트 라인(GL) 상에 제1 절연층(IL1), 패시베이션막(PVL2) 및 화소 전극(PE)이 배치될 수 있다. 게이트 라인(GL)은 도 1의 금속층(200)에 대응되는 것으로서, 마찬가지로 제1 절연층(IL1), 패시베이션막(PVL2) 및 화소 전극(PE)에 단차를 발생시켜 개구(0) 내에 트렌치(T)가 형성되도록 할 수 있다.
- [0096] 제1 절연층(IL1)과 패시베이션막(PVL2)은 각각 제1 패시베이션막(PVL1) 및 제2 패시베이션막(PVL2)으로 정의될 수 있으며, 제1 패시베이션막(PVL1)과 제2 패시베이션막(PVL2)의 적층체는 도 1의 패시베이션막(300)에 대응될 수 있다. 또한, 베이스 층(BL)에서 제1 절연층(IL1)까지를 포함하는 부분은 도 1의 베이스 기판(100)에 대응될 수 있다.
- [0097] 도 8은 본 발명의 다른 구체예에 따른 표시 소자(30)의 평면도이고, 도 9는 도 8의 IX-IX' 선을 따라 자른 단면도이다.
- [0098] 도 8 및 9의 표시 소자(30)는 각 개구(0) 내에 커패시터(capacitor)(Cst)와 중첩되는 부분이 존재하는 점을 제외하고 도 4 및 5의 설명에서 상술한 바와 같다. 이하에서는 중복되는 내용은 생략한다.
- [0099] 도 8을 참조하면, 각 개구(0)는 복수의 게이트 라인(GL) 및 데이터 라인(DL)이 서로 교차됨에 따라 구획되는 영

역 내에 위치할 수 있고, 각 개구(0) 내에는 커패시터(Cst)와 중첩되는 부분이 존재할 수 있다.

[0100] 도 9를 참조하면, 제1 절연층(IL1) 상에 배치된 게이트 금속(GC)과 제2 절연층(IL2) 상에 배치된 데이터 금속(DC)은 서로 중첩되도록 배치되어 커패시터(Cst)를 구성할 수 있다. 커패시터(Cst)는 도 1의 금속층(200)에 대응되는 것으로서, 마찬가지로 제1 절연층(IL1), 패시베이션막(PVL) 및 화소 전극(PE)에 단차를 발생시켜 개구(0) 내에 트렌치(T)가 형성되도록 할 수 있다.

[0101] 도 10은 본 발명의 다른 구체예에 따른 표시 소자(40)의 평면도이고, 도 11은 도 10의 X I-X I' 선을 따라 자른 단면도이다.

[0102] 도 10 및 11의 표시 소자(40)는 각 개구(0) 내에 박막 트랜지스터(Tr)와 중첩되는 부분이 존재하는 점을 제외하고 도 4 및 5의 설명에서 상술한 바와 같다. 이하에서는 중복되는 내용은 생략한다.

[0103] 도 10을 참조하면, 각 개구(0)는 복수의 게이트 라인(GL) 및 데이터 라인(DL)이 서로 교차됨에 따라 구획되는 영역 내에 위치할 수 있고, 각 개구(0) 내에는 박막 트랜지스터(Tr)와 중첩되는 부분이 존재할 수 있다.

[0104] 도 10을 참조하면, 베이스 층(BL) 상에 배치된 반도체층(ACL), 제1 절연층(IL1) 상에 배치된 게이트 전극(GE) 및 제2 절연층(IL2) 상에 배치된 소스/드레인 전극(SE, DE)은 박막 트랜지스터(Tr)를 구성할 수 있다. 제2 절연층(IL2)과 소스/드레인 전극(SE, DE) 사이에는 별도의 평탄화층(OC)이 더 배치될 수 있다. 반도체층(ACL)은 소스 영역(Rs), 드레인 영역(Rd) 및 소스 영역(Rs)과 드레인 영역(Rd) 사이에 개재된 채널 영역(Rc)을 포함할 수 있고, 소스/드레인 전극(SE, DE)은 각각 절연층(IL1, IL2)을 관통하여 형성된 소스 컨택홀(CTHs) 및 드레인 컨택홀(CTHd)을 통해 각각 드레인 영역(Rd) 및 소스 영역(Rs)에 연결될 수 있다.

[0105] 소스/드레인 전극(SE, DE)은 도 2의 금속 패턴층(201)에 대응될 수 있다. 이에 따라, 유기물을 포함하는 패시베이션막(OPVPL)이 소스/드레인 전극(SE, DE)의 상면을 평탄화하도록 배치될 수 있다. 상술한 것처럼 패시베이션막(OPVPL)은 개구(0) 내의 내측 영역에만 배치되어 화소 전극(PE)에 단차를 발생시킴으로써 개구(0) 내에 트렌치(T)가 형성되도록 할 수 있다.

[0106] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명의 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

부호의 설명

100: 베이스 기판

200: 금속층

300: 패시베이션막

400: 제1 전극

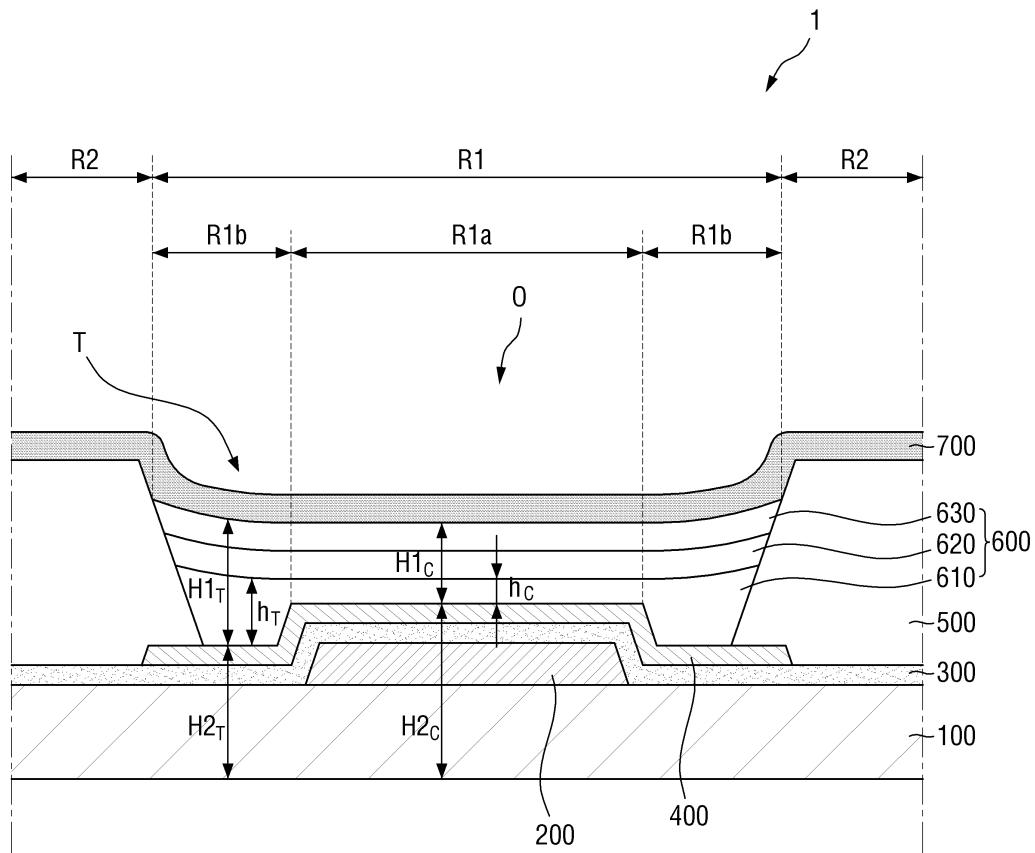
500: 화소 정의막

600: 유기층

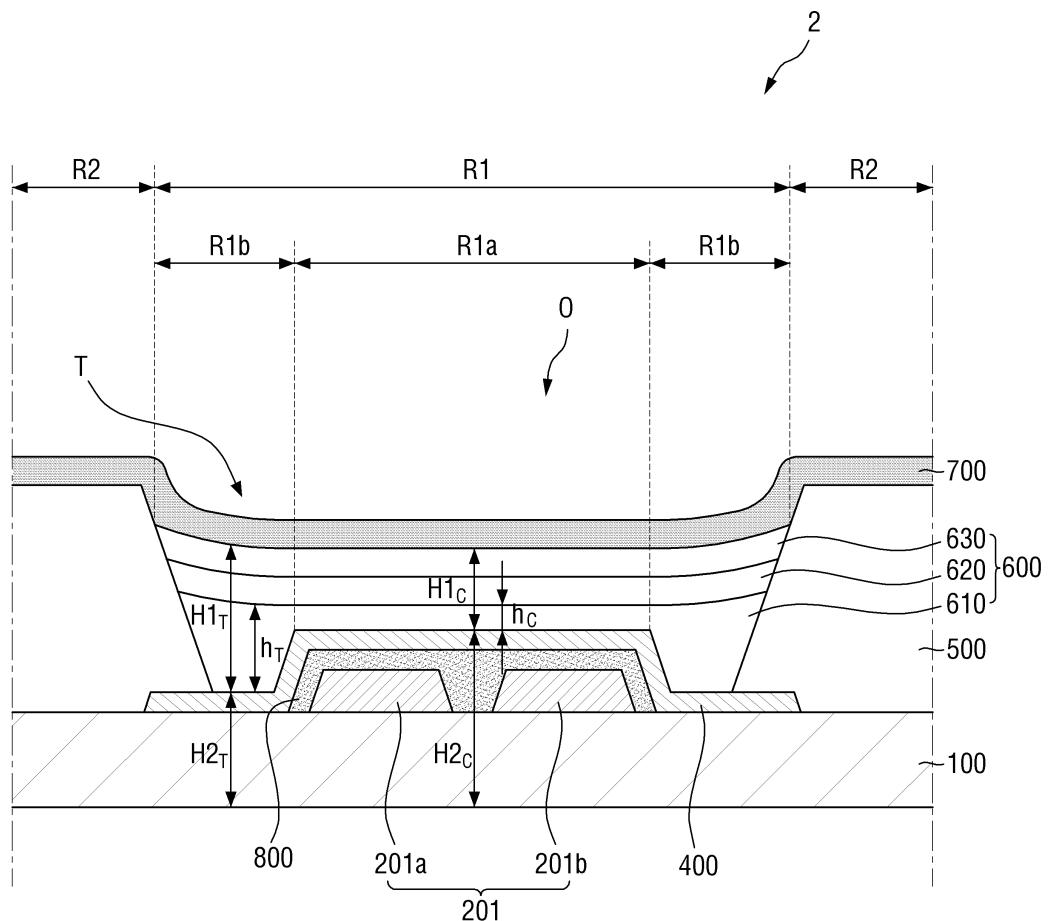
700: 제2 전극

도면

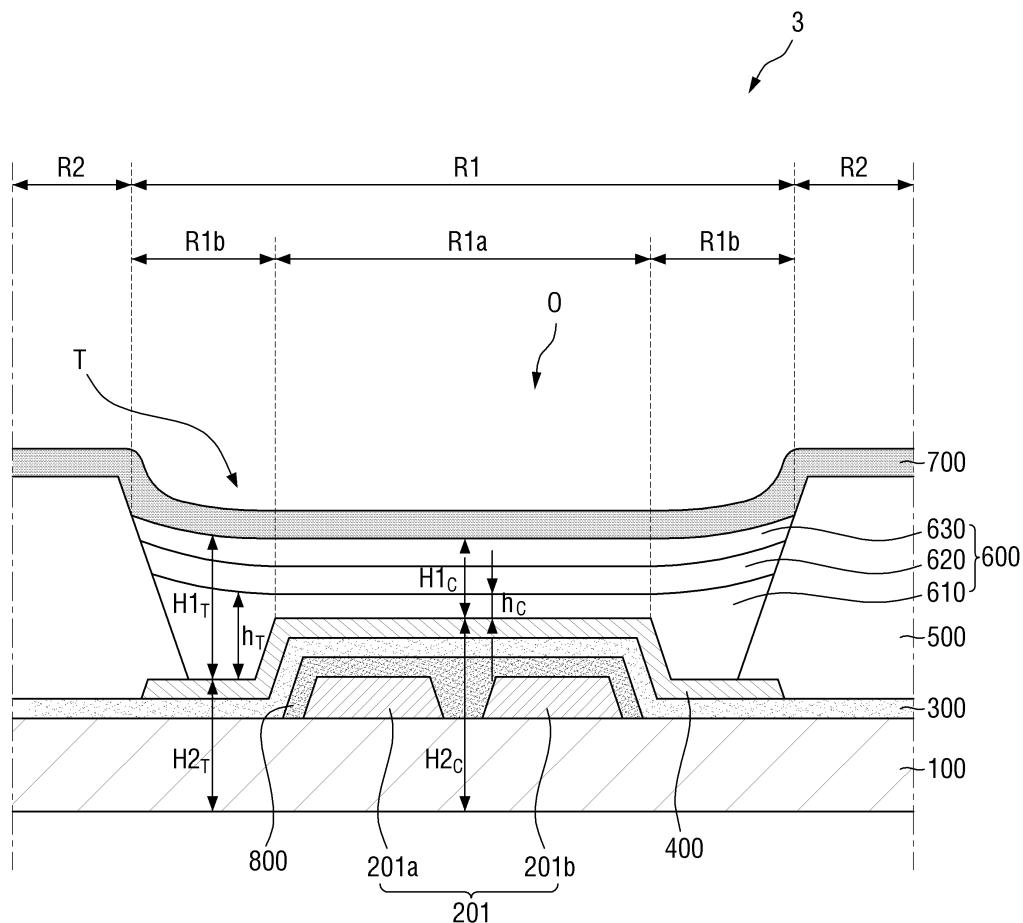
도면1



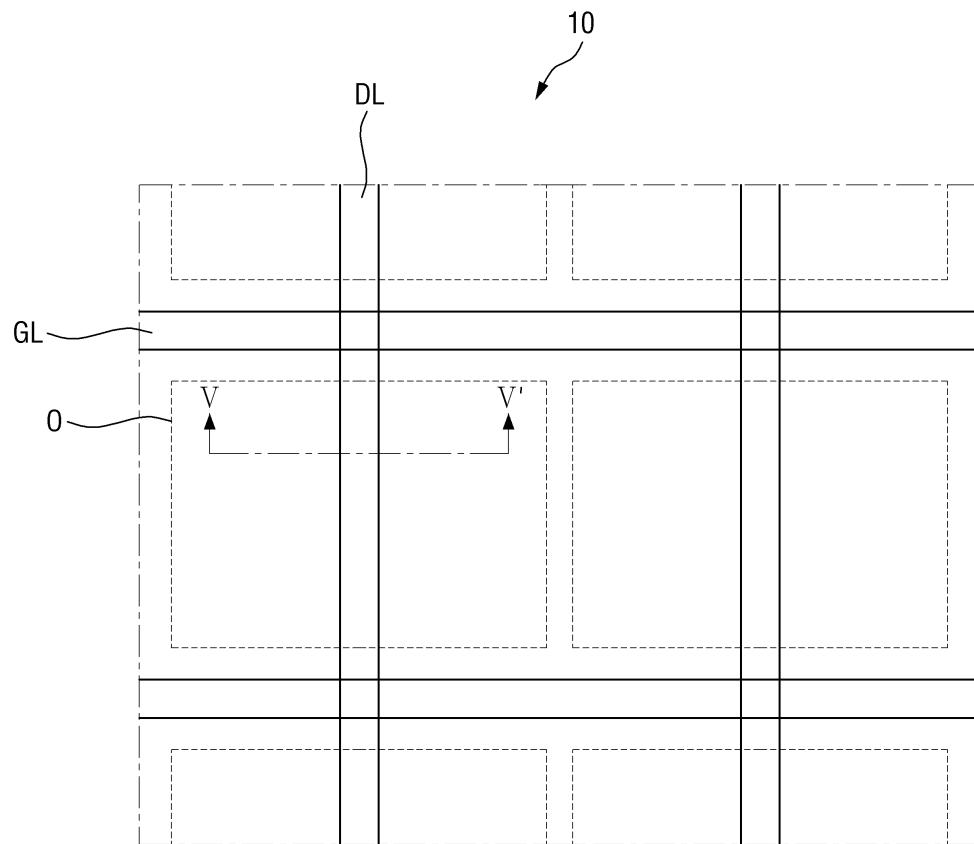
도면2



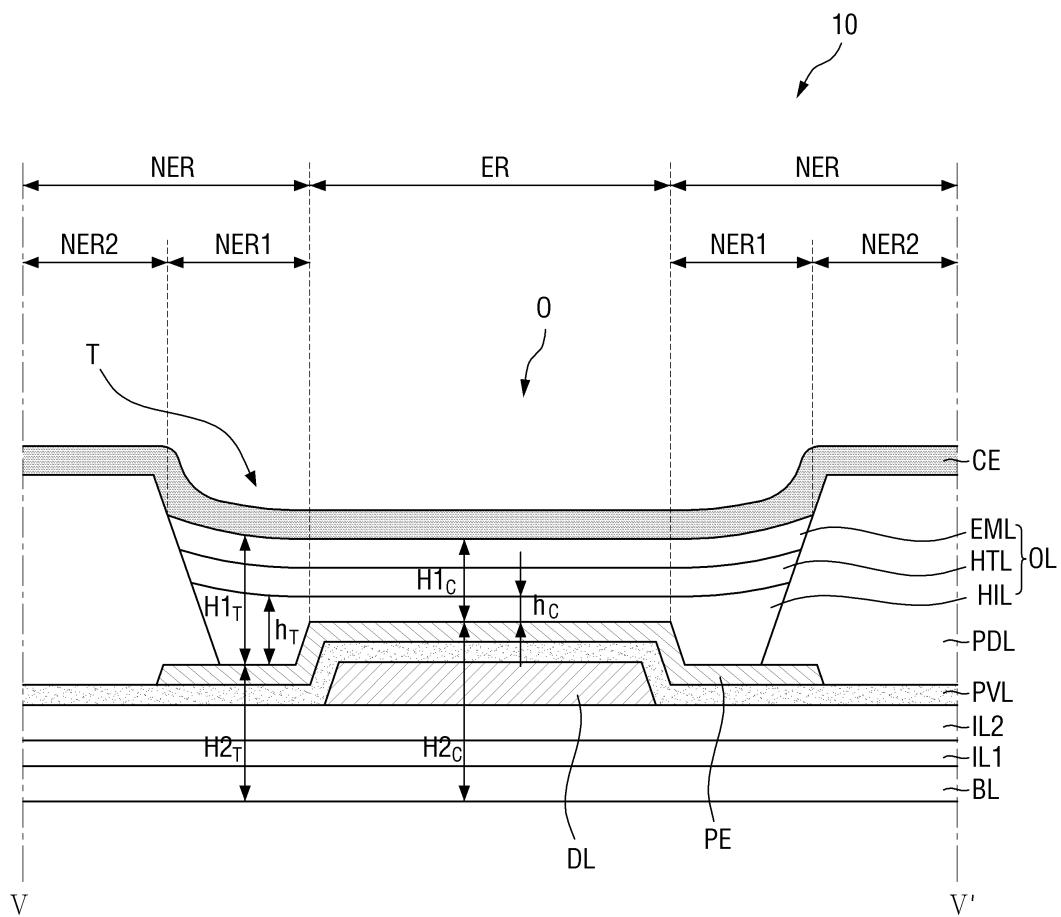
도면3



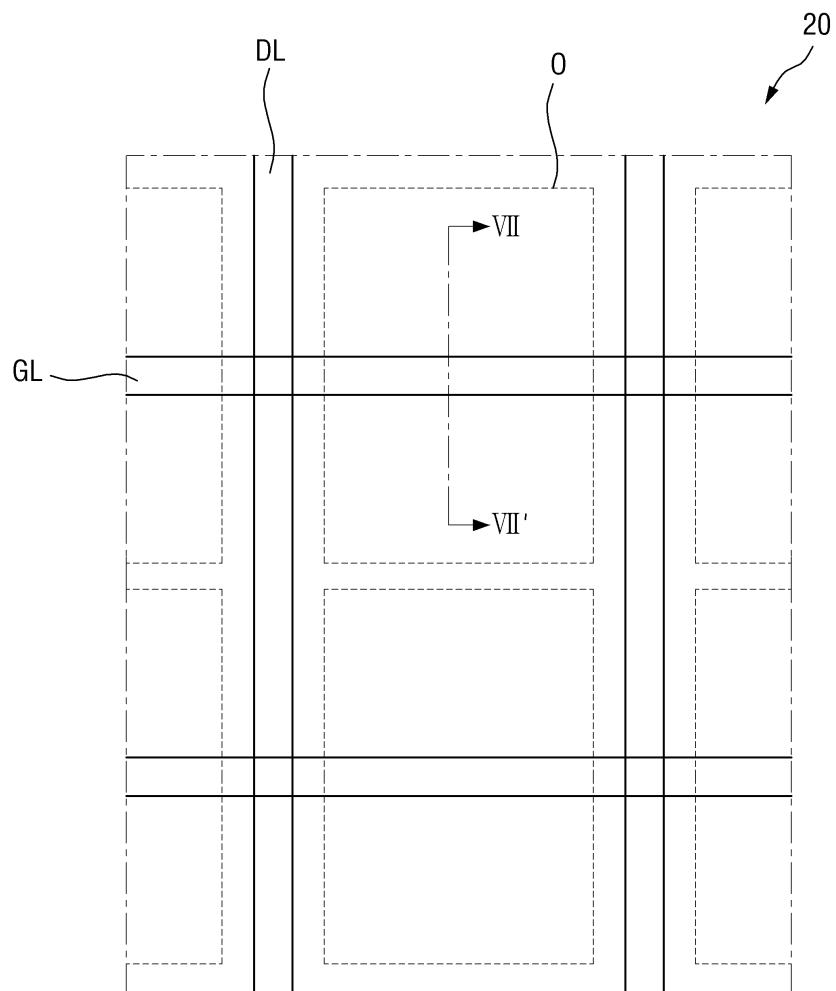
도면4



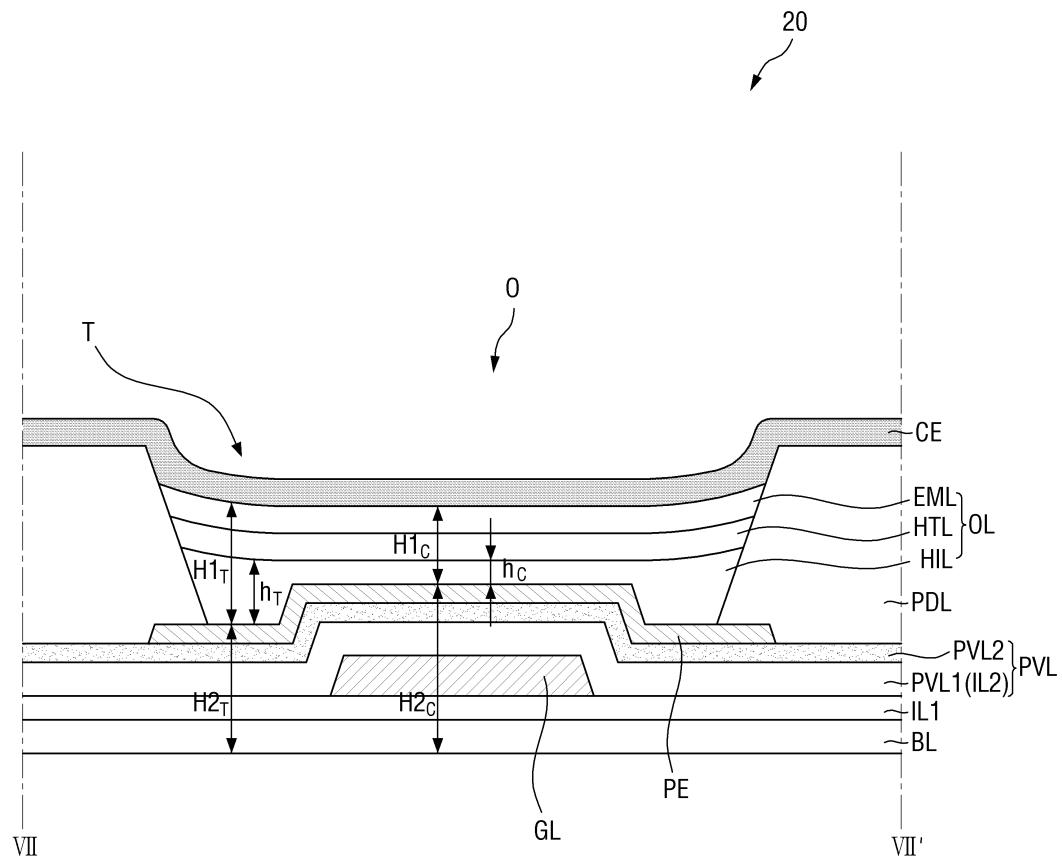
도면5



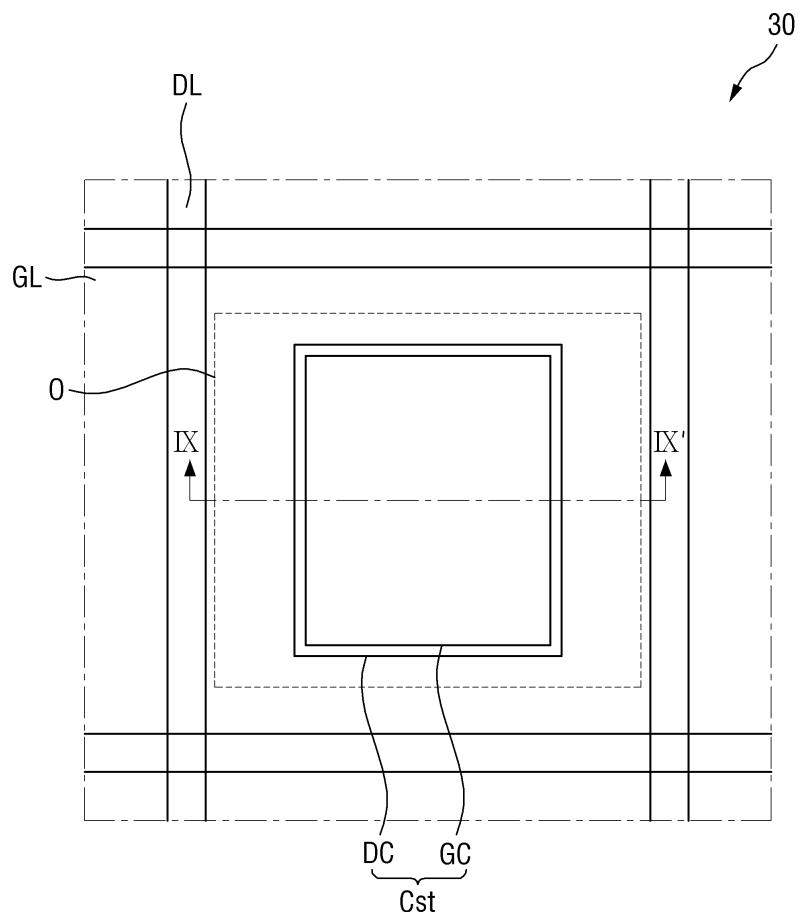
도면6



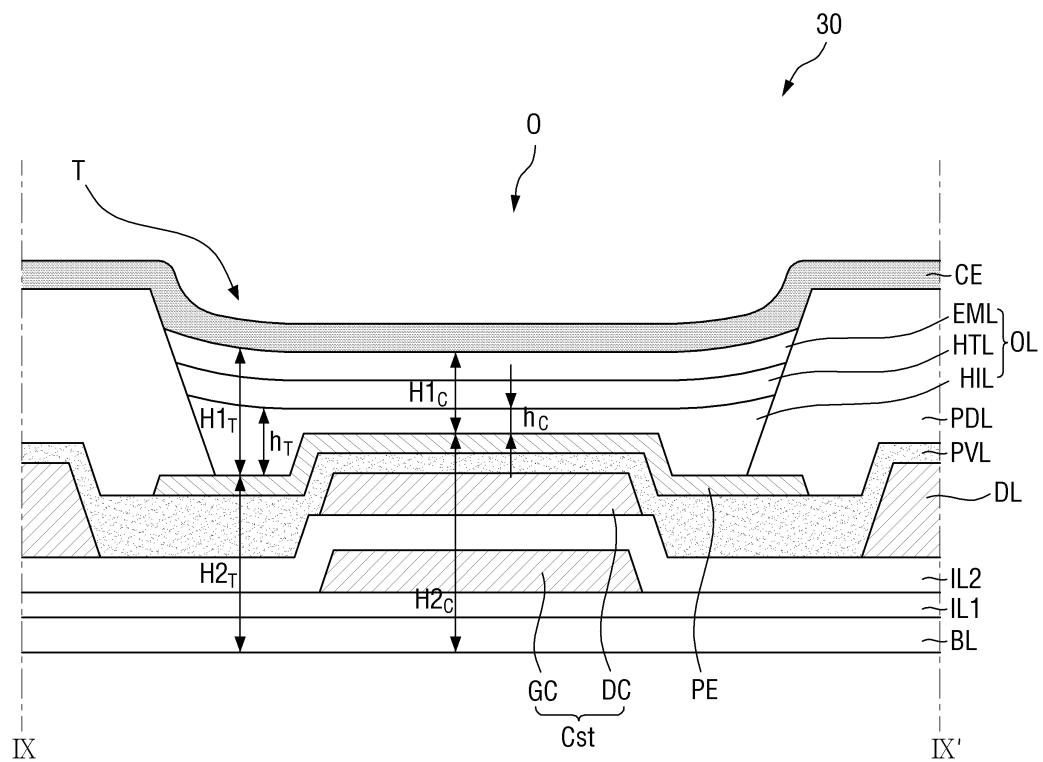
도면7



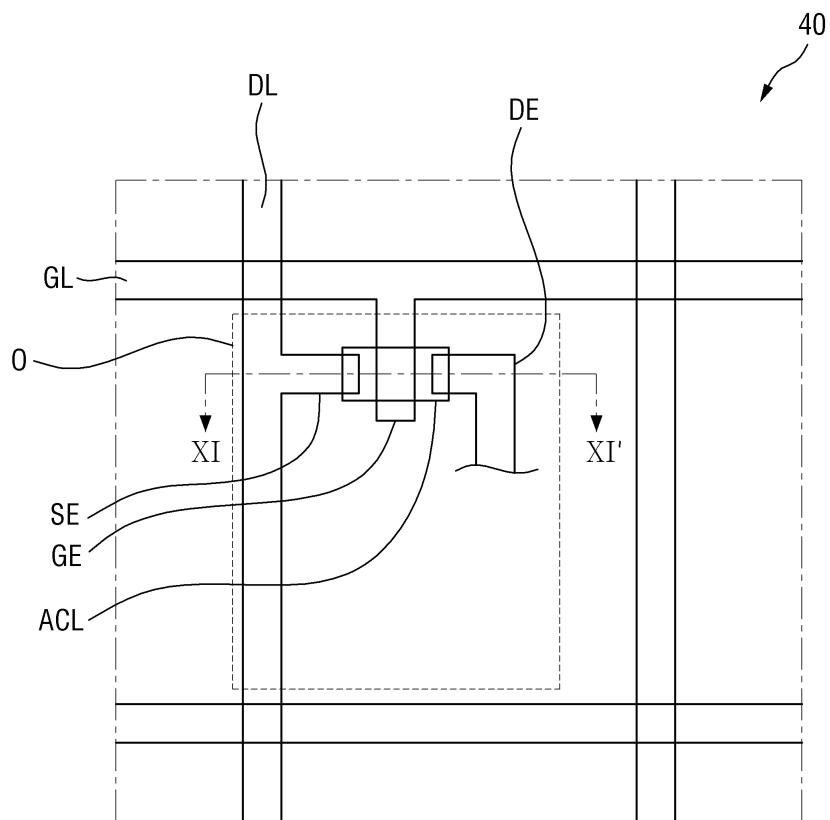
도면8



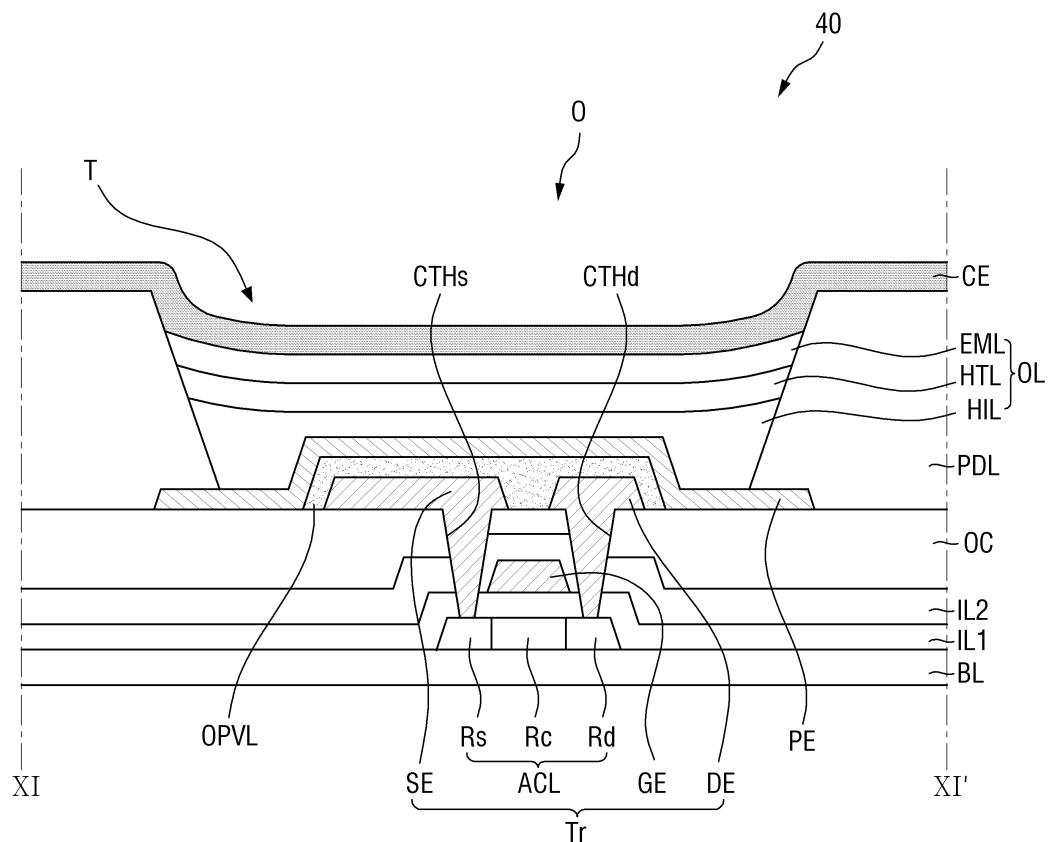
도면9



도면10



도면11



专利名称(译)	显示元件		
公开(公告)号	KR1020190043193A	公开(公告)日	2019-04-26
申请号	KR1020170134830	申请日	2017-10-17
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	김율국		
发明人	김율국		
IPC分类号	H01L51/52 H01L27/32 H01L51/50		
CPC分类号	H01L51/5237 H01L27/3246 H01L27/3248 H01L27/3265 H01L51/5088 H01L51/5203 H01L51/5209 H01L27/3258 H01L27/3262 H01L27/3276 H01L51/5012 H01L51/5056 H01L2251/558		
外部链接	Espacenet		

摘要(译)

提供了一种显示元件。该显示装置可以包括：基底基板；设置在基底基板上的金属层；设置在基底基板上的覆盖金属层的钝化层；设置在钝化层上的电极；以及与金属层重叠的一部分；以及钝化层。像素限定层设置在开口上，该像素限定层具有开口，该开口暴露出至少一部分电极，其中，在开口中形成有沟槽，在该沟槽中，不与金属层重叠的电极的一部分位于金属层的重叠部分的下方。被定义在。

