



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0003188
(43) 공개일자 2018년01월09일

(51) 국제특허분류(Int. Cl.)

G09G 3/3266 (2016.01)

(52) CPC특허분류

G09G 3/3266 (2013.01)

G09G 2300/0842 (2013.01)

(21) 출원번호 10-2016-0082706

(22) 출원일자 2016년06월30일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

박만규

경기도 파주시 후곡로 50, 415동 2002호(금촌동, 후곡마을아파트)

김미소

전라남도 여수시 박람회길 81, 204동 701호(덕충동, 엑스포힐스테이트2단지)

(74) 대리인

박영복

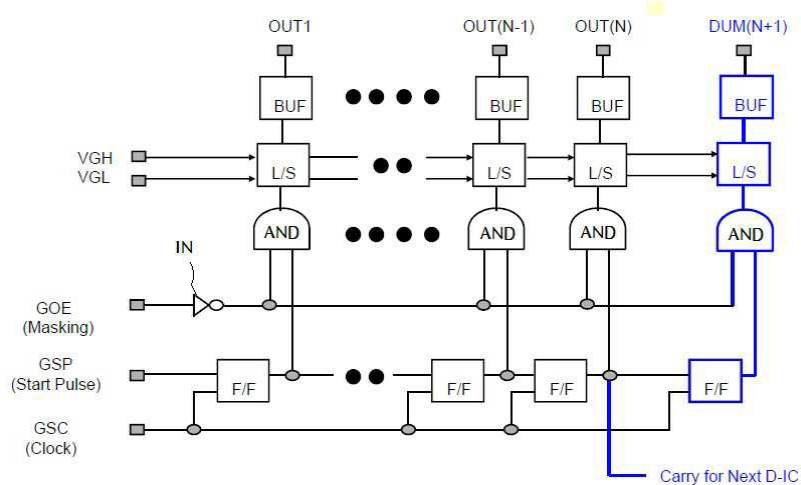
전체 청구항 수 : 총 6 항

(54) 발명의 명칭 OLED 표시 장치

(57) 요약

본 발명은, 마지막 게이트 라인인 패널 하단부에 라인 어두움이 발생함을 방지하기 위한 OLED 표시 장치에 관한 것으로, 각 게이트 구동 IC내에 더미 채널을 형성하고, OLED 표시 패널 내의 마지막 게이트 라인 다음에 더미 게이트 라인을 형성하거나 PCB 상에 상기 더미 게이트 라인에 상응하는 딜레이 회로를 구성하여, 상기 더미 채널로 상기 더미 게이트 라인 또는 딜레이 회로에 스캔 펄스를 출력하도록 구성한 것이다.

대표도 - 도4



명세서

청구범위

청구항 1

복수 개의 게이트 라인 및 마지막 게이트 라인 다음에 더미 게이트 라인을 구비한 OLED 표시 패널; 및
복수개의 채널과 하나의 더미 채널을 구비하여 순차적으로 스캔 펄스를 출력하는 게이트 드라이버를 구비하고,
상기 복수개의 채널은 상기 복수개의 게이트 라인에 각각 순차적으로 스캔 펄스를 출력하고 상기 더미 채널은
상기 더미 게이트 라인에 스캔 펄스를 출력하는 OLED 표시 장치.

청구항 2

복수 개의 게이트 라인을 구비한 OLED 표시 패널;
복수개의 채널과 하나의 더미 채널을 구비하여 순차적으로 스캔 펄스를 출력하는 게이트 드라이버; 및
딜레이 회로를 구비한 PCB를 구비하고,
상기 복수개의 채널은 상기 복수개의 게이트 라인에 각각 순차적으로 스캔 펄스를 출력하고 상기 더미 채널은
상기 딜레이 회로에 스캔 펄스를 출력하는 OLED 표시 장치.

청구항 3

$m \times n$ 개의 게이트 라인 및 마지막 게이트 라인 다음에 하나의 더미 게이트 라인을 구비한 OLED 표시 패널;
 n 개의 채널과 하나의 더미 채널을 구비하여 순차적으로 스캔 펄스를 출력하는 m 개의 게이트 구동 IC를
구비하고,
상기 m 개의 게이트 구동 IC 중 첫 번째 내지 $(m-1)$ 번째 게이트 구동 IC의 각 n 개의 채널은 상기 $m \times n$ 개의
게이트 라인 중 첫 번째 게이트 라인부터 $3n$ 번째 게이트 라인들에 순차적으로 스캔 펄스를 출력하고,
 m 번째 게이트 구동 IC의 n 개의 채널은 $3n+1$ 번째 게이트 라인부터 $m \times n$ 번째 게이트 라인들에 순차적으로 스
캔 펄스를 출력하고, 상기 m 번째 게이트 구동 IC의 하나의 더미 채널은 상기 더미 게이트 라인에 스캔 펄스를
출력하는 OLED 표시 장치.

청구항 4

$m \times n$ 개의 게이트 라인을 구비한 OLED 표시 패널;
 n 개의 채널과 하나의 더미 채널을 구비하여 순차적으로 스캔 펄스를 출력하는 m 개의 게이트 구동 IC; 및
딜레이 회로를 구비한 PCB를 구비하고,
첫 번째 내지 m 번째 게이트 구동 IC의 각 n 개의 채널은 상기 $m \times n$ 개의 게이트 라인들에 순차적으로 스캔 펄
스를 출력하고,
 m 번째 게이트 구동 IC의 상기 하나의 더미 채널은 상기 딜레이 회로에 스캔 펄스를 출력하는 OLED 표시 장치.

청구항 5

$m \times n + k$ 개의 게이트 라인 및 마지막 게이트 라인 다음에 하나의 더미 게이트 라인을 구비한 OLED 표시 패
널;
 n 개의 채널과 하나의 더미 채널을 구비하여 순차적으로 스캔 펄스를 출력하는 $m + 1$ 개의 게이트 구동 IC를 구
비하고,
 m 개의 게이트 구동 IC들의 각 n 개의 채널은 상기 $m \times n + k$ 개의 게이트 라인 중 첫 번째 게이트 라인부터 m
 $\times n$ 번째 게이트 라인들에 순차적으로 스캔 펄스를 출력하고,

($m + 1$) 번째 게이트 구동 IC의 n 개의 채널 중 k 개의 채널은 $m \times n + 1$ 번째 게이트 라인부터 $m \times n + k$ 번째 게이트 라인에 순차적으로 스캔 펄스를 출력하고,

상기 ($m + 1$) 번째 게이트 구동 IC의 n 개의 채널 중 $k + 1$ 번째 채널은 상기 더미 게이트 라인에 스캔 펄스를 출력하는 OLED 표시 장치.

청구항 6

$m \times n + k$ 개의 게이트 라인을 구비한 OLED 표시 패널;

n 개의 채널과 하나의 더미 채널을 구비하여 순차적으로 스캔 펄스를 출력하는 $m + 1$ 개의 게이트 구동 IC들; 및
디스플레이 회로를 구비한 PCB를 구비하고,

m 개의 게이트 구동 IC들의 각 n 개의 채널은 상기 $m \times n + k$ 개의 게이트 라인 중 첫 번째 게이트 라인부터 $m \times n$ 번째 게이트 라인들에 순차적으로 스캔 펄스를 출력하고,

($m + 1$) 번째 게이트 구동 IC의 n 개의 채널 중 k 개의 채널은 $m \times n + 1$ 번째 게이트 라인부터 $m \times n + k$ 번째 게이트 라인에 순차적으로 스캔 펄스를 출력하고,

상기 ($m + 1$) 번째 게이트 구동 IC의 n 개의 채널 중 $k + 1$ 번째 채널은 상기 디스플레이 회로에 스캔 펄스를 출력하는 OLED 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 OLED 표시 장치에 관한 것으로, 특히 게이트 펄스 변조 방식(GPM, Gate Pulse Modulation)을 적용하는 OLED 표시 장치에서 라인 어두움 현상을 방지할 수 있는 OLED 표시 장치에 관한 것이다.

배경 기술

[0002] 최근 디지털 데이터를 이용하여 영상을 표시하는 평판 표시 장치로는 액정을 이용한 액정 표시 장치(Liquid Crystal Display; LCD), 유기 발광 다이오드(Organic Light Emitting Diode; 이하 OLED)를 이용한 OLED 표시 장치 등이 대표적이다.

[0003] 이들 중 OLED 표시 장치는 전자와 정공의 재결합으로 유기 발광층을 발광시키는 자발광 소자로 휘도가 높고 구동 전압이 낮으며 박막화가 가능하여 차세대 표시 장치로 기대되고 있다.

[0004] 도 1은 일반적인 OLED 표시장치의 구성도이다.

[0005] 일반적인 OLED 표시 장치는, 도 1에 도시한 바와 같이, 복수 개의 게이트 라인(GL) 및 데이터 라인(DL)이 교차하는 영역에 정의되며, 매트릭스 형태로 배열된 복수 개의 화소를 포함하는 표시 패널(1), 외부로부터 입력되는 영상 신호를 정렬하고, 각 화소의 동작 타이밍을 제어하는 타이밍 컨트롤러(4)와, 상기 타이밍 컨트롤러(4)로부터 출력되는 신호에 따라 상기 표시 패널(1)에 구비된 게이트 라인(GL) 및 데이터 라인(DL)을 구동하는 게이트 드라이버(3) 및 데이터 드라이버(2)를 포함하여 구성된다.

[0006] 상기 표시 패널(1)의 각 화소는 애노드 및 캐소드 사이의 유기 발광층으로 구성된 OLED 소자와, OLED 소자를 독립적으로 구동하는 화소 회로를 구비한다.

[0007] 상기 화소 회로는 데이터 전압을 스토리지 커패시터(Cst)에 공급하는 스위칭 박막 트랜지스터(Thin Film Transistor)(TR1)와, 상기 스토리지 커패시터(Cst)에 충전된 구동 전압에 따라 구동 전류를 제어하여 OLED 소자로 공급하는 구동 TFT(TR2) 및 상기 구동 TFT의 문턱 전압 변화량 및 이동도 변화량을 센싱하기 위한 센싱 TFT(TR3) 등을 포함하고, 상기 OLED 소자는 구동 전류에 비례하는 광을 발생한다.

[0008] 여기서, 상기 게이트 드라이버(3)는 복수개의 출력 채널을 구비한 게이트 구동 IC를 복수개 구비하고, 상기 데이터 드라이버도 복수개의 출력 채널을 구비한 데이터 구동 IC를 복수개 구비한다

[0009] 상기 타이밍 컨트롤러(4)로부터 상기 게이트 드라이버(3)에 제공되는 제어 및 클럭 신호들은 게이트 하이 신호(VGH), 게이트 로우 신호(VGL), 게이트 출력 인에이블 신호(GOE), 게이트 스타트 펄스(GSP) 및 게이트 소오스 클럭(GSC) 등을 구비한다.

- [0010] 상기 게이트 드라이버(3)는 상기 타이밍 컨트롤러(3)에서 제공되는 제어 및 클럭 신호들에 의해 각 게이트 라인에 순차적으로 스캔 펄스를 출력하게 된다.
- [0011] 도 2는 종래의 n-2번째 게이트 라인(채널), n-1번째 게이트 라인(채널) 및 n번째 게이트 라인(채널, 마지막 번째 게이트 라인)에 인가되는 스캔 펄스 및 게이트 하이 전압(VGH)를 나타낸 파형도이다.
- [0012] 도 2에 도시한 바와 같이, 마지막 채널(마지막 게이트 라인)의 스캔 펄스를 제외한 모든 스캔 펄스는 스캔 펄스의 하강 시점과 그 다음 채널의 스캔 펄스의 상승 시점이 일치하여 게이트 하이 전압(VGH)에 드롭(drop)이 발생하지만, 마지막 채널의 스캔 펄스의 하강 시점에는, 다음 스캔 펄스가 없기 때문에 게이트 하이 전압(VGH)에 드롭(drop)이 발생하지 않는다.
- [0013] 따라서, 이와 같은 차이로 인하여 마지막 게이트 라인인 패널 하단부에 라인 어두움이 발생하게 된다.

발명의 내용

해결하려는 과제

- [0014] 본 발명은 이와 같은 문제점을 해결하기 위해 안출한 것으로, 각 게이트 구동 IC내에 더미 채널을 형성하고, OLED 표시 패널 내의 마지막 게이트 라인 다음에 더미 게이트 라인을 형성하거나 PCB 상에 상기 더미 게이트 라인에 상응하는 딜레이 회로를 구성하여, 상기 더미 채널로 상기 더미 게이트 라인 또는 딜레이 회로에 스캔 펄스를 출력하도록 구성하여 상기 라인 어두움 현상을 방지할 수 있는 OLED 표시 장치를 제공하는데 그 목적이 있다.

과제의 해결 수단

- [0015] 상기와 같은 목적을 달성하기 위한 본 발명에 따른 OLED 표시 장치는, 복수 개의 게이트 라인 및 마지막 게이트 라인 다음에 더미 게이트 라인을 구비한 OLED 표시 패널; 및 복수개의 채널과 하나의 더미 채널을 구비하여 순차적으로 스캔 펄스를 출력하는 게이트 드라이버; 또는 딜레이 회로를 구비한 PCB를 구비하고, 상기 복수개의 채널은 상기 복수개의 게이트 라인에 각각 순차적으로 스캔 펄스를 출력하고 상기 더미 채널은 상기 더미 게이트 라인 또는 상기 딜레이 회로에 스캔 펄스를 출력함에 그 특징이 있다.
- [0016] 또한, 상기와 같은 목적을 달성하기 위한 본 발명에 따른 OLED 표시 장치는, $m \times n$ 개의 게이트 라인 및 마지막 게이트 라인 다음에 하나의 더미 게이트 라인을 구비한 OLED 표시 패널; 및 n 개의 채널과 하나의 더미 채널을 구비하여 순차적으로 스캔 펄스를 출력하는 m 개의 게이트 구동 IC들; 또는 딜레이 회로를 구비한 PCB를 구비하고, 상기 m 개의 게이트 구동 IC 중 첫 번째 내지 $(m-1)$ 번째 게이트 구동 IC의 각 n 개의 채널은 상기 $m \times n$ 개의 게이트 라인 중 첫 번째 게이트 라인부터 $3n$ 번째 게이트 라인들에 순차적으로 스캔 펄스를 출력하고, m 번째 게이트 구동 IC의 n 개의 채널은 $3n+1$ 번째 게이트 라인부터 $m \times n$ 번째 게이트 라인들에 순차적으로 스캔 펄스를 출력하고, 상기 m 번째 게이트 구동 IC의 하나의 더미 채널은 상기 더미 게이트 라인 또는 상기 딜레이 회로에 스캔 펄스를 출력함에 또 다른 특징이 있다.
- [0017] 또한, 상기와 같은 목적을 달성하기 위한 본 발명에 따른 OLED 표시 장치는, $m \times n + k$ 개의 게이트 라인 및 마지막 게이트 라인 다음에 하나의 더미 게이트 라인을 구비한 OLED 표시 패널; 및 n 개의 채널과 하나의 더미 채널을 구비하여 순차적으로 스캔 펄스를 출력하는 $m + 1$ 개의 게이트 구동 IC들; 또는 딜레이 회로를 구비한 PCB를 구비하고, m 개의 게이트 구동 IC들의 각 n 개의 채널은 상기 $m \times n + k$ 개의 게이트 라인 중 첫 번째 게이트 라인부터 $m \times n$ 번째 게이트 라인들에 순차적으로 스캔 펄스를 출력하고, $(m + 1)$ 번째 게이트 구동 IC의 n 개의 채널 중 k 개의 채널은 $m \times n + 1$ 번째 게이트 라인부터 $m \times n + k$ 번째 게이트 라인에 순차적으로 스캔 펄스를 출력하고, 상기 $(m + 1)$ 번째 게이트 구동 IC의 n 개의 채널 중 $k + 1$ 번째 채널은 상기 더미 게이트 라인 또는 상기 딜레이 회로에 스캔 펄스를 출력함에 또 다른 특징이 있다.

발명의 효과

- [0018] 상기와 같은 특징을 갖는 본 발명에 따른 OLED 표시 장치에 있어서는 다음과 같은 효과가 있다.
- [0019] 각 게이트 구동 IC내에 더미 채널을 형성하고 OLED 패널 내의 마지막 게이트 라인 다음에 더미 게이트 라인을 형성하거나 PCB에 딜레이 회로를 형성하여, 상기 더미 채널에서 출력된 스캔 펄스가 상기 더미 게이트 라인 또는 상기 딜레이 회로에 인가되도록 하여, 마지막 게이트 라인의 스캔 펄스의 하강 시점과 상기 더미 게이트 라인 또는 상기 딜레이 회로에 인가되는 스캔 펄스의 상승 시점을 일치시켜 게이트 하이 전압(VGH)에 드롭(drop)

이 발생하도록 하므로, 라인 어두움 현상을 방지할 수 있다.

도면의 간단한 설명

[0020]

도 1은 일반적인 OLED 표시장치의 구성도

도 2는 종래의 n-2번째 게이트 라인(채널), n-1번째 게이트 라인(채널) 및 n번째 게이트 라인(채널)(마지막 번째 게이트 라인)에 인가되는 스캔 펄스 및 게이트 하이 전압(VGH)를 나타낸 파형도

도 3은 본 발명의 제 1 실시예에 따른 게이트 드라이버의 구성도로서, Full HD 표시 장치의 예시도.

도 4는 본 발명의 제 1 실시예에 따른 게이트 구동 IC의 회로 구성도

도 5는 본 발명의 제 2 실시예에 따른 OLED 표시 장치의 구성도

도 6은 본 발명의 다른 실시예에 따른 게이트 구동 IC의 회로적 구성도

도 7은 본 발명에 따른 n-1번째 게이트 라인, n번째 게이트 라인 (마지막 번째 게이트 라인) 및 더미 게이트 라인에 인가되는 스캔 펄스 및 게이트 하이 전압(VGH)를 나타낸 파형도

발명을 실시하기 위한 구체적인 내용

[0021]

상기와 같은 특징을 갖는 본 발명에 따른 OLED 표시 장치를 첨부된 도면을 참조하여 보다 상세히 설명하면 다음과 같다.

[0022]

먼저, 본 발명에 따른 OLED 표시 장치도, 도 1에서 설명한 바와 같이, 복수 개의 게이트 라인(GL) 및 데이터 라인(DL)이 교차하는 영역에 정의되며, 매트릭스 형태로 배열된 복수 개의 화소를 포함하는 표시 패널(1), 외부로부터 입력되는 영상 신호를 정렬하고, 각 화소의 동작 타이밍을 제어하는 타이밍 컨트롤러(4)와, 상기 타이밍 컨트롤러(4)로부터 출력되는 신호에 따라 상기 표시 패널(1)에 구비된 게이트 라인(GL) 및 데이터 라인(DL)을 구동하는 게이트 드라이버(3) 및 데이터 드라이버(2)를 포함하여 구성된다.

[0023]

상기 표시 패널(11)의 각 화소는 애노드 및 캐소드 사이의 유기 발광층으로 구성된 OLED 소자와, OLED 소자를 독립적으로 구동하는 화소 회로를 구비한다.

[0024]

상기 게이트 드라이버는 복수개의 게이트 구동 IC들을 구비하고, 상기 데이터 드라이버도 복수개의 데이터 구동 IC들을 구비한다.

[0025]

도 3은 본 발명의 제 1 실시예에 따른 게이트 드라이버의 구성도로서, Full HD 표시 장치의 예를 도시한 것이다.

[0026]

즉, 일반적인 Full HD OLED 표시 패널은 1080개의 게이트 라인이 형성되고, 270개의 채널을 갖는 게이트 구동 IC 4개에 의해 구동된다.

[0027]

따라서, 본 발명은 복수개의 화소가 연결되는 1080개의 게이트 라인과 1081번째에 형성되는 더미 게이트 라인을 구비한다. 상기 더미 게이트 라인에는 화소가 형성되지 않는다.

[0028]

즉, $m \times n$ 개 (4×270)의 게이트 라인과 하나의 더미 게이트 라인을 구비한 OLED 표시 패널을 구동하기 위하여, 게이트 드라이버는 n개의 채널을 갖는 게이트 구동 IC를 m개 구비한다.

[0029]

이와 같이 구성된 각 게이트 구동 IC의 구성은 도 4와 같이 구성된다.

[0030]

도 4는 본 발명의 제 1 실시예에 따른 게이트 구동 IC의 회로적 구성도이다.

[0031]

상기 각 게이트 구동 IC는 각 게이트 라인을 구동하는 스캔 신호를 출력하는 n개의 출력 채널과 더미 스캔 펄스를 출력하는 하나의 더미 채널을 구비한다.

[0032]

게이트 드라이버의 각 게이트 구동 IC는, 게이트 스타트 펄스(GSP)에 의해 게이트 소오스 클럭 신호(GSC)를 순차적으로 쉬프트 하는 n+1개의 플립플롭(F/F)과, 게이트 출력 인에이블 신호(GOE)를 반전하는 인버터(IN)와, 상기 각 플립플롭(F/F)에서 출력된 클럭신호와 상기 반전된 게이트 출력 인에이블 신호(GOE)를 논리 곱 연산하여 출력하는 n+1개의 앤드 게이트(AND)와, 게이트 하이 전압(VGH)과 게이트 로우 전압(VGL)을 수신하여 상기 각 앤드 게이트(AND)에서 출력된 신호에 따라 레벨 쉬프팅하는 n+1개의 레벨 쉬프터(L/S)와, 상기 각 레벨 쉬프터(L/S에서 출력된 신호를 버퍼링하여 각 게이트 라인 및 더미 게이트 라인에 스캔 신호를 출력하는 n+1개의 버퍼

(BUF)로 구성된다.

- [0033] 여기서, 첫번째부터 n 번째 까지의 플립플롭(F/F)들, 첫번째부터 n 번째 까지의 앤드 게이트(AND)들, 첫번째부터 n 번째 까지의 레벨 쉬프터(L/S)들 및 첫번째부터 n 번째 까지의 버퍼(BUF)들은 실질적으로 화소가 형성되는 게이트 라인에 스캔 펄스를 출력하는 n 개의 채널을 구성하고, $n+1$ 번째 플립플롭(F/F), $n+1$ 번째 앤드 게이트(AND), $n+1$ 번째 레벨 쉬프터(L/S) 및 $n+1$ 번째 버퍼(BUF)는 더미 채널을 구성한다.
- [0034] 상기 첫번째 채널부터 더미 채널은 순차적으로 스캔펄스를 출력한다. 여기서, 각 게이트 구동 IC는, n 개의 채널과 하나의 더미 채널을 구비한 것으로, 도 3에서 설명한 바와 같이, 270개의 채널과 하나의 더미 채널을 구비한 것이다.
- [0035] 그리고, n 번째 플립플롭(F/F)의 출력은 다음 게이트 구동 IC에 캐리 펄스를 출력한다.
- [0036] 도 4와 같이 구성된 게이트 구동 IC를 도 3과 같이 배치할 경우, 첫번째 게이트 구동 IC(IC1) 내지 3번째 게이트 구동 IC(IC3)들의 각 더미 채널의 출력단은 게이트 라인에 연결되지 않고 플로우팅 된다.
- [0037] 즉, 첫번째 게이트 구동 IC(IC1)의 n 개의 채널 출력단은 첫번째 게이트 라인부터 270번째 게이트 라인에 각각 연결되고, 2번째 게이트 구동 IC(IC2)의 n 개의 채널 출력단은 271번째 게이트 라인부터 540번째 게이트 라인에 각각 연결되고, 3번째 게이트 구동 IC(IC3)의 n 개의 채널 출력단은 541번째 게이트 라인부터 810번째 게이트 라인에 각각 연결된다.
- [0038] 그리고, 4번째 게이트 구동 IC(IC4)의 n 개의 채널 출력단은 811번째 게이트 라인부터 1080번째 게이트 라인에 각각 연결되고, 4번째 게이트 구동 IC(IC4)의 더미 채널 출력단은 1081번째인 더미 게이트 라인에 연결된다.
- [0039] 본 발명의 제 1 실시예에서는 OLED 표시 패널에 더미 게이트 라인을 형성함을 설명하였지만, 이에 한정되지 않는다.
- [0040] 도 5는 본 발명의 제 2 실시예에 따른 OLED 표시 장치의 구성도이다.
- [0041] 즉, 도 3에서와 같이 OLED 표시 패널에 더미 게이트 라인을 형성하지 않고, 구동 PCB 상에 딜레이 회로를 구성하여, 4번째 게이트 구동 IC(IC4)의 n 개의 채널 출력단은 811번째 게이트 라인부터 1080번째 게이트 라인에 각각 연결되고, 4번째 게이트 구동 IC(IC4)의 더미 채널 출력단은 상기 PCB상에 형성된 딜레이 회로에 연결할 수 있다.
- [0042] 도 6은 본 발명의 다른 실시예에 따른 게이트 구동 IC의 회로적 구성도이다.
- [0043] 도 5 및 도 6에 도시한 바와 같이, 각 게이트 구동 IC의 더미 채널에 인에이블 핀을 구성하여, 상술한 첫번째 내지 3번째 게이트 구동 IC(IC1, IC2, IC3)의 인에이블 핀에 디스에이블 신호를 인가할 수 있다.
- [0044] 이와 같이 구성된 본 발명에 따른 OLED 표시 장치에서 마지막 게이트 라인 다음에 더미 게이트 라인을 형성하거나 PCB 상에 딜레이 회로를 구성하여, 상기 더미 게이트 라인 또는 상기 딜레이 회로에 스캔 펄스를 출력하므로, 마지막 게이트 라인의 스캔 펄스의 하강 시점과 상기 더미 게이트 라인 또는 상기 딜레이 회로에 인가되는 스캔 펄스의 상승 시점을 일치시켜 게이트 하이 전압(VGH)에 드롭(drop)이 발생하도록 한다. 따라서 마지막 게이트 라인인 패널 하단부에 라인 어두움이 발생됨을 방지하게 된다.
- [0045] 도 7은 본 발명에 따른 $n-1$ 번째 게이트 라인, n 번째 게이트 라인 (마지막 번째 게이트 라인) 및 더미 게이트 라인에 인가되는 스캔 펄스 및 게이트 하이 전압(VGH)를 나타낸 파형도이다.
- [0046] 도 7에 도시한 바와 같이, 마지막 게이트 라인의 스캔 펄스의 하강 시점과 상기 더미 게이트 라인 또는 상기 딜레이 회로에 인가되는 스캔 펄스의 상승 시점을 일치시켜 게이트 하이 전압(VGH)에 드롭(drop)이 발생하도록 하므로, 마지막 게이트 라인인 패널 하단부에 라인 어두움이 발생됨을 방지할 수 있게 된다.
- [0047] 한편, 도 3에서는 OLED 표시 패널의 게이트 라인 수가 각 게이트 구동 IC의 채널 수의 정수 비에 해당됨을 설명하였다.
- [0048] 그러나, OLED 표시 패널의 게이트 라인 수가 각 게이트 구동 IC의 채널 수의 정수 비와 같이 않더라도 본 발명의 기술적 사상을 적용할 수 있다.
- [0049] 예를들면, 도 3에서, OLED 표시 패널의 게이트 라인 수가 1040개일 경우, 270개의 채널을 구비한 게이트 구동 IC가 4개 필요하게 된다. 그러나, 4번째 게이트 구동 IC의 채널이 모두 게이트 라인에 연결되지 않는다. 즉, 4번째 게이트 구동 IC(IC4)의 270개의 채널 중 230개의 채널만 811번째 게이트 라인부터 1040번째 게이트 라인

(마지막 게이트 라인)에 각각 연결되게 된다.

[0050] 따라서, 이와 같은 경우, 상기 4개의 게이트 구동 IC(IC1, IC2, IC3, IC4)에 더미 채널을 형성하지 않고, OLED 표시 장치에서 마지막 게이트 라인(1040 번째) 다음에 더미 게이트 라인을 형성하거나 PCB 상에 딜레이 회로를 구성한다.

[0051] 그리고, 첫번째 게이트 구동 IC(IC1)의 n개의 채널 출력단은 첫번째 게이트 라인부터 270번째 게이트 라인에 각각 연결되고, 2번째 게이트 구동 IC(IC2)의 n개의 채널 출력단은 271번째 게이트 라인부터 540번째 게이트 라인에 각각 연결되고, 3번째 게이트 구동 IC(IC3)의 n개의 채널 출력단은 541번째 게이트 라인부터 810번째 게이트 라인에 각각 연결된다.

[0052] 그리고, 4번째 게이트 구동 IC(IC4)의 270개의 채널 중 230개의 채널만 811번째 게이트 라인부터 1040번째 게이트 라인 (마지막 게이트 라인)에 각각 연결하고, 상기 4번째 게이트 구동 IC(IC4)의 231번째 채널을 상기 더미 게이트 라인 또는 딜레이 회로에 연결하며, 나머지 채널들은 플로우팅 시킨다.

[0053] 이와 같이 구성하여도, 마지막 게이트 라인의 스캔 펄스의 하강 시점과 상기 더미 게이트 라인 또는 상기 딜레이 회로에 인가되는 스캔 펄스의 상승 시점을 일치시켜 게이트 하이 전압(VGH)에 드롭(drop)이 발생하도록 하므로, 마지막 게이트 라인인 패널 하단부에 라인 어두움이 발생됨을 방지할 수 있게 된다.

[0054] 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

부호의 설명

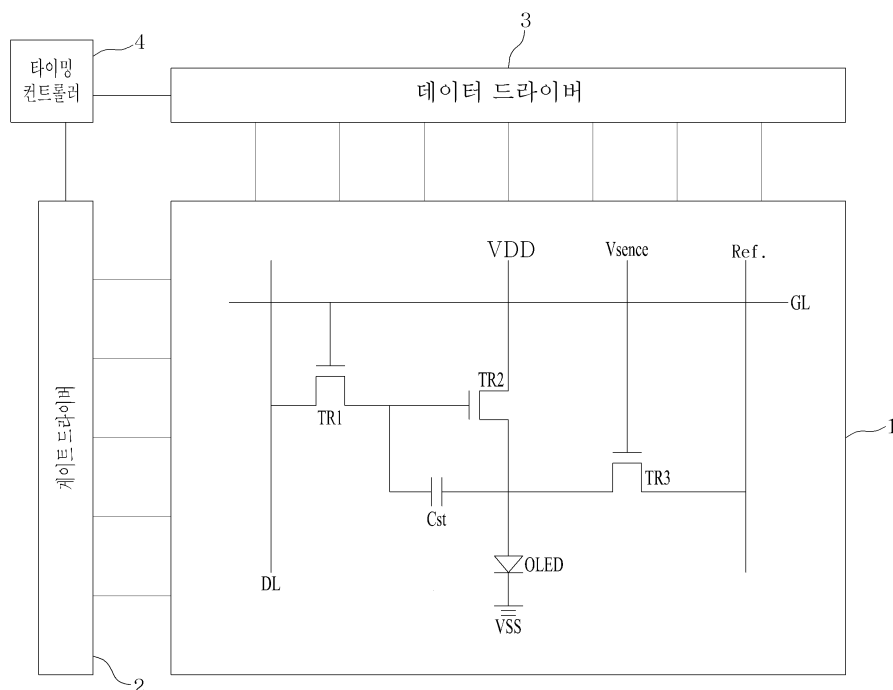
[0055] F/F: 플립플롭 IN: 인버터

AND: 앤드 게이트 L/S: 레벨 쉬프터

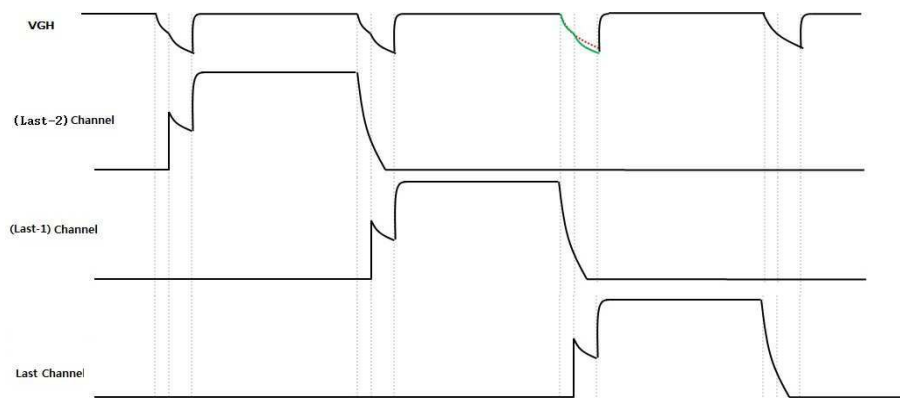
BUF: 버퍼

도면

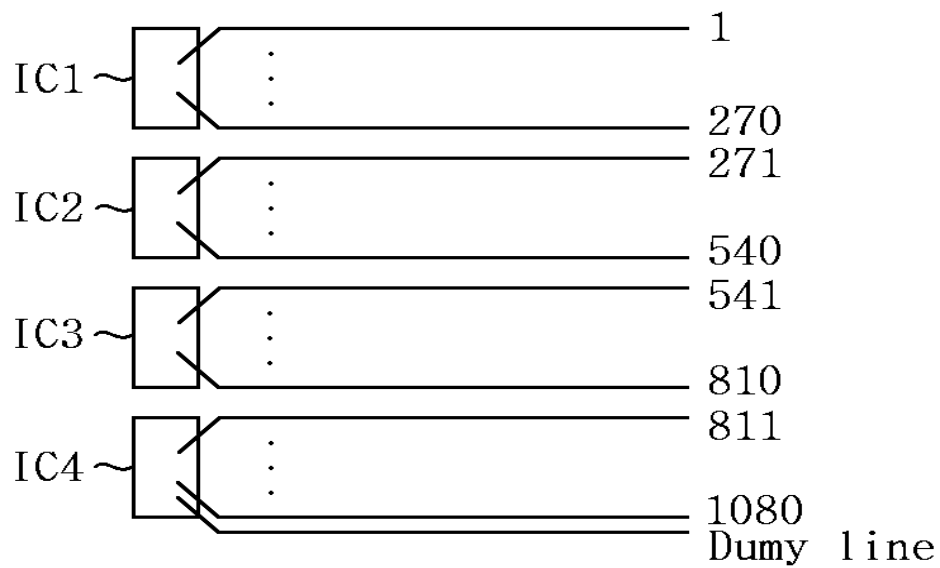
도면1



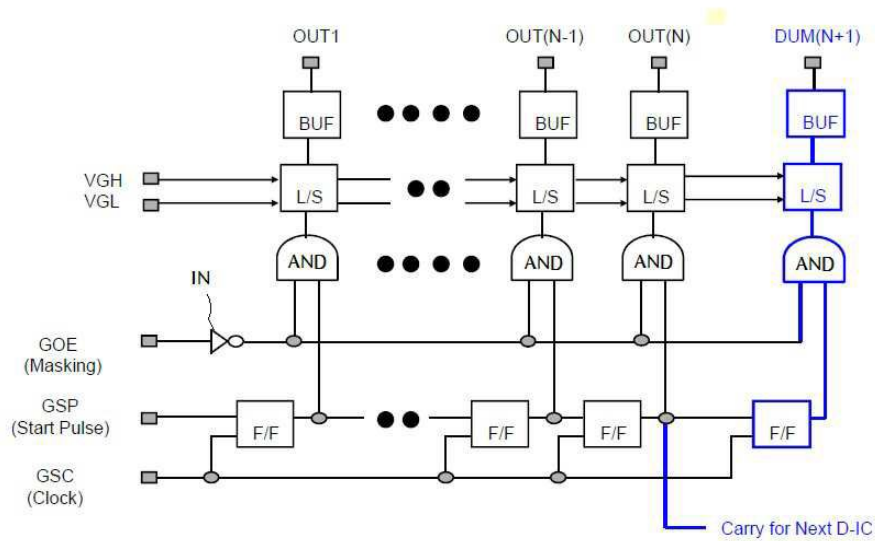
도면2



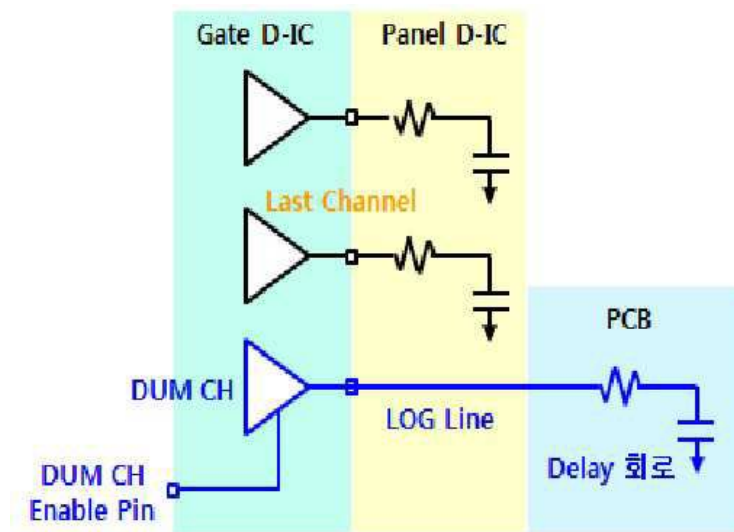
도면3



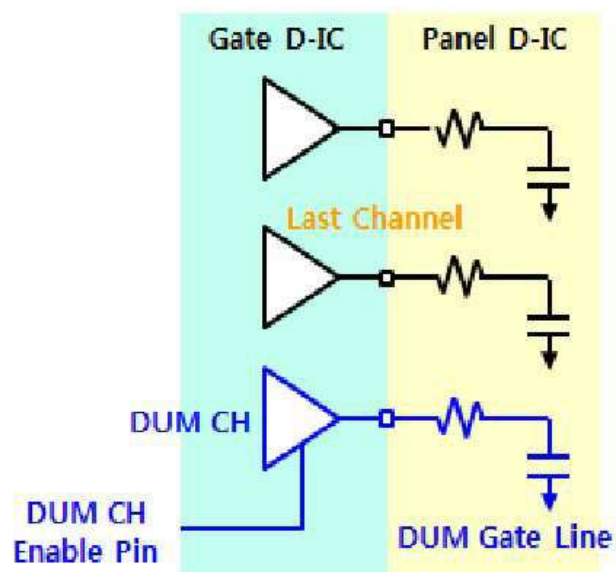
도면4



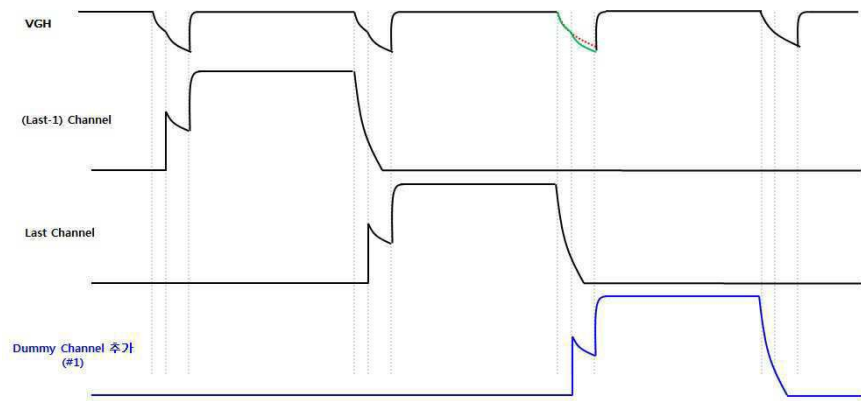
도면5



도면6



도면7



专利名称(译)	OLED显示屏		
公开(公告)号	KR1020180003188A	公开(公告)日	2018-01-09
申请号	KR1020160082706	申请日	2016-06-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK MAN GYU 박만규 KIM MI SO 김미소		
发明人	박만규 김미소		
IPC分类号	G09G3/3266		
CPC分类号	G09G3/3266 G09G2300/0842		
代理人(译)	Bakyoungbok		
外部链接	Espacenet		

摘要(译)

根据本发明，作为OLED显示装置的每个栅极驱动集成电路内的虚设沟道，用于防止产生线条暗度，形成在作为最后栅极线的面板下端部分中。并且伪栅极线形成在OLED显示面板内的最后栅极线上，或者配置与PCB上的伪栅极线对应的延迟电路，并且其配置为将扫描脉冲输出到伪栅极线或延迟电路到虚拟通道。

